

非常见问题第206期： 如何在高压应用中 利用反相降压-升压拓扑

Olivier Guillemant, 核心应用工程师

问题：

如何轻松地为高压反相降压-升压拓扑选择合适的线圈？



答案：

使用简化的占空比方程来绘制线圈电流纹波与电路输入电压（转换为输出电压）之间的关系，然后使用LTspice®验证结果。

简介

对于需要生成负电压轨的应用，可以考虑多种拓扑结构，如“生成负电压的艺术”一文所述。但是，如果输入和/或输出端的绝对电压超过24 V，并且所需的输出电流可以达到几安，则充电泵和LDO负压稳压器将会因其低电流能力被弃用，而其电磁组件的尺寸，会导致反激式和Ćuk转换器解决方案变得相当复杂。

因此，在这种条件下，反相降压-升压拓扑能在高效率和小尺寸之间达成较好的折衷效果。

但是，要实现这些优势，必须充分了解高压条件下反相降压-升压拓扑的工作原理。在深入研究这些细节之前，我们首先简要回顾一下反相降压-升压拓扑。然后，比较反相降压-升压拓扑、降压拓扑和升压拓扑的关键电流路径。

三种基本的非隔离拓扑

反相降压-升压拓扑属于三种基本的非隔离开关拓扑。这些拓扑结构都包括一个控制晶体管（通常是一个MOSFET）、一个二极管（可能是肖特基二极管或有源二极管，即同步MOSFET），以及一个作为储能元件的功率电感。这三个元件之间的共同连接称为开关节点。功率电感相对于开关节点的位置决定拓扑结构。

如果线圈位于开关节点和输出之间，将构成DC-DC降压转换器，我们在下文中将其简称为降压转换器。或者，如果线圈位于输入和开关节点之间，将构成DC-DC升压转换器，简称为升压转换器。最后，如果线圈位于开关节点和地(GND)之间，则构成DC-DC反相降压-升压转换器。

在每个开关周期，甚至在连续导通模式(CCM)下，所有三种拓扑包含的组件和PCB走线的电流会快速变化，导致图1c、2c和3c突出显示的噪声转移。尽可能设计较小的热回路，以降低电路辐射的电磁干扰(EMI)。这里，需要提醒大家的是，热回路并非一定是电流循环流动的物理回路。实际上，在图1、图2和图3突出显示的各个回路中，由红色和蓝色突出显示的组件和线路构成热回路，其电流急剧转换并不会发生在相同方向。

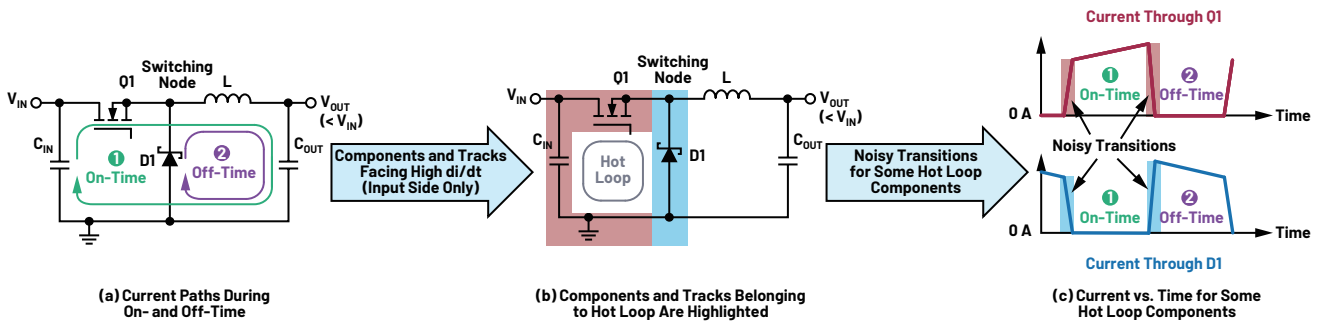


图1. 属于热回路的组件和线路——在CCM下运行的降压转换器。

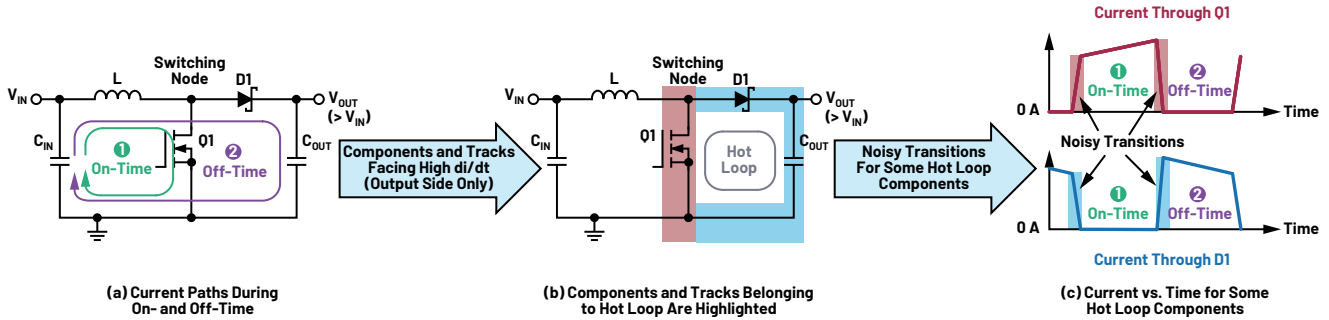


图2. 属于热回路的组件和线路——在CCM下运行的升压转换器。

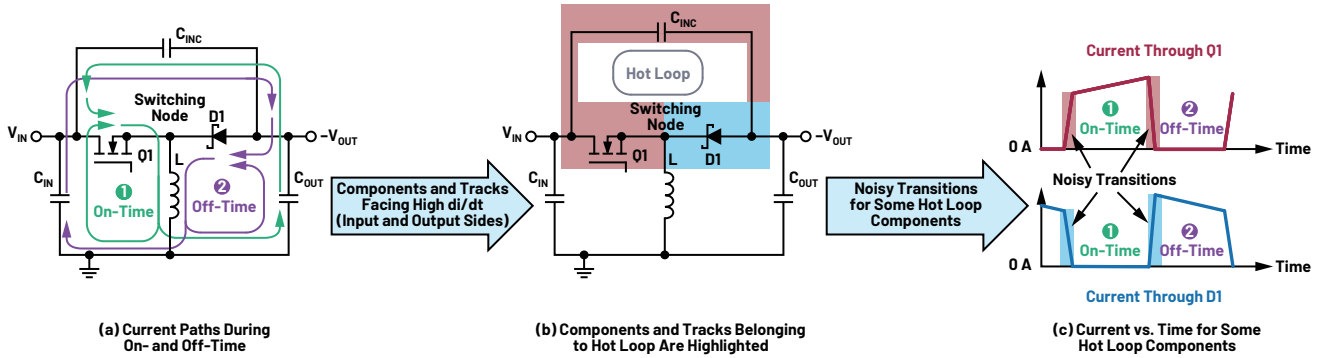


图3. 属于热回路的组件和线路——在CCM下运行的反相降压-升压转换器。

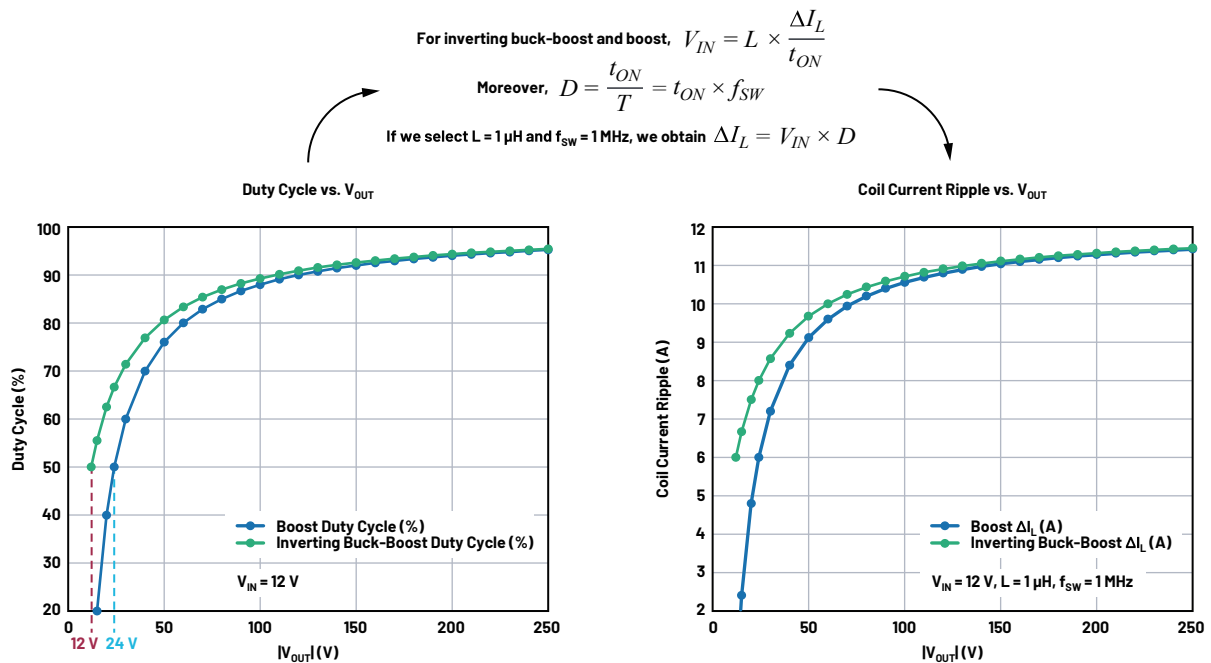


图4. 反相降压-升压和升压转换器中, $V_{IN} = 12 V$ 时占空比和线圈电流纹波与 $|V_{OUT}|$ 的关系。

对于图3所示的CCM下运行的反相降压-升压转换器，热回路由 C_{INC} 、Q1和D1构成。与降压和升压拓扑中的热回路相比，反相降压-升压拓扑的热回路包含位于输入和输出端的组件。在这些组件中，当控制MOSFET开启时，二极管（或者，如果使用同步MOSFET，则为体二极管）的反相恢复会生成最高的 di/dt 和EMI。由于需要全面的布局概念来考虑控制这两个方面的辐射EMI，所以您肯定不希望通过低估在高输入和/或输出电压条件下所需的反相降压-升压电感，通过过大的线圈电流纹波生成额外的辐射EMI。对于依赖自己所熟悉的升压拓扑来确定反相降压-升压电路电感的工程师来说，他们会面临这种风险，我们可以通过比较这两种拓扑看清这一点。

高压反相降压-升压拓扑的设计考量

升压拓扑和反相降压-升压拓扑生成的绝对输出电压的幅度要高于输入电压。但是，这两种拓扑之间存在差异，可以通过CCM中各自的占空比（在公式1和公式2中提供）来突出显示。请注意，这些都是一阶近似值，未考虑通过肖特基二极管和功率MOSFET时产生的压降等影响。

$$D_{INVERTING\ BUCK-BOOST} = \frac{|V_{OUT}|}{V_{IN} + |V_{OUT}|} \quad (1)$$

$$D_{BOOST} = \frac{V_{OUT} - V_{IN}}{V_{OUT}} \quad (2)$$

图4左侧显示的是在 $V_{IN} = 12\text{ V}$ 时，这些占空比变化的一阶近似值与 $|V_{OUT}|$ 的关系。此外，假设在这两种情况下，电源线圈的开关频率(f_{SW})为1 MHz，电感为1 μH ，则线圈电流纹波变化与 V_{OUT} 的关系如图4右侧所示。

从图4可以看出，与升压拓扑相比， $|V_{OUT}|$ 更低时，反相降压-升压拓扑的占空比将会超过50%；分别为12 V和24 V。大家可以参考图5加深理解。

在升压拓扑中，电感位于输入和输出之间的路径中。因此，通过功率电感(V_L)的电压会并入 V_{IN} ，以提供所需的 V_{OUT} 。但是，在反相降压-升压拓扑中，输出电压由 V_L 提供。在这种情况下，功率电感必须为输出端提供更多电能，这就是 $|V_{OUT}|$ 更低时，占空比却已达到50%的原因。

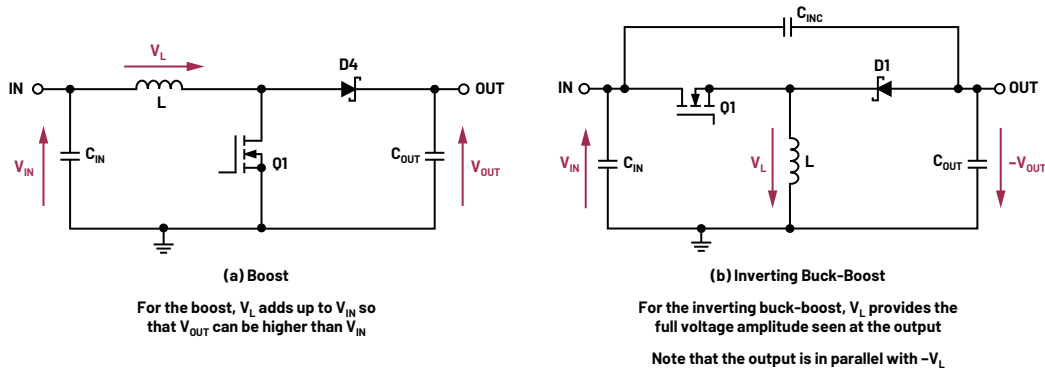


图5. 线圈位置对获得输出电压的影响。

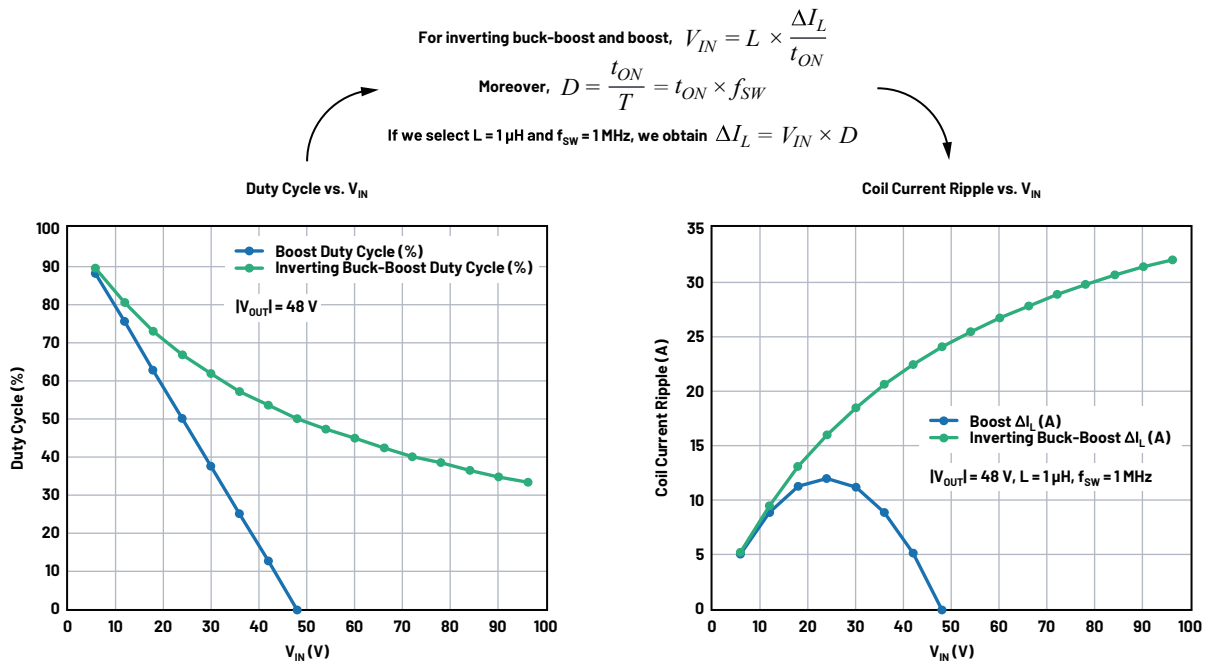


图6. 反相降压-升压和升压转换器中， $|V_{OUT}| = 48\text{ V}$ 时占空比和线圈电流纹波与 V_{IN} 的关系。

我们可以换种说法来表述，当 $|V_{OUT}|/V_{IN}$ 比下降时，反相降压-升压拓扑的占空比降低速度要比升压拓扑慢。这是设计期间要考虑的一个重要事实，大家可以参考图6更好地了解其影响，其中已重绘占空比和线圈电流纹波的一阶近似值，但是是占空比与 V_{IN} 之间的曲线。

如图6所示，线圈电流纹波(ΔI_L)与 V_{IN} 和 D 成正比。在升压拓扑中，当 V_{IN} 高于 V_{OUT} 的一半时，占空比下降的速度快于 V_{IN} 升高的速度，从 $V_{IN} = 24\text{ V}$ 时的50%下降到 $V_{IN} = 42\text{ V}$ 时的25%，如图6左侧图中的蓝色曲线所示。因此，对于图6右侧图所示的升压拓扑，在 V_{IN} 高于24 V时， ΔI_L 会快速降低。

但是，对于反相降压-升压拓扑，如之前图4所示，当 $|V_{OUT}|/V_{IN}$ 下降时，或者说， V_{IN} 增大，以提供固定的 $|V_{OUT}|$ 时， D 非常缓慢地下降。图6左侧图中的绿色曲线显示了这一点，当 V_{IN} 升高62.5%，从48 V升高到78 V时，占空比仅损失25%。由于 D 的下降不能抵消 V_{IN} 的升高，线圈电流纹波会随 V_{IN} 升高而大幅增加，如图6右侧图中的绿色曲线所示。

总体来说，与升压拓扑相比，反相降压-升压拓扑在高压条件下具有更高的线圈电流纹波，所以，在相同的 f_{SW} 下，反相降压-升压拓扑需要更高的线圈值。我们可以借助图7，根据具体情况运用这一知识，当然，也是基于一阶近似值。

具有宽输入电压范围和高输出电流的应用

我们考虑一下 $V_{IN} = 7\text{ V}$ 至 72 V ， $V_{OUT} = -12\text{ V}$ ，电流为5 A的应用。在这个高输出电流下，我们选择使用同步控制器(LTC3896)来实现高效率。

选择电感

在CCM中使用LTC3896时，建议将 ΔI_L 保持在 $I_{OUT,MAX}$ （例如，为5 A时）的30%和70%之间。因此，我们在设计时，希望在整个输入电压范围内， ΔI_L 保持在1.5 A和3.5 A之间。此外，保持在这个推荐的范围内，也就是 $I_{OUT,MAX}$ 的30%和70%之间意味着比率最多能达到2.33，即70%除以30%，也就是输入电压范围内最高电流纹波与最低电流纹波之间的比率。如之前观察到的结果，对于反相降压-升压拓扑这类 ΔI_L 会随 V_{IN} 大幅变化的拓扑来说，这并不是一项简单的任务。

参考图7可以看出，当 $f_{SW} = 1\text{ MHz}$ ， $L = 1\text{ }\mu\text{H}$ 时，线圈电流纹波会在4.42 A和10.29 A之间变化，这个值太高了。要使最低 ΔI_L 达到我们建议的下限1.5 A或 $I_{OUT,MAX}$ 的30%，我们需要将现在的值4.42 A降低三倍。我们可以将 f_{SW} 设置为300 kHz，选择10 μH 电感，加上FREQ引脚上的47.5 k Ω 电阻来实现这一点。实际上，这会使 ΔI_L 降低， $(1\text{ }\mu\text{H} \times 1\text{ MHz}) / (300\text{ kHz} \times 10\text{ }\mu\text{H}) = 1/3$ 。

由于这种降低，现在，在整个输入电压范围内，线圈电流纹波(ΔI_L)会在1.5 A和3.4 A之间（ $I_{OUT,MAX}$ 的30%和68%之间）变化。我们会获得LTC3896数据手册最后一页所提供的电路，如图8所示。

使用LTspice验证我们的电感选择

对于线圈电流纹波，我们可以使用LTspice来仿真相同的LTC3896电路，如图9所示，以得出更准确的值。在图10中， $V_{IN} = 7\text{ V}$ 和 72 V 时， ΔI_L 分别等于约1.45 A和3.5 A，这与之前根据图7以及降低 f_{SW} 和 L 获取的一阶近似值一致。请注意，图10所示的线圈电流在流向 R_{SENSE} 时，被视为是正电流。

使用LTspice仿真还有一个好处，可以确定运行期间的峰值线圈电流，即在最低输入电压为7 V时的电流。

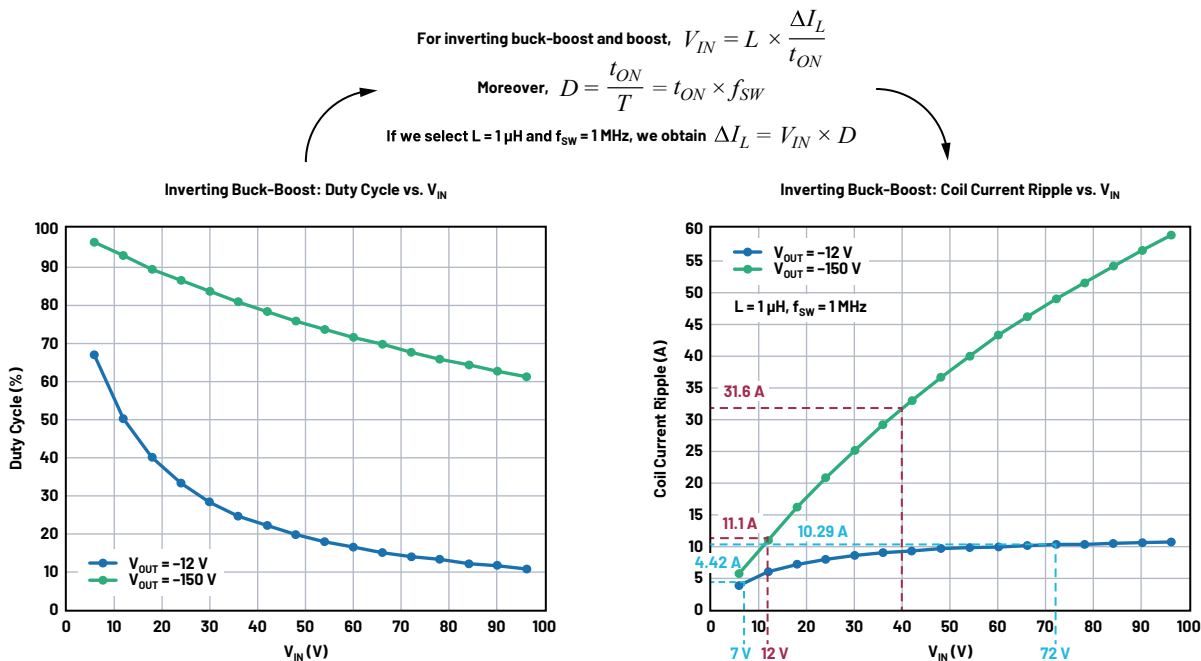


图7. 反相降压-升压转换器中， $V_{OUT} = -12\text{ V}$ 和 -150 V 时占空比和线圈电流纹波与 V_{IN} 的关系。

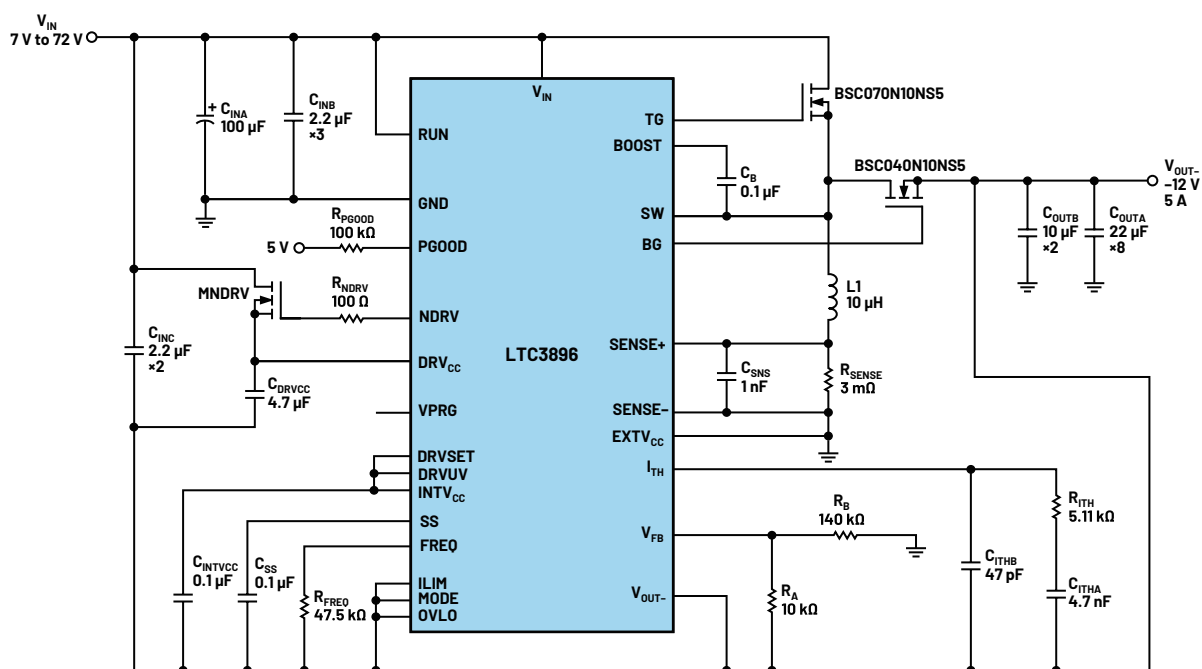


图8. LTC3896电路: $V_{IN} = 7\text{ V至}72\text{ V}$, $V_{OUT} = -12\text{ V}$, $f_{SW} = 300\text{ kHz}$.

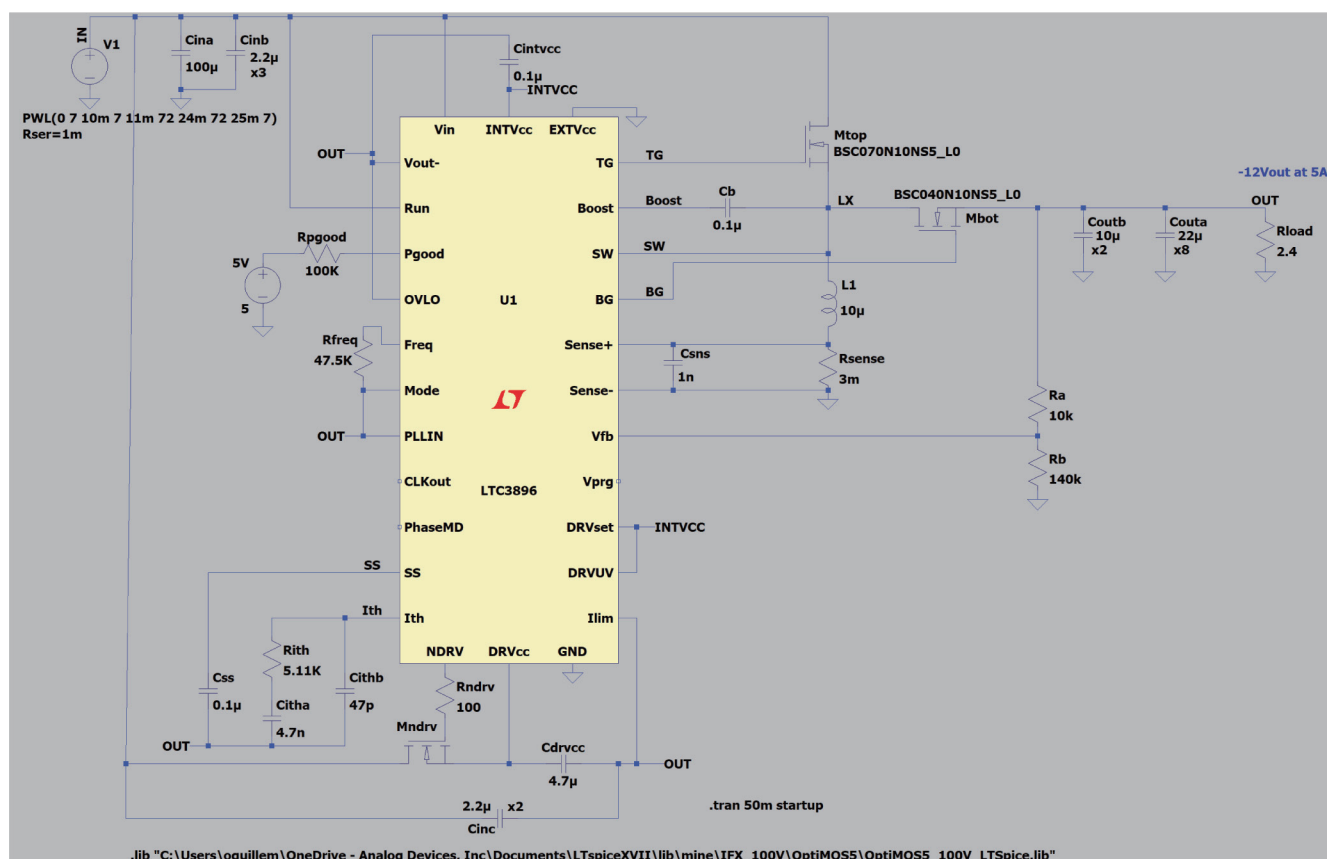


图9. 使用LTspice仿真的LTC3896电路。



图10. 测量 $V_{IN} = 7V$ 和 $72V$ 时 ΔI_L 的值，使用之前的LTspice电路获取峰值线圈电流。

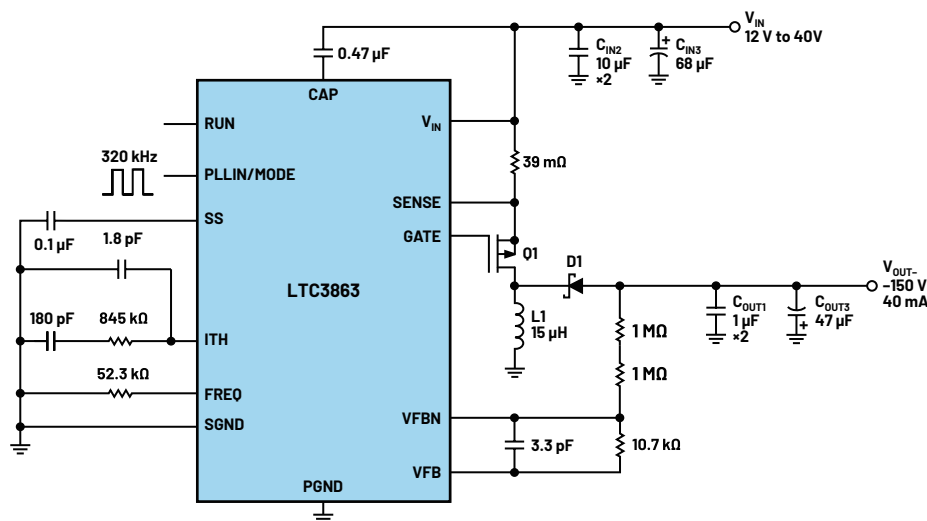


图11. LTC3863电路： $V_{IN} = 12V$ 至 $40V$ ， $V_{OUT} = -150V$ ， $f_{SW} = 320kHz$ 。

如图10所示，应用的峰值线圈电流接近15.4A。获得这个值后，可以选择电流额定值足够高的功率电感。

设计采用更高的输出电压时

回到图7，在 V_{IN} 的范围为12V至40V， $V_{OUT} = -150V$ 这个假设情况下，其中也提供了电流纹波值。

要注意的第一点是，在相同的 f_{SW} 和 L 下，要得出更高的 V_{OUT} ，电流纹波会大幅增高。如此高的 ΔI_L 往往不可取，因此，与之前的示例相比，我们需要降低更多倍数，这意味着在相同的 f_{SW} 下，采用更大的电感。

第二点是关于 ΔI_L 在整个输入电压范围内的变化。在之前的示例中， $V_{OUT} = -12V$ ，从最低纹波到最高纹波， ΔI_L 只增加了约2.33倍，输入电压却增长了超过10倍。在当前的示例中， $V_{OUT} = -150V$ ，从

最低电流纹波到最高电流纹波， ΔI_L 已经增大2.85倍，但输入电压只增大了3.33倍，从12V增大到40V。

还好，这种挑战只存在于CCM情况下。在断续导通模式(DCM)下， $I_{OUT(MAX)}$ 的30%至70%这种限制不再适用。无论如何，在 $I_{OUT(MAX)} = 5A$ 时，要一步将 $V_{IN} = 12V$ 转换为 $V_{OUT} = -150V$ 还是太过费力。在任何情况下，要进行这种电压转换时，需要的输出电流一般很低，表示我们采用DCM模式。例如，LTC3863数据手册最后一页所示的电路就是如此，如图11所示。

因为DC电流低，所以在这些情况下使用非同步控制器（例如LTC3863）就足以提供不错的效率。关于在DCM下的这种LTC3863设计，LTspice提供的LTC3863电路是一个不错的工具，可用于优化线圈选择。

结论

反相降压-升压拓扑的热回路包含位于输入和输出端的组件，所以其布局难度要高于降压拓扑和升压拓扑。

虽然与升压拓扑有些类似的地方，但在类似的应用条件下，反相降压-升压拓扑的电流纹波更高，这是因为线圈是其唯一的输出来源（如果我们忽略输出电容）。

对于具有高输入和/或输出电压的反相降压-升压应用，线圈电流纹波可能更高。为了控制电流纹波，与升压拓扑相比，反相降压-升压拓扑会使用更高的电感值。我们通过一个实例展示了如何根据应用条件来快速调节电感。

参考资料

¹Frederik Dostal. “生成负电压的艺术。” 电源系统设计，2016年1月。



作者简介

Olivier Guillemant是ADI公司的核心应用工程师，工作地点在德国慕尼黑。他为欧洲的广泛市场客户提供Power by Linear™产品组合的设计支持。他自2000年起担任过各种电源应用职位，于2021年加入ADI公司，拥有法国里尔大学的电子和电信硕士学位。

