

非常见问题解答

来自ADI公司电话记录的奇怪但真实的故事

掌握模数转换器的电源设计技巧

问题：开关电源（DC/DC转换器）真的会降低ADC的性能吗？

回答：工程师一般认为开关电源会降低ADC的性能，因此通常愿意选用低压差(LDO)线性稳压器，而不使用开关稳压器，但这种认识并非完全正确。LDO具有较低的纹波和噪声指标，但最近的研究表明，高效的开关稳压器也可用于一些转换器设计中，前提是设计师对电路拓扑有很好的理解，运用一些实用技巧，同时采取一些必要的防范措施。

首先是选择转换器，然后选择正确的开关稳压器，并不是任何开关稳压器都可以使用。从数据手册上查阅开关稳压器的噪声和纹波指标，以及开关频率。典型的开关稳压器在100kHz带宽范围内内大概有10 μ V rms的噪声。假设它们都是白噪声，那么有关频带内的噪声密度相当于31.6 nVrms/rt-Hz。

其次，要查阅转换器的电源抑制(PSR)指标，以了解由于电源噪声引起的转换器性能下降的关键点。大多数高速转换器在第一奈奎斯特区内的PSR典型值为60dB (1mV/V)。

在使用具有2Vpp满量程输入范围、78dB信噪比和125 MSPS采样速率的16位ADC时，本底噪声为11.26 nVrms。不管噪声源自何处，都必须低于这个值，这样才能不影响转换器的性能。在第一奈奎斯特区fs/2，转换器噪声等于89.02 μ Vrms (11.26 nVrms/rt-Hz) \times sqrt (125 MHz/2)。虽然开关稳



压器的噪声(31.6 nV/rt-Hz)高过这个转换器噪声的两倍，但注意转换器还有60dB的PSRR，它可将开关稳压器的噪声抑制到31.6 pV/rt-Hz (31.6 nV/rt-Hz \times 1 mV/V)。这个噪声比转换器的本底噪声要小得多，因此开关稳压器的噪声不会降低转换器性能。

另外，电源滤波、接地和布线也很重要。在ADC电源引脚处增加0.1 μ F电容，可以使噪声降低到比上面的计算结果还要小。在电源输出端增加一个简单的LC滤波器也可行，但级联的滤波器能将开关稳压器噪声抑制得更多。众所周知，滤波器每增加一级就能获得约20dB/10倍频程的噪声抑制效果。紧密叠层的电源和地平面（间距<4mil）可以为PCB设计增加固有的高频去耦效果。最后，良好的物理划分是关键，尽量使敏感的模拟电路远离开关电路。欲在电源和转换器设计方面寻求进一步的帮助，请联系当地的ADI现场应用工程师。

欲了解有关如何向转换器供电的更多信息，请访问：

<http://designnews.hotims.com/27739-100>



Rob Reeder是ADI公司（美国北卡罗来纳州格林斯博罗）工业与仪器仪表部门高级系统应用工程师，负责防务和航空航天应用，发表了大量有关各种应用的转换器接口、转换器测试和模拟信号链设计的论文。Rob曾在高速转换器产品线上担任应用工程师8年之久。在此之前，Rob还担任过ADI多芯片产品业务的测试开发和模拟设计工程师，拥有5年的太空、防务和高度可靠的应用模拟信号链模块设计经验。Rob于1996年和1998年分别获得北伊利诺斯州大学（迪卡尔布市）的电子工程学士(BSEE)学位和电子工程硕士(MSEE)学位。

有关模拟技术的棘手或罕见问题，请提交至：
raq@reedbusiness.com

欲获得ADI公司的技术支持，请拨打
4006-100-006

主办单位

