

非常见问题解答

来自ADI公司电话记录的奇怪但真实的故事

高速转换器PCB设计考虑——第二部分：有效利用电源层和接地层

问题：使用高速转换器时，有哪些重要的PCB布局布线规则？

回答：本RAQ的第一部分讨论了为什么AGND和DGND接地层未必一定分离，除非设计的具体情况要求您必须这么做。第二部分讨论印刷电路板(PCB)的输电系统(PDS)设计，这一任务常被忽视，但对于系统级模拟和数字设计人员却至关重要。

PDS的设计目标是将响应电源电流需求而产生的电压纹波降至最低。所有电路都需要电流，有些电路需求量较大，有些电路则需要以较快的速率提供电流。采用充分去耦的低阻抗电源层或接地层以及良好的PCB层叠，可以将因电路的电流需求而产生的电压纹波降至最低。例如，如果设计的开关电流为1A，PDS的阻抗为10mΩ，则最大电压纹波为10mV。

首先，应当设计一个支持较大层电容的PCB层叠结构。例如，六层堆叠可能包含顶部信号层、第一接地层、第一电源层、第二电源层、第二接地层和底部信号层。规定第一接地层和第一电源层在层叠结构中彼此靠近，这两层间距为2到3密尔，形成一个固有层电容。此电容的最大优点是它是免费的，只需在PCB制造笔记中注明。如果必须分割电源层，同一层上有多个VDD电源轨，则应使用



尽可能大的电源层。不要留下空洞，同时也应注意敏感电路。这将使该VDD层的电容最大。如果设计允许存在额外的层（本例中是从六层变为八层），则应将两个额外的接地层放在第一和第二电源层之间。在核心间距同样为2到3密尔的情况下，此时层叠结构的固有电容将加倍。

对于理想的PCB层叠，电源层起始入口点和DUT周围均应使用去耦电容，这将确保PDS阻抗在整个频率范围内均较低。使用若干0.001μF至100μF的电容有助于覆盖该范围。没有必要各处都配置电容；电容正对着DUT对接会破坏所有的制造规则。如果需要这种严厉的措施，则说明电路存在其它问题。

欲了解有关高速转换器布局布线的更多信息，请访问：

<http://dn.hotims.com/34921-101>



Rob Reeder是ADI公司（美国北卡罗来纳州格林斯博罗）工业与仪器仪表部门高级系统应用工程师，负责防务和航空航天应用，发表了大量有关各种应用的转换器接口、转换器测试和模拟信号链设计的论文。Rob曾在高速转换器产品线上担任应用工程师8年之久。在此之前，Rob还担任过ADI多芯片产品业务的测试开发和模拟设计工程师，拥有5年的太空、防务和高度可靠的应用模拟信号链模块设计经验。Rob于1996年和1998年分别获得北伊利诺斯州大学（迪卡尔布市）的电子工程学士(BSEE)学位和电子工程硕士(MSEE)学位。

有关模拟技术的棘手或罕见问题，请提交至：
raq@reedbusiness.com

欲获得ADI公司的技术支持，请拨打
4006-100-006

主办单位

 **ANALOG
DEVICES**