

理解低压差稳压器 (LDO) 实现系统优化设计

作者: Glenn Morita

低压差稳压器(LDO)看似简单，但可提供重要功能，例如将负载与不干净的电源隔离开来或者构建低噪声电源来为敏感电路供电。

本简短教程介绍了一些常用的 LDO 相关术语，以及一些基本概念，如压差、裕量电压、静态电流、接地电流、关断电流、效率、直流输入电压和负载调整率、输入电压和负载瞬态响应、电源抑制比(PSRR)、输出噪声和精度。同时，为了方便理解，文中采用了示例和插图。

设计过程中通常到后期才会进行 LDO 选型，并且很少进行分析。本文所述的概念将使设计人员能够根据系统要求挑选最佳的 LDO。

压差

压差($V_{DROPOUT}$)是指输入电压进一步下降而造成 LDO 不再能进行调节时的输入至输出电压差。在压差区域内，调整元件作用类似于电阻，阻值等于漏极至源极导通电阻(RDS_{ON})。压差用 RDS_{ON} 和负载电流表示为：

$$V_{DROPOUT} = I_{LOAD} \times RDS_{ON}.$$

RDS_{ON} 包括调整元件电阻、片内互连电阻、引脚电阻和线焊电阻，并可通过 LDO 的压差进行估算。例如，采用 WLCSP 封装时，[ADP151](#) 在 200 mA 负载下的最差情况压差为 200 mW，因此 RDS_{ON} 约为 1.0 Ω。图 1 所示为 LDO 的原理示意图。在压差模式下，可变电阻接近于零。LDO 无法调节输出电压，因此输入电压和负载调整率、精度、PSRR 和噪声等其他参数都没有意义。

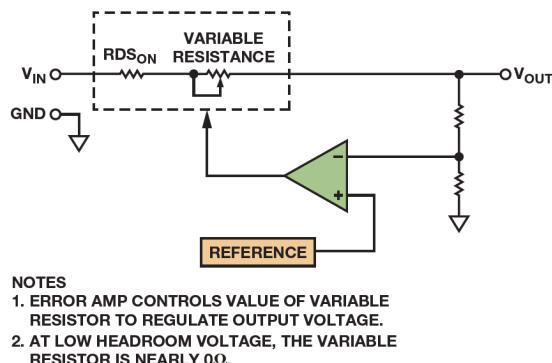


图 1. LDO 的原理示意图。

图 2 显示了 3.0 V [ADM7172](#) LDO 的输出电压与输入电压之间的关系。2 A 时的压差通常为 172 mW，因此 RDS_{ON} 约为 86 mΩ。压差区域从约 3.172 V 的输入电压下降到 2.3 V。低于 2.3 V 时，该器件不能正常工作。负载电流越小，压差也会按比例下降：在 1 A 时，压差为 86 mV。低压差可最大程度地提高调节器的效率。

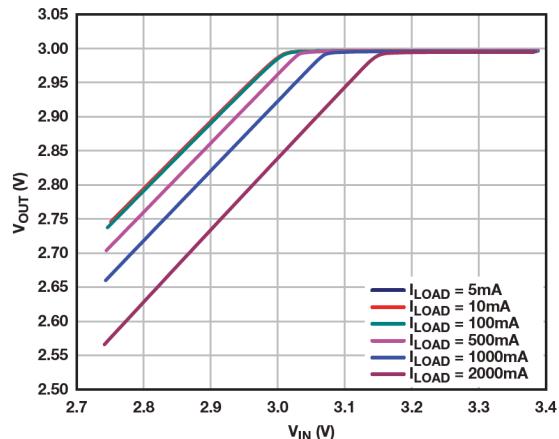


图 2. 3.0 V ADM7172 LDO 的压差区。

裕量电压

裕量电压是指 LDO 满足其规格所需的输入至输出电压差。数据手册通常将裕量电压作为指定其他参数时所用的条件。裕量电压通常约为 400 mV 至 500 mV，但有些 LDO 需要高达 1.5 V 的裕量电压。裕量电压不应与压差混淆，因为只有当 LDO 在压差模式下工作时这两者才相同。

静态电流和接地电流

静态电流(I_Q)是指当外部负载电流为零时为 LDO 的内部电路供电所需的电流。它包括带隙基准电压源、误差放大器、输出分压器以及过流和过温检测等电路的工作电流。静态电流由拓扑结构、输入电压和温度确定。

$$I_Q = I_{IN} \text{ (空载时)}$$

当输入电压在 2 V 和 5.5 V 之间变化时，[ADP160](#) LDO 的静态电流几乎恒定不变，如图 3 所示。

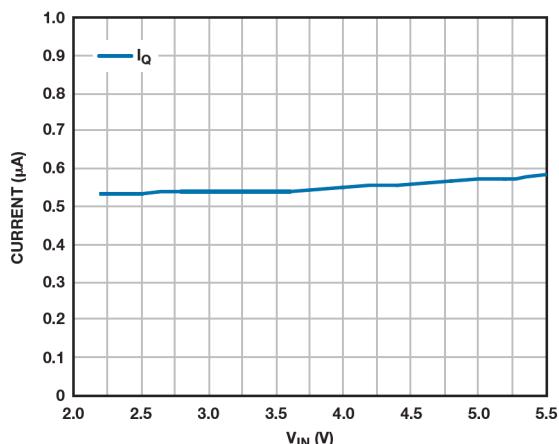


图 3. ADP160 LDO 的静态电流与输入电压之间的关系。

接地电流(I_{GND})是指输入电流与输出电流之差，并且必然包括静态电流。低接地电流可最大程度地提高 LDO 效率。

$$I_{GND} = I_{IN} - I_{OUT}$$

图 4 显示了 ADP160 LDO 的接地电流变化与负载电流之间的关系。

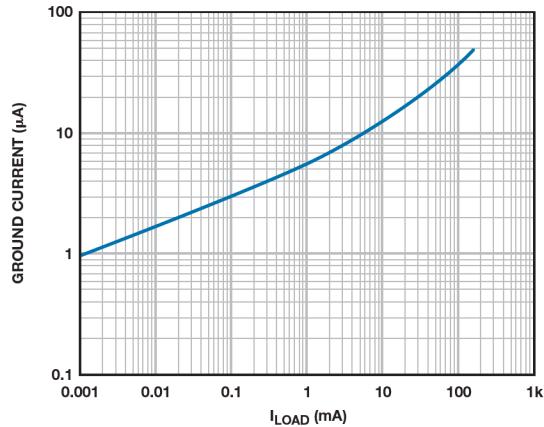


图 4. ADP160 LDO 接地电流与负载电流之间的关系。

对于高性能 CMOS LDO，接地电流通常远小于负载电流的 1%。接地电流随负载电流的增加而增加，因为 PMOS 调整元件的栅极驱动必须增加，以补偿因其 R_{ON} 引起的压降。在压差区域内，在驱动器级开始饱和时，接地电流也会增加。对于要求具有低功耗或小偏置电流的应用而言，CMOS LDO 至关重要。

关断电流

关断电流是指输出禁用时 LDO 消耗的输入电流。参考电路和误差放大器在关断模式下都不上电。较高的漏电流会导致关断电流随温度升高而增加，如图 5 所示。

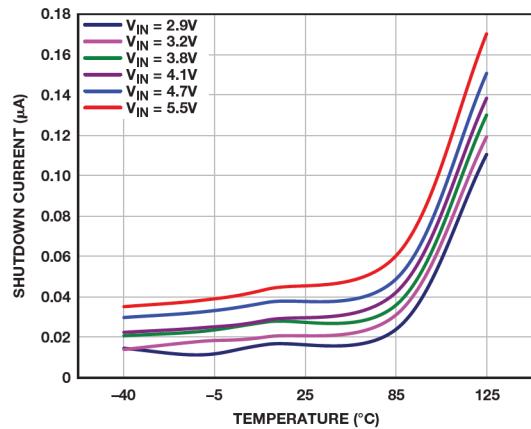


图 5. ADP160 LDO 关断电流与温度之间的关系。

效率

LDO 的效率由接地电流和输入/输出电压确定：

$$\text{效率} = \frac{I_{OUT}}{(I_{OUT} + I_{GND})} \times \frac{V_{OUT}}{V_{IN}} \times 100\%$$

若需获得较高的效率，必须最大程度地降低裕量电压和接地电流。此外，还必须最大程度地缩小输入和输出之间的电压差。输入至输出电压差是确定效率的内在因素，与负载条件无关。例如，采用 5 V 电源供电时，3.3 V LDO 的效率从不会超过 66%，但当输

入电压降至 3.6 V 时，其效率将增加到最高 91.7%。LDO 的功耗为 $(V_{IN} - V_{OUT}) \times I_{OUT}$ 。

直流负载调整率

负载调整率衡量 LDO 在负载条件变化时仍保持额定输出电压的能力。负载调整率定义如下（如图 6 所示）：

$$\text{负载调整率} = \frac{\Delta V_{OUT}}{\Delta I_{OUT}}$$

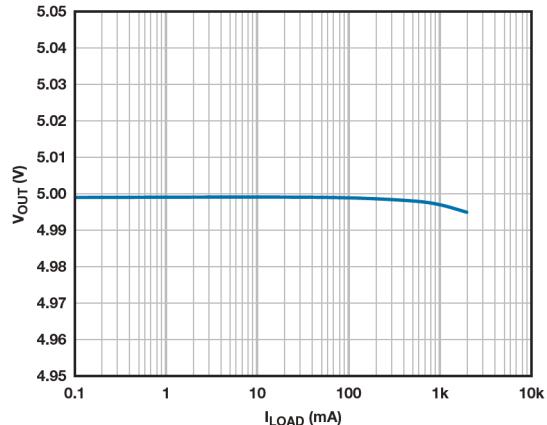


图 6. ADM7172 LDO 输出电压和负载电流之间的关系。

直流输入电压调整率

输入电压调整率是衡量 LDO 在输入电压变化时仍保持规定输出电压的能力。输入电压调整率定义为：

$$\text{输入电压调整率} = \frac{\Delta V_{OUT}}{\Delta V_{IN}}.$$

图 7 显示了不同负载电流条件下 ADM7172 的输出电压与输入电压之间的关系图。输入电压调整率随着负载电流增加而变差，原因是 LDO 的总环路增益不断降低。此外，LDO 的功耗也随输入至输出电压差增加而增加，这会导致结温升高而使带隙电压和内部失调电压降低。

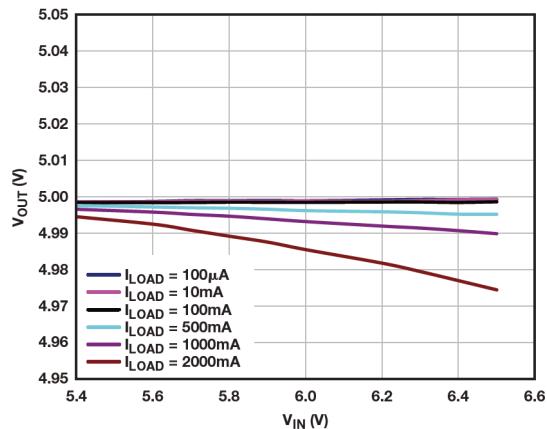


图 7. ADM7172 LDO 输出电压和输入电压之间的关系。

直流精度

整体精度会考虑输入电压和负载调整率、基准电压漂移和误差放大器电压漂移的影响。稳压电源上的输出电压变化主要是基准电压源和误差放大器的温度变化造成的。如果使用分立电阻来设置输出电压，这些电阻的容差可能是影响整体精度的最主要因素。输入电压和负载调整率与误差放大器失调对整体精度的影响通常为 1% 至 3%。

例如，可利用下列工作特性来计算 3.3 V LDO 在 0°C 至 125°C 温度范围内的总精度：电阻温度系数为 $\pm 100 \text{ ppm}/^\circ\text{C}$ ，采样电阻容差为 $\pm 0.25\%$ ，因负载调整和输入电压调整而引起的输出电压变化分别为 $\pm 10 \text{ mV}$ 和 $\pm 5 \text{ mV}$ ，并且基准电压源的精度为 1%。

$$\text{温度导致的误差} = 125^\circ\text{C} \times \pm 100 \text{ ppm}/^\circ\text{C} = \pm 1.25\%$$

$$\text{采样电阻导致的误差} = \pm 0.25\%$$

$$\text{负载调整率导致的误差} = 100\% \times (\pm 0.01 \text{ V}/3.3 \text{ V}) = \pm 0.303\%$$

$$\text{输入电压调整率导致的误差} =$$

$$100\% \times (\pm 0.005 \text{ V}/3.3 \text{ V}) = \pm 0.152\%$$

$$\text{基准电压源导致的误差} = \pm 1\%$$

最差情况误差假定所有误差都沿同一方向变化。

$$\text{最差情况误差} =$$

$$\pm(1.25\% + 0.25\% + 0.303\% + 0.152\% + 1\%) = \pm 2.955\%$$

典型误差假定随机变化，因此采用此误差的平方根(rss)。

$$\text{典型误差} =$$

$$\pm \sqrt{(1.25^2 + 0.25^2 + 0.303^2 + 0.152^2 + 1^2)} = \pm 1.655\%$$

LDO 从不会超过最差情况误差，而 rss 误差是最有可能的误差。误差分布会以 rss 误差为中心并扩展到在尾部包括最差情况误差。

负载瞬态响应

负载瞬态响应是指负载电流阶跃变化时的输出电压变化。它与输出电容值、电容的等效串联电阻(ESR)、LDO 控制环路的增益带宽以及负载电流变化的大小和速率有关。

负载瞬态的变化速率会对负载瞬态响应产生显著影响。如果负载瞬态非常缓慢，比如 $100 \text{ mA}/\mu\text{s}$ ，LDO 的控制环路或许能够跟踪该变化。但是，如果负载瞬态较快，环路无法进行补偿，则可能会出现异常行为，例如因低相位裕量而导致过大的振铃。

图 8 显示了 ADM7172 以 $3.75 \text{ A}/\mu\text{s}$ 的变化速率对 1 mA 至 1.5 A 负载瞬态的响应曲线。 $1.5 \mu\text{s}$ 的 0.1% 恢复时间和最小振铃表明其具有良好的相位裕量。

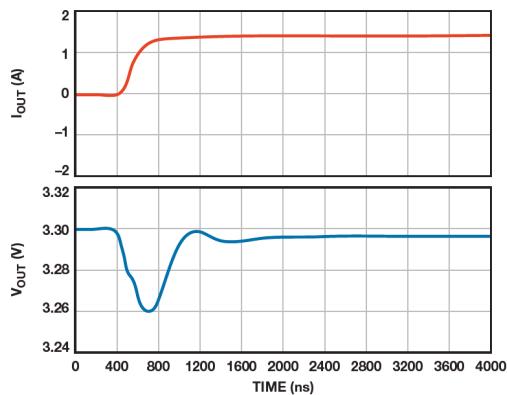


图 8. ADM7172 负载瞬态响应。 400 ns 内产生 1 mA 至 1.5 A 的负载阶跃(红线)。输出电压(蓝线)。

线路瞬态响应

输入电压瞬态响应是指输入电压阶跃变化时的输出电压变化。它与 LDO 控制环路的增益带宽以及输入电压变化的大小和速率有关。

图 9 显示了 ADM7150 对 2 V 输入电压阶跃变化的响应。输出电压偏差也显示了环路带宽和 PSRR 的特性(参见下一部分)。对应于 $1.5 \mu\text{s}$ 内的 2 V 变化，输出电压变化约为 2 mV ，表明约 100 kHz 时 PSRR 约为 60 dB 。

同样，跟在负载瞬态下一样，输入电压的变化速率也对输入瞬态响应有较大的影响。当输入电压缓慢变化(在 LDO 的带宽内只出现一个凹陷)时，可隐藏振铃或其他异常行为。

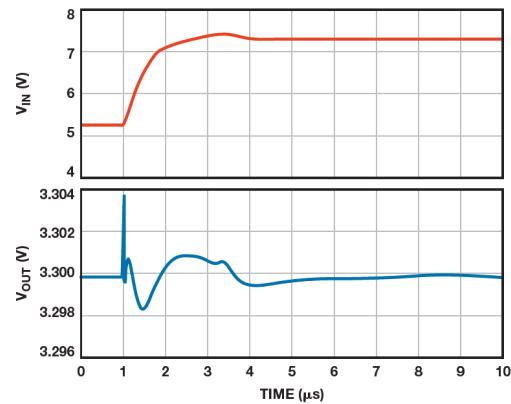


图 9. ADM7150 线路瞬态响应。 $1.5 \mu\text{s}$ 内产生 5 V 至 7 V 的线路阶跃(红线)。输出电压(蓝线)。

电源抑制

简单地说，PSRR 衡量电路抑制电源输入端出现的外来信号(噪声和纹波)，使这些干扰信号不至于破坏电路输出的性能。PSRR 定义为：

$$\text{PSRR} = 20 \times \log(V_{E_{IN}}/V_{E_{OUT}})$$

其中， $V_{E_{IN}}$ 和 $V_{E_{OUT}}$ 分别是输入端和输出端出现的外来信号。

对于 ADC、DAC 和放大器等电路，PSRR 适用于为内部电路供电的输入端。对于 LDO，输入电源引脚为内部电路供电的同时也为输出电压供电。PSRR 具有与直流输入电压调整率相同的关系，但包括整个频谱。

100 kHz 至 1 MHz 范围内的电源抑制非常重要，因为 LDO 经常跟高效的开关电源配合使用来为敏感的模拟电路供电。

LDO 的控制环路往往是确定电源抑制性能的主要因素。同时大容量、低 ESR 的电容也对电源抑制性能非常有用，特别是在频率超过控制环路增益带宽的情况下。

PSRR 与频率的关系

PSRR 不是通过单一值来定义，因为它与频率相关。LDO 由基准电压源、误差放大器，以及 MOSFET 或双极性晶体管等功率调整元件组成。误差放大器提供直流增益以便调节输出电压。误差放大器的交流增益特性在很大程度上决定了 PSRR。典型 LDO 在 10 Hz 时可具有高达 80 dB 的 PSRR，但在数十 kHz 时则可降至仅 20 dB 。

图 10 显示了误差放大器的增益带宽和 PSRR 之间的关系。这是一个简化的示例，图中忽略了输出电容和调整元件的寄生效应。PSRR 为开环增益的倒数，直到 3 kHz 时增益开始下降为止。然后，PSRR 以 20 dB/十倍频程的速率降低，直到 3 MHz 时达到 0 dB。

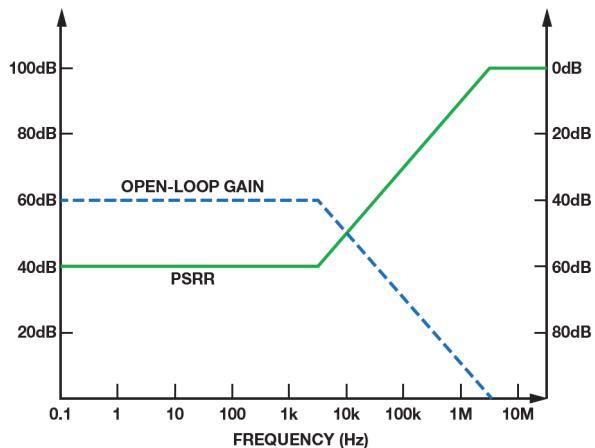


图 10. LDO 增益与 PSRR 的简化关系图。

图 11 显示了用来表征 LDO PSRR 的三个主要频域：基准电压 PSRR 区、开环增益区和输出电容区。基准电压 PSRR 区取决于参考放大器的 PSRR 和 LDO 的开环增益。理想情况下，参考放大器需与电源扰动完全隔离，但实际上，参考放大器只需抑制最高数十 Hz 的电源噪声，因为误差放大器反馈电路能确保在低频时具有高 PSRR。

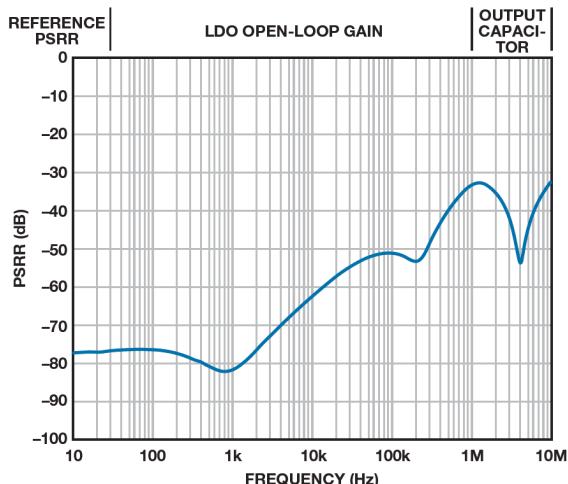


图 11. 典型 LDO PSRR 与频率的关系。

在大约 10 Hz 以上的第二区中，PSRR 主要由 LDO 的开环增益决定。此区中的 PSRR 取决于误差放大器的增益带宽（最高为单位增益频率）。在低频时，误差放大器的交流增益等于直流增益。增益保持不变，直至达到 3 dB 截止频率。在高于 3 dB 截止频率

下，误差放大器的交流增益随着频率增加而降低，速率通常为 20 dB/十倍频程。

在误差放大器的单位增益频率以上，控制环路的反馈对 PSRR 没有影响，此时 PSRR 由输出电容和输入与输出电压之间的任何寄生效应确定。在这些频率下，PSRR 主要受输出电容的 ESR、ESL 以及电路板布局布线的影响。为了降低任何高频谐振的影响，必须特别注意布局布线。

PSRR 与负载电流的关系

负载电流影响误差放大器反馈环路的增益带宽，因此也会影响 PSRR。在低负载电流下（通常小于 50 mA），调整元件的输出阻抗很高。由于控制环路的负反馈，LDO 的输出近乎是理想的电流源。输出电容和调整元件形成的极点出现在相对较低的频率，因此，PSRR 在低频条件下往往会提高。低电流时输出级的高直流增益往往也会提高误差放大器单位增益点以下各频率的 PSRR。

在高负载电流下，LDO 输出不能近似成一个理想电流源。调整元件的输出阻抗会下降，从而导致输出级的增益降低，DC 至反馈环路单位增益频率之间的 PSRR 会有所下降。当负载电流增加时，PSRR 会急剧下降，如图 12 所示。当负载电流从 400 mA 增加到 800 mA 时，ADM7150 的 PSRR 在 1 kHz 时降低了 20 dB。

输出级带宽随输出极点频率的升高而增加。在高频条件下，PSRR 应会随带宽增加而提高，但实际上，由于总环路增益降低，高频 PSRR 可能不会提高。一般而言，轻载时的 PSRR 优于重载时。

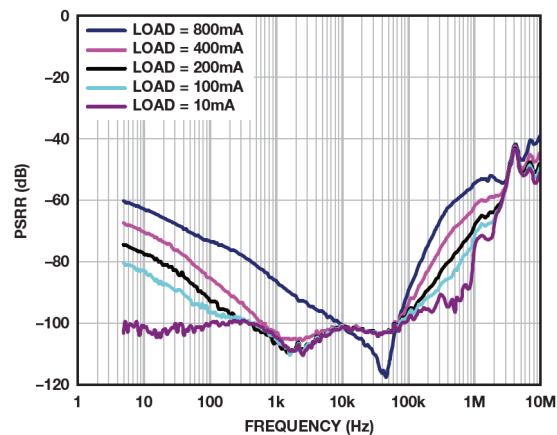


图 12. ADM7150 电源抑制与频率的关系 ($V_{OUT} = 5 V$, $V_{IN} = 6.2 V$)。

PSRR 与 LDO 裕量的关系

PSRR 也与输入到输出电压差（即裕量）有关。对于固定裕量电压，PSRR 随着负载电流的增加而降低；这在高负载电流和小裕量电压时尤其明显。图 13 显示了 5 V ADM7172 在 2 A 负载下 PSRR 与裕量电压之间的关系差异。

随着负载电流增加，调整元件（ADM7172 的 PMOSFET）脱离饱和状态，进入线性工作区，其增益相应地降低。这导致 LDO 的总环路增益降低，因而 PSRR 下降。裕量电压越小，增益降幅越大。在某些小裕量电压下，控制环路根本没有增益，PSRR 几乎会降至 0。

导致环路增益降低的另一个因素是调整元件的非零电阻 $R_{DS\text{ON}}$ 。负载电流在 $R_{DS\text{ON}}$ 上引起的任何压降都会导致调整元件有效裕量降低。例如，如果调整元件是一个 1Ω 的器件，当负载电流为 200 mA 时，裕量将降低 200 mV 。当 LDO 在 1 V 或更低的裕量电压下工作时，估算 PSRR 时必须考虑此压降。

在压差模式下，PSRR 是由 $R_{DS\text{ON}}$ 和输出电容形成的极点决定的。在非常高的频率下，PSRR 会受输出电容 ESR 与 $R_{DS\text{ON}}$ 的比值限制。

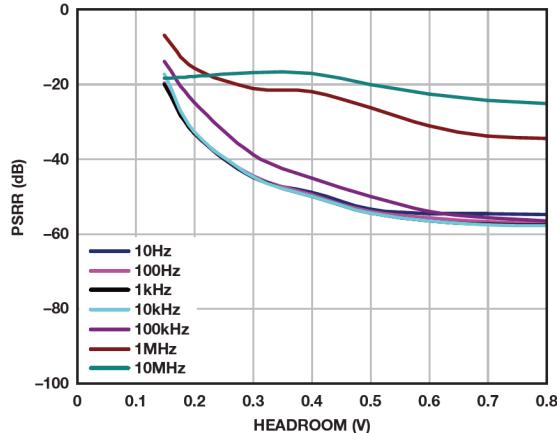


图 13. ADM7172 电源抑制与裕量的关系 ($V_{\text{OUT}} = 5\text{ V}$, 2 A 负载电流)。

比较 LDO PSRR 规格

比较 LDO 的 PSRR 规格时，应确保测量是在相同的测试条件下进行的。许多旧式 LDO 仅指定 120 Hz 或 1 kHz 时的 PSRR，而未提及裕量电压或负载电流。至少，电气技术规格表中的 PSRR 应针对不同的频率列出。为使比较有意义，最好应使用不同负载和裕量电压下的 PSRR 典型工作性能曲线。

输出电容也会影响高频时的 LDO PSRR。例如， $1\text{ }\mu\text{F}$ 电容的阻抗是 $10\text{ }\mu\text{F}$ 电容的 10 倍。在频率高于误差放大器的单位增益交越频率时，电源噪声的衰减与输出电容有关，此时电容值就特别重要。比较 PSRR 数据时，输出电容的类型和值必须相同，否则比较无效。

输出噪声电压

输出噪声电压是指在恒定输出电流和无纹波输入电压条件下，给定频率范围（通常为 10 Hz 或 100 Hz 至 100 kHz ）上的 RMS 输出噪声电压。LDO 的主要输出噪声源是内部基准电压源和误差放大器。现代 LDO 采用数十 nA 的内部偏置电流工作，以便实现 $15\text{ }\mu\text{A}$

或更低的静态电流。这些低偏置电流要求使用高达 $\text{G}\Omega$ 级的偏置电阻。输出噪声的典型范围为 $5\text{ }\mu\text{V rms}$ 至 $100\text{ }\mu\text{V rms}$ 。图 14 显示了 ADM7172 输出噪声与负载电流之间的关系。

ADM7172 等部分 LDO 可使用外部电阻分压器来设置初始设定点以上的输出电压，使初始设定为 1.2 V 的器件可提供 3.6 V 输出电压。对于这样的应用，可向该分压器添加降噪网络，以便使输出噪声恢复到接近初始固定电压的水平。

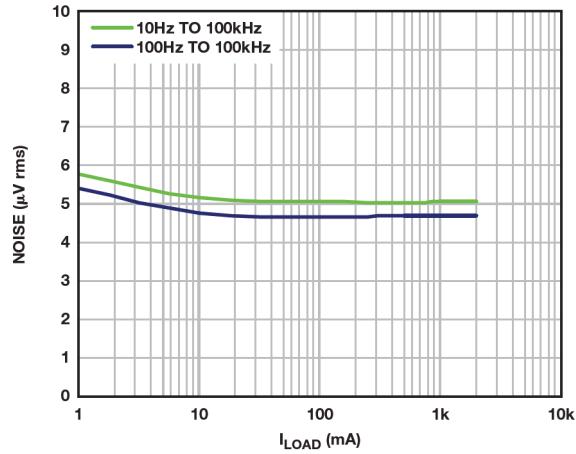


图 14. ADM7172 输出噪声与负载电流之间的关系。

LDO 输出噪声的另一种表示方式是噪声频谱密度。在宽频率范围内绘制给定频率下 1 Hz 带宽上的 rms 噪声曲线图，然后使用该信息来计算给定频率带宽下的 rms 噪声。图 15 显示了 ADM7172 在 1 Hz 到 10 MHz 范围内的噪声频谱密度。

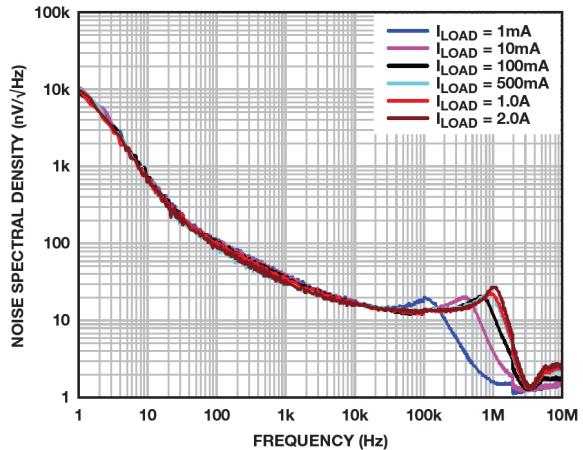


图 15. ADM7172 噪声频谱密度与负载电流之间的关系。

结论

LDO 看似简单实则非常重要。若要正确运用这些 LDO 并获得最佳结果，必须综合考虑很多因素。对常用 LDO 术语有个基本了解后，设计工程师便可有效运用数据手册来确定对于设计而言最为重要的参数。

参考文献

线性稳压器

Ken Marasco, “[在系统中成功运用低压差稳压器](#)”。[模拟对话](#), 第 43 卷第 3 期, 2009 年。

Glenn Morita 和 Luca Vassalli, “[LDO 的运行困境: 低裕量和最小负载](#)”。[模拟对话](#), 第 48 卷第 3 期, 2014 年。

Glenn Morita, “[可调节输出低压差稳压器的降噪网络](#)”。[模拟对话](#), 第 48 卷第 1 期, 2014 年。

Glenn Morita, “[低压差调节器——为什么选择旁路电容很重要](#)”。[模拟对话](#), 第 45 卷第 1 期, 2011 年。

Jerome Patoux, “[低压差稳压器](#)”。[模拟对话](#), 第 41 卷第 2 期, 2007 年。



Glenn Morita 于 1976 年获得华盛顿州立大学电气工程学士(BSEE)学位。毕业后加入 Texas Instruments 公司, 期间参与研制旅行者号太空探测用红外分光仪。之后, Glenn 一直从事仪器仪表、军用和航空航天以及医疗行业的装置设计工作。2007 年, 他加入 ADI 公司, 成为华盛顿州贝尔维尤电源管理产品团队的一名应用工程师。他拥有 25 年以上的线性和开关模式电源设计经验, 所设计电源的功率范围从微瓦到千瓦不等。Glenn 拥有两项利用体热能量给植入式心脏除颤器供电方面的专利, 以及另外一项延长外部心脏除颤器电池使用寿命的专利。闲暇时, 他喜欢收集矿石、雕琢宝石、摄影和逛国家公园。



Glen Morita

该作者的其他文章:

[应用工程师问答—41 LDO 的运行困境: 低裕量和最小负载](#)

[第 48 卷第 3 期](#)