

具有可扩展功率和性能的收发器：关键任务通信解决方案

Michelle Tan, 产品应用工程师

摘要

本文探讨了ADRV9001, 这是ADI公司最新一代软件定义无线电(SDR)收发器单片集成电路(IC), 旨在为卫星、军事、陆地移动、公用事业基础设施和蜂窝网络的众多关键任务型通信应用提供可扩展的功率和性能。它首先从组件级别、通道级别和IC系统级别介绍ADRV9001中的三个用户定义节能选项。然后, 进一步讨论被称为监测模式的一项独特的系统功能, 该功能不仅为ADRV9001节省功率, 还能够让用户降低基带集成电路(BBIC)的运行功率, 以实现整个系统的最优化节能目标。本文还展示了每个节能选项的节能效果, 并详细说明与之相关的性能权衡因素。通过深入了解这些权衡考量, 可以确定最优的系统节能策略, 以实现出色的系统功耗和令人满意的系统性能。

简介

ADRV9001属于高度敏捷、用户可配置的新一代SDR IC收发器产品系列。它提供出色的射频性能, 具有一系列先进的系统特性, 例如多芯片同步(MCS)、数字预失真(DPD)、动态配置文件切换(DPS)和快速跳频(FFH)。此IC支持频分双工(FDD)和时分双工(TDD)操作, 射频频率范围从30 MHz到6 GHz, 涵盖特高频(UHF)频段、甚高频(VHF)频段、工业、科研、医疗(ISM)频段以及蜂窝频段。它兼具窄带(低至12 kHz)和宽带(高达40 MHz)信号处理能力, 可实现从24 kSPS到61.44 MSPS几乎连续的采样率。

因为具备上述所有这些功能, 它非常适合作为平台用于许多不同的关键任务型应用。ADI公司的合作伙伴开发了一些通用系统化模块(SOM), 例如Alciom、Epiq Solutions、NextGen RF Design和Vanteon Wireless Solutions。这些SOM产品针对关键任务型通信, 包括工业自动化和先进的计量应用。它们具有相同的特性, 即通过这个IC, 实现性能、功率、尺寸和成本之间的良好平衡。图1展示组件、通道和系统级别的主要节能选项。注意: ADRV9001系列中不同版本的收发器具有不同的通道数量和不同的系统特性, 图1简化了这些差别。

如图1所示, 组件级节能选项(用紫色突出显示)主要涉及模数转换器(ADC)、射频锁相环(RF PLL)、基带(BB)锁相环、模拟发射低通滤波器(Tx LPF)和接收低通滤波器(Rx LPF)等组件。与大部分传统收发器不同, ADRV9001为I和Q数据路径提供一对高性能(HP)和低功耗(LP)ADC以供用户选择。另外, 对于每个组件, 也提供多种节能选项。图1用红色突出显示一对发射和接收通道的通道级节能选项。这是专为TDD应用设计的, 因为发射和接收操作彼此时间多路复用, 所以当通道工作时, 另一个通道闲置, 可以被关断。ADRV9001通过要求不同的唤醒时间恢复运行来提供不同级别的通道节能方案。系统级节能选项用绿色突出显示; 它们可以用在预计会长时间处于不活动状态的应用中, 以节省更多功耗, 例如数字移动无线电(DMR)手持系统。¹

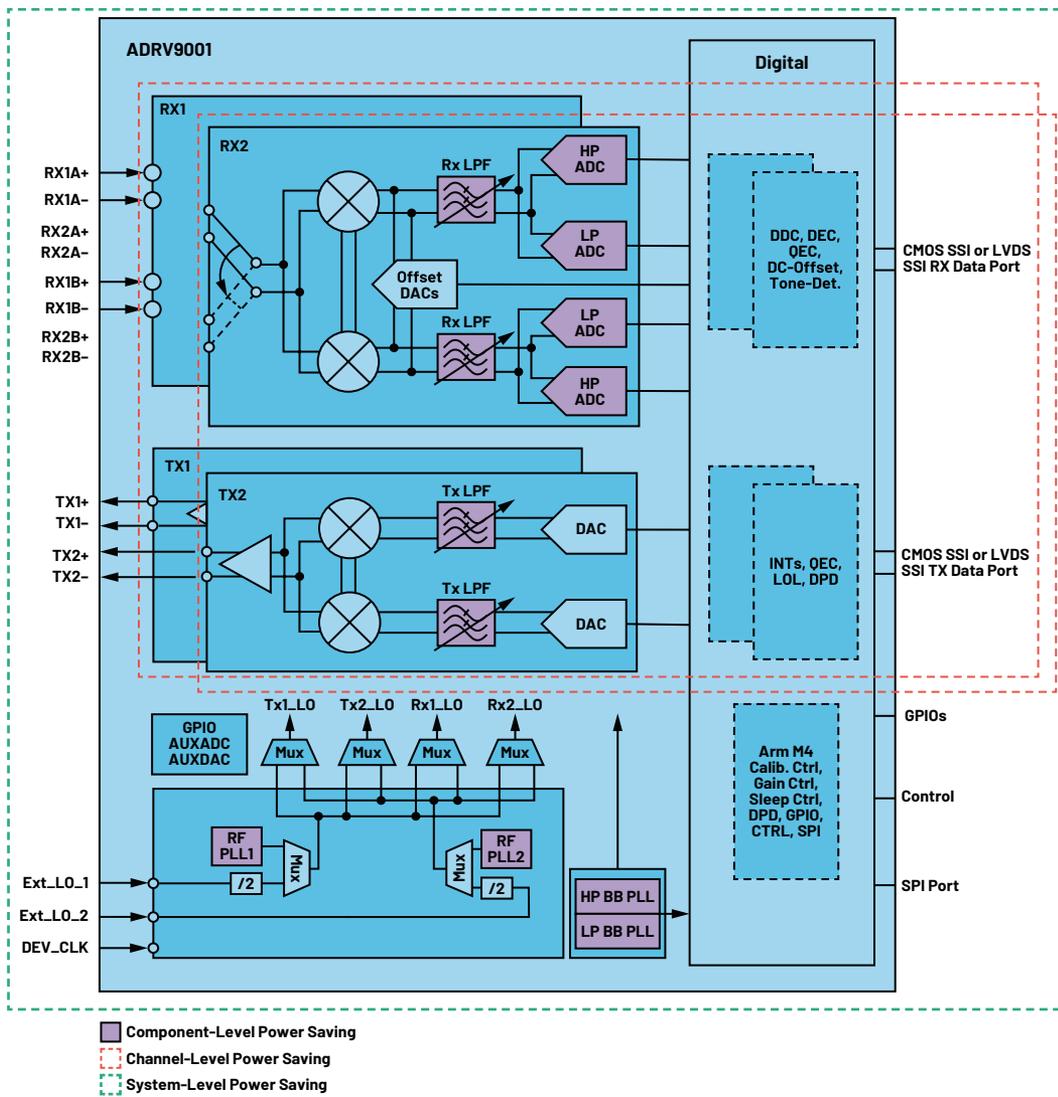


图1. ADRV9001三个不同级别的节能选项的示意图。

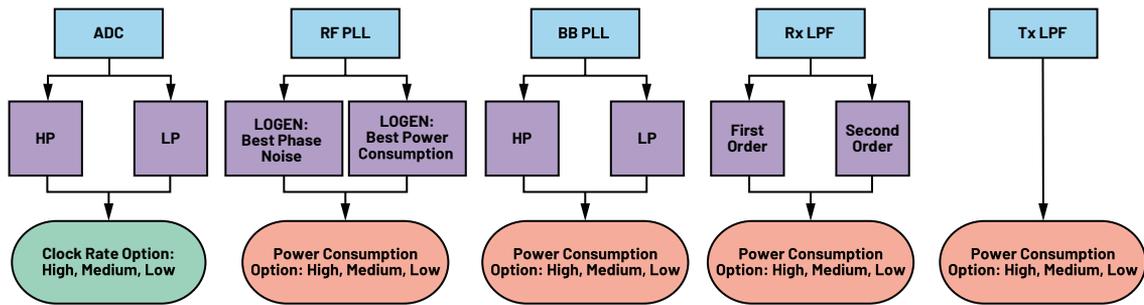


图2. ADRV9001组件级节能选项。

除了所有这些节能选项，收发器还提供监测模式，允许ADRV9001和BBIC在系统闲置期间进入睡眠状态。在睡眠状态下，ADRV9001可以定时唤醒一个接收通道来执行信号检测。因此，可以卸下BBIC进行信号检测的责任，让其在整个闲置阶段内休眠，以实现最优化的整体系统节能目标。

在以下章节，我们将深入探讨所有节能选项和监测模式。通过深入了解相关的性能权衡，设计工程师可以探索所有潜在的节能可能性，在控制功耗的同时，确保实现令人满意的系统性能。

组件级节能

在设备初始化阶段，通过软件开发套件(SDK)提供的应用程序接口(API)配置各个硬件组件，可以轻松实现组件级节能。图2展示了提供多种节能选项的主要硬件组件，包括ADC、RF PLL、BB PLL、接收LPF和发送LPF。要正确配置这些组件，必须了解性能权衡。

ADRV9001允许在HP ADC和LP ADC之间进行选择。HP ADC基于连续时间sigma-delta (CTSD)架构，宽度为5位。LP ADC基于压控振荡器(VCO)架构，宽度为16位。HP和LP ADC提供类似的动态范围性能（从满量程到热噪声之间的范围），但具有不同的线性度性能。²图3比较HP ADC和LP ADC的输入三阶交调截点(IIP3)和输入二阶交调截点(IIP2)性能。它是在室温环境和最大接收器增益下，使用宽带配置文件，对两个连续波(CW)信号音（具有1 MHz频率间隔）进行测量。注意：x轴表示第一个信号音（较低频率）的基带频率，第二个信号音频率比第一个信号音高1 MHz。

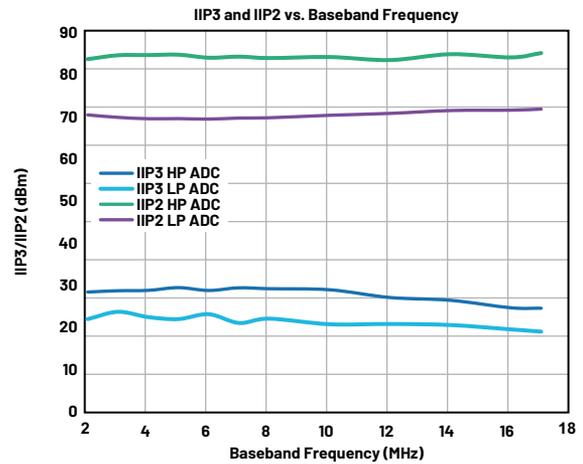


图3. ADRV9001的HP ADC和LP ADC的线性性能比较。

如图3所示，HP ADC和LP ADC都具有良好的线性性能。而言，HP ADC的IIP2和IIP3性能分别比LP ADC高出约12 dB和6 dB，但HP ADC会消耗更多功率。对于HP ADC和LP ADC，用户还可以选择高、中、低ADC采样率。选择较高的采样率可以提高噪声性能，而且，它降低了抗混叠滤波器设计对过渡带锐度的要求，但需要消耗更多功率，以及更快的速度处理数据。

该收发机包含两个RF PLL，每个都驱动自己的本振(L0)发生器。它提供两种L0发生器选项，以实现出色的相位噪声性能或出色的功耗性能。出色的功耗模式通过略微牺牲相位噪声性能来降低功耗。注意：出色的相位噪声性能选项仅适用于低于1 GHz的L0频率。对于每种模式，提供具有不同的L0输出摆幅的三种不同功耗选项。摆幅越大，相位噪声性能越高，功耗也越高。

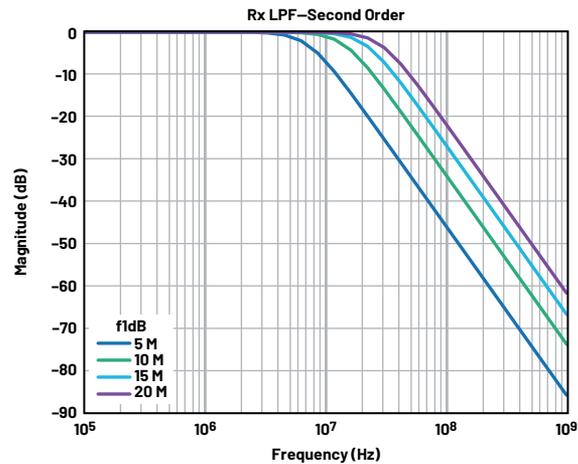
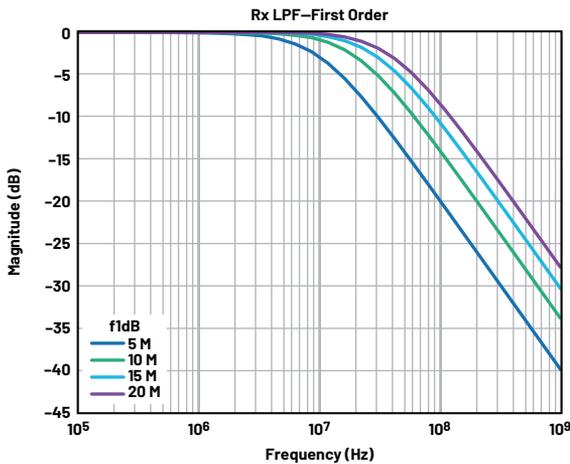


图4. 不同LPF f1dB配置下的一阶和二阶Rx LPF频率响应。

BB PLL生成所有基带和数据端口相关时钟。与ADC类似，BB PLL提供HP和LP选项。HP BB PLL的可编程频率范围为7.2 GHz到8.8 GHz，而LP BB PLL的可编程频率范围为3.3 GHz到5 GHz。在生成时钟，以支持更广泛的采样速率方面，HP BB PLL具有更大的灵活性。当信号采样率大于53.33 MHz时，必须使用HP CLK PLL。在支持某些采样率方面，LP BB PLL存在限制，但功耗较低。

接收LPF通过支持5 MHz到50 MHz的可变带宽来衰减带外信号。它还将基带信号的电流转换为电压。在跨导放大器(TIA)模式下，它被配置为一阶单极点滤波器，在双二阶(BI0)模式下，它被配置为二阶滤波器，其转换函数中有两个复极点。虽然两种模式的带内性能相似，但与一阶TIA模式相比，二阶BI0模式可以获得额外的带外衰减。图4比较了两种滤波器在不同1dB配置下的仿真频率响应。选择二阶LPF会比选择一阶模式消耗更多功率。此外，二阶LPF的带内噪声比一阶LPF高2.5 dB左右。对于一阶和二阶模式，用户可以通过牺牲噪声和线性性能，进一步选择高、中、低三种不同的功耗水平。

发射LPF是一种二阶巴特沃兹滤波器，用于衰减数模转换器(DAC)的采样镜像。它还来自DAC的电流转换为电压，并通过输出执行低通滤波来重构模拟频谱。与接收LPF一样，它通过牺牲线性性能来提供高、中、低三种功耗水平选择。

通常，配置所有组件采用最高功耗选项可以实现最佳性能。对于FDD 1T1R LTE 20 MHz配置文件，通过在发射和接收通道都处于活动状态时配置最高功耗选项，测量得出ADRV9001的总功耗约为1800 mW。注意：即使采用相同配置，测量结果也可能因硬件和温度而有所不同。表1显示通过配置不同的节能选项所实现的节能量。在这个1T1R LTE 20 MHz配置文件中，接收通道1和发射通道1均已启用，并且LO配置为900 MHz。注意：表1中每一行的数字显示了仅启用这个单独的节能选项时可实现的节能量(mW)。例如，仅使用中等时钟速率的HP ADC可以节省约72 mW，这是相对于启用所有最高功耗的选项时的最高功耗约1800 mW而言的。

表1. ADRV9001组件级节能测量

ADC		节能(mW)
HP	中等时钟速率	-72
	低时钟速率	-41
LP	高时钟速率	-100
	中等时钟速率	-177
	低时钟速率	-158
RF PLL		
最佳相位噪声	中等功耗	-44
	低功耗	-84
最佳功耗	高功耗	-50
	中等功耗	-80
	低功耗	-108
BB PLL		
HP	中等功耗	-5
	低功耗	-10
LP	高功耗	-45
	中等功耗	-47
	低功耗	-49
Rx LPF		
二阶	中等功耗	-26
	低功耗	-40
一阶	高功耗	-77
	中等功耗	-101
	低功耗	-116
Tx LPF		
	中等功耗	-29
	低功耗	-47

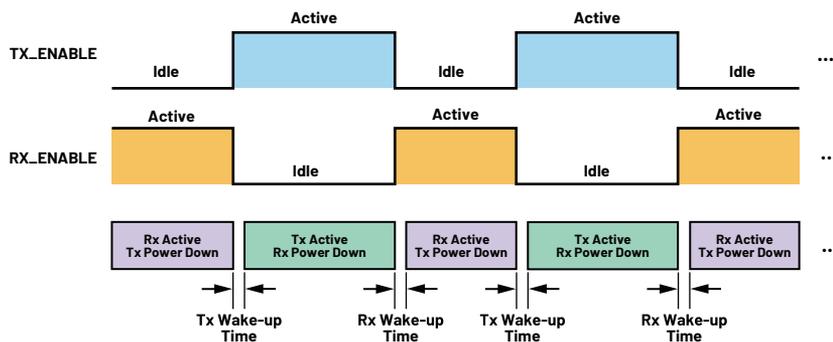


图5. 一般TDD操作中的通道级节能。

根据表1, 如果应用对性能的要求不高, 通过为每个组件选择最低功耗选项, 在这个配置文件下, 可以节省约480 mW的总功耗。注意: 组件级节能选项大部分是静态的, 这意味着一旦在设备初始化阶段进行配置, 就不能随时对它们执行动态更改。HP ADC或LP ADC之间的选择除外, 它可以通过API命令随时更改。

另一个值得一提的静态节能选项与其电源域的配置相关。ADRV9001需要五个不同的电源域: 1 V数字(VDD_1P0)、1.8 V数字(VDD_1P8)、1 V模拟(VDDA_1P0)、1.3 V模拟(VDDA_1P3)和1.8 V模拟(VDDA_1P8)。其中, 用于为所有发射和接收通道LO电路供电的VDDA_1P0是可选的。此电源域可以使用内部低压差(LDO)稳压器供电, 产生所需的1 V电压。或者, 它可以绕过一些ADRV9001内部LDO稳压器, 由外部供电, 这样, 就可以通过关闭LDO稳压器和采用效率更高的外部电源来实现更高水平节能。³注意: 本文中执行的所有测量都使用内部LDO稳压器为VDDA_1P0电源域供电。

通道级节能

与静态组件级节能不同, 通道级节能是动态的, 专为TDD操作设计。如图5所示, 在TDD中, 发送和接收操作彼此之间时间多路复用。一个通道处于活动状态时, 另一个通道闲置; 所以, 可以将其关闭, 以降低功耗。与组件级节能不同, 关断闲置通道不会导致性能降低, 但需要更长的唤醒时间才能恢复正常运行。

一种上电和关断通道的方法是: 分别使用通道使能信号(TX_ENABLE/RX_ENABLE)上升沿和下降沿。如图5所示, 被关断的通道在对应的使能信号上升沿开始唤醒, 并且需要耗费一些时间, 才能进入完全运行状态。如果有更多个通道组件关断, 则需要更长的唤醒时间。用户应该评估, 所需的唤醒时间是否满足TDD应用中的发射和接收通道转换时间要求。

ADRV9001提供三种不同的通道级节能模式: 模式0、模式1和模式2。每个更高的模式关断与通道相关的额外组件, 需要更长的唤醒时间。表2总结了这三种模式, 以及在不同的RF PLL校准模式和RF PLL参考时钟速率下大致需要的唤醒时间。

表2. 通道级节能模式和所需的唤醒时间

通道组件关断		模式0	模式1	模式2
发射	模拟和数字数据路径	X	X	X
	Tx内部PLL		X	X
	Tx PLL LDO和通道LDO			X
接收	模拟和数字数据路径	X	X	X
	Rx内部PLL		X	X
	Rx PLL LDO和通道LDO			X
不同配置下的唤醒时间		模式0	模式1	模式2
在RF PLL正常校准模式和不同的RF PLL REF CLK速率下, 大约需要的上电时间(μs)	RF PLL REF CLK = 30 MHz	4.5	350	500
	RF PLL REF CLK = 50 MHz		180	380
	RF PLL REF CLK = 100 MHz		170	370
在RF PLL快速校准模式和不同的RF PLL REF CLK速率下, 大约需要的上电时间(μs)	RF PLL REF CLK = 30 MHz	4.5	100	300
	RF PLL REF CLK = 50 MHz		60	260
	RF PLL REF CLK = 100 MHz		40	240

如表2所示, 在更高的通道级节能模式下, 会关断额外的通道组件, 这导致需要更长的唤醒时间。默认情况下, 如果用户没有配置其他模式, 通道节能模式0始终使能。在通道闲置时, 它会关断模拟和数字数据路径组件, 例如混频器、转换器、滤波器等。在模式0中, 只能采用RX_ENABLE和TX_ENABLE信号来触发上电和关断。唤醒时间很短, 约4.5 μs。通道节能模式1会进一步关断通道的内部PLL。PLL上电时, 必须重新校准, 使得PLL唤醒时间包含PLL上电时间和PLL校准时间。ADRV9001提供两种PLL校准模式:

正常模式和快速模式。快速模式不能像正常模式一样，保证在整个温度范围内实现锁定，但它更适用于通道在短时间内保持特定频率的情况。如表2所示，快速模式所需的校准时间比正常模式要短，因此，PLL可以更快唤醒。此外，更高的RF PLL参考时钟速率也会降低PLL校准时间。通道级节能模式2进一步关断PLL LDO稳压器和通道LDO稳压器，会增加固定数量的唤醒时间，用于开启LDO稳压器。注意：在测量表2中显示的唤醒时间时，使用ADRV9001 184.32 MHz标准系统时钟速率。当使用具有任意采样率的自定义配置文件时，系统时钟速率可能会改变，并相应改变PLL上电时间（降低系统时钟速率会增加所需的PLL上电时间）。用户可以从ADRV9001收发器评估软件(TES)中获取系统时钟信息。

模式1和模式2可以和模式0一样，通过RX_ENABLE和TX_ENABLE信号上升沿进行触发。在一对发射和接收通道共用相同的内部PLL及其LDO稳压器时，如果一个通道处于激活状态，由于PLL及其LDO稳压器都必须上电，因此模式1和模式2可实现的节能有限。当两个通道都闲置时，则可以实现更高的节能。与模式0不同，模式1和模式2也可以由预先分配的数字通用输入/输出(DGPIO)引脚触发。但是，一个DGPIO引脚会上电和关断发射和接收两个通道。所以，只有在发射和接收通道都闲置的情况下，才能使用DGPIO引脚方法。

图6显示了一个使用DGPIO引脚来触发节能模式1或模式2的示例。在本例中，整个TDD时间段被划分为多个时间段，每个时间段由四个时隙组成。第一个是发送时隙，接着是两个空闲时隙，最后一个是接收时隙。默认情况下，模式0始终使能，这会关断闲置通道。但是，在空闲时隙2和3期间，发射和接收通道都处于

闲置状态；因此，可以使用DGPIO引脚方法来触发节能模式1或模式2，它比仅模式0更加节能。

需要格外注意的是，DGPIO引脚方法应始终触发比RX_ENABLE和TX_ENABLE信号更高级别的通道级节能模式，如图6中的示例所示。在发射和接收通道转换时间不足，导致模式1和模式2无法被RX_ENABLE和TX_ENABLE信号触发的情况下，DGPIO引脚方法有助于实现更多节能。

在有些TDD应用中，一个通道可能被初始化，但在很长时间内不会使用。在这种情况下，会为用户提供API指令来关断未使用的通道，与模式2类似（关断其数据路径、PLL和LDO稳压器）。这会使未使用的通道进入休眠状态。在通道开始运行之前，用户可以使用另一个API命令来启动它，确保未使用的通道实现出色的通道级节能。后续章节将更深入地探讨通道/系统状态。

为了演示通过三种不同的通道级节能方法实现的节能，我们使用具有24 kSPS的DMR配置文件。在DMR手持系统中，电池寿命是决定用户体验的关键因素之一。上电之后，DMR手持设备将在三种不同的状态之间切换：发送、接收和闲置。典型的周期示例为5-5-90，这表示手持设备约5%的时间用于发送，5%的时间用于接收，剩余90%的时间处于闲置状态。一般来说，5-5-90周期示例下的电池寿命数据应作为重要的系统参数在DMR手持设备数据手册中列出。¹

由于功耗对DMR应用至关重要，因此在组件级别采用了最优的节能选项。此外，针对一对发射和接收通道，仅采用一个PLL。由于ADRV9001接收器使用中频(IF)模式，发射器使用零中频模式，

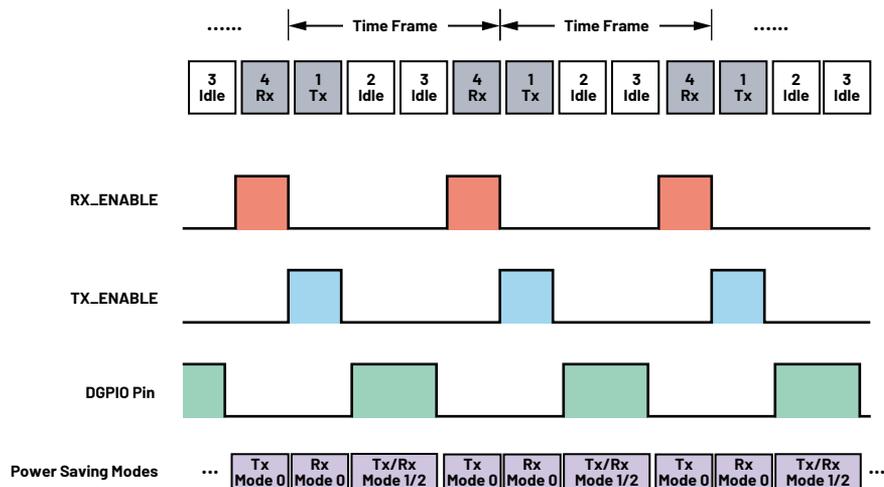


图6. 一个使用DGPIO触发通道级节能模式1或模式2的示例。

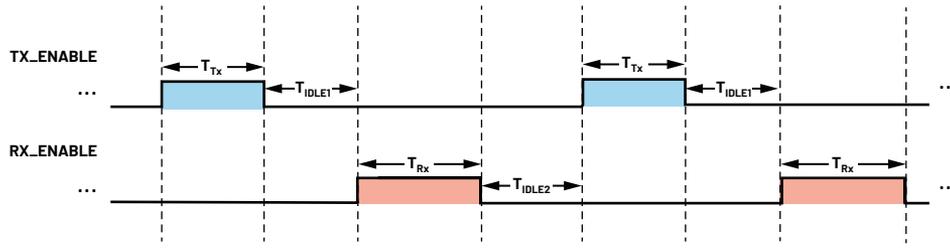


图7. 在使用通道级节能模式时，用于进行功耗测量的通用DMR TDD时序配置。

所以从一个通道切换至另一个通道时，PLL会重新调谐。图7描述一个通用TDD时序配置。 T_{TX} 和 T_{RX} 分别表示发射和接收有效时间。 T_{IDLE1} 和 T_{IDLE2} 表示闲置时间。简单起见，未指明唤醒时间，因为相比通道激活和闲置时间，它要短得多；所以，在功耗计算中无关紧要。

表3显示在通道级节能模式0、1和2下，在 T_{TX} 、 T_{RX} 和闲置时间(T_{IDLE1}/T_{IDLE2})内测得的功耗。在该测量中，LO配置为900 MHz。

表3. 使用通道级节能模式0、1和2时，TDD DMR配置文件在不同时间段下的功耗

通道级节能模式	功耗(mW)		
	P_{TX} (仅发射)	P_{RX} (仅接收)	P_{IDLE} (闲置)
模式0	580	525	368
模式1	580	509	205
模式2	580	502	173

在已知不同时段下的功耗之后，可以进一步计算平均功耗：

$$P_{AVG} = P_{TX} \times \left(\frac{T_{TX}}{T_{TOTAL}} \right) + P_{RX} \times \left(\frac{T_{RX}}{T_{TOTAL}} \right) + P_{IDLE} \times \left(\frac{T_{IDLE1} + T_{IDLE2}}{T_{TOTAL}} \right) \quad (1)$$

$$T_{TOTAL} = T_{TX} + T_{RX} + T_{IDLE1} + T_{IDLE2}$$

以典型的5-5-90 DMR用例为例，在使用模式2时，平均功耗为 $580 \times 5\% + 502 \times 5\% + 173 \times 90\%$ ，约为210 mW。

如表3所示，由于PLL及其相关LDO稳压器可以关断，因此模式1和模式2在闲置时段内可节省更多电量。但是在通道激活时间（发射或接收）内，由于PLL及其LDO稳压器是两个通道间共用，因此不能关断；因此，只是关断与闲置通道相关的组件，例如通道LDO稳压器，因此所实现的节能将非常有限。

系统级节能

如前一节所述，通道级节能模式会关断与通道相关的组件，例如数据路径、RF PLL和LDO稳压器。在发射和接收通道都处于闲置状态时，例如处于图6所示的场景下时，系统级组件可以进一步关断，以实现更多节能。这些系统级组件包括时钟PLL、转换器LDO稳压器、时钟PLL LDO稳压器，以及Arm®处理器及其内存。与通道级节能模式类似，提供三种系统级节能模式，更多的模式会关断额外的系统组件，具体参见表4。

表4. 系统级节能模式和所需的唤醒时间

通道和系统组件关断		模式3	模式4	模式5
Tx	模拟和数字数据路径	X	X	X
	Tx内部PLL	X	X	X
	PLL LDO和Tx LDO		X	X
Rx	模拟和数字数据路径	X	X	X
	Rx内部PLL	X	X	X
	PLL LDO和Rx LDO		X	X
系统	CLK PLL	X	X	X
	转换器LDO和CLK PLL LDO		X	X
	Arm + 内存			X
不同配置下的唤醒时间		模式3	模式4	模式5
上电时间近似值(μs)		250	650	3200

如表4所示，在模式1的基础上，模式3关断CLK PLL；在模式2的基础上，模式4关断CLK PLL、转换器LDO稳压器和CLK PLL LDO稳压器。在模式4的基础上，模式5进一步关断Arm设备及其内存。同样，关断更多组件会导致唤醒时间延长。在模式5中，唤醒所有组件需要约3.2 ms。

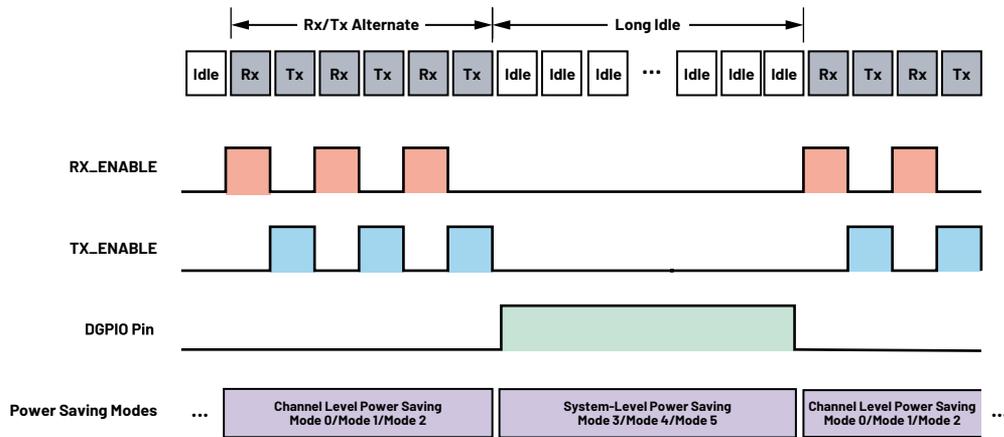


图8. 一个联合使用通道级和系统级节能功能的示例。

与通道级节能不同，系统级节能必须通过DGPIOPin引脚触发。图8显示一个示例，展示在TDD操作的不同时段，如何联合使用通道级节能和系统级节能来实现更高层次的节能。

在本示例中，在发射和接收操作交替进行的时段内，用户可以使用RX_ENABLE和TX_ENABLE信号选择可能最高的通道节能模式。在没有通道运行的较长闲置时段内，用户可以使用DGPIOPin引脚触发最高的系统级节能模式，从而关断更多的系统组件。这有助于实现更多节能（仅与通道级节能比较）。与通道级节能模式1和模式2中的DGPIOPin引脚方法类似，系统级节能模式中的DGPIOPin引脚方法只能在TX_ENABLE和RX_ENABLE信号均为低电平时使用。

表5显示图7中DMR用例的功耗：当一个通道处于激活状态时使用节能模式2，当两个通道都处于闲置状态时使用三种不同的系统级节能模式。

表5. 使用通道级节能模式2，以及系统级节能模式3、4和5时，TDD DMR配置文件在不同时间段下的功耗

系统级节能模式 (仅闲置)	功耗(mW)		
	P _{TX} (仅发射, 模式2)	P _{RX} (仅接收, 模式2)	P _{IDLE} (闲置)
模式3	580	502	100
模式4	580	502	65
模式5	580	502	35

与表3相比，很明显可以看出，在闲置时段内，使用系统级节能模式可以节省更多能源。以同一个5-5-90 DMR应用为例，在使用模式5时，平均功耗进一步降低，可以计算得出 $580 \times 5\% + 502 \times 5\% + 35 \times 90\% = 86 \text{ mW}$ 。

监测模式

在之前的章节中，我们探讨了三种不同级别的节能选项。要在系统中实现出色节能，只降低ADRV9001的功耗可能是不够的。理想状态下，在很长的闲置时段内，只有在所有主要组件都可以关断时，整个系统才可以实现最佳节能。为了实现此目标，ADRV9001提供了一种监测模式，允许ADRV9001和BBIC在整个闲置时段内进入深度睡眠，除了一个接收通道，该通道可以选择性被唤醒，以定期执行信号检测。当发现有效信号时，ADRV9001立即唤醒BBIC。这样的设计可以让BBIC解除信号检测责任，使其（以及系统中由BBIC控制的其他电路）能在整个闲置时段内进入睡眠状态，以实现最高整体系统节能。

图9显示ADRV9001的简化状态图，以及它如何在正常操作模式和监测模式之间转换。

如图9所示，在正常操作模式下，ADRV9001在上电之后，会自动进入待机状态，在该状态下，用户可以配置组件级节能选项。初始化成功后，待机状态将切换到校准状态。如前所述，在此状态下，可以使用API命令将未使用的通道（尽管已初始化）从校准就绪子状态移动到休眠子状态。从校准状态，无线电开启

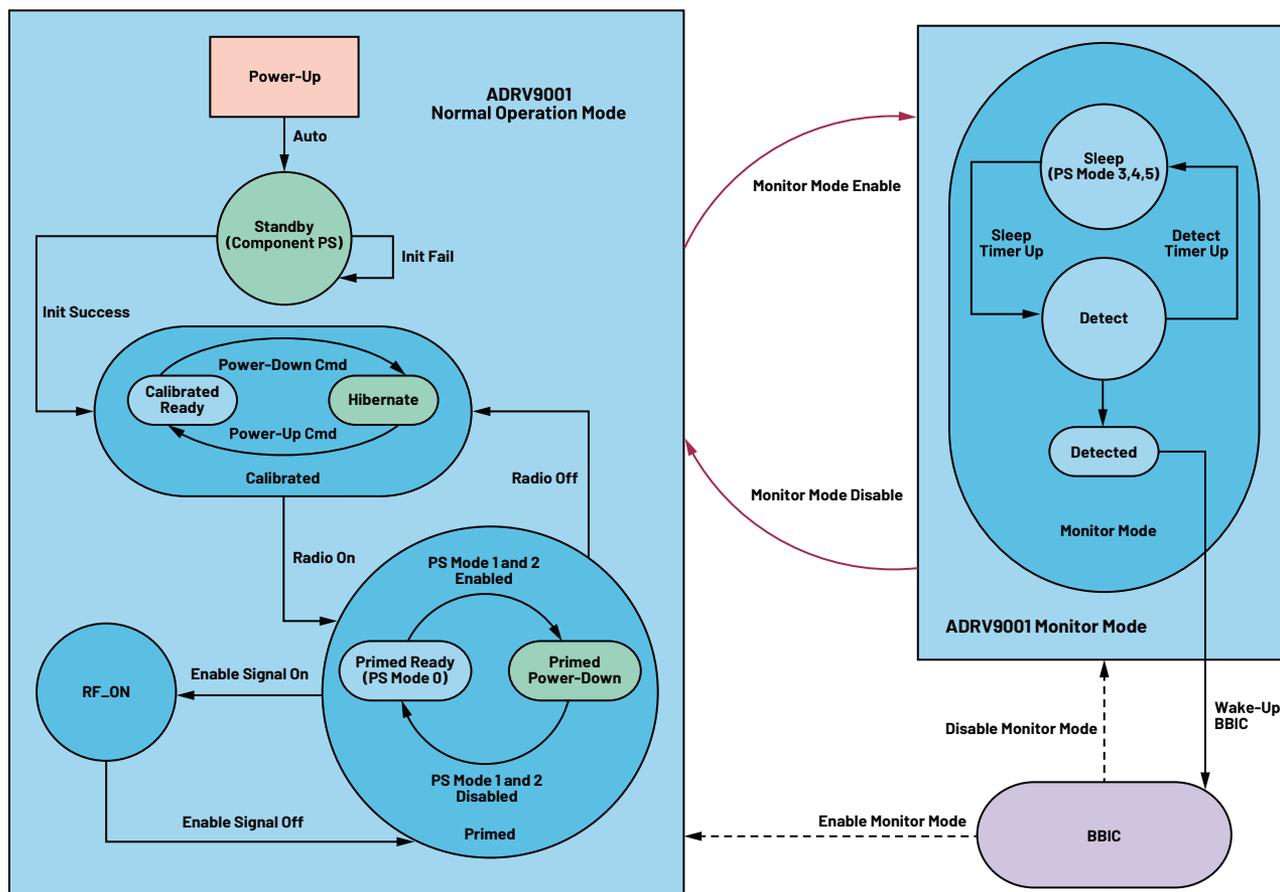


图9. ADRV9001在正常操作模式和监测模式下的状态图。

指令进一步启动通道，为发射和接收操作做好准备，所有通道都切换到启动就绪子状态。注意：这个子状态相当于默认通道级节能模式0。当通道使能信号开启时，通道进一步进入RF_ON状态，以开始操作。如前所述，在TDD操作期间，可以使用通道级节能模式关闭闲置通道。如果使用节能模式0，将会使闲置通道从RF_ON状态切换进入启动就绪子状态。如果使用节能模式1或模式2，将会使闲置通道从RF_ON状态切换进入关断子状态。

当BBIC检测到较长闲置时段开始时，将会启动从正常操作模式向监测模式的转换。在监测模式下，BBIC根据BBIC设置的配置，采用系统级节能模式3、模式4或模式5。ADRV9001和BBIC都进入睡眠状态，一个ADRV9001接收通道除外，它会选择性地唤醒，以定期执行信号检测。当发现有效信号时，ADRV9001将唤醒BBIC，BBIC将进一步关闭监测模式，以恢复正常运行。

如图9所示，监测模式由三种不同的状态组成：睡眠、检测和已检测。睡眠和检测周期通过定时器来控制。当时间结束时，如果没有检测到有效信号，将从一种状态转换到另一种状态。BBIC决定定时器的设置，以及应该从哪个状态启动监测模式。如果在检测状态下检测到有效信号，ADRV9001将立即转换到已检测状态，并唤醒BBIC。然后，BBIC关闭监测模式，ADRV9001切换回正常操作模式。与系统级节能模式下一样，监测模式由DGPIO引脚触发启动，因为从根本上来讲，这两种模式非常相似，只不过监测模式集成了信号检测功能。实际上，ADRV9001可以通过API命令在系统级节能模式和监测模式之间动态切换。

图10详细描述ADRV9001和BBIC在监测模式下，发生的相关时序事件。当监测模式DGPIO引脚被BBIC置位时，BBIC开始睡眠，ADRV9001将等待一个可配置的初始延迟，然后通过配置的定时器进入睡眠检测模式。ADRV9001可以在初始延迟期间执行信号检测，确保在进入睡眠模式之前，不存在任何信号。ADRV9001的睡眠检测模式继续运行，直到检测到有效信号。然后，ADRV9001唤醒BBIC，并开始缓冲有效的接收数据，以确保BBIC在睡眠期间不会丢失任何有效数据。在BBIC完全唤醒后，它将使能接收通道，首先以预先配置的更高的接口数据速率检索所有的缓冲数据。然后，进一步关闭监测模式，以恢复正常操作。注意：BBIC可以将检测定时器设置为0，使得ADRV9001不再执行任何信号检测，而是由BBIC执行信号检测，并在检测到有效信号时通过随时取消置位DGPIO引脚来结束监测模式。

ADRV9001提供多种信号检测方法，以适应不同的无线电标准，包括接收信号强度指标(RSSI)、同步(SYNC)和快速傅里叶变换(FFT)。RSSI方法将接收信号电平与阈值进行比较，以确定有效信号，所以它适用于任何类型的无线电标准。SYNC方法检测由DMR标准定义的特定同步信号模式。FFT方法仅适用于使用FSK调制方案的标准。因此，监测模式可以用于DMR之外的其他标准，没有限制。

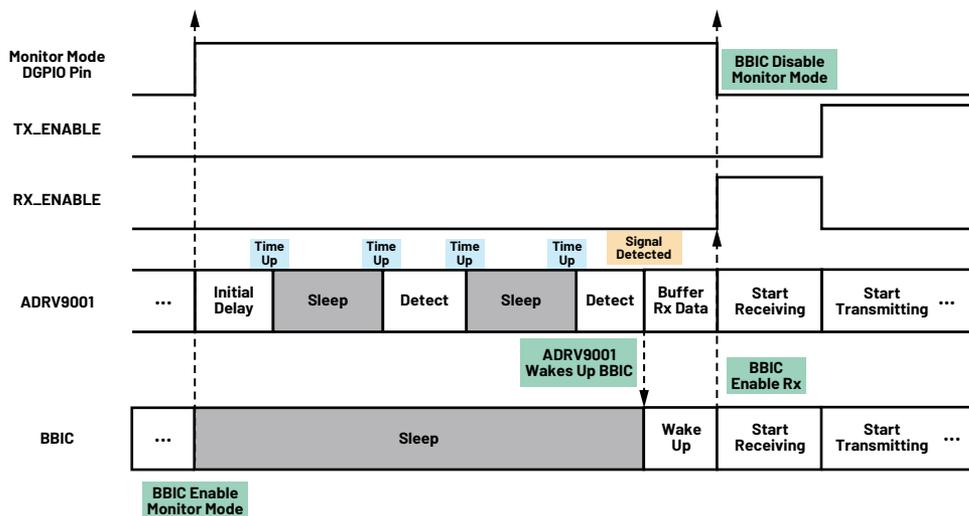


图10. 监测模式期间，ADRV9001和BBIC的时序事件。

表6显示图7所示的DMR应用在闲置时段内，在监测模式下使用不同的系统级节能模式时，处于睡眠状态和检测状态时的功耗。

表6. 使用系统级节能模式3、4和5时，TDD DMR配置文件在睡眠和检测状态下的功耗

系统级节能模式	功耗(mW)	
	睡眠	检测
模式3	100	240
模式4	65	240
模式5	35	225

根据睡眠和检测状态下的定时器配置，可以确定监测模式期间的平均功耗。虽然ADRV9001在检测状态下执行检测会比在睡眠状态下的功耗大，但它允许BBIC在整个闲置时段内保持睡眠状态，从而会提高整体系统节能。

通过TES执行功耗评估

本文展示的所有功耗测量都是通过ADRV9001 TES和ADRV9001评估板(EVB)进行。有关TES和EVB的更多信息，请访问[ADRV9002](#)产品页面。TES支持Xilinx® ZC706和ZCU102 FPGA评估板。3包含监测模式在内的所有节能选项都可以在TES中配置，如图11所示。

自带说明的节能配置页面非常易于使用。为了帮助用户进一步评估功耗，ADRV9001 EVB配备了一个电源监测芯片，以实时监测和测量功耗。在TES中，可以以30秒为间隔，详细显示不同电源域的功耗，如图12所示。TES是一款强大的可视化工具，可以实时评估不同通道状态下的功率性能。测量精度可达到±2.5%误差范围内。

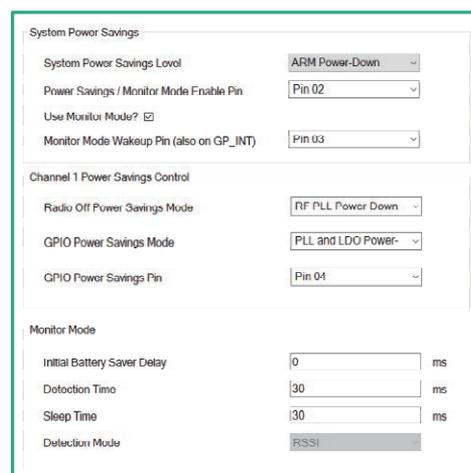
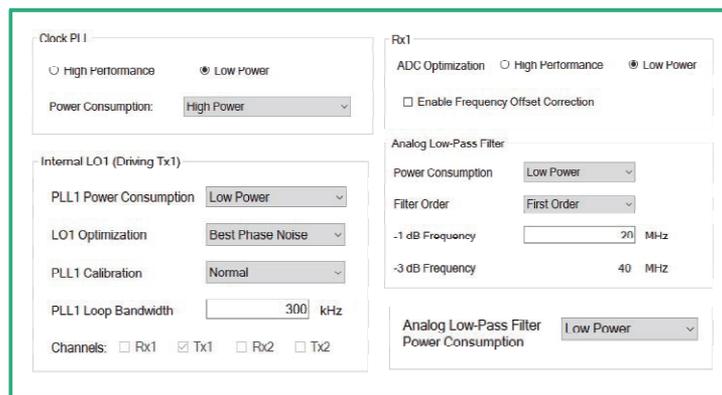


图11. TES中的节能选项和功率监测模式配置。



图12. 使用TES实时显示功耗。

结论

如本文所述，ADRV9001收发器系列在组件、通道和系统级，以及在监测模式下提供各种节能选项，能够为许多关键任务型应用实现可扩展的功率和性能。了解每个节能选项的相关性能权衡因素，对于确定适用的系统节能策略至关重要。用户可以通过ADRV9001 TES和EVB所提供的高度准确且实时显示所有电源域功耗的功能，来全面评估所有节能选项。

参考资料

- 1 “双向无线电和电池寿命。” Hytera Europe, 2016年12月。
- 2 ADRV9002双通道窄带和宽带RF收发器数据手册。ADI公司，2021年4月。
- 3 ADRV9001系统开发用户指南。ADI公司，2021年10月。



作者简介

Mizhou (Michelle) Tan是ADI公司的产品应用工程师。3年来，她一直为RF收发器产品和应用的设计和开发提供支持。在加入ADI公司之前，她获得了四川大学电气工程学士学位和硕士学位，并于2004年获得了新泽西理工学院电气和计算机工程博士学位。从2004年至2018年，她分别在Agere Systems、LSI Logic和Intel® Corp.担任算法、系统和软件工程师。她在技术会议和期刊上发表论文15余篇，在无线通信和数字信号处理领域拥有9项已授权专利。联系方式：mizhou.tan@analog.com。

