Circuits from the Lab® Reference Designs

Circuits from the Lab®参考设计是经过测试的参考设计，有助于加速设计，同时简化系统集成，帮助并解决当今模拟、混合信号和 RF 设计挑战。如需更多信息和/或技术支持，请访问：www.analog.com/cn/CN0422。

连接/参考器件	
ADN4654	5 kV RMS/3.75 kV RMS、1.1 Gbps、双通道 LVDS 隔离器
ADuM1250	热插拔、双通道 I²C 隔离器
ADuM5020	低辐射隔离式 DC/DC 转换器
ADP7104	20 V、500 mA 低噪声 CMOS LDO
ADP5302	500 mA、超低功耗降压稳压器

采用 *i*Coupler®隔离技术实现 HDMI 1.3a 协议电气隔离

评估和设计支持

电路评估板

CN-0422 电路评估板(EVAL-CN0422-EBZ)

设计和集成文件

原理图、布局文件、物料清单

电路功能与优势

为高速接口添加电气隔离一直以来都不是一项简单的工作。数据速率高于 250 Mbps 时，就已超过光耦合器和大部分数字隔离器的容量范围，迫使系统设计人员采用更为复杂的技术，例如光纤。ADI 公司的 *i*Coupler®技术可以在数据速率超过 1 Gbps 时，隔离低压差分信号(LVDS)物理层，以此降低同时需要隔离和高带宽的系统的复杂性。手术内镜和显示屏监测器之间的接口就是一个需要电气隔离的示例。

图 1 所示的电路在高清多媒体接口(HDMI)源和 HDMI 接收设备之间提供完全隔离的连接。信号和电源隔离确保 HDMI 源（例如，医用内窥镜或机器故障监控摄像机）和 HDMI 接收端（例如，摄像机控制模块或工业显示器）之间能够安全、无噪连接。

CN-0422 电路中的隔离能提供电气线路浪涌保护并断开总线和数字引脚之间的接地连接，增加系统安全性和鲁棒性，进而消除系统中可能存在的接地环路。

目前存在多个版本的 HDMI 标准。图 1 所示电路符合 1.3a 版 HDMI 标准的要求。图 1 包含高速、转换最小化差分信号(TMDS)时钟和数据线的隔离，它们通过物理层上的电流模式逻辑(CML)实施。

图 1 中所示的电路也对消费电子控制(CEC)、热插拔检测(HPD)和显示数据通道(DDC)信号提供双向隔离。为高速和双向数据隔离器提供隔离电源。CN-0422 电路也依照 1.3a 版 HDMI 标准的要求，为 HDMI 接收设备提供 275 mW 隔离电源。

该系统可以透明地隔离为高达 1280p × 720p (720p)(60 Hz 时）的分辨率配置的 HDMI 接口，且支持 2500V 耐压（依照 UL 1577）。

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com/cn
Fax: 781.461.3113

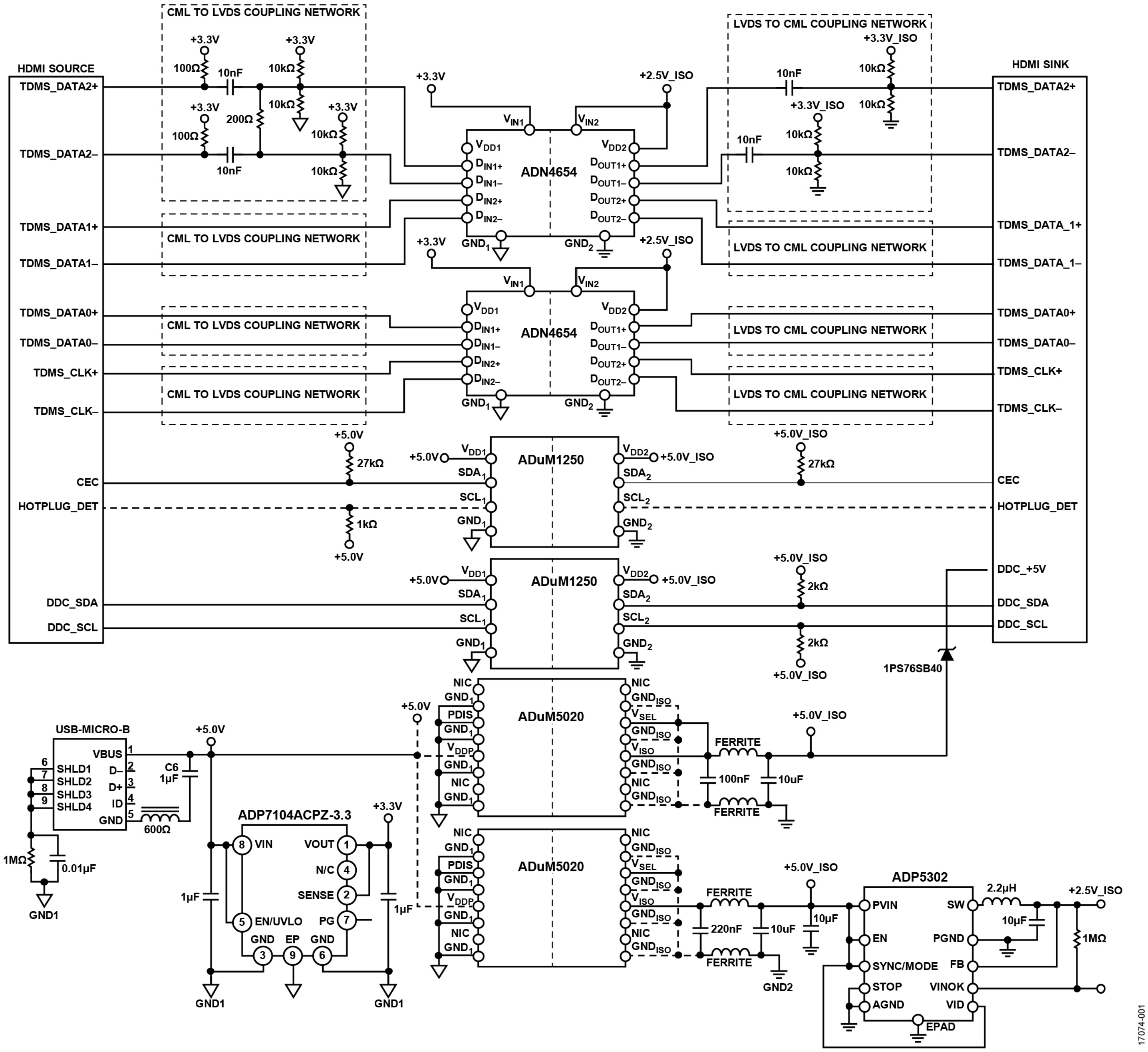

图 1. EVAL-CN0422-EBZ 的简化电路图

电路说明

图2所示为电源隔离和1.3a版HDMI信号隔离的简化电路图。编号1至5显示流经HDMI源和HDMI接收端之间的ADN4654、ADuM1250和ADuM5020设备的启动通信序列。

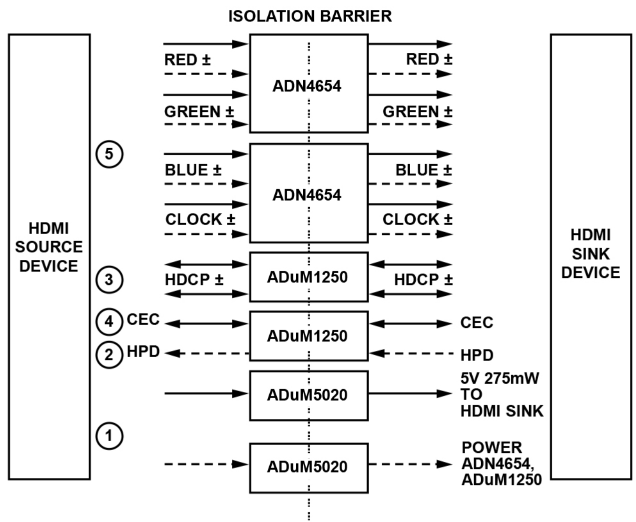

图2. 隔离HDMI信号流程图

第1步：电源

1.3a版HDMI标准规定，5 V电压时，HDMI源必须能够为HDMI接收设备提供55 mA电流。为了保证隔离设计达到这一要求，CN-0422采用了一个ADuM5020 *iso*Power DC-DC转换器（参见图1）。为HDMI接收设备的DDC +5V线路以及两个ADuM1250 I^{2}C隔离器提供隔离电源。第2个ADuM5020设备通过2.5 V降压调节器ADP5302，为ADN4654的副边提供隔离电源。

第2步：热插拔检测(HPD)

当HDMI源和接收设备通过HDMI线缆连接至EVAL-CN0422-EBZ时，通过HPD信号启动通信序列。接收设备通过ADuM1250 I^{2}C隔离器拉高HPD信号，向源表明，它已准备好通过显示数据通道(DDC)接收命令。

第3步：显示器数据通道(DDC)

双向DDC使用按100 kHz标称数据速率和最大400 kHz数据速率运行的I^{2}C协议。HDMI源设备使用DDC，通过双向ADuM1250 I^{2}C隔离器，读取来自接收设备的扩展显示识别数据(EDID)。HDMI源使用EDID来确定哪些音频/视频格式在HDMI接收设备上可用。DDC通道也被用于实施高带宽数字内容保护(HDCP)。

第4步：消费电子控制(CEC)

CEC使用具备与I^{2}C类似的物理层的协议，以200 Hz运行。CEC协议在用户环境中的所有音频-视频设备之间，通过ADuM1250 I^{2}C隔离器提供高级控制功能。CEC允许用户命令和控制最多15个通过HDMI连接的启用了CEC的设备（例如远程控制电视机来设置DVD播放器）。

第5步：转换最小化差分信号(TMDS)

TMDS信号由三个数据对和一个时钟对组成：数据0±、数据1±、数据2±，以及时钟±。三个差分数据对在每个时钟周期内发送10位比特流，包含高速视频和音频数据。TMDS时钟和数据线在物理层上通过CML实施。

图1所示的耦合网络允许在CML和LVDS电压电平之间进行可靠的转换。在CML与低压差分信号(LVDS)物理层耦合后，ADN4654 1.1 Gbps LVDS隔离器被用于隔离TMDS信号。

要在CML和LVDS之间实现耦合，使用100 Ω上拉电阻来正确端接来自HDMI源的CML信号。需要采用耦合电容(10 nF)来去除CML DC共模电压。端接ADN4654 LVDS输入需要提供200 Ω差分电阻。要偏置ADN4654输入，需要使用10 kΩ上拉电阻，上拉至3.3 V，并使用10 kΩ下拉电阻，下拉至接地。

要在LVDS和CML之间实现耦合，需使用10 nF电容来去除ADN4654 LVDS输出的DC共模电压。HDMI接收端的CML输入通常需要偏置至CML接收器的共模电压。因为HDMI接收设备的片内不包含内部偏压，所以必须在印刷电路板(PCB)电平上实施偏压。要在HDMI接收设备上偏置CML接收器的输入，需使用10 kΩ上拉电阻至隔离的3.3V电源，以及使用10 kΩ下拉电阻至隔离地。

常见变化

其他HDMI版本

最近的HDMI标准版本（比HDMI V1.3a更新）都要求HDMI以太网音频控制(HEAC)合规。图1和图2中所示的电路未包含设备之间共享的以太网（互联网）的HEAC信号隔离。

5 kV隔离解决方案

依照UL 1577，CN-0422参考电路的耐压为2500 V rms，适用于功能性隔离，或者适合用于某些安全应用。对于医疗应用，本设计满足250 V rms系统中一个患者防护措施(MOPP)或一个操作人员保护(MOOP)措施对耐受电压和爬电距离的要求。

此设计中采用的每个数字隔离器都支持更高的爬电距离和5000 V耐压等级。表1显示了可选择用在需要5 kV电气隔离的应用中的相关设备。这个5 kV设计满足250 V rms系统中与两个操作人员保护(MOOP)措施相关的IEC 60601-1要求，满足250 V rms系统中与一个患者防护措施(MOPP)相关，或者125 V rms系统中与2个MOPP相关的要求。

表 1. 隔离等级比较

隔离电压	2.5 kV	5 kV
最小爬电距离	4.01 mm	7.8 mm
DC-DC转换器	ADuM5020-5BRWZ	ADuM6020-5BRIZ
高速隔离器	ADN4654BRSZ	ADN4654BRWZ
I^2C隔离器	ADuM1250ARZ	ADuM2250ARWZ

电路评估与测试

共模瞬变抗扰度

共模瞬变抗扰度(CMTI)是指隔离器抵抗快速共模瞬变的能力。CMTI被定义为系统接地(Ground 1)和隔离接地(Ground 2)之间能够容忍的最大共模电压压摆率或瞬变电压，同时仍然保持无位误差通信。

CMTI很重要，因为高压摆率瞬变可耦合通过隔离栅的寄生电容，破坏数据。ADuM1250和ADN4654是具有出色的CMTI性能的稳健型数字隔离器，在存在超过25,000 V/μs共模瞬变时，保证正常运行且不损坏数据。

系统合规测试

本节描述使用EVAL-CN0422-EBZ实施的HDMI源合规测试。EVAL-CN0422-EBZ的输出通过了14项合规测试，包括时钟抖动、数据通道眼图和抖动、时钟和数据通道的上升和下降时间，以及最大/最小时钟占空比。

图3、图4、图5和图6记录了执行的HDMI源合规测试，以及相应的测试结果。图3和图4分别显示了在720p × 576p (60 Hz)和1280p × 720p (60 Hz) HDMI分辨率下，HDMI源合规测试的眼图。

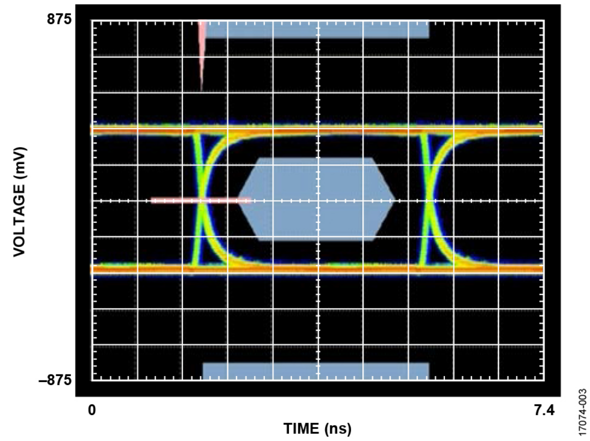

图 3. HDMI 源合规测试的眼图，576p

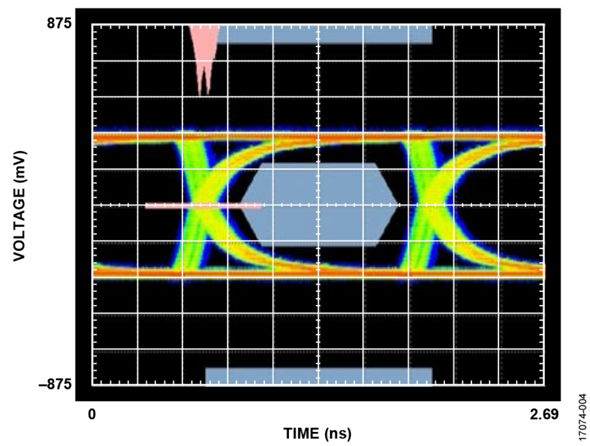

图 4. HDMI 源合规测试的眼图，720p

图5和图6分别显示了在720p × 576p (60 Hz)和1280p × 720p (60 Hz) HDMI分辨率下，对应的HDMI源合规测试的报告。

Setup Configuration

Oscilloscope Info	MSO70804C - 7.6.1 Build 5*
TDSHT3 Version	5.3.2 Build 47

Device Configuration

Device Details	HDMI Device
Clock Frequency(Mhz)	27.0275
Resolution	720x576p
Refresh Rate	60Hz

Compliance Summary

Total Tests Supported	9
Tests Completed	14
Pass	14
Fail	0

Test Summary

Index	Test Name	Lanes	Spec Range	Meas Value	Result
1	7-9 : Source Clock Jitter	CK	Clock Jitter < 0.25*Tbit;	0.053*Tbit	Pass
2	7-10 : Source Eye Diagram	CK - D0	Data Jitter < 0.3*Tbit;	0.08*Tbit	Pass
3	7-10 : Source Eye Diagram	CK - D1	Data Jitter < 0.3*Tbit;	0.05*Tbit	Pass
4	7-10 : Source Eye Diagram	CK - D2	Data Jitter < 0.3*Tbit;	0.05*Tbit	Pass
5	7-4 : Source Rise Time	CK	75.00ps < TRISE;	287.07ps	Pass
6	7-4 : Source Rise Time	D0	75.00ps < TRISE;	274.12ps	Pass
7	7-4 : Source Rise Time	D1	75.00ps < TRISE;	263.64ps	Pass
8	7-4 : Source Rise Time	D2	75.00ps < TRISE;	271.35ps	Pass
9	7-4 : Source Fall Time	CK	75.00ps < TFALL;	276.43ps	Pass
10	7-4 : Source Fall Time	D0	75.00ps < TFALL;	257.08ps	Pass
11	7-4 : Source Fall Time	D1	75.00ps < TFALL;	253.42ps	Pass
12	7-4 : Source Fall Time	D2	75.00ps < TFALL;	265.41ps	Pass
13	7-8 : Max Duty Cycle	CK	Max Duty Cycle < 60.0%;	50.54%	Pass
14	7-8 : Min Duty Cycle	CK	40.0% < Min Duty Cycle;	49.46%	Pass

图5. HDMI源合规测试报告，576p

Oscilloscope Info	MSO72504D - 7.3.0 Build 9
TDSHT3 Version	5.2.8 Build 30

Device Configuration

Device Details	HDMI Device
Clock Frequency(Mhz)	74.2511
Resolution	1280x720p
Refresh Rate	60Hz

Compliance Summary

Total Tests Supported	9
Tests Completed	14
Pass	14
Fail	0

Test Summary

Index	Test Name	Lanes	Spec Range	Meas Value	Result
1	7-9 : Source Clock Jitter	CK	Clock Jitter < 0.25*Tbit;	0.084*Tbit	Pass
2	7-10 : Source Eye Diagram	CK - D0	Data Jitter < 0.3*Tbit;	0.2*Tbit	Pass
3	7-10 : Source Eye Diagram	CK - D1	Data Jitter < 0.3*Tbit;	0.17*Tbit	Pass
4	7-10 : Source Eye Diagram	CK - D2	Data Jitter < 0.3*Tbit;	0.16*Tbit	Pass
5	7-4 : Source Rise Time	CK	75.00ps < TRISE;	197.34ps	Pass
6	7-4 : Source Rise Time	D0	75.00ps < TRISE;	194.97ps	Pass
7	7-4 : Source Rise Time	D1	75.00ps < TRISE;	219.13ps	Pass
8	7-4 : Source Rise Time	D2	75.00ps < TRISE;	195.30ps	Pass
9	7-4 : Source Fall Time	CK	75.00ps < TFALL;	193.93ps	Pass
10	7-4 : Source Fall Time	D0	75.00ps < TFALL;	191.48ps	Pass
11	7-4 : Source Fall Time	D1	75.00ps < TFALL;	199.49ps	Pass
12	7-4 : Source Fall Time	D2	75.00ps < TFALL;	189.05ps	Pass
13	7-8 : Max Duty Cycle	CK	Max Duty Cycle < 60.0%;	51.08%	Pass
14	7-8 : Min Duty Cycle	CK	40.0% < Min Duty Cycle;	49.3%	Pass

图6. HDMI源合规测试报告，720p

系统兼容测试

使用ADI公司的EVAL-ADV7625-SMZ评估板实施系统兼容测试。ADV7625是一个3 GHz HDMI 5:2交叉点收发器。系统兼容测试表明，与标准非隔离显示器相比，电气隔离显示器在视觉质量上的损失为零。

实施系统兼容测试所需的设备

实施系统兼容测试需要使用以下设备：

- HDMI音频和视频源（DVD播放器）
- EVAL-CN0422-EBZ电路评估板
- EVAL-ADV7625-SMZ视频评估板
- 电源：5 V、3.6 A电源或5 V交流适配器
- 4根HDMI线缆，每根长1米
- USB与RS-232之间的连接线缆。
- 两个带HDMI输入的显示器/显示屏

开始使用

使用EVAL-ADV7625-SMZ视频评估板时，请参考EVAL-ADV7625-SMZ用户指南(UG-603)。

打开EVAL-ADV7625-SMZ的电源，在笔记本电脑和连接器P1之间连接一根USB到RS-232的电缆。为板编程时，在EVAL-ADV7625-SMZ的J15上安装一个跳线。如需查看完整的设置细节，请参考CN-0422用户指南。

按照UG-603用户指南的说明（115,200波特、8数据位、无奇偶校验、一个停止位、无流量控制）配置终端窗口。输入命令**hdmia a**和**hdmia b**，设置1:2 HDMI分路器模式（从RxA到TxA，从RxA到TxB）。

功能框图

图7所示为HDMI系统兼容测试的框图。

EVAL-ADV7625-SMZ接收一个来自源的HDMI输入，然后生成两个完全相同的HDMI输出。EVAL-ADV7625-SMZ输出1和接收端（显示器1）通过EVAL-CN0422-EBZ连接，这与第二个通道不同，对于后者，EVAL-ADV7625-SMZ输出2和接收端（显示器2）是直接连接。

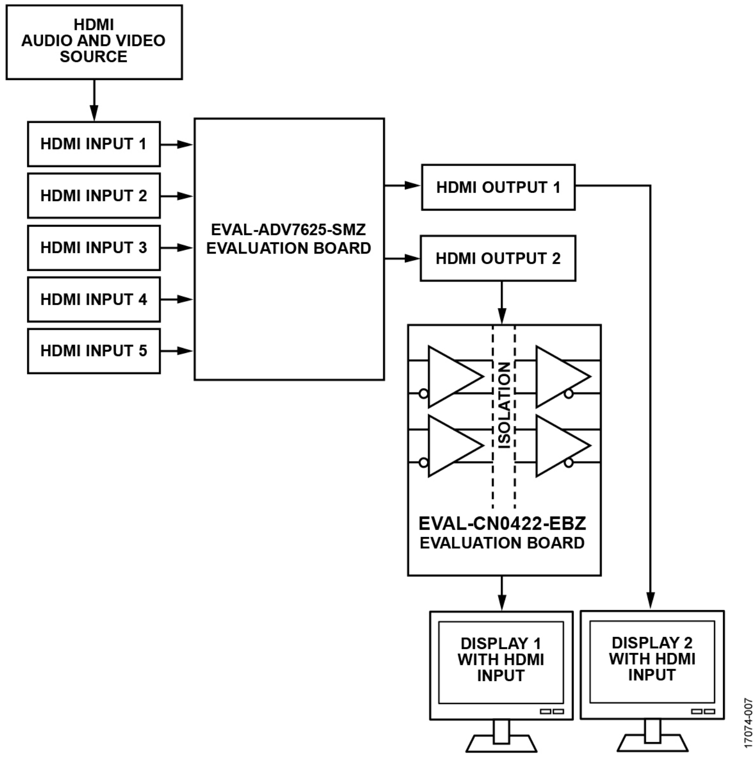

图 7. HDMI 系统兼容测试

测试

EVAL-ADV7625-SMZ配置完成之后，采取以下步骤：

1. 将一个HDMI视频和音频源连接至EVAL-ADV7625-SMZ RxA输入。
2. 利用一根micro USB Type B线缆，将来自交流电源适配器的5 V电源连接至EVAL-CN0422-EBZ上的J5。
3. 将EVAL-CN0422-EBZ电路评估板下部的输入HDMI连接器连接至EVAL-ADV7625-SMZ TxA输出。
4. 将EVAL-CN0422-EBZ的HDMI输出(J4)连接至HDMI显示器（显示器1）。
5. 将EVAL-ADV7625-SMZ TxB输出连接至HDMI显示器（显示器2）。

HDMI视频/音频源会在这两个显示器上显示。检查两个显示器，确认隔离HDMI是透明的；显示器1和显示器2看起来完全相同。

了解更多

CN-0422设计支持包：
www.analog.com/CN0422-DesignSupport

高清多媒体接口(HDMI)。www.hdmi.org。

数据手册和评估板

ADN4654 数据手册

EVAL-ADN4654评估板

ADuM1250 数据手册

EVAL-ADuM1250EBZ评估板

ADuM2250 数据手册

ADuM5020 数据手册

EVAL-ADuM5020EBZ评估板

EVAL-ADV7625-SMZ评估板

ADuM6020 数据手册

修订历史

2019 年 4 月—修订版 0：初始版

I²C指最初由Philips Semiconductors（现为NXP Semiconductors）开发的一种通信协议。