

DS3232M

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

概述

DS3232M是低成本、超高精度I²C实时时钟(RTC)，带有236字节电池备份SRAM。该器件集成了电池输入，当器件主电源断电时可保持精确计时。集成微机电系统(MEMS)振荡电路保持器件的长期精确度，并减少了生产线的元件数量。

RTC提供秒、分、时、星期、日期、月和年信息。少于31天的月份，自动调整月末日期，包括闰年修正。时钟格式可以是24小时或带AM/PM指示的12小时格式。提供两个可设置的日历闹钟和一路1Hz输出。地址与数据通过I²C双向总线串口传输。高精度、经过温度补偿的电压基准和比较器电路用来监测V_{CC}状态，检测电源故障，提供复位输出，并在必要时自动切换到备份电源。另外，RST监测引脚可以作为产生微处理器复位的按键输入，详细信息请参考[方框图](#)。

应用

电表

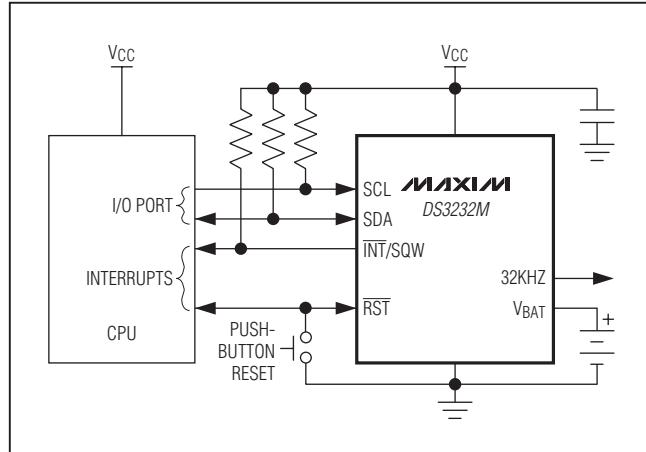
工业应用

[定购信息](#)在数据资料的最后给出。

特性

- ◆ -40°C至+85°C温度范围内，计时精度保持在 $\pm 5\text{ppm}$ ($\pm 0.432\text{秒/天}$)
- ◆ 236字节电池备份用户SRAM
- ◆ 为连续计时提供电池备份
- ◆ 低功耗
- ◆ 功能兼容于DS3232
- ◆ 完整的时钟日历，包括秒、分、时、星期、日期、月和年，并提供有效期到2100年的闰年补偿
- ◆ 两个日历闹钟
- ◆ 1Hz和32.768kHz输出
- ◆ 复位输出和按键去抖输入
- ◆ 高速(400kHz) I²C兼容串行总线
- ◆ +2.3V至+4.5V电源电压
- ◆ 精度为 $\pm 3^\circ\text{C}$ 的数字温度传感器
- ◆ -40°C至+85°C工作温度范围
- ◆ 8引脚SO (150 mil)封装
- ◆ 通过美国保险商实验室协会(UL)认证

典型工作电路



相关型号以及配合该器件使用的推荐产品，请参见：[china.maxim-ic.com/DS3232M.related](#)。

注意：该器件某些版本的规格可能与发布的规格不同，会以勘误表的形式给出。通过不同销售渠道可能同时获得器件的多个版本。欲了解器件勘误表信息，请点击：[china.maxim-ic.com/errata](#)。

DS3232M

±5ppm、内置SRAM的I²C实时时钟

ABSOLUTE MAXIMUM RATINGS

Voltage Range on Any Pin Relative to GND	-0.3V to +6.0V	Lead Temperature (soldering, 10s)	+260°C
Operating Temperature Range	-40°C to +85°C	Soldering Temperature (reflow)	+260°C
Storage Temperature Range.....	-55°C to +125°C		

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

RECOMMENDED OPERATING CONDITIONS

(T_A = -40°C to +85°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V _{CC}		2.3	3.3	4.5	V
	V _{BAT}		2.3	3.0	4.5	
Logic 1	V _{IH}		0.7 × V _{CC}	V _{CC} + 0.3		V
Logic 0	V _{IL}		-0.3	0.3 × V _{CC}		V

ELECTRICAL CHARACTERISTICS—FREQUENCY AND TIMEKEEPING

(V_{CC} or V_{BAT} = +3.3V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, V_{BAT} = +3.0V, and T_A = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
1Hz Frequency Tolerance	Δf/f _{OUT}	Measured over ≥ 10s interval		±5		ppm
1Hz Frequency Stability vs. V _{CC} Voltage	Δf/V			±1		ppm/V
Timekeeping Accuracy	t _K _A			±0.432		Seconds/ Day
32kHz Frequency Tolerance	Δf/f _{OUT}			±2.5		%

DC ELECTRICAL CHARACTERISTICS—GENERAL

(V_{CC} = +2.3V to +4.5V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, V_{BAT} = +3.0V, and T_A = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Active Supply Current (I ² C Active)	I _{CCA}	(Note 2)		125	250	μA
Standby Supply Current (I ² C Inactive)	I _{CCS}	(Notes 2, 3)		100	175	μA

DS3232M

±5ppm、内置SRAM的I²C实时时钟

DC ELECTRICAL CHARACTERISTICS—GENERAL (continued)

(V_{CC} = +2.3V to +4.5V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, V_{BAT} = +3.0V, and T_A = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Temperature Conversion Current (I ² C Inactive)	I _{CCSConv}			200	350	µA
Power-Fail Voltage	V _{PF}		2.45	2.575	2.70	V
Logic 0 Output (32KHZ, INT/SQW, SDA)	V _{OL}	I _{OL} = 3mA		0.4		V
Logic 0 Output (RST)	V _{OL}	I _{OL} = 1mA		0.4		V
Logic 1 Output (32KHZ)	V _{OH}	Active supply > 3.3V, I _{OH} = -1mA	2.0			V
		Active supply > 2.7V, I _{OH} = -0.75mA	2.0			
		Active supply > 2.3V, I _{OH} = -0.14mA	2.0			
Output Leakage (32KHZ, INT/SQW, SDA)	I _{LO}		-0.1		+0.1	µA
Input Leakage (SCL)	I _{LI}		-0.1		+0.1	µA
RST I/O Leakage	I _{OL}		-200		+10	µA
V _{BAT} Leakage	I _{BATLKG}	T _A = +25°C	-100	25	+100	nA
Temperature Accuracy	TEMP _{ACC}	V _{CC} or V _{BAT} = +3.3V		±3		°C
Temperature Conversion Time	t _{CONV}			10		ms
Pushbutton Debounce	PB _{DB}			250		ms
Reset Active Time	t _{RST}			250		ms
Oscillator Stop Flag (OSF) Delay	t _{OSF}	(Note 4)		25	100	ms

DC ELECTRICAL CHARACTERISTICS—V_{BAT} CURRENT CONSUMPTION

(V_{CC} = 0V, V_{BAT} = +2.3V to +4.5V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{CC} = 0V, V_{BAT} = +3.0V, and T_A = +25°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Active Battery Current (I ² C Active)	I _{BATA}	(Note 2)		25	75	µA
Timekeeping Battery Current (I ² C Inactive)	I _{BATT}	EN32KHZ = 0, INTCN = 1 (Note 2)		1.8	3.0	µA
Temperature Conversion Current (I ² C Inactive)	I _{BATTC}		200	350		µA
Data Retention Current (Oscillator Stopped and I ² C Inactive)	I _{BATDR}	T _A = +25°C			100	nA

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟**AC ELECTRICAL CHARACTERISTICS—POWER SWITCH**(T_A = -40°C to +85°C, unless otherwise noted.) (Note 1, [Figure 2](#))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V _{CC} Fall Time, V _{PFFMAX} to V _{PFFMIN}	t _{VCCF}		300			μs
V _{CC} Rise Time, V _{PFFMIN} to V _{PFFMAX}	t _{VCCR}		0			μs
Recovery at Power-Up	t _{REC}	(Note 5)		250	300	ms

AC ELECTRICAL CHARACTERISTICS—I²C INTERFACE(V_{CC} or V_{BAT} = +2.3V to +4.5V, T_A = -40°C to +85°C, unless otherwise noted. Typical values are at V_{CC} = +3.3V, V_{BAT} = +3.0V, and T_A = +25°C, unless otherwise noted.) (Notes 1, 6, [Figure 1](#))

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}		0	400		kHz
Bus Free Time Between STOP and START Conditions	t _{BUF}		1.3			μs
Hold Time (Repeated) START Condition	t _{HD:STA}		0.6			μs
Low Period of SCL	t _{LOW}		1.3			μs
High Period of SCL	t _{HIGH}		0.6			μs
Data Hold Time	t _{HD:DAT}		0	0.9		μs
Data Set-Up Time	t _{SU:DAT}		100			ns
START Set-Up Time	t _{SU:STA}		0.6			μs
SDA and SCL Rise Time	t _R	(Note 7)	20 + 0.1C _B	300		ns
SDA and SCL Fall Time	t _F	(Note 7)	20 + 0.1C _B	300		ns
STOP Set-Up Time	t _{SU:STO}		0.6			μs
SDA, SCL Input Capacitance	C _{BIN}	(Note 8)		10		pF

Note 1: Limits are 100% tested at T_A = +25°C and T_A = +85°C. Limits over the operating temperature range and relevant supply voltage range are guaranteed by design and characterization. Typical values are not guaranteed.**Note 2:** Includes the temperature conversion current (averaged).**Note 3:** Does not include RST leakage if V_{CC} < V_{PF}.**Note 4:** The parameter t_{OSF} is the period of time the oscillator must be stopped for the OSF flag to be set.**Note 5:** The state of RST does not affect the I²C interface or RTC functions.**Note 6:** Interface timing shown is for fast-mode (400kHz) operation. This device is also backward-compatible with standard mode I²C timing.**Note 7:** C_B = total capacitance of one bus line in picofarads.**Note 8:** Guaranteed by design and not 100% production tested.

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

时序图

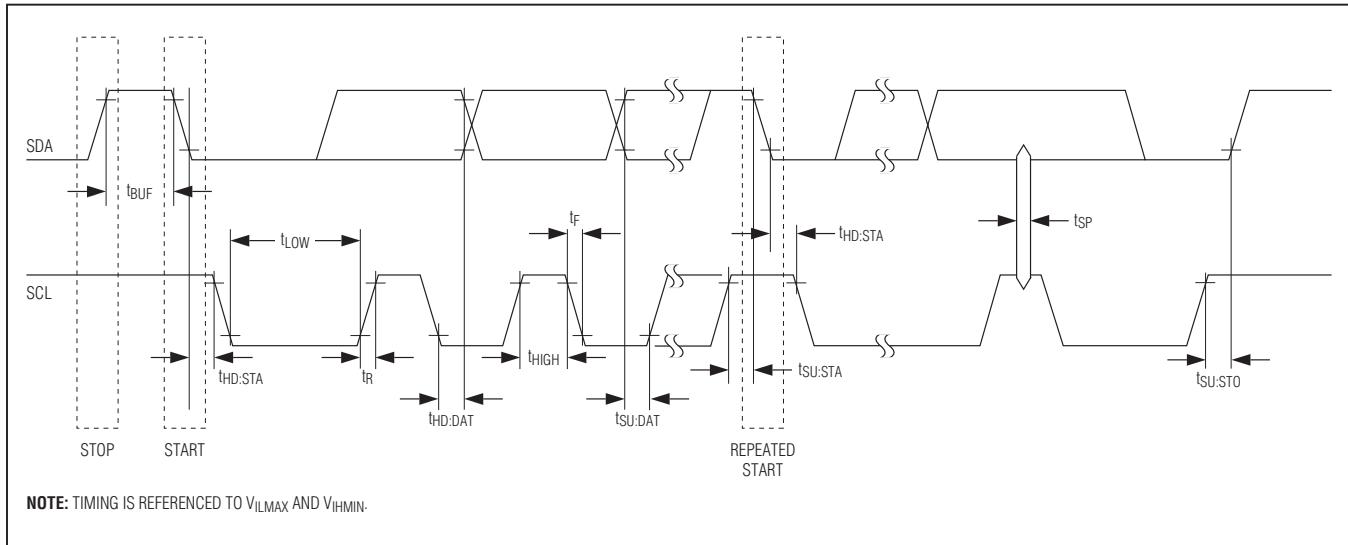
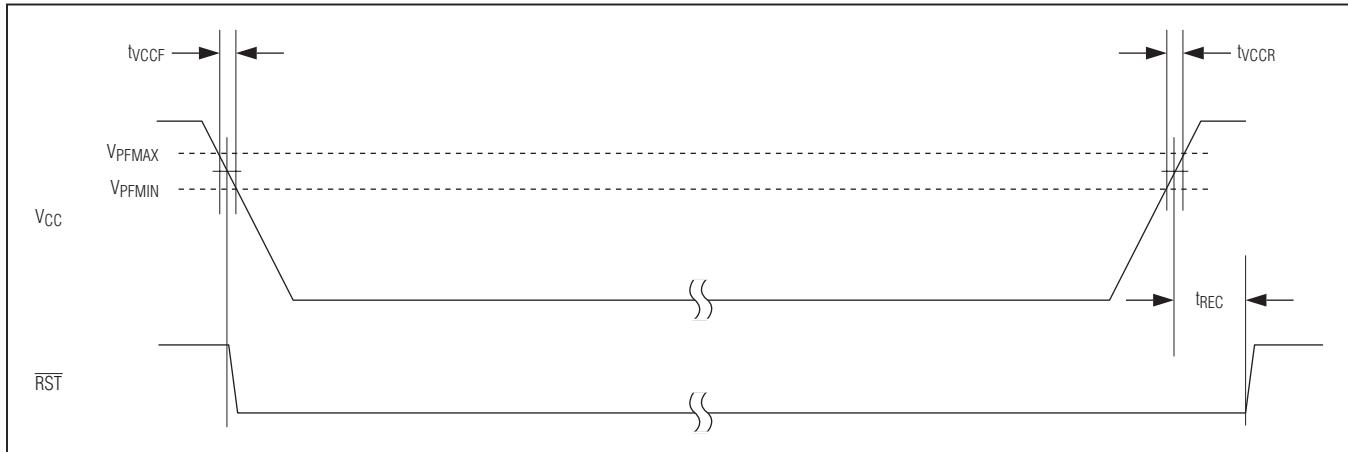
图1. I²C时序

图2. 电源开关时序

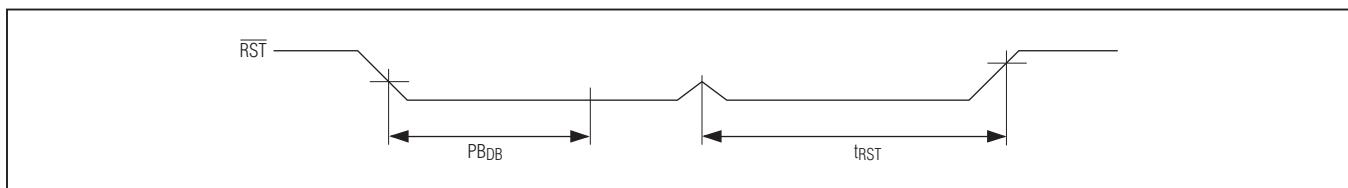


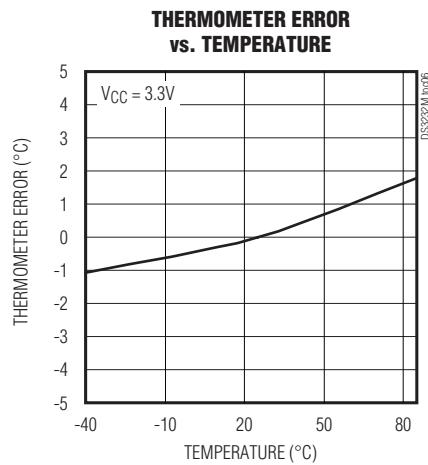
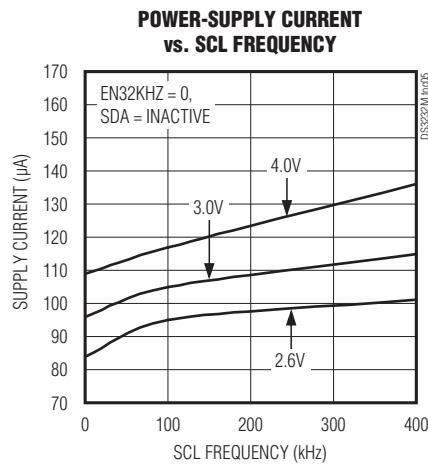
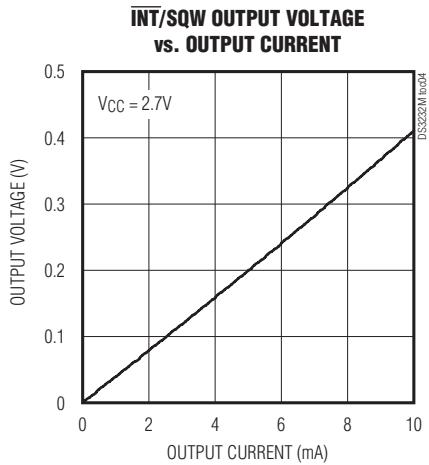
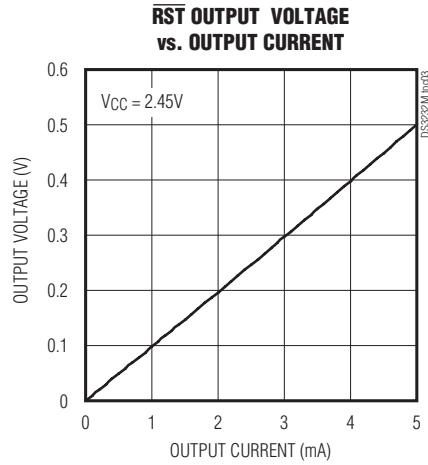
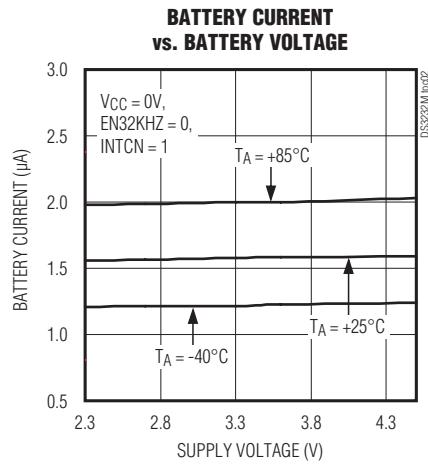
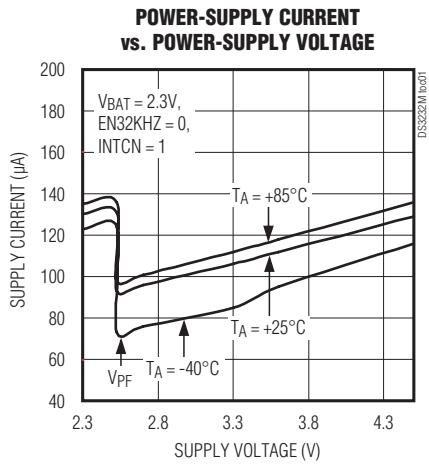
图3. 按钮复位时序

DS3232M

±5ppm、内置SRAM的I²C实时时钟

典型工作特性

(T_A = +25°C, unless otherwise noted.)

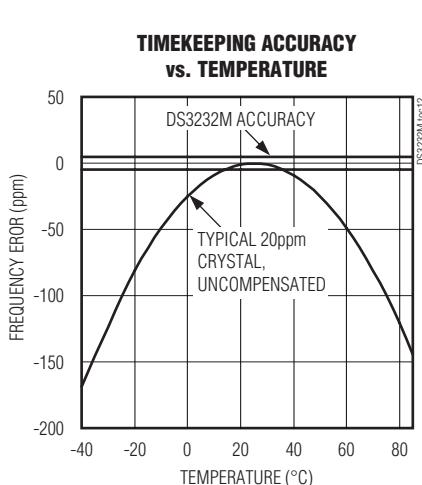
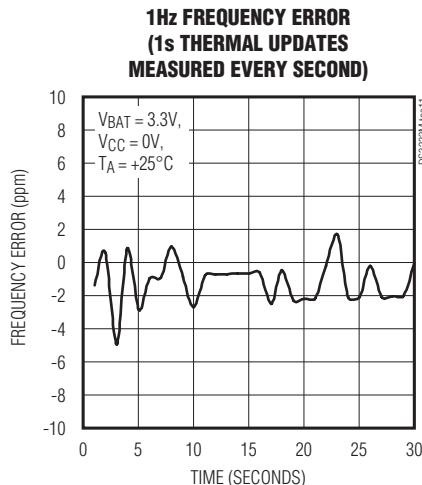
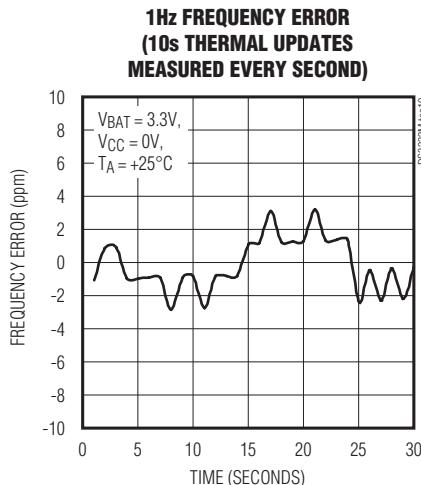
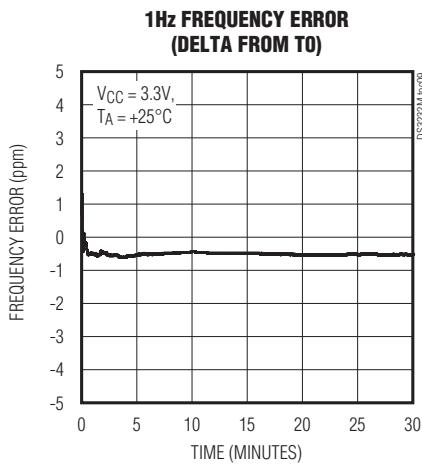
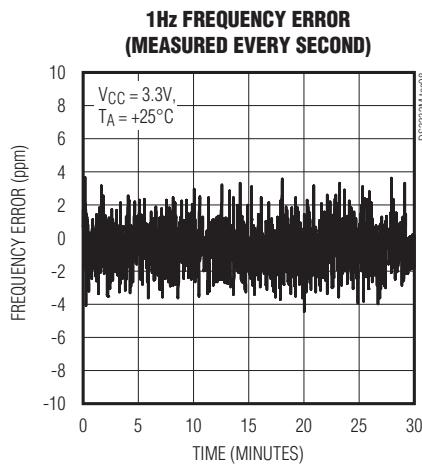
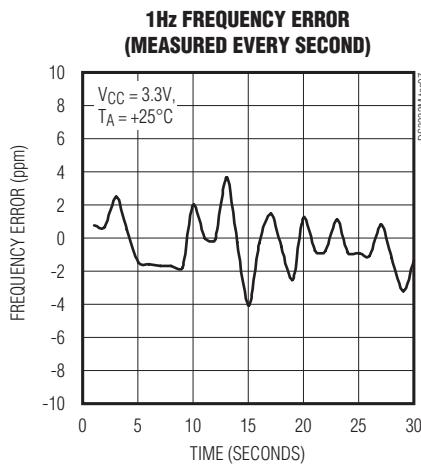


DS3232M

±5ppm、内置SRAM的I²C实时时钟

典型工作特性(续)

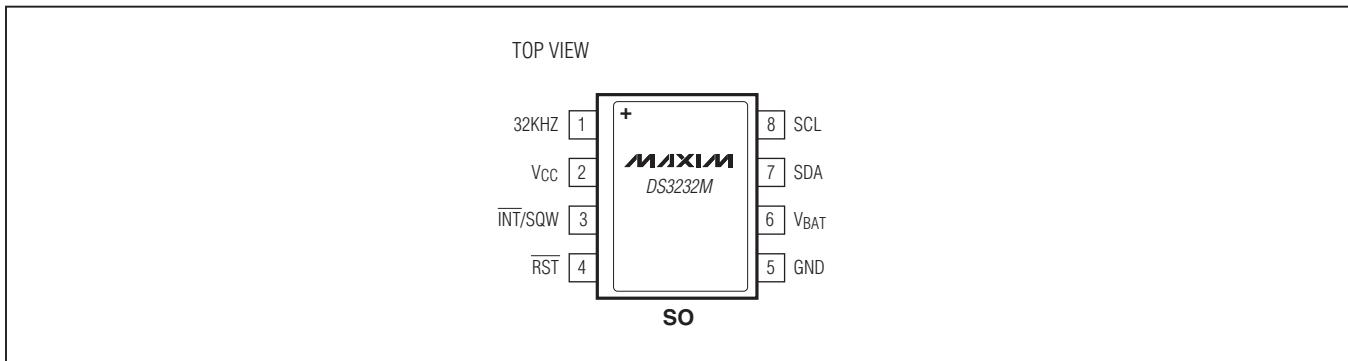
(T_A = +25°C, unless otherwise noted.)



DS3232M

±5ppm、内置SRAM的I²C实时时钟

引脚配置



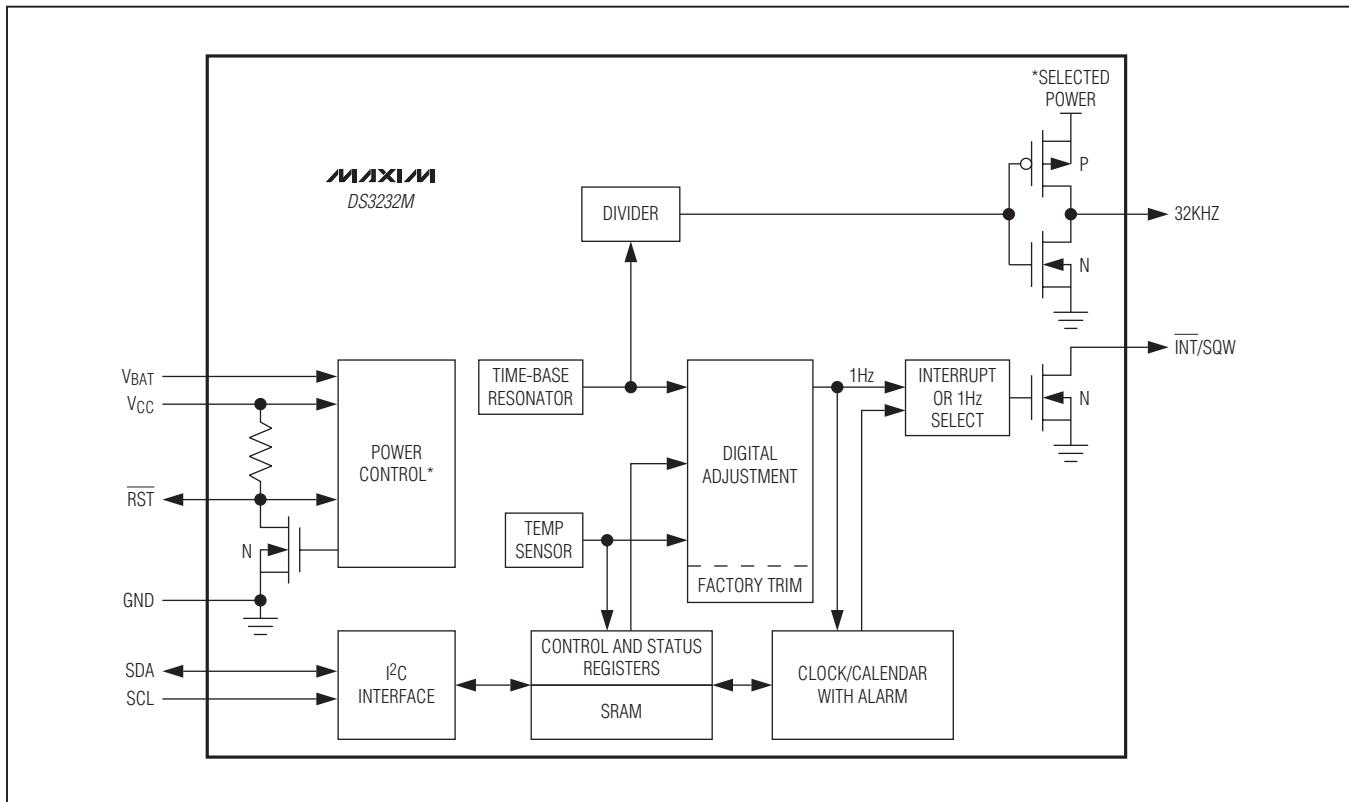
引脚说明

引脚	名称	功能
1	32KHZ	32.768kHz输出(推挽输出，50%占空比)。使能条件下($EN32KHZ = 1$)，32kHz输出在 V_{CC} 上电时提供有效输出；如果在电池供电时使能($BB32KHZ = 1$)，输出则在 V_{BAT} 上电时提供有效输出。禁止条件下，输出被强制为低电平。如果不使用该功能，可以将该引脚浮空。
2	V_{CC}	主电源直流电源引脚。该引脚应使用0.1μF至1.0μF电容进行去耦，不用时将其接地。
3	INT/SQW	低电平有效中断或1Hz方波输出。该漏极开路输出引脚要求外接上拉电阻，上拉电阻连接到4.5V或低于4.5V的电源电压。如不使用该引脚，可保持开路。该多功能引脚的功能由控制寄存器(OEh)的INTCN位决定。当INTCN设定为0时，引脚输出1Hz方波；当INTCN设定为1时，计时寄存器与任一闹钟寄存器相匹配时都会触发INT/SQW引脚(如果使能闹钟功能)。由于首次上电时INTCN位设定为1，因此，该引脚的缺省设置为中断输出并禁止闹钟功能。
4	RST	低电平有效复位引脚，该引脚为漏极开路输入/输出。引脚指示 V_{CC} 相对于 V_{PF} 指标的状态。如果 V_{CC} 下降到低于 V_{PF} ，RST引脚被拉低；若 V_{CC} 超过 V_{PF} 并持续 t_{RST} 时间，RST引脚通过内部上拉电阻拉至高电平。低电平有效、漏极开路输出还具有去抖动按钮输入，该引脚可由按钮复位请求触发。引脚内部通过标称值为50kΩ(R_{PU})的上拉电阻连接至 V_{CC} ，无需外接上拉电阻。如果禁止晶体振荡器， t_{REC} 被屏蔽，RST立即进入高电平。
5	GND	地。
6	V_{BAT}	备用电源输入。器件将 V_{BAT} 输入作为主电源时，该引脚应使用0.1μF至1.0μF的低泄漏电容进行去耦。器件将 V_{BAT} 输入用作备用电源时，无需使用电容。如果不使用 V_{BAT} ，则将该引脚接地。器件经过UL认证，在使用锂电池时，可防止反向充电，更多信息请参考 china.maxim-ic.com/qa/info/ul 。
7	SDA	串行数据输入/输出。该引脚为I ² C串口的数据输入/输出。此漏极开路引脚要求外接上拉电阻。上拉电压可高达4.5V，与 V_{CC} 电压无关。
8	SCL	串行时钟输入，该引脚为I ² C串口的时钟输入，用于同步串口数据传输。上拉电压可高达4.5V，与 V_{CC} 电压无关。

DS3232M

±5ppm、内置SRAM的I²C实时时钟

方框图



详细说明

DS3232M串行实时时钟(RTC)由内部带温度补偿的微机电系统(MEMS)谐振槽路驱动。振荡器提供稳定、精确的参考时钟，在-40°C至+85°C温度范围内，RTC的精度保持在±0.432秒/天之内。RTC为低功耗时钟/日历，提供两个可编程日历闹钟。 $\overline{\text{INT}}/\text{SQW}$ 提供由闹钟条件决定的中断信号或者1Hz方波。时钟/日历提供秒、分、时、星期、日期、月和年信息，少于31天的月份，将自动调整月末的日期，并包括闰年补偿。时钟可工作在24小时或带AM/PM指示

的12小时格式。内部寄存器通过I²C总线接口访问，温补电压基准和比较器电路用于监测V_{CC}电平，以检测电源故障，并在必要时自动切换至备用电源。RST引脚提供外部按钮输入功能，并可用于指示电源故障。另外，器件还提供了236字节电池备份的通用SRAM。

工作原理

[方框图](#)给出了该器件的主要组成部分，在以下章节中将对每个主要模块分别说明。

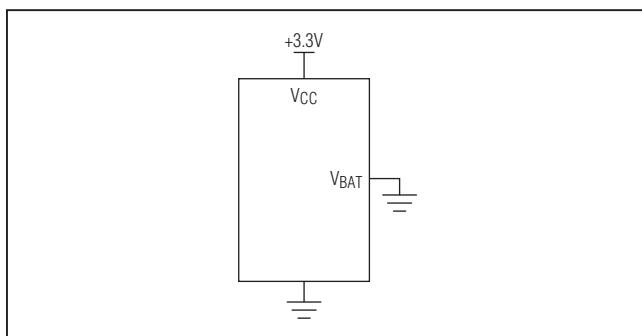
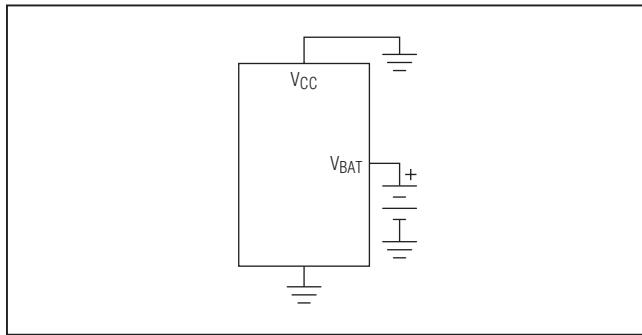
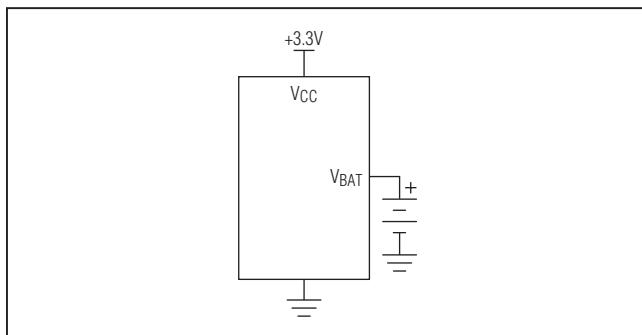
$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟图4. 单电源(V_{CC})供电图5. 单电源(V_{BAT})供电

图6. 双电源供电

高精度时基

高精度时基由温度传感器、振荡器和数字调节控制逻辑电路组成。控制器读取片内温度传感器的输出，通过调节最终的1Hz输出以保持所要求的精度。器件在工厂经过校准，能够在整个工作温度范围内保持极高精度。采用 V_{CC} 为器件供电时，每秒钟进行一次校准。采用 V_{BAT} 为器件供电时，每10秒钟进行一次校准，以节省电能。1Hz时基无需频繁校准，这不会影响器件的长期计时精度。器件还具有一个老化补偿寄存器，能够在工厂校准值上增加一个补偿常数(正或负)。

电源配置

DS3232M可以配置为采用单电源(V_{CC} 或 V_{BAT})或双电源供电，双电源配置下提供一个备用电源，在未连接系统主电源时保持计时电路正常工作。

图4所示为 V_{CC} 供电下的单电源配置，其中 V_{BAT} 输入接地。当 $V_{CC} < V_{PF}$ 时，触发RST输出(低电平有效)。每秒钟执行一次温度转换。

图5所示为 V_{BAT} 供电下的单电源配置，其中 V_{CC} 输入接地。RST输出被禁止，并通过内部上拉电阻连接至地。每10秒钟执行一次温度转换。

图6所示为双电源配置，系统正常工作时采用 V_{CC} 供电， V_{BAT} 用作备用电源。该配置下，带温度补偿的电压基准和比较器电路监测 V_{CC} 电压，并提供电源选择。当 V_{CC} 高于 V_{PF} 时，器件由 V_{CC} 供电；当 V_{CC} 低于 V_{PF} 但高于 V_{BAT} 时，该器件由 V_{CC} 供电；当 V_{CC} 低于 V_{PF} 并低于 V_{BAT} 时，器件由 V_{BAT} 供电(见**表1**)。

当 $V_{CC} < V_{PF}$ 时，触发RST输出(低电平有效)。选择 V_{CC} 作为电源时，每秒钟执行一次温度转换；选择 V_{BAT} 作为电源时，每10秒钟执行一次温度转换。

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

表1. 电源控制

CONFIGURATION	CONDITION	I/O ACTIVE		I/O INACTIVE		RST
V _{CC} Only (Figure 4)	V _{CC} > V _{PF}	I _{CCA}		I _{CCS}		Inactive (High)
	V _{CC} < V _{PF}					Active (Low)
V _{BAT} Only (Figure 5)	EOSC = 0	I _{BATA}		I _{BATT}		Disabled (Low)
	EOSC = 1			I _{BATDR}		
Dual Supply (Figure 6)	V _{CC} > V _{PF}	I _{CCA}		I _{CCS}		Inactive (High)
	V _{CC} < V _{PF}	V _{CC} > V _{BAT}	I _{CCA}	V _{CC} > V _{BAT}	I _{CCS}	Active (Low)
		V _{CC} < V _{BAT}	I _{BATA}	V _{CC} < V _{BAT}	I _{BATT}	

为了保护电池，V_{BAT}首次加到器件上时，振荡器在V_{CC}超出V_{PF}之前，或者向器件写入一个有效的I²C地址之前并不启动。典型的振荡器启动时间在1秒以内。在V_{CC}加电后或者有效的I²C地址写入后大约2秒钟，器件会测量一次温度，并使用计算的修正值校准振荡器。一旦振荡器运行起来，只要电源(V_{CC}或者V_{BAT})有效，就会一直保持运行状态，器件也将持续测量温度并校准振荡器频率。V_{CC}电源首次上电或向器件写入一个有效的I²C地址时(如果V_{BAT}加电)，时间和日期寄存器被复位至01/01/00 01 00:00:00 (DD/MM/YY DOW HH:MM:SS)。

V_{BAT}供电

不同工作模式具有不同的V_{BAT}电流。当器件采用V_{BAT}供电并且串口处于工作状态时，将消耗电池电流I_{BATA}。串口禁止时，电池电流为保持计时状态的电流I_{BATT} (其中包括温度转换消耗的平均电流I_{BATTC})。温度转换消耗的电流I_{BATTC}源于系统必须能够承受周期性的较大脉冲电流，同时还需保持有效的电压值。数据保持电流I_{BATDR}是振荡器停止(EOSC = 1)时的器件电流。在不必保留时间和日期信

息时(例如，产品在交付给客户之前)，该模式有助于降低对电池的要求。

按钮复位功能

器件提供连接至RST输入/输出引脚的按钮控制功能。若器件不在复位周期，会连续监测RST信号的下降沿。一旦检测到一个边沿跳变，器件将通过拉低RST完成开关去抖。内部定时器计时结束(PBDB)后，器件将继续监测RST信号。如果信号依旧保持低电平，器件则继续监测信号以检测上升沿。一旦检测到按钮被释放，器件将强制RST引脚为低电平并保持t_{RST}时间。RST还用来指示电源故障，当V_{CC}低于V_{PF}时，会产生内部电源故障报警信号，并强制拉低RST引脚。当V_{CC}超过V_{PF}电平时，RST引脚保持低电平大约250ms (t_{REC})，使供电电源稳定下来。如果在V_{CC}加载时振荡器没有工作，将会跳过t_{REC}，RST立刻变为高电平。无论通过按钮或电源失效检测拉低RST输出，都不会影响器件的内部工作。RST输出和手动复位监测功能仅在V_{CC}供电时有效。

±5ppm、内置SRAM的I²C实时时钟

实时时钟(RTC)

带温度补偿的振荡器提供1Hz信号时，RTC可产生秒、分、时、星期、日期、月和年信息。少于31天的月份，将自动调整月末日期，其中包括闰年修正。时钟可工作在24小时或带AM/PM指示的12小时格式。时钟提供两个可编程日历闹钟。可以使能INT/SQW产生由闹钟条件决定的中断信号或者1Hz方波信号，功能选择由控制寄存器中的INTCN位控制。

I²C接口

只要V_{CC}或V_{BAT}处于有效供电电压范围，即可访问I²C接口。如果与该器件连接的微控制器由于V_{CC}掉电或其它因素复位，有可能造成微控制器与该器件的I²C通信不同步，例如：微控制器在从该器件读数据时发生复位。当微控制器复位时，通过在SDA达到高电平之前触发SCL，可以将器件的I²C接口置于已知状态。此时，微控制器应该在SCL为高电平时将SDA拉低，产生一个START条件。

SRAM

DS3232M提供236字节电池备份、可读/写的通用存储器，I²C地址范围为14h–FFh。只要V_{CC}或V_{BAT}电压大于最低工作电压，即可对SRAM进行读、写操作。

地址映射表

表2给出了该器件计时寄存器的地址映射表。在多字节访问过程中，当地址指针到达寄存器空间的末尾(12h)时，将会返回到地址00h。在I²C的START条件下或者地址指针递增到地址00h时，当前的时间会传送给辅助寄存器。在时

钟继续运行的同时，可从辅助寄存器读取时间信息。这样在读操作期间发生主寄存器更新时，可以避免重新读取寄存器。

时钟和日历

可以通过读取适当的寄存器字节获得时钟和日历信息，**表2**给出了RTC寄存器的配置说明。通过写入适当的寄存器字节来设定或者初始化时钟和日历数据。时钟和日历寄存器的内容采用二-十进制编码(BCD)格式，器件可以运行于12小时或者24小时模式。小时寄存器的第6位定义为12小时或24小时模式选择位。该位为高时，选择12小时模式。在12小时模式下，第5位为AM/PM指示位，逻辑高时为PM。在24小时模式下，第5位为20小时位(20至23小时)。当年寄存器由99溢出至00时，会转换世纪位(月寄存器的第7位)。星期寄存器在午夜时递增，对应的星期值由用户定义，但是该值必须连续(即，如果1等于星期日，那么2等于星期一，依次类推)。不合逻辑的时间和日期输入会导致不确定的操作。读取或写入时间和日期寄存器时，辅助缓存器用于防止内部寄存器更新时可能出现的错误。读取时间和日期寄存器时，辅助缓存器在任何I²C START条件下或者寄存器指针返回到零时与内部寄存器同步。时间信息从这些辅助寄存器读取，此时时钟继续保持运行状态。这样在读操作期间发生主寄存器更新时可以避免重新读取寄存器。任何时候写秒寄存器时，倒计时链都会复位。在该器件应答后进行写传输操作。一旦倒计时链复位，为避免翻转问题，必须在1秒钟之内写入剩余的时间和日期寄存器。

DS3232M

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

表2. 计时寄存器

ADDRESS	BIT 7 MSB	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0 LSB	FUNCTION	RANGE			
00h	0	10 Seconds				Seconds				Seconds 00–59			
01h	0	10 Minutes				Minutes				Minutes 00–59			
02h	0	12/24	AM/PM	10 Hours	Hour				Hours	1–12 + AM/PM 00–23			
			20 Hours										
03h	0	0	0	0	0	Day			Day	1–7			
04h	0	0	10 Date		Date				Date	01–31			
05h	Century	0	0	10 Month	Month				Month/Century	01–12 + Century			
06h	10 Year				Year				Year	00–99			
07h	A1M1	10 Seconds			Seconds				Alarm 1 Seconds	00–59			
08h	A1M2	10 Minutes			Minutes				Alarm 1 Minutes	00–59			
09h	A1M3	12/24	AM/PM	10 Hours	Hour				Alarm 1 Hours	1–12 + AM/PM 00–23			
			20 Hours										
0Ah	A1M4	DY/DT	10 Date		Day			Alarm 1 Day	1–7				
					Date			Alarm 1 Date	1–31				
0Bh	A2M2	10 Minutes			Minutes				Alarm 2 Minutes	00–59			
0Ch	A2M3	12/24	AM/PM	10 Hours	Hour				Alarm 2 Hours	1–12 + AM/PM 00–23			
			20 Hours										
0Dh	A2M4	DY/DT	10 Date		Day			Alarm 2 Day	1–7				
					Date			Alarm 2 Date	1–31				
0Eh	EOSC	BBSQW	CONV	NA	NA	INTCN	A2IE	A1IE	Control	—			
0Fh	OSF	BB32KHZ	0	0	EN32KHZ	BSY	A2F	A1F	Status	—			
10h	SIGN	DATA	DATA	DATA	DATA	DATA	DATA	DATA	Aging Offset	—			
11h	SIGN	DATA	DATA	DATA	DATA	DATA	DATA	DATA	Temperature MSB	—			
12h	DATA	DATA	0	0	0	0	0	0	Temperature LSB	—			
13h	SWRST	0	0	0	0	0	0	0	Test	—			
14h–FFh	X	X	X	X	X	X	X	X	SRAM	00h–FFh			

注：除非另有说明，初次上电时的寄存器状态未做定义。

±5ppm、内置SRAM的I²C实时时钟

闹钟

该器件包含两个星期/日期闹钟。闹钟1可通过写入寄存器07h至0Ah来设定，闹钟2可通过写入寄存器0Bh至0Dh来设定，参见[表2](#)。可对闹钟进行编程(通过控制寄存器的闹钟使能位和INTCN位)，从而在闹钟匹配条件下触发INT/SQW输出。每个星期/日期闹钟寄存器的第7位是屏蔽位([表2](#))。当每个闹钟的屏蔽位均为逻辑0时，闹钟只有在计时寄存器中的值与存储于星期/日期闹钟寄存器的对应值相匹配时才会发生中断。闹钟也可以编程为每秒、分、时、星期或日期重复触发中断，[表3](#)给出了可能的设置。如果

不按照表中配置，会导致不合逻辑的操作。DY/DT位(闹钟星期/日期寄存器的第6位)用于控制存储于寄存器第0位至第5位的闹钟值是反映星期几还是月份中的日期。如果DY/DT设为逻辑0，闹钟将是与月份日期匹配的结果。如果DY/DT设为逻辑1，闹钟则是与星期几匹配的结果。当RTC寄存器值与闹钟寄存器的设定值相匹配时，相应的闹钟标志位A1F或A2F置为逻辑1。如果对应的闹钟中断使能A1IE或A2IE位也设定为逻辑1，并且INTCN位设定为逻辑1时，闹钟条件将会触发INT/SQW信号。在时间和日期寄存器每秒更新时都会检测匹配情况。

表3. 闹钟屏蔽位

DY/DT	ALARM 1 REGISTER MASK BITS (BIT 7)				ALARM RATE
	A1M4	A1M3	A1M2	A1M1	
X	1	1	1	1	Alarm once a second
X	1	1	1	0	Alarm when seconds match
X	1	1	0	0	Alarm when minutes and seconds match
X	1	0	0	0	Alarm when hours, minutes, and seconds match
0	0	0	0	0	Alarm when date, hours, minutes, and seconds match
1	0	0	0	0	Alarm when day, hours, minutes, and seconds match

DY/DT	ALARM 2 REGISTER MASK BITS (BIT 7)			ALARM RATE
	A2M4	A2M3	A2M2	
X	1	1	1	Alarm once per minute (00 seconds of every minute)
X	1	1	0	Alarm when minutes match
X	1	0	0	Alarm when hours and minutes match
0	0	0	0	Alarm when date, hours, and minutes match
1	0	0	0	Alarm when day, hours, and minutes match

DS3232M

±5ppm、内置SRAM的I²C实时时钟

控制寄存器(0Eh)

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
EOSC	BBSQW	CONV	NA	NA	INTCN	A2IE	A1IE
0	0	0	1	1	1	0	0

BIT 7	EOSC: 使能振荡器。设定为逻辑0时，启动振荡器。设定为逻辑1时，在器件电源切换至V _{BAT} 时振荡器停止。初次上电时，该位清零(逻辑0)。当该器件由V _{CC} 供电时，振荡器与EOSC位的状态无关，始终保持运行状态。当振荡器被禁止时，所有寄存器数据处于静态。
BIT 6	BBSQW: 电池备份的方波使能。设定为逻辑1，并且当INTCN = 0、V _{CC} < V _{PF} 时，该位使能1Hz方波输出。当BBSQW设定为逻辑0时，若V _{CC} 降至V _{PF} 以下，则INT/SQW引脚变为高阻态。初次上电时，该位被禁止(逻辑0)。
BIT 5	CONV: 转换温度。该位设定为1时，强制温度传感器将温度转换成数字码，并执行温度补偿算法以更新振荡器的精度。器件执行温度补偿算法的速度无法达到每秒钟一次，由用户启动的温度转换不会影响内部更新周期。CONV位从写入开始直到温度转换完成期间一直保持为1，转换完后CONV和BSY均变为0。在监视用户启动转换的状态时应该使用CONV位。详细信息请参见图7。
BITS 4:3	NA: 没有操作。这些位不影响器件工作，可以设置为0或1。
BIT 2	INTCN: 中断控制。该位控制INT/SQW输出信号。INTCN设定为0时，INT/SQW引脚输出1Hz方波。INTCN设定为1时，若计时寄存器与任一个闹钟寄存器相匹配，则会触发INT/SQW输出(如果也使能闹钟的话)。相应的闹钟标志总是置位，而与INTCN位的状态无关。初次上电时，INTCN位设定为逻辑1。
BIT 1	A2IE: 闹钟2中断使能。该位设定为逻辑1时，允许状态寄存器中的闹钟2标志位(A2F)触发INT/SQW信号(当INTCN = 1时)。当A2IE位设定为0或者INTCN设定为0时，A2F位不启动中断信号。初次上电时，A2IE位被禁止(逻辑0)。
BIT 0	A1IE: 闹钟1中断使能。该位设定为逻辑1时，允许状态寄存器中的闹钟1标志位(A1F)触发INT/SQW信号(当INTCN = 1时)。当A1IE位设定为0或者INTCN设定为0时，A1F位不启动中断信号。初次上电时，A1IE位被禁止(逻辑0)。

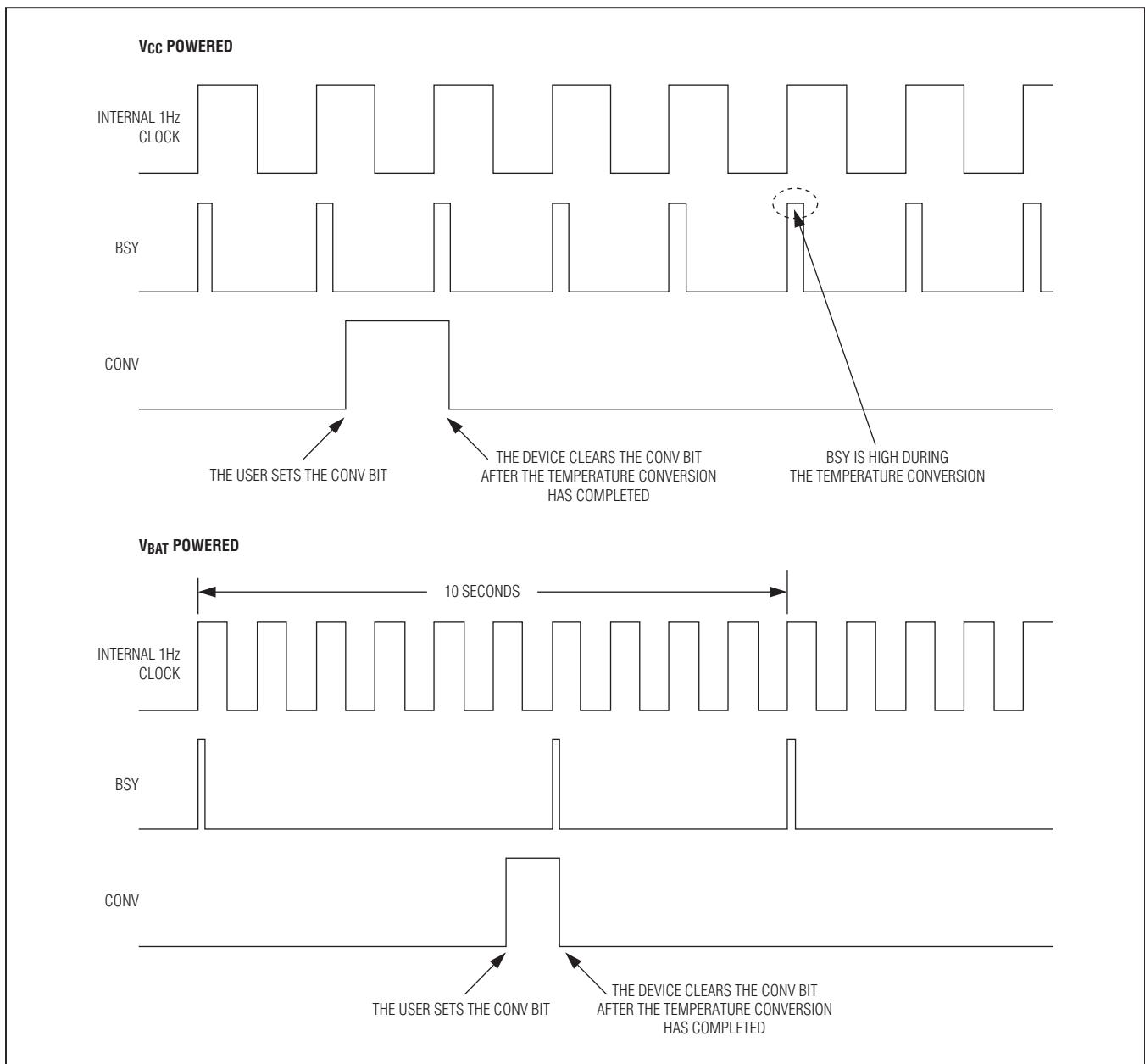
$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

图7. CONV控制位和BSY状态位的工作情况

DS3232M

±5ppm、内置SRAM的I²C实时时钟

状态寄存器(0Fh)

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OSF	BB32KHZ	0	0	EN32KHZ	BSY	A2F	A1F
1	1	0	0	1	X	X	X

BIT 7	OSF: 振荡器停止标志。该位为逻辑1表示振荡器现在停止工作，或者曾经停止工作，可用于判定计时数据的有效性。无论何时振荡器停止工作，该位均置为逻辑1。该位保持为逻辑1，直到写入逻辑0清除。以下情况能够造成OSF置位： 1) 初次上电。 2) V _{CC} 与V _{BAT} 上的电压都不足以支持振荡器工作。 3) 在电池备份模式下，EOSC位关闭。 4) 影响振荡器的外部因素(即噪声、泄漏等)。
BIT 6	BB32KHZ: 电池备份32kHz输出(BB32KHZ)，当器件由V _{BAT} 供电时，该位用于使能32kHz时钟输出(EN32KHZ位使能条件下，提供32kHz时钟输出)。如果BB32KHZ = 0，V _{BAT} 供电时将强制32kHz输出为低电平。
BITS 5:4	未使用(0)。这些位没有意义，读操作时固定为0。
BIT 3	EN32KHZ: 使能32.768kHz输出。该位控制32KHZ输出的使能和禁止。设定为逻辑0时，32KHZ输出变为高阻态。初始化上电时，该位为逻辑1，使能32KHZ输出，如果振荡器使能，则产生32.768kHz方波信号。
BIT 2	BSY: 忙。该位表示器件正在执行温度转换功能。温度传感器的转换控制信号使该位置为逻辑1；当器件完成温度转换后，该位清零。详细信息请参见方框图。
BIT 1	A2F: 闹钟2标志。闹钟2标志位为逻辑1时表示时间与闹钟2寄存器匹配。如果A2IE位为逻辑1，并且INTCN位设定为逻辑1，则触发INT/SQW引脚。写入逻辑0时A2F位清零。该位仅能写入逻辑0，试图写入逻辑1的操作不改变原逻辑值。
BIT 0	A1F: 闹钟1标志。闹钟1标志位为逻辑1时表示时间与闹钟1寄存器匹配。如果A1IE位为逻辑1，并且INTCN位设定为逻辑1，则触发INT/SQW引脚。写入逻辑0时A1F位清零。该位仅能写入逻辑0，试图写入逻辑1的操作不改变原逻辑值。

DS3232M

±5ppm、内置SRAM的I²C实时时钟

老化补偿寄存器(10h)

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
SIGN	DATA						

老化补偿寄存器用于在工厂设定的时基校准值上增加或减去一个用户提供的数值。如果只是要求达到电气特性表中规定的精度，则不需要使用老化补偿寄存器。

老化补偿值采用2的补码形式，第7位为符号(SIGN)位。一个LSB通常对应于0.12ppm的频率变化。在整个工作温度范围内，每个LSB对应的频率变化(ppm)相同。正补偿值会减慢时基，而负补偿值会加快时基。

温度寄存器(11h至12h)

温度寄存器(高字节 = 11h)

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
SIGN	DATA						

温度寄存器(低字节 = 12h)

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
DATA	DATA	0	0	0	0	0	0

温度值采用10位编码表示，具有0.25°C的分辨率，访问地址为11h和12h。温度编码为2的补码格式。高8位(整数部分)位于地址11h，低2位(小数部分)位于地址12h。例如，00011001 01b = +25.25°C。上电复位后，寄存器的缺省温度值设定为0°C，控制器启动温度转换。在V_{CC}初次上电或V_{BAT}供电下首次进行I²C通信时，开始读取温度值，之后每秒(采用V_{CC}供电)或每10秒(采用V_{BAT}供电)读取一次。每次由用户启动的转换结束后都会更新温度寄存器，温度寄存器是只读的。

DS3232M

±5ppm、内置SRAM的I²C实时时钟

测试寄存器(13h)

	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
NAME:	SWRST	0	0	0	0	0	0	0
POR* :	0	0	0	0	0	0	0	0

*POR定义为器件首次上电(V_{BAT} 或 V_{CC})。

该寄存器用于工厂测试，6:0位锁存并始终读取为零。对6:0位进行写操作时，不会影响器件的工作状态。如果SWRST位置于逻辑1，器件将立即复位内部所有逻辑电路和寄存器(SRAM除外)，使它们处于工厂默认的POR状态。

收到承载SWRST指令的数据字节后，器件在随后的应答时段内复位；由于复位操作，将产生NACK条件(图8所示)。I/O主机应通过标准的STOP指令终止I/O操作(第28个SCL时钟)，SWRST位自动清零。

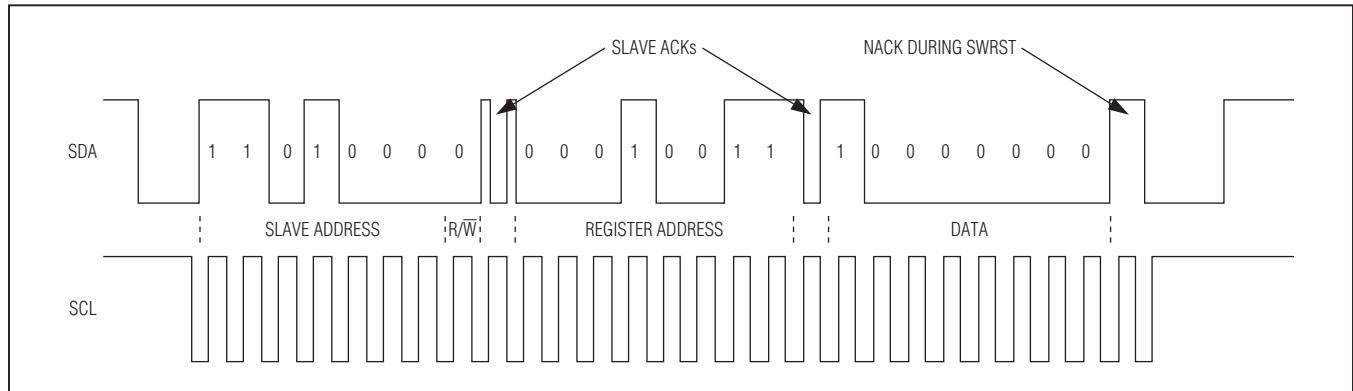


图8. 软件复位I/O

SRAM (14h至FFh)

	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
NAME:	D7	D6	D5	D4	D3	D2	D1	D0
POR* :	X	X	X	X	X	X	X	X

*POR定义为器件首次上电(V_{BAT} 或 V_{CC})。

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

I²C串口工作原理

I²C从地址

器件的从地址字节为D0h。发送到器件的第一个字节包括器件识别位、器件地址和R/W位(图9)。I²C主机发送的器件地址必须与分配给器件的地址相匹配。

I²C定义

下列术语常用于I²C数据传输的说明。

主机器件：主机器件用于控制总线上的从机器件。主机器件产生SCL时钟脉冲以及START和STOP条件。

从机器件：从机器件按照主机的请求发送、接收数据。

总线空闲或不忙：在STOP和START条件之间，SDA和SCL都无效且处于逻辑高电平状态。当总线空闲时，从器件通常启动低功耗模式。

START条件：主机产生START条件启动一次新的与从机之间的数据传输。SCL保持高电平期间，SDA由高电平到低电平的跳变将产生一个START条件，实际时序如图1所示。

STOP条件：主机产生STOP条件以终止与从机之间的数据传输。SCL保持高电平期间，SDA由低电平到高电平的跳变将产生一个STOP条件，实际时序如图1所示。

重复START条件：在一次数据传输结束后，主机可以采用重复START条件指示在当前数据传输后将立即启动一次新的数据传输。读操作期间，重复START条件通常表示对一个特定存储地址启动一次数据传输。重复START条件的产生方式与普通START条件相同，实际时序如图1所示。

写位：SDA的跳变只能发生在SCL的低电平期间。在整个SCL脉冲为高电平以及所要求的建立、保持时间内(见图1)，SDA上的数据必须保持有效且不变。在SCL上升沿，数据移入器件。

读位：写操作结束后，主机应在读位期间释放SDA总线，并在SCL的下一个上升沿之前保持适当的建立时间(见图1)。在前一个SCL脉冲的下降沿，器件将每一位数据通过SDA移出，并在当前SCL脉冲的上升沿保持数据位有效。注意，由主机产生所有SCL时钟，包括从从机读取数据位的时钟。

应答(ACK和NACK)：应答(ACK)或非应答(NACK)通常在字节传输的第9位发送。接收数据的器件(读操作期间的主机或写操作期间的从机)在第9位期间发送0进行ACK。器件在第9位期间发送1，以NACK响应。ACK和NACK的时序与其它位的写操作相同。ACK应答器件已经收到的数据，NACK用于终止读过程或表示器件没有收到数据。

写字节：写字节操作包括主机传送到从机的8位信息(最高有效位在前)和从机发送给主机的1位应答。主机按照写位定义完成8位数据的发送，按照读位定义读取应答。

读字节：读字节操作包括从机向主机发送的8位信息和主机发送给从机的1位ACK或NACK。主机按照读位定义读取从机向主机发送的8位信息(最高有效位在前)，主机按照写位定义发送ACK，以继续接收其它数据字节。主机应在读取最后一个字节后发送NACK，终止通信，使从机将SDA的控制权交还给主机。

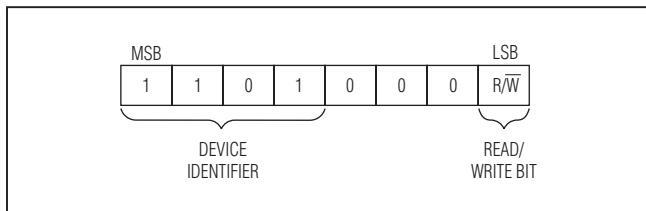


图9. I²C从机地址字节

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

从机地址字节：I²C总线的每个从机将对START条件之后发送的从机地址字节进行响应。从机地址字节包含7位高有效位从机地址和最低有效位R/W位。器件的从机地址为D0h，用户不能修改该地址。R/W = 0时(为D0h)，表示主机将向从机写入数据；R/W = 1时(为D1h)，主机将从从机读取数据。如果写入错误的从机地址，器件将判定主机与其它I²C器件通信，并在下一次发送START条件之前忽略通信操作。

存储器地址：I²C写操作期间，主机必须发送存储器地址以确定从机存储数据的位置。写操作期间，存储器地址始终为从机地址字节之后发送的第二个字节。

I²C通信

I²C通信举例请参见图10。

向从机写入单个字节：主机必须产生START条件、写从机地址字节(R/W = 0)、写存储器地址、写数据字节并产生STOP条件。注意，主机必须在整个字节写操作期间读取从机发送的应答位。

向从机写入多个字节：为了向从机写入多个字节，主机应产生START条件、写从机地址字节(R/W = 0)、写存储器地址、写入多个数据字节并产生STOP条件。

从从机读取单个字节：与写操作中利用指定的存储器地址字节定义数据写入的位置不同，读操作地址对应于存

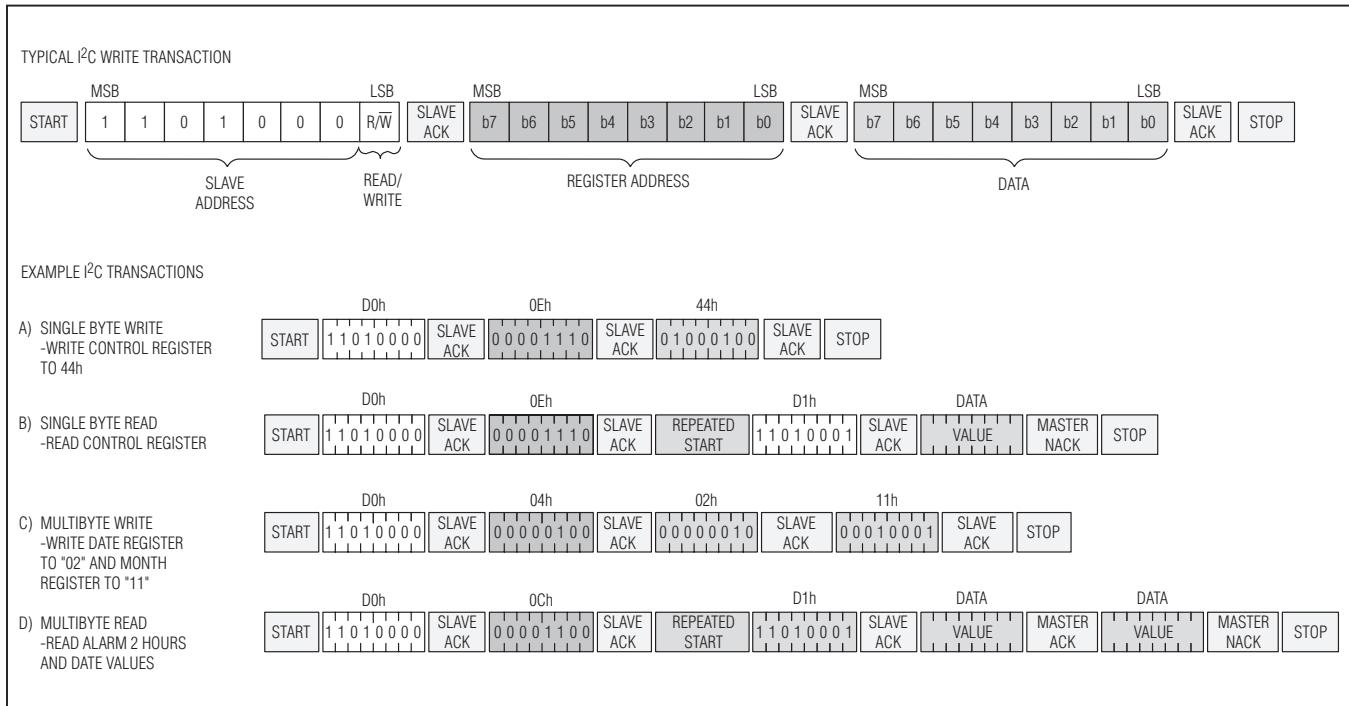


图10. I²C传输

$\pm 5\text{ppm}$ 、内置SRAM的I²C实时时钟

储器地址计数器的当前位置。为了从从机读取单个字节，主机发送START条件，写从机地址字节($R/W = 1$)，然后读取数据字节并以NACK指示终止传输，然后产生STOP条件。由于实际应用中，无法要求主机跟踪存储器地址计数器，因此应在读操作时修改地址计数器。

读操作时的地址计数器修改：可以采用空的写操作将地址计数器指向一个特定值。为此，主机可以产生一个START条件，写从机地址字节($R/W = 0$)，写入需要读取数据的存储器地址，产生一次重复START条件，写从机地址字节($R/W = 1$)，读取数据并以ACK或NACK响应，最后发送STOP条件。采用重复START条件指定起始存储器位置的读操作示例，请参见图6。

从从机读取多个字节：可以通过读操作在一次数据传输过程中读取多个字节。从从机读取多个字节时，主机在终止传输之前，如果需要继续读取另一个字节，只需简单地发出ACK以应答数据字节。主机读取最后一个字节后，必须发出NACK指示终止传输，然后产生STOP条件。

应用信息

电源去耦

使用DS3232M时，为获得最佳工作性能，采用 $0.1\mu\text{F}$ 和/ $1.0\mu\text{F}$ 电容对 V_{CC} 和/ V_{BAT} 电源进行去耦。尽可能采用高质量的表贴陶瓷电容。表贴元件可减小引线电感、提高性能，陶瓷电容具有较好的高频响应，适用于去耦应用。

如果在电池供电期间无需进行通信，可以省去 V_{BAT} 去耦电容。

使用漏极开路输出

INT/SQW 为漏极开路输出，因此需要外接上拉电阻，以实现逻辑高电平。上拉电阻值通常在 $1\text{k}\Omega$ 至 $10\text{M}\Omega$ 之间。

\overline{RST} 也为漏极开路输出，但引脚内部提供了上拉至 V_{CC} 的 $50\text{k}\Omega$ 电阻(R_{PU})，无需外接上拉电阻。

SDA和SCL上拉电阻

SDA 为漏极开路输出，需要外接上拉电阻，以实现逻辑高电平。

由于器件不使用时钟扩展功能，因此SCL可以连接具有漏极开路输出(带上拉电阻)或CMOS输出驱动器(推挽输出)的主机。

电池充电保护

器件具有Maxim的冗余电池充电保护电路，可防止对任何外部电池充电。

定购信息

PART	TEMP RANGE	PIN-PACKAGE
DS3232MZ+	-40°C to +85°C	8 SO

+表示无铅(Pb)/符合RoHS标准的封装。

封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询[china.maxim-ic.com/packages](#)。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
8 SO	S8MK+1	21-0041	90-0096

DS3232M

±5ppm、内置SRAM的I²C实时时钟

修订历史

修订号	修订日期	说明	修改页
0	3/12	最初版本。	—

Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600 23

© 2012 Maxim Integrated Products

Maxim是Maxim Integrated Products, Inc.的注册商标。