

可提供评估板



三通道输出buck控制器， 提供跟踪/排序功能

MAX15003

概述

MAX15003是一款三通道输出、脉冲宽度调制(PWM)、降压型DC-DC控制器，提供跟踪/排序功能。该器件工作在5.5V至23V或 $5V \pm 10\%$ 的输入电压范围。PWM控制器的每路输出可提供低至0.6V的可调输出电压和高达15A的电流，具有优异的负载和电源调整率。MAX15003非常适合用于高性能、小尺寸的电源管理方案。

器件可提供同步跟踪、比例跟踪以及输出排序多种选择，可以根据系统要求改变上电/断电顺序。MAX15003的各个PWM模块采用电压模式控制方案以及外部补偿，可实现优异的噪声抑制，并可选择多种电感值和电容类型，实现最大的灵活性。各个PWM模块工作在相同的固定开关频率，可设置范围为200kHz至2.2MHz，并可通过SYNC输入与外部时钟信号同步。120°错相工作时，各个转换器的工作频率高达2.2MHz，将输入电容纹波频率提高至6.6MHz，从而大大降低了RMS输入纹波电流和对输入旁路电容尺寸的要求。

MAX15003内置输入欠压锁定，带有滞回、数字软启动/软停止功能，保证每个转换器无干扰地上电和断电。上电复位(RESET)电路具有可调节超时周期，监测所有三路输出，当所有输出达到稳定电压时，向处理器输出RESET信号。MAX15003的保护功能包括无损耗谷电流限制模式以及“打嗝”模式输出短路保护。

MAX15003采用节省空间的7mm x 7mm、48引脚TQFN-EP封装，规定工作在-40°C至+125°C汽车级温度范围。有关MAX15003对应的双路输出器件型号的详细信息，请参考MAX15002的数据资料。

应用

PCI Express®主机总线适配器电源
网络/服务器电源
负载点DC-DC转换器

特性

- ◆ 5.5V至23V或 $5V \pm 10\%$ 输入电压范围
- ◆ 三通道输出同步buck控制器
- ◆ 可选择同相或120°错相工作模式
- ◆ 输出电压可调范围为0.6V至 $0.85V_{IN}$
- ◆ 无损谷电流检测模式或采用 R_{SENSE} 实现精确的谷电流检测
- ◆ 外部补偿，实现最大的灵活性
- ◆ 数字软启动和软停止
- ◆ 排序或同步/比例 V_{OUT} 跟踪
- ◆ 独立的PGOOD输出
- ◆ RESET输出，具有可编程超时周期
- ◆ 200kHz至2.2MHz可编程开关频率
- ◆ 外部频率同步
- ◆ “打嗝”模式短路保护
- ◆ 节省空间(7mm x 7mm)的48引脚TQFN封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE	PKG CODE
MAX15003ATM+	-40°C to +125°C	48 TQFN-EP* (7mm x 7mm)	T4877-3

+表示无铅封装。

*EP = 裸焊盘。

“+”号后面的“T”表示卷带包装，卷带包装以2.5k为单位供货。

PCI Express是PCI-SIG Corp.的注册商标。

引脚配置在数据资料的最后给出。



Maxim Integrated Products 1

本文是Maxim正式英文资料的译文，Maxim不对翻译中存在的差异或由此产生的错误负责。请注意译文中可能存在文字组织或翻译错误，如需确认任何词语的准确性，请参考Maxim提供的英文版资料。

索取免费样品和最新版的数据资料，请访问Maxim的主页：www.maxim-ic.com.cn。

三通道输出buck控制器， 提供跟踪/排序功能

ABSOLUTE MAXIMUM RATINGS

IN, LX_, CSN_ to SGND-0.3V to +30V
 BST_ to SGND-0.3V to +30V
 BST_ to LX_-0.3V to +6V
 REG, DREG_, SYNC, EN_, RT, CT,
 RESET, PHASE, SEL to SGND-0.3V to +6V
 ILIM_, PGOOD_, FB_, COMP_, CSP_ to SGND-0.3V to +6V
 DL_ to PGND_-0.3V to (VDREG_ + 0.3V)
 DH_ to LX_-0.3V to (VBST_ + 0.3V)
 PGND_ to SGND, PGND_ to Any Other PGND_-0.3V to +0.3V

Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 48-Pin TQFN (derate 38.5mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)3076.9mW*
 θ_{JA} 26°C/W
 θ_{JC} 1.3°C/W
 Operating Junction Temperature Range -40°C to $+125^\circ\text{C}$
 Junction Temperature $+150^\circ\text{C}$
 Storage Temperature Range -60°C to $+150^\circ\text{C}$
 Lead Temperature (soldering, 10s) $+300^\circ\text{C}$

*As per JEDEC51 standard (multilayer board).

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{IN} = 5.5\text{V}$ to 23V or $V_{IN} = V_{REG} = 4.5\text{V}$ to 5.5V , $V_{DREG_} = V_{REG}$, $V_{PGND_} = V_{SYNC} = V_{PHASE} = V_{SEL} = 0\text{V}$, $C_{REG} = 2.2\mu\text{F}$, $R_{RT} = 100\text{k}\Omega$, $C_{CT} = 0.1\mu\text{F}$, $R_{ILIM_} = 60\text{k}\Omega$, $T_A = T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted. Typical values are at $V_{IN} = 12\text{V}$ and $T_A = T_J = +25^\circ\text{C}$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SYSTEM SPECIFICATIONS						
Input Voltage Range	V_{IN}		5.5		23.0	V
		$V_{IN} = V_{REG} = V_{DREG_}$ (Note 2)	4.5		5.5	V
Input Undervoltage Lockout Threshold	V_{UVLO}	V_{IN} rising	3.95	4.05	4.15	V
Input Undervoltage Lockout Hysteresis				0.35		V
Operating Supply Current		$V_{IN} = 12\text{V}$, $V_{FB_} = 0.8\text{V}$, no switching		5	8	mA
Shutdown Supply Current		$V_{IN} = 12\text{V}$, $EN_ = 0\text{V}$, $PGOOD_ $ unconnected		150	300	μA
REG VOLTAGE REGULATOR						
Output-Voltage Setpoint	V_{REG}	$V_{IN} = 5.5\text{V}$ to 23V	4.9		5.2	V
Load Regulation		$I_{REG} = 0$ to 120mA , $V_{IN} = 12\text{V}$			0.2	V
DIGITAL SOFT-START/SOFT-STOP						
Soft-Start/Soft-Stop Duration				2048		Clocks
Reference Voltage Steps				64		Steps
ERROR TRANSCONDUCTANCE AMPLIFIER						
FB_, TRACK_ Input Bias Current			-250		+250	nA
FB_ Voltage Setpoint	V_{FB}	$T_A = T_J = 0^\circ\text{C}$ to $+85^\circ\text{C}$	0.5945	0.6	0.6065	V
		$T_A = T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	0.590	0.6	0.608	V
FB_ to COMP_ Transconductance				2.1		mS
COMP_ Output Swing			0.75		3.50	V
Open-Loop Gain				80		dB
Unity-Gain Bandwidth				10		MHz

三通道输出buck控制器， 提供跟踪/排序功能

MAX15003

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 5.5V$ to $23V$ or $V_{IN} = V_{REG} = 4.5V$ to $5.5V$, $V_{DREG_} = V_{REG}$, $V_{PGND_} = V_{SYNC} = V_{PHASE} = V_{SEL} = 0V$, $C_{REG} = 2.2\mu F$, $R_{RT} = 100k\Omega$, $C_{CT} = 0.1\mu F$, $R_{ILIM_} = 60k\Omega$, $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $V_{IN} = 12V$ and $T_A = T_J = +25^\circ C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DRIVERS						
DL ₁ , DH ₁ Break-Before-Make Time		$C_{LOAD} = 5nF$		20		ns
DH1 On-Resistance		Low, sinking 100mA		0.9		Ω
		High, sourcing 100mA		1.3		
DH2 On-Resistance		Low, sinking 100mA		0.9		Ω
		High, sourcing 100mA		0.3		
DH3 On-Resistance		Low, sinking 100mA		0.9		Ω
		High, sourcing 100mA		1.3		
DL1 On-Resistance		Low, sinking 100mA		0.9		Ω
		High, sourcing 100mA		1.3		
DL2 On-Resistance		Low, sinking 100mA		0.9		Ω
		High, sourcing 100mA		1.3		
DL3 On Resistance		Low, sinking 100mA		0.9		Ω
		High, sourcing 100mA		1.3		
LX ₁ to PGND ₁ On-Resistance		Sinking 10mA		8		Ω
CURRENT-LIMIT AND HICCUP MODE						
Cycle-By-Cycle Valley Current-Limit Adjustment Range	V_{CL}	$V_{CL_} = V_{ILIM_} / 10$	50		300	mV
Cycle-By-Cycle Valley Current-Limit Threshold Tolerance		$V_{ILIM_} = 0.5V$	44		54	mV
		$V_{ILIM_} = 3V$	290		310	
ILIM ₁ Reference Current		$V_{ILIM_} = 0$ to $3V$, $T_A = T_J = +25^\circ C$		20		μA
ILIM ₁ Reference Current Temperature Coefficient				3333		ppm/ $^\circ C$
CSP ₁ , CSN ₁ Input Bias Current		$V_{CSP_} = 0V$, $V_{CSN_} = -0.3V$	-20		+20	μA
Number of Cumulative Current-Limit Events to Hiccup	N_{CL}			8		
Number of Consecutive Non-Current-Limit Cycles to Clear N_{CL}	N_{CLR}			3		
Hiccup Timeout				4096		Clock periods
ENABLE/PHASE/SEL						
EN ₁ Threshold	V_{EN-TH}	EN ₁ rising	1.19	1.215	1.24	V
EN ₁ Threshold Hysteresis				0.12		V
EN ₁ Input Bias Current			-1		+1	μA
PHASE Input Logic High			2			V
PHASE Input Logic Low					0.8	V
PHASE Input Bias Current			-1		+1	μA

三通道输出buck控制器， 提供跟踪/排序功能

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 5.5V$ to $23V$ or $V_{IN} = V_{REG} = 4.5V$ to $5.5V$, $V_{DREG_} = V_{REG}$, $V_{PGND_} = V_{SYNC} = V_{PHASE} = V_{SEL} = 0V$, $C_{REG} = 2.2\mu F$, $R_{RT} = 100k\Omega$, $C_{CT} = 0.1\mu F$, $R_{ILIM_} = 60k\Omega$, $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $V_{IN} = 12V$ and $T_A = T_J = +25^\circ C$, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SEL High Threshold			80			%VREG
SEL Low Threshold					20	%VREG
SEL Input Bias Current		Present only during startup	-100		+100	μA
PGOOD, RESET OUTPUTS						
FB_ For Threshold PGOOD_		FB_ falling	0.540	0.555	0.570	V
RESET, PGOOD_ Output Low Level		Sinking 3mA			0.1	V
RESET, PGOOD_ Leakage			-1		+1	μA
CT Charging Current			1.8	2.0	2.2	μA
CT Pulldown Resistance		Sinking 3mA			33	Ω
CT Threshold for RESET Delay		CT rising	1.8		2.6	V
		CT failling		1.2		
OSCILLATOR						
Switching Frequency Range (Each Converter)	fsw	VSYNC = 0V, fCLK = 10 ¹¹ / (RRT + 1.75kΩ)	200		2200	kHz
Switching Frequency Accuracy (Each Converter)		fsw ≤ 1500kHz	-5		+5	%
		fsw ≥ 1500kHz	-7		+7	
Phase Delay		VPHASE = 0V (DH1 rising to DH2 rising and DH2 rising to DH3 rising)		120		degrees
		VPHASE = VREG (DH1 rising to DH2 rising and DH2 rising to DH3 rising)		0		degrees
RT Voltage	VRT	40kΩ < RRT < 500kΩ		2		V
Minimum Controllable On-Time	tON(MIN)			75		ns
Minimum Off-Time	tOFF(MIN)			150		ns
SYNC High-Level Voltage			2			V
SYNC Low-Level Voltage					0.8	V
SYNC Internal Pulldown Resistor			50	100	200	kΩ
SYNC Frequency Range		(Note 3)	0.6		6.9	MHz
SYNC Minimum On-Time				30		ns
SYNC Minimum Off-Time				30		ns
PWM Ramp Amplitude (Peak-to-Peak)				2		V
PWM Ramp Valley				1		V

Note 1: 100% production tested at $T_A = T_J = +25^\circ C$ and $T_A = T_J = +125^\circ C$. Limits at other temperature are guaranteed by design.

Note 2: For 5V applications, connect REG directly to IN.

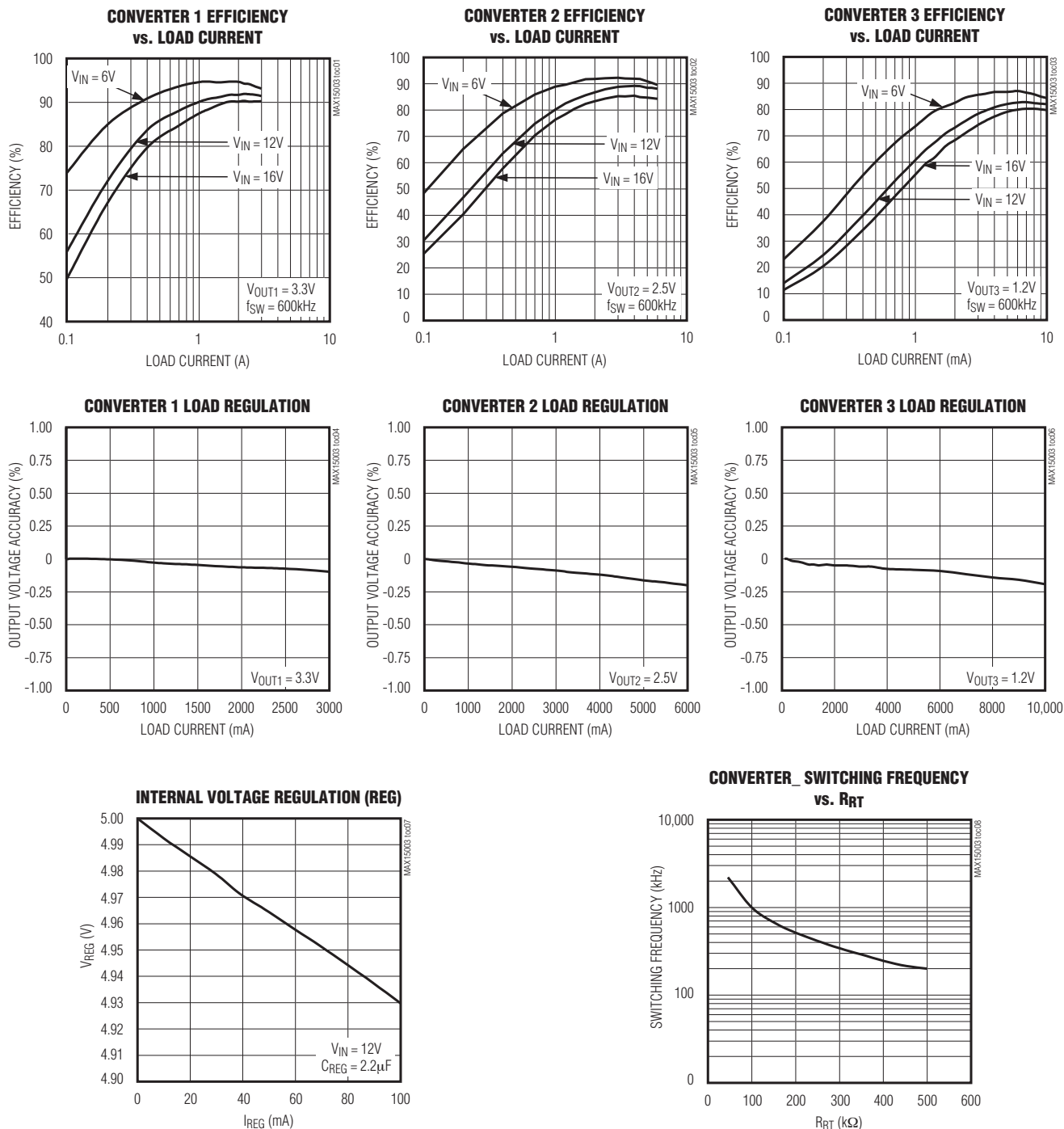
Note 3: The switching frequency is 1/3 of the SYNC frequency.

三通道输出buck控制器， 提供跟踪/排序功能

典型工作特性

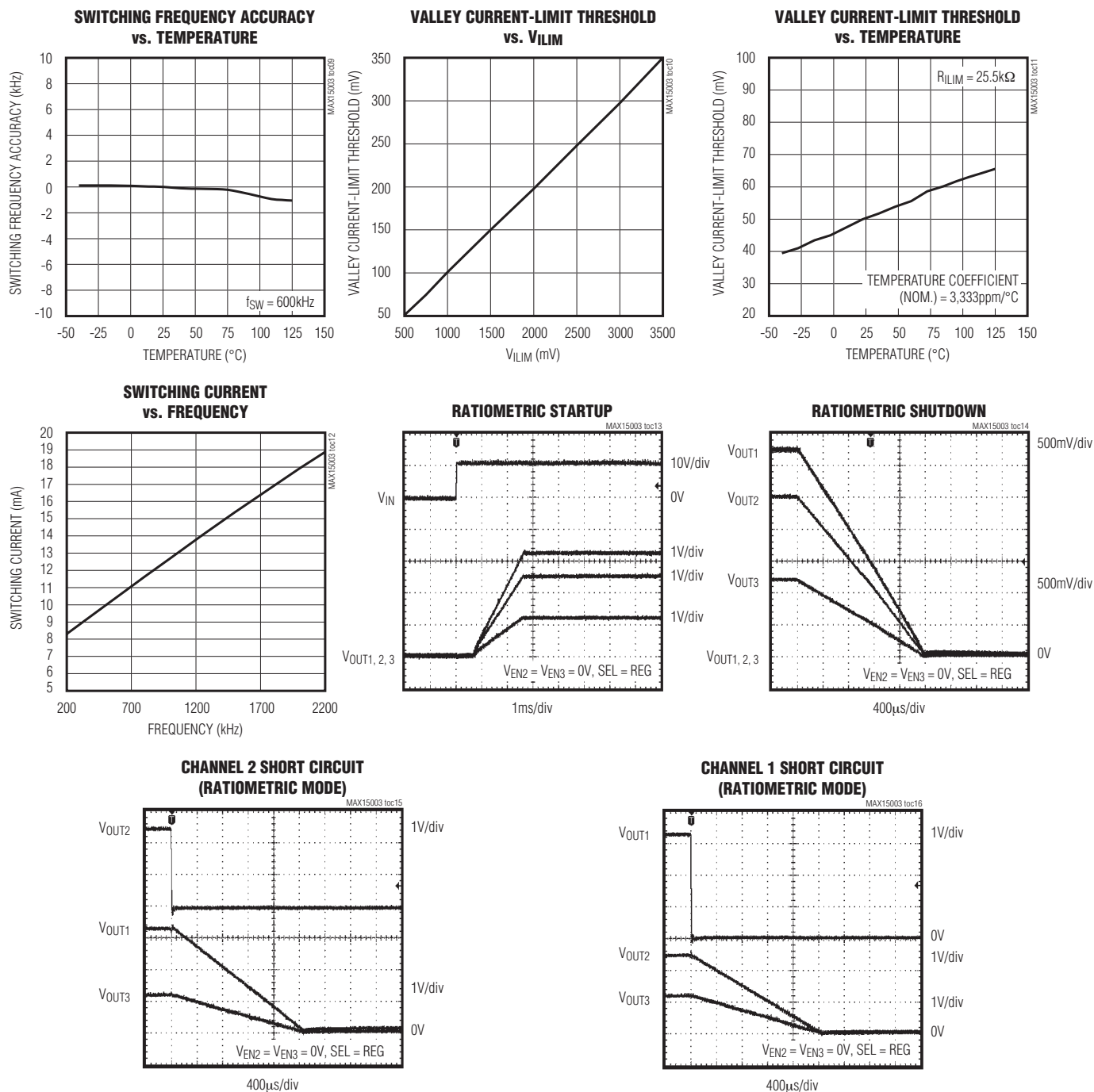
(Figure 8, $V_{IN} = 12V$, $C_{REG} = 2.2\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX15003



三通道输出buck控制器， 提供跟踪/排序功能

典型工作特性(续)

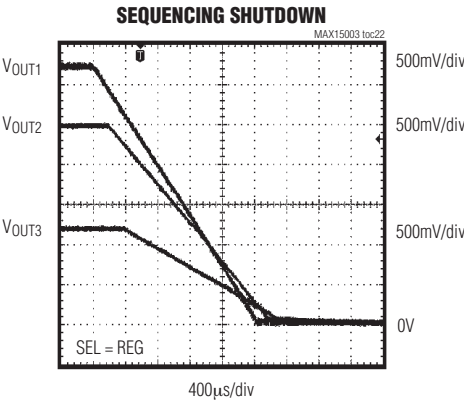
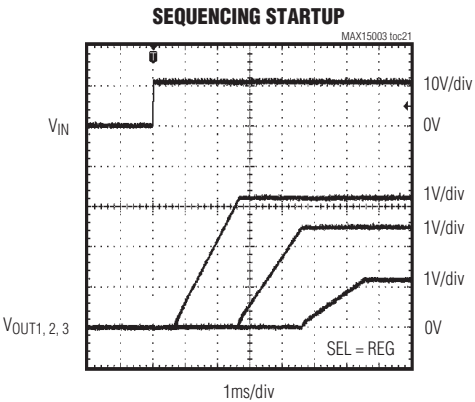
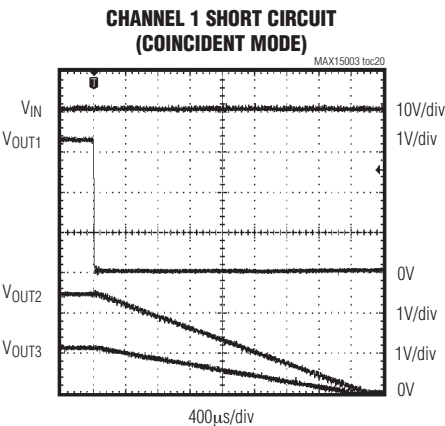
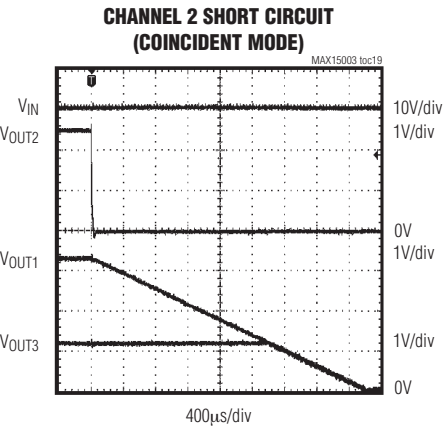
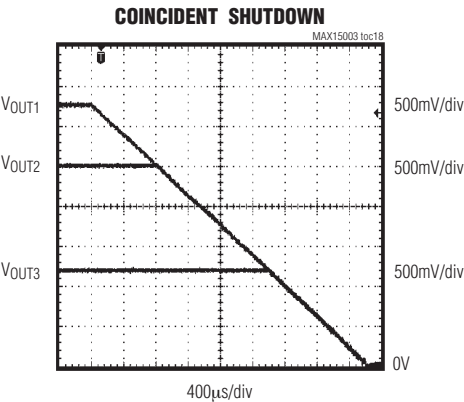
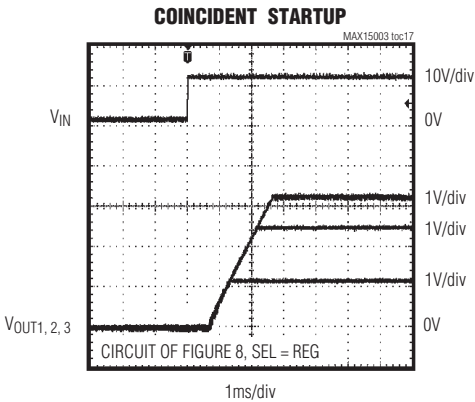
(Figure 8, $V_{IN} = 12V$, $C_{REG} = 2.2\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)

三通道输出buck控制器， 提供跟踪/排序功能

典型工作特性(续)

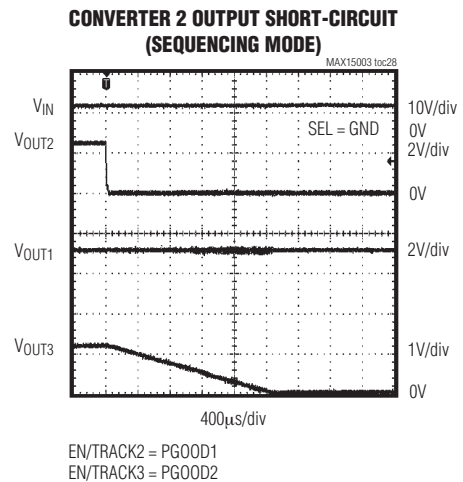
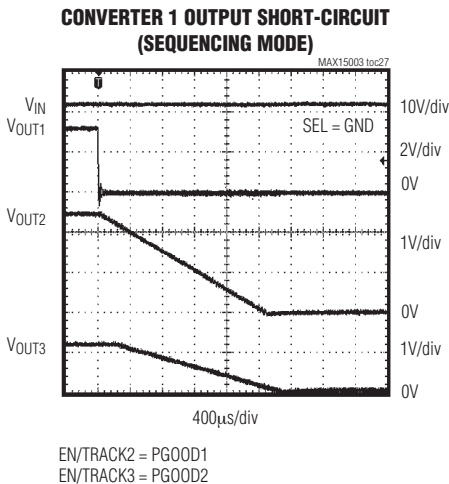
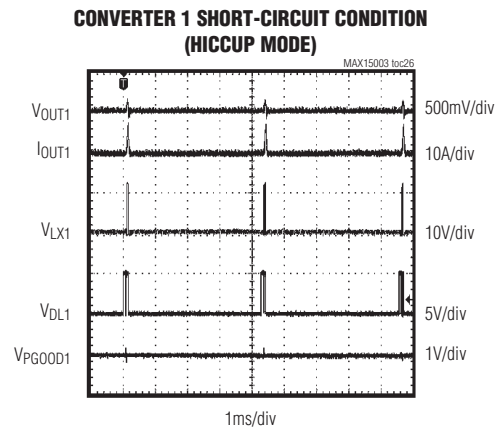
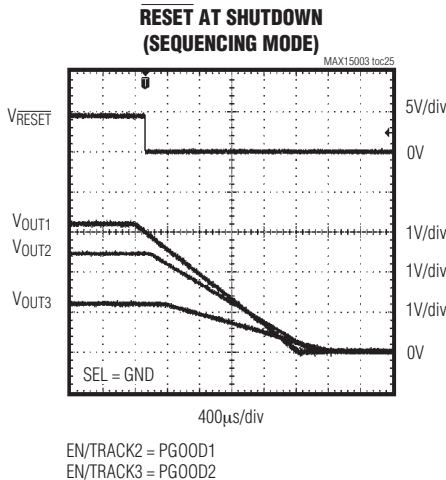
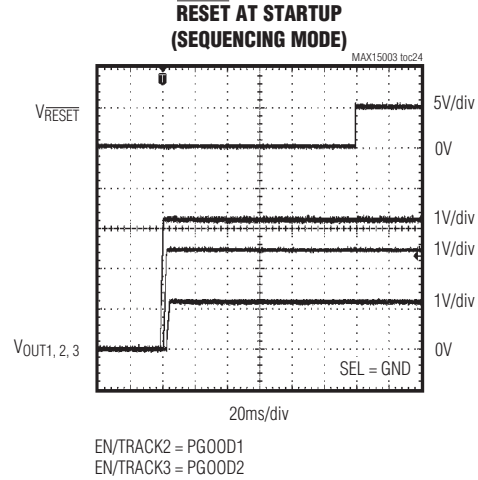
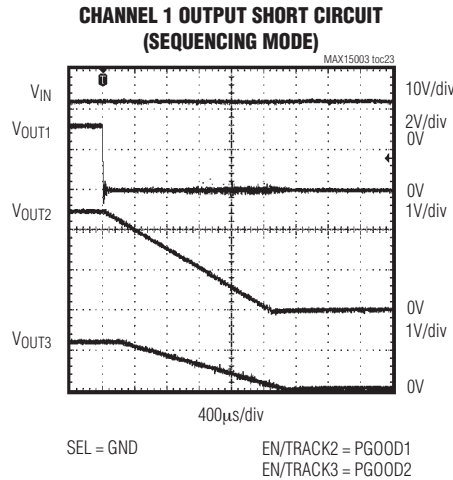
MAX15003

(Figure 8, $V_{IN} = 12V$, $C_{REG} = 2.2\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)



三通道输出buck控制器， 提供跟踪/排序功能

典型工作特性(续)

(Figure 8, $V_{IN} = 12V$, $C_{REG} = 2.2\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)

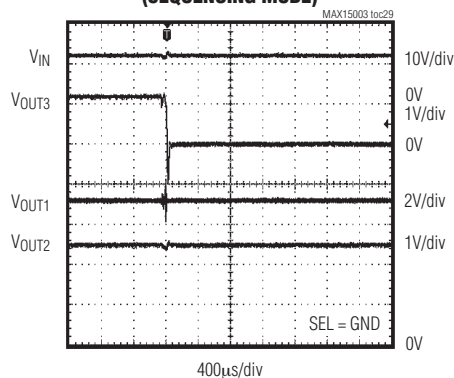
三通道输出buck控制器， 提供跟踪/排序功能

典型工作特性(续)

(Figure 8, $V_{IN} = 12V$, $C_{REG} = 2.2\mu F$, $T_A = +25^\circ C$, unless otherwise noted.)

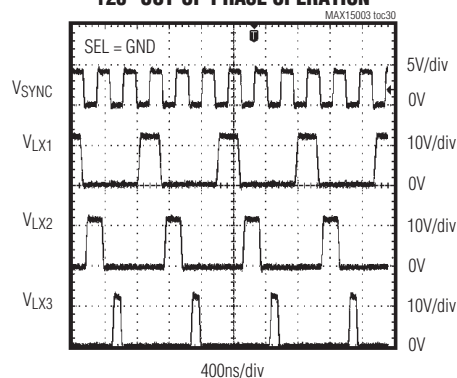
MAX15003

CONVERTER 3 OUTPUT SHORT-CIRCUIT (SEQUENCING MODE)

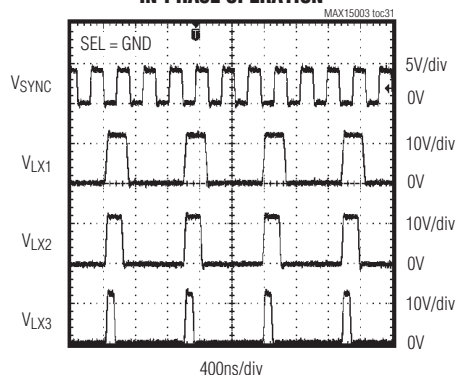


EN/TRACK2 = PG00D1
EN/TRACK3 = PG00D2

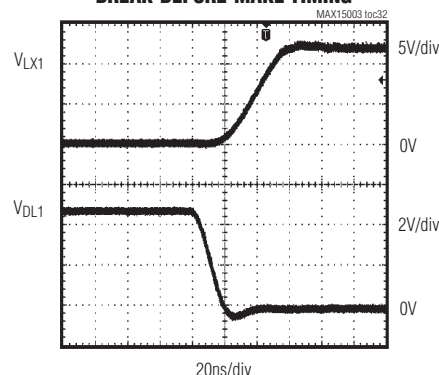
120° OUT-OF-PHASE OPERATION



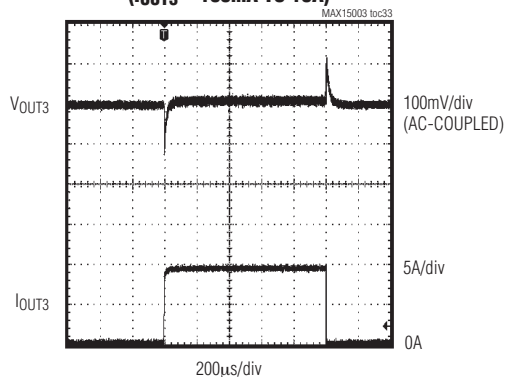
IN-PHASE OPERATION



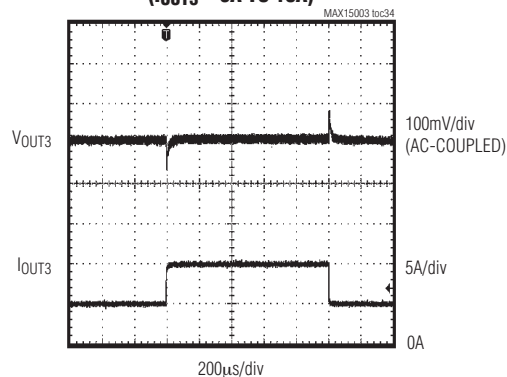
BREAK-BEFORE-MAKE TIMING



LOAD-TRANSIENT RESPONSE ($I_{OUT3} = 100mA$ TO $10A$)



LOAD-TRANSIENT RESPONSE ($I_{OUT3} = 5A$ TO $10A$)



三通道输出buck控制器， 提供跟踪/排序功能

引脚说明

引脚	名称	功能
1	CT	$\overline{\text{RESET}}$ 超时电容连接端。CT和SGND之间连接一个定时电容，以设置 $\overline{\text{RESET}}$ 延迟。CT向定时电容源出2 μA 电流。当CT电压超过2V时，开漏 $\overline{\text{RESET}}$ 变为高阻态。
2	IN	电源输入连接端。连接到5.5V至23V的外部电源。对于4.5V至5.5V输入应用，将IN和REG连接在一起。
3	REG	5V稳压器输出。采用一个2.2 μF 陶瓷电容将其旁路至SGND。
4	SEL	跟踪/排序选择输入。连接SEL至REG，在启动时配置为三路跟踪器；连接SEL至SGND，配置为三路排序器；或者SEL悬空，配置为双路跟踪器和独立的排序器。 注意： 当配置为三路排序器时，通过EN_分别使能每一路电源。
5	PGND1	控制器1的功率地连接端。连接输入滤波器电容的负极、同步MOSFET的源极和输出滤波器电容的返回端至PGND1。在靠近输入电容返回端通过单点外部连接至SGND。
6	DL1	控制器1的低边栅极驱动器输出。DL1是同步MOSFET的栅极驱动器输出。
7	DREG1	控制器1的低边栅极驱动器电源。外部连接至REG和自举二极管的阳极。DREG1和PGND1之间连接一个最小为0.1 μF 的陶瓷电容。
8	LX1	控制器1的高边MOSFET源极连接/同步MOSFET漏极连接。将电感和自举电容的负极连接至LX1。
9	DH1	控制器1的高边栅极驱动器输出。DH1驱动高边MOSFET的栅极。
10	BST1	控制器1的高边栅极驱动器电源。连接BST1和自举二极管的阴极以及自举电容的正极。
11	CSN1	控制器1的检流输入负端。连接CSN1至同步MOSFET的漏极(连接至LX1)。当使用检流电阻时，连接CSN1至低边MOSFET的源极与检流电阻的连接点。参见图11。
12	CSP1	控制器1的检流输入正端。连接CSP1至同步MOSFET的源极(连接至PGND1)。当使用检流电阻时，连接CSP1至检流电阻的PGND1端。
13	ILIM1	控制器1的谷值限流设置输出。ILIM1和SGND之间连接一个25k Ω 至150k Ω 的电阻 R_{ILIM1} ，将谷值限流门限设置在50mV至300mV之间。ILIM1向 R_{ILIM1} 源出20 μA 电流。得到的电压除以10即为谷值限流门限。当使用精密检流电阻时，REG和ILIM1以及SGND之间连接一个电阻分压器，以设置谷值限流。参见图11。
14	COMP1	控制器1误差跨导放大器输出。连接COMP1至补偿反馈网络。
15	EN1	控制器1使能输入。PWM控制器启动输出1时，EN1必须高于1.24V的 $V_{\text{EN-TH}}$ 。控制器1是主机。在同步跟踪配置时，主机提供最大输出电压。

三通道输出buck控制器， 提供跟踪/排序功能

引脚说明(续)

MAX15003

引脚	名称	功能
16	FB1	控制器1的反馈稳压点。连接至转换器输出和SGND之间的电阻分压器中心抽头，以设置输出电压。FB1电压稳压至 V_{FB} (0.6V)。
17	PGOOD1	控制器1的电源就绪输出。当FB1高于 $0.925 \times V_{FB} = 0.555V$ 时，开漏极PGOOD1输出变为高阻态(释放)。
18	PGND2	控制器2的功率地连接。连接输入滤波器电容的负极、同步MOSFET的源极和输出滤波器电容的返回端至PGND2。在靠近输入电容返回端通过单点外部连接至SGND。
19	DL2	控制器2的低边栅极驱动器输出。DL2是同步MOSFET的栅极驱动器输出。
20	DREG2	控制器2的低边栅极驱动器电源。外部连接至REG和自举二极管的阳极。DREG2和PGND2之间连接一个最小为 $0.1\mu F$ 的陶瓷电容。
21	LX2	控制器2的高边MOSFET源极连接/同步MOSFET漏极连接。将电感和自举电容的负极连接至LX2。
22	DH2	控制器2的高边栅极驱动器输出。DH2驱动高边MOSFET的栅极。
23	BST2	控制器2的高边栅极驱动器电源。连接BST2和自举二极管的阴极，以及自举电容的正极。
24	CSN2	控制器2的检流输入负端。连接CSN2至同步MOSFET漏极(连接至LX2)。当使用检流电阻时，连接CSN2至低边MOSFET源极与检流电阻的连接点。参见图11。
25	CSP2	控制器2的检流输入正端。连接CSP2至同步MOSFET源极(连接至PGND2)。当使用检流电阻时，连接CSP2至检流电阻的PGND2端。
26	ILIM2	控制器2的谷值限流设置输出。ILIM2和SGND之间连接一个 $25k\Omega$ 至 $150k\Omega$ 的电阻 R_{ILIM2} ，将谷值限流门限设置在50mV至300mV之间。ILIM2向 R_{ILIM2} 源出 $20\mu A$ 电流。得到的电压除以10即为谷值限流门限。当使用精密检流电阻时，REG和ILIM2以及SGND之间连接一个电阻分压器，以设置谷值限流。参见图11。
27	COMP2	控制器2的误差跨导放大器输出。将COMP2连接至补偿反馈网络。
28	EN/TRACK2	控制器2的使能/跟踪输入。参见图2。 排序时，EN/TRACK2必须高于1.24V，以启动PWM控制器2。 同步跟踪——采用与FB2相同的电阻分压器连接输出1至EN/TRACK2至SGND。 比例跟踪——将EN/TRACK2连接至模拟地。
29	FB2	控制器2的反馈稳压点。连接至转换器输出和SGND之间的电阻分压器中心抽头，以设置输出电压。FB2电压稳压至 V_{FB} (0.6V)。
30	PGOOD2	控制器2的电源就绪输出。当FB2高于 $0.925 \times V_{FB} = 0.555V$ 时，开漏极PGOOD2输出变为高阻态(释放)。
31	PGOOD3	控制器3的电源就绪输出。当FB3高于 $0.925 \times V_{FB} = 0.555V$ 时，开漏极PGOOD3输出变为高阻态(释放)。
32	FB3	控制器3的反馈稳压点。连接至转换器输出和SGND之间的电阻分压器中心抽头，以设置输出电压。FB3电压稳压至 V_{FB} (0.6V)。

三通道输出buck控制器， 提供跟踪/排序功能

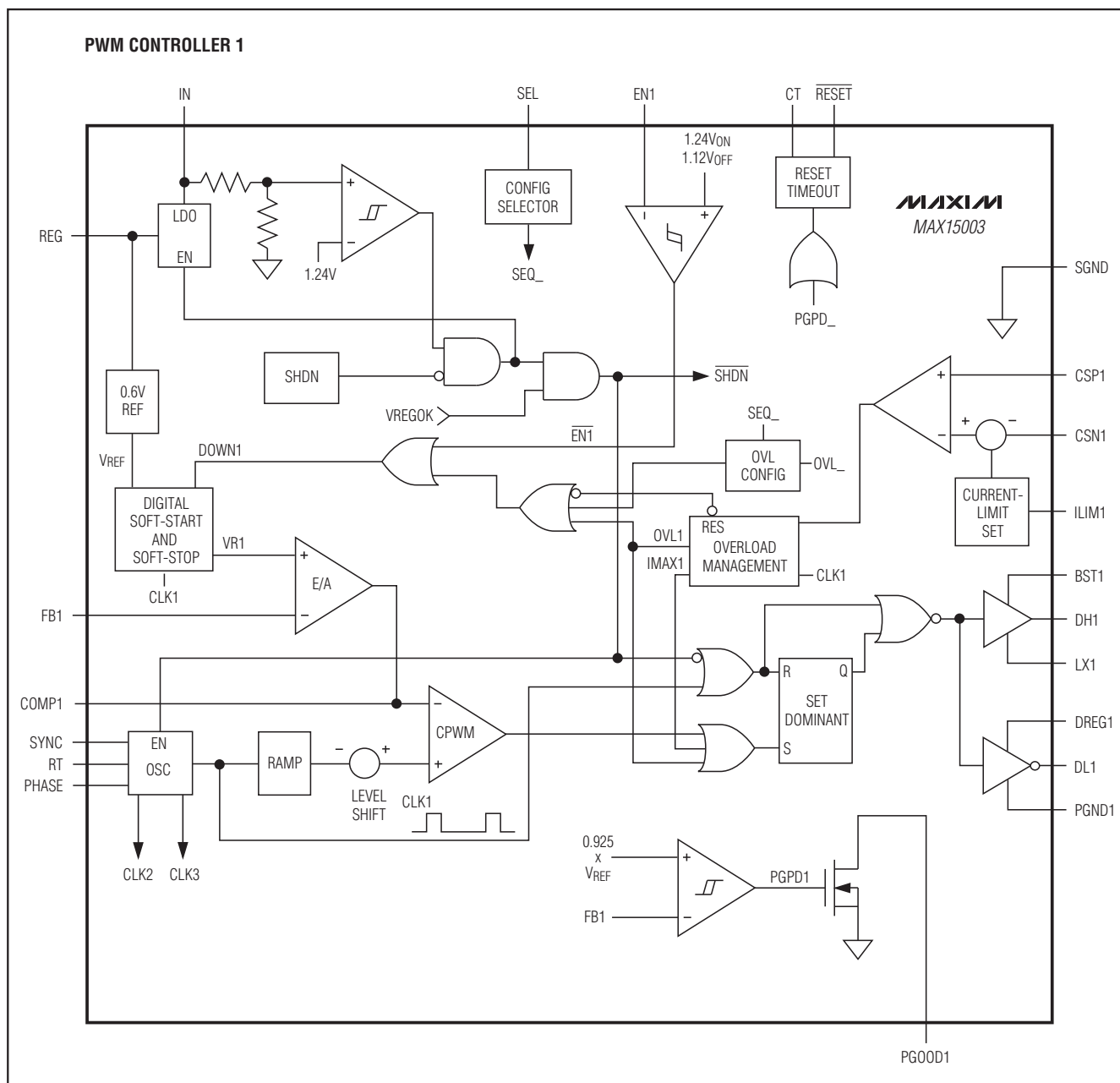
引脚说明(续)

引脚	名称	功能
33	EN/TRACK3	控制器3的使能/跟踪输入。参见图2。 排序时，EN/TRACK3必须高于1.24V，以启动PWM控制器3。 同步跟踪——采用与FB3相同的电阻分压器连接输出1至EN/TRACK3至SGND。 比例跟踪——将EN/TRACK3连接至模拟地。
34	COMP3	控制器3的误差跨导放大器输出。将COMP3连接至补偿反馈网络。
35	ILIM3	控制器3的谷值限流设置输出。ILIM3和SGND之间连接一个25k Ω 至150k Ω 的电阻R _{ILIM3} ，将谷值限电流门限设置在50mV至300mV之间。ILIM3向R _{ILIM3} 源出20 μ A电流。得到的电压除以10即为谷值限流门限。当使用精密检流电阻时，REG和ILIM3以及SGND之间连接一个电阻分压器，以设置谷电流限制。参见图11。
36	CSP3	控制器3的检流输入正端。连接CSP3至同步MOSFET源极(连接至PGND3)。当使用检流电阻时，连接CSP3至检流电阻的PGND3端。
37	CSN3	控制器3的检流输入负端。连接CSN3至同步MOSFET漏极(连接至LX3)。当使用检流电阻时，连接CSN3至低边MOSFET源极与检流电阻的连接点。参见图11。
38	BST3	控制器3的高边栅极驱动器电源。连接BST3至自举二极管的阴极，以及自举电容的正极。
39	DH3	控制器3的高边栅极驱动器输出。DH3驱动高边MOSFET的栅极。
40	LX3	控制器3的高边MOSFET源极连接/同步MOSFET漏极连接。将电感和自举电容的负极连接至LX3。
41	DREG3	控制器3的低边栅极驱动器电源。外部连接至REG和自举二极管的阳极。DREG3和PGND3之间连接一个最小为0.1 μ F的陶瓷电容。
42	DL3	控制器3低边栅极驱动器输出。DL3是同步MOSFET的栅极驱动器输出。
43	PGND3	控制器3功率地连接。将输入滤波器电容的负极、同步MOSFET的源极和输出滤波器电容的返回端连接至PGND3。在靠近输入电容返回端通过单点外部连接至SGND。
44	SYNC	同步输入。驱动该输入的频率至少要高于RT引脚设置频率三倍的20%。开关频率是SYNC频率的三分之一。不使用时，将SYNC连接至SGND。
45	SGND	模拟地连接。在靠近输入旁路电容返回端通过单点将SGND和PGND_连接在一起。
46	RT	振荡器定时电阻连接。RT和SGND之间连接一个500k Ω 至45k Ω 的电阻，将开关频率设置在200kHz至2.2MHz之间。
47	PHASE	相位选择输入。将PHASE连接至SGND，设置控制器之间120°错相工作。连接至REG时，设置同相工作。
48	$\overline{\text{RESET}}$	$\overline{\text{RESET}}$ 输出。所有PGOOD释放并且CT设置的超时完成后，释放开漏极 $\overline{\text{RESET}}$ 输出。
—	EP	裸焊盘。将裸焊盘焊接至大的SGND平面。

三通道输出buck控制器， 提供跟踪/排序功能

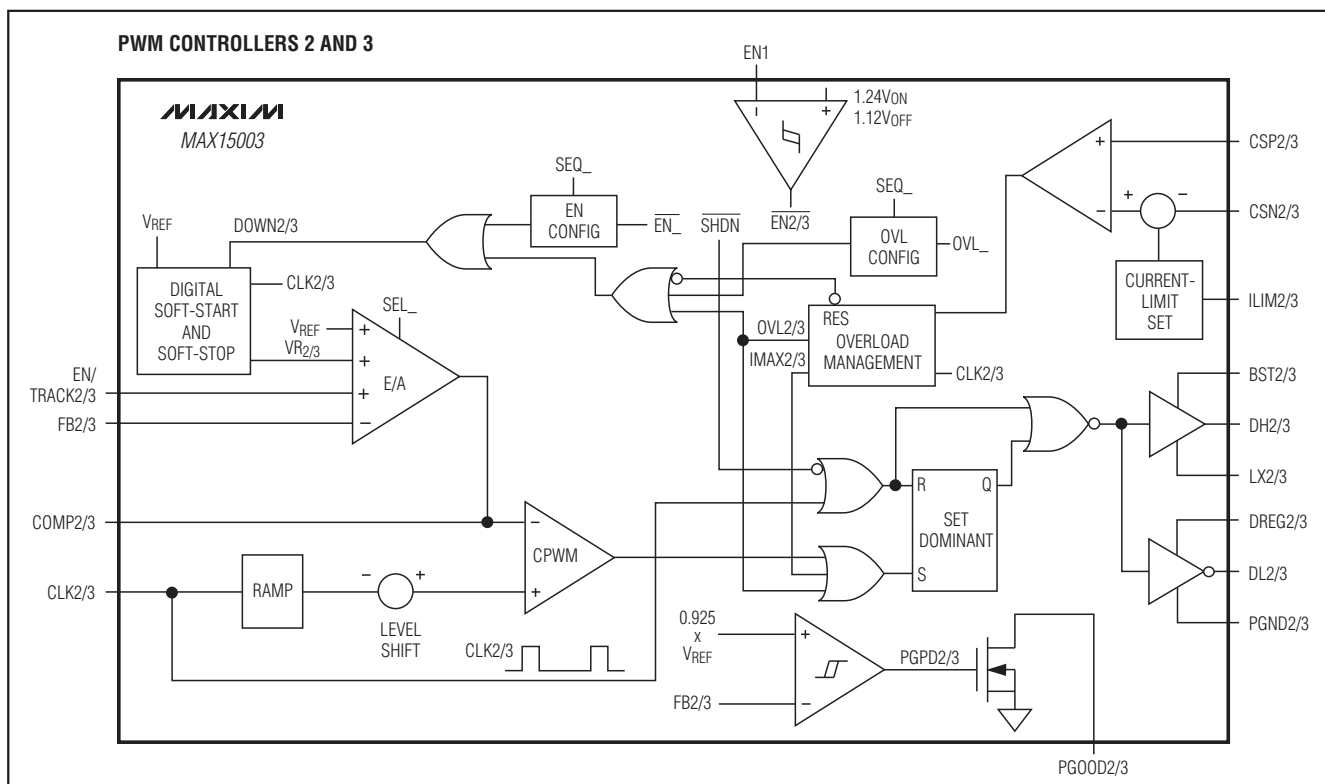
功能框图

MAX15003



三通道输出buck控制器， 提供跟踪/排序功能

功能框图(续)



详细说明

MAX15003是一款三通道输出、脉冲宽度调制(PWM)、降压型DC-DC控制器，提供跟踪/排序功能。该器件工作在5.5V至23V或 $5V \pm 10\%$ 的输入电压范围内。每个PWM控制器可提供低至0.6V的可调输出电压和高达15A的负载电流，并具有优异的负载和电源调整率。

MAX15003的各个PWM模块采用电压模式控制方案，具有优异的噪声抑制能力，同时采用外部补偿，可选择多种电感值和电容类型，实现最大的灵活性。器件工作在固定开关频率，可设置范围为200kHz至2.2MHz，并可通过SYNC输入与外部时钟信号同步。120°错相工作时，各个转换器的工作频率高达2.2MHz，将输入电容纹波频率提高至6.6MHz，从而大大降低了RMS输入纹波电流和对输入旁路电容尺寸的要求。

MAX15003可提供同步跟踪、比例跟踪以及输出排序多种选择，可以根据系统要求改变上电/断电顺序。

MAX15003通过监视同步MOSFET导通电阻上的压降来检测电感电流，从而实现无损耗谷值限流保护。MAX15003的内部电流源具有正温度系数，可补偿MOSFET的温度系数。当需要更精确的限流时，可采用外部电压分压器。这一分压器结合精密的并联电阻可实现更精确的限流。

MAX15003包括内部欠压锁定，带有滞回、数字软启动/软停止功能，保证转换器无干扰地上电和断电。上电复位(**RESET**)电路具有可调节超时周期，可监测所有三路输出，当所有输出达到稳定电压时，向系统控制器/处理器输出**RESET**信号。MAX15003的保护功能包括无损耗谷值限流模式以及“打嗝”模式输出短路保护。

三通道输出buck控制器， 提供跟踪/排序功能

内部欠压锁定(UVLO)

在进行任何操作之前， V_{IN} 必须超过默认的UVLO门限值。UVLO电路保持MOSFET驱动器、振荡器和所有的内部电路处于断电状态，以降低电流损耗。UVLO上升门限是4.05V，带有350mV的滞回。

数字软启动/软停止

MAX15003软启动功能使负载电压以受控方式逐渐升高，避免了输出电压的过冲。当 V_{IN} 超过欠压锁定门限，并且使能输入大于1.24V时，软启动开始。软启动电路逐渐升高基准电压。这一方法控制了输出电压的上升速率，从而降低了启动期间的输入浪涌电流。软启动持续时间为2048个时钟周期。输出电压以64个等步长递增。软启动完成时，无论输出电容和负载如何，输出将达到稳压。

当使能输入降至低于1.12V时，启动软停止。软停止电路逐步降低基准电压，从而控制输出电压的下降速率。输出电压在2048个时钟周期中，以64个等步长递减。

内部线性稳压器(REG)

REG是5V LDO的输出端，由IN供电，用于向IC供电。将REG外部连接至DREG，为低边MOSFET栅极驱动器供电。采用最小为2.2 μ F的陶瓷电容将REG旁路至SGND。将电容靠近MAX15003放置，以实现良好的旁路。REG仅用于对内部电路供电，不能用于对外部负载供电。

REG可最大源出120mA电流。这一电流 I_{REG} 包括静态电流(I_Q)和栅极驱动电流(I_{DREG})：

$$I_{REG} = I_Q + [f_{SW} \times \Sigma(Q_{GHS_} + Q_{GLS_})]$$

其中， $Q_{GHS_}$ 至 $Q_{GLS_}$ 分别是 $V_{GATE} = 5V$ 时高边和低边外部MOSFET的栅极总电荷。 f_{SW} 是转换器的开关频率， I_Q 是器件在开关频率下的静态电流。

MOSFET栅极驱动器

DREG_是低边MOSFET驱动器的电源输入。外部连接DREG_和REG。每次低边MOSFET导通时，将会在短时间

内从DREG吸入较大的峰值电流。REG和DREG_之间加入一个RC滤波器(一般是1 Ω 至3.3 Ω 与2.2 μ F电容并联0.1 μ F陶瓷电容)，以滤除大的峰值电流。此外，也可以将DREG连接至外部电源($V_{DREG-EXT}$)。注意，DREG电压应足够高，以保证低边MOSFET完全导通。为避免MOSFET不完全导通，通过EN1，由 $V_{DREG-EXT}$ 在外部设置UVLO。

BST_为高边MOSFET驱动器供电。在BST_和DREG_之间连接自举二极管(阳极连接DREG_，阴极连接BST_)。在BST_和LX_之间连接一个0.1 μ F或者更大的自举陶瓷电容。可以在BST_引脚与自举二极管的阴极之间串联一个小电阻(4.7 Ω 至22 Ω)，以进一步降低噪声，但这并非必须的。

高边(DH_)和低边(DL_)驱动器驱动外部n沟道MOSFET栅极。驱动器的2A峰值源出和吸收电流能力为开关MOSFET的快速上升和下降时间提供了足够的驱动。快速上升和下降时间降低了开关损耗。

栅极驱动器电路还具有先断后合时间(典型值为20ns)，以防止切换时出现贯穿电流。

振荡器/同步输入/相位交错 (RT、SYNC、PHASE)

在RT连接一个外部电阻，将MAX15003的开关频率设置在200kHz至2.2MHz之间。选择适当的电阻连接到RT，计算所需的输出开关频率(f_{SW})：

$$f_{SW} \text{ (Hz)} = 10^{11} / (R_{RT} + 1750) \text{ (}\Omega\text{)}$$

在SYNC连接一个外部时钟，实现外部时钟同步。SYNC的上升时钟沿为同步输入。如果SYNC信号丢失，内部振荡器将用作开关时钟，开关频率由 R_{RT} 设置。这样，即使SYNC信号丢失，也能保持输出电压稳定。为实现适当的同步，外部频率必须至少高于RT输入设置频率三倍的20%。开关频率是SYNC频率的1/3。不使用时，连接SYNC和SGND。

PHASE连接至SGND时，控制器之间120°错相工作。PHASE连接REG，则同相工作。

三通道输出buck控制器， 提供跟踪/排序功能

同步/比例跟踪(SEL、EN/TRACK_)

使能/跟踪输入结合数字软启动和软停止功能可实现同步/比例跟踪(参见图1)。通过电阻分压器将被跟踪输出连接至使能/跟踪输入，实现对该输出电压的跟踪。例如， V_{OUT2} 要同步跟踪 V_{OUT1} ，在OUT1至EN/TRACK2至SGND之间连接一个和FB2相同的电阻分压器。参见图2和典型工作特性中的Coincident Startup和Coincident Shutdown曲线。

连接EN/TRACK_至SGND实现比例跟踪。这样，实现了所有控制器基准的软启动和软停止的同步，从而比例跟踪各自的输出电压。参见图2以及典型工作特性(Ratiometric Startup和Ratiometric Shutdown曲线)。

连接SEL至REG，配置为三路跟踪器。

当MAX15003转换器被配置为跟踪器时，应仔细处理主机或者从机输出的输出短路故障状态，确保当其他输出被短路至地时，主机或者从机输出不会仍然保持导通状态。当从机短路并且进入“打嗝”模式时，主机和其他从机软停止。当主机短路并且器件进入“打嗝”模式时，从机比例软停止。退出“打嗝”模式时，根据最初配置，所有输出同步或者比例软启动。故障状态下输出情况，请参见典型工作特性。断电时，当输入降到UVLO以下时，输出电压的下降速率取决于对应的输出电容和负载。

输出电压排序(SEL、EN/TRACK_、PGOOD)

参见图1c，排序时，使能/跟踪输入必须大于1.24V，以保证各个PWM控制器能正常启动。PGOOD_输出和EN/TRACK_输入可采用菊链连接，实现上电排序。当FB_大于PGOOD_门限(典型值为555mV)时，开漏极PGOOD_输出变为高阻。电源就绪输出至使能/跟踪输入至SGND之间连接一个电阻分压器，以设置每个控制器的启动时间。参见图2。连接SEL至SGND，配置为三路排序器。

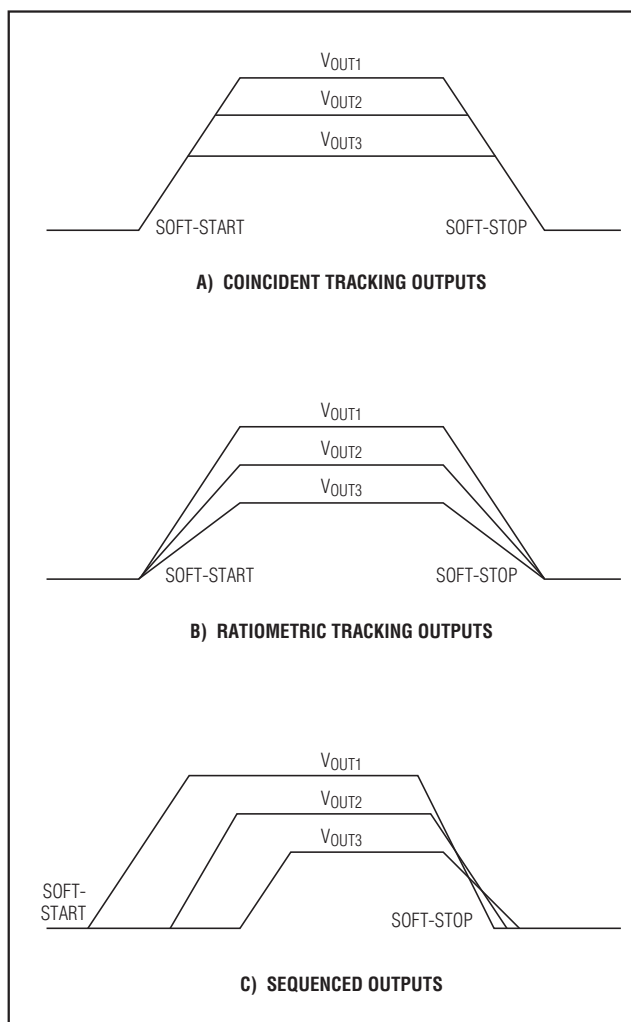


图1. 同步跟踪、比例跟踪和PGOOD排序曲线

三通道输出buck控制器， 提供跟踪/排序功能

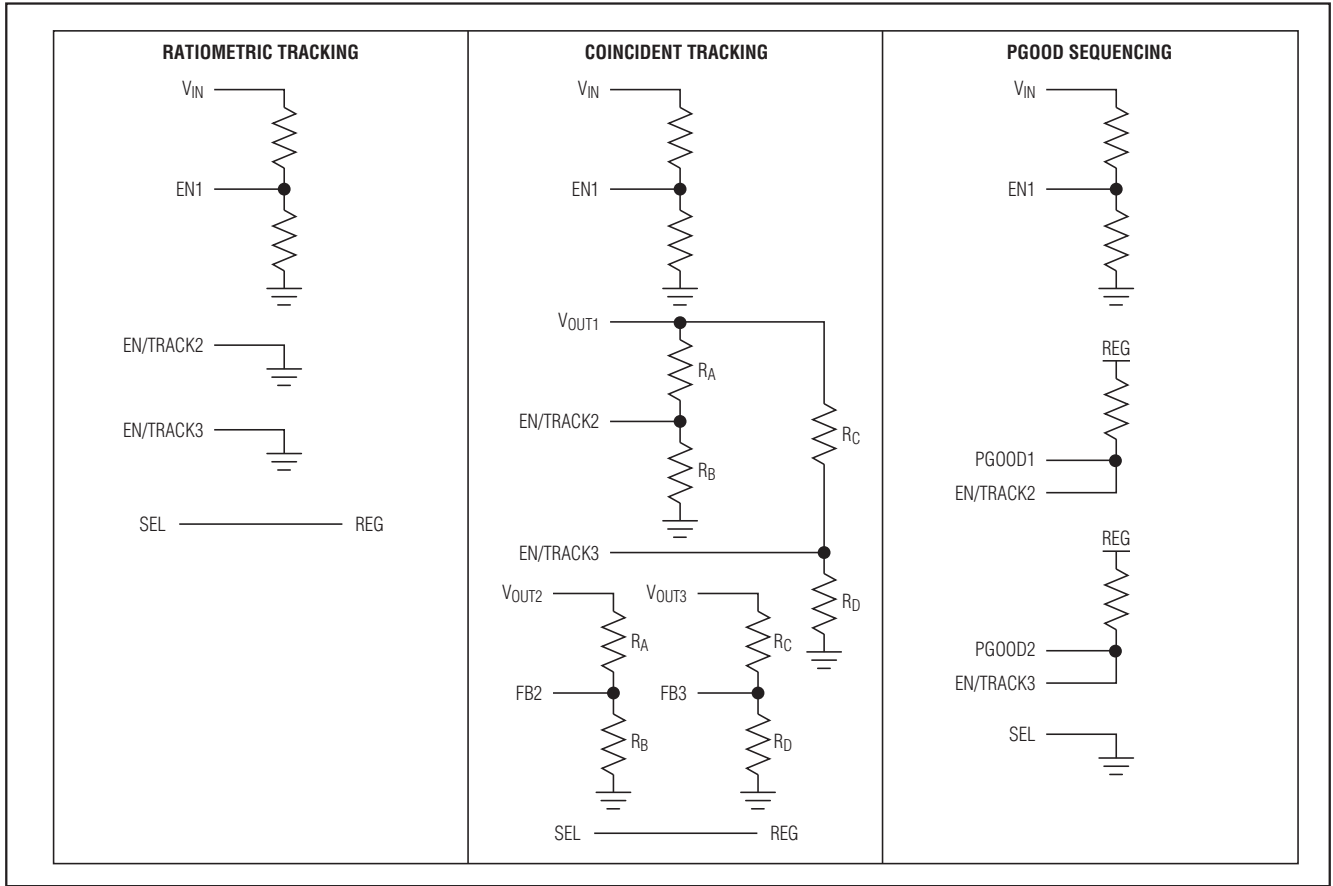


图2. 比例跟踪、同步跟踪和PGOOD排序配置

误差放大器

内部误差跨导放大器的输出($COMP_{-}$)用于频率补偿(参见补偿设计部分)。 FB_{-} 是反相输入， $COMP_{-}$ 是输出。误差放大器有80dB开环增益以及10MHz增益带宽积。

输出短路保护(“打嗝”模式)

限流电路采用了谷值限流算法，使用并联电阻或者同步MOSFET的导通电阻作为检流元件。一旦高边MOSFET关断，器件将监测检流元件上的电压。如果该电压没有超

过限流门限，则在下一周期开始时，高边MOSFET正常导通。如果新的PWM周期开始之前，电压超过限流门限，则控制器跳过该周期。在严重过载或者短路条件下，器件开关频率降低，因为低边MOSFET的导通时间已经超过了时钟周期。

如果大于限流门限的时间超过8个连续时钟周期(N_{CL})，器件将关断(DH和DL都被拉低)4096个时钟周期(“打嗝”超时)，然后通过软启动重新启动。如果经过了三个连续周期，而没有出现限流，清除NCL计数(参见图3)。“打嗝”模式防止出现连续输出短路。

三通道输出buck控制器， 提供跟踪/排序功能

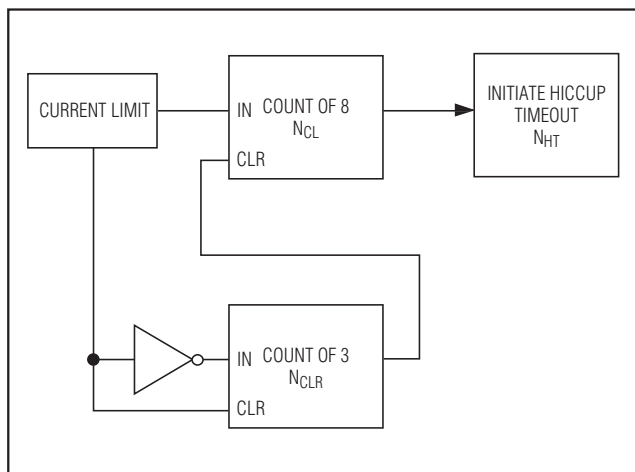


图3. “打嗝”模式方框图

PWM控制器设计过程

设置开关频率

RT和SGND之间连接一个500kΩ至45kΩ电阻，将开关频率设置在200kHz至2.2MHz之间。使用下面的等式来计算开关频率：

$$f_{SW} = 10^{11} / (R_{RT} + 1750)$$

更高的频率允许设计采用更小的电感值以及更小的输出电容。相应地，开关频率越高，峰值电流和 I^2R 损耗将越小，但是磁芯损耗、栅极电荷电流以及开关损耗将增大。

有效的输入电压范围

尽管MAX15003转换器的工作电压范围可以在5.5V至23V之间，但是在给定输出电压下，MAX15003的占空比有效地限制了输入电压范围。最小导通时间($t_{ON(MIN)}$)限制了最大输入电压：

$$V_{IN(MAX)} \leq \frac{V_{OUT}}{t_{ON(MIN)} \times f_{SW}}$$

其中， $t_{ON(MIN)}$ 是75ns。

最小输入电压受限于最大占空比，可采用下面的等式来进行计算：

$$V_{IN(MIN)} \geq \frac{V_{OUT}}{1 - (t_{OFF(MIN)} \times f_{SW})}$$

其中， $t_{OFF(MIN)}$ 通常为150ns。

电感选择

MAX15003工作时必须指定好三个关键电感参数：电感值(L)、峰值电感电流(I_{PEAK})和电感饱和电流(I_{SAT})。需要的最小电感值是工作频率、输入至输出电压差和峰峰值电感电流(ΔI_{P-P})的函数。更高的 ΔI_{P-P} 支持更低的电感值。较小的电感值降低了电感大小和成本，提高了大信号和瞬态响应。但是，对于相同的输出电容，较大的峰值电流以及较大的峰-峰输出电压波纹，将导致效率下降。较大的电感降低了波纹电流，从而提高了效率，但是由于额外的绕线匝数导致阻性损耗增大，会抵消降低波纹电流电平带来的好处，特别是要求增大电感但是不允许增加电感尺寸的情况。较好的方法是选择 ΔI_{P-P} 等于满载电流的30%。使用下面的公式来计算电感：

$$L = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN} \times f_{SW} \times \Delta I_{P-P}}$$

V_{IN} 和 V_{OUT} 是典型条件下具有最优效率的典型数值。可以在200kHz和2.2MHz之间设置开关频率(参见振荡器/同步输入/相位交错(RT、SYNC、PHASE)部分)。峰-峰电感电流反映了峰峰值输出波纹，在最大输入电压时最差。参见输出电容选择部分，以确定是否可以接受最差情况的输出电流波纹。电感饱和电流(I_{SAT})也非常重要，它可以避免连续输出短路状态时出现失控电流。选择 I_{SAT} 参数大于最大峰值电流的电感。

三通道输出buck控制器， 提供跟踪/排序功能

输入电容选择

Buck转换器的不连续输入电流导致较大的输入波纹电流，因此，必须仔细选择输入电容，以承受输入波纹电流，并使输入电压波纹保持在设计要求范围内。120°波纹相位提高了输入电容波纹电流的频率，使其达到了单个转换器开关频率的三倍。使用波纹相位时，当具有最大输出电流的转换器导通时，出现最差输入电容波纹电流。

输入电压波纹包括 ΔV_Q (由电容放电引起)和 ΔV_{ESR} (由输入电容的ESR引起)。总电压波纹是 ΔV_Q 和 ΔV_{ESR} 之和，其峰值出现在导通周期的最后。使用下面的等式来计算某一波纹的输入电容和ESR：

$$ESR = \frac{\Delta V_{ESR}}{\left(I_{LOAD(MAX)} + \frac{\Delta I_{P-P}}{2} \right)}$$

$$C_{IN} = \frac{I_{LOAD(MAX)} \times \left(\frac{V_{OUT}}{V_{IN}} \right)}{\Delta V_Q \times f_{SW}}$$

其中：

$$\Delta I_{P-P} = \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{V_{IN} \times f_{SW} \times L}$$

$I_{LOAD(MAX)}$ 是最大输出电流， ΔI_{P-P} 是峰-峰电感电流， f_{SW} 是开关频率。

对于只有一个转换器导通的情况，使用下面的等式来计算输入波纹电流：

$$I_{CIN(RMS)} = I_{LOAD(MAX)} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}}$$

MAX15003含有UVLO滞回，以避免导通期间可能出现的唧唧。如果输入源阻抗较大，可加入一个大电容。输入电压较低时，加入的输入电容有助于避免负载瞬态期间出现低于欠压锁定门限的下冲。

输出电容选择

允许的输出电压波纹以及负载阶跃时输出电压的最大变化决定了所需要的输出电容及其ESR。输出波纹主要包括 ΔV_Q (由电容放电引起)和 ΔV_{ESR} (由输出电容等效串联电阻上的电压降引起)。根据下列等式计算输出电容及其ESR：

$$C_{OUT} = \frac{\Delta I_{P-P}}{8 \times \Delta V_Q \times f_{SW}}$$

$$ESR = \frac{2 \times \Delta V_{ESR}}{\Delta I_{P-P}}$$

ΔV_{ESR} 和 ΔV_Q 不能直接相加，因为它们彼此不同相。如果使用ESR较低的陶瓷电容，则以 ΔV_Q 为主。如果使用电解电容，则以 ΔV_{ESR} 为主。

负载快速瞬变期间，所允许的输出电压变化也会影响对输出电容、ESR以及等效串联电感(ESL)的要求。负载发生阶跃时，输出电容在控制器以较大的占空比响应以前向负载提供电流。响应时间($t_{RESPONSE}$)取决于转换器的增益带宽(参见补偿设计部分)。输出电容ESR的电压降、电容ESL的电压降以及电容放电导致负载阶跃(I_{STEP})时的电压跌落。组合使用低ESR的钽/铝电解电容和陶瓷电容，以实现更好的负载瞬态和电压波纹性能。表贴电容和并联电容有助于降低ESL。保持最大输出电压变化低于供电电路的容限。

使用下面的等式来计算负载阶跃时所需要的ESR、ESL和电容值：

$$ESR = \frac{\Delta V_{ESR}}{I_{STEP}}$$

$$C_{OUT} = \frac{I_{STEP} \times t_{RESPONSE}}{\Delta V_Q}$$

$$ESL = \frac{\Delta V_{ESL} \times t_{STEP}}{I_{STEP}}$$

其中， I_{STEP} 是负载阶跃， t_{STEP} 是负载阶跃的上升时间， $t_{RESPONSE}$ 是控制器的响应时间。

三通道输出buck控制器， 提供跟踪/排序功能

设置限流值

在ILIM和SGND之间连接一个25kΩ至150kΩ的电阻R_{ILIM}，将谷值限流门限(V_{CL})设置在50mV和300mV之间。ILIM向R_{ILIM}源出20μA电流。得到的电压除以10是谷值限流门限。

MAX15003采用谷值检流方法来限制电流。低边MOSFET上导通电阻的压降被用于检测电感电流。谷点和I_{LOAD}时的低边MOSFET上的压降(V_{VALLEY})为：

$$V_{\text{VALLEY}} = R_{\text{DS(ON)}} \times \left(I_{\text{LOAD}} - \frac{\Delta I_{\text{P-P}}}{2} \right)$$

R_{DS(ON)}是低边MOSFET的导通电阻，I_{LOAD}是额定负载电流，ΔI_{P-P}是峰-峰电感电流。

MOSFET的R_{DS(ON)}随温度变化。利用MOSFET数据资料里满载时工作结温计算MOSFET的R_{DS(ON)}。为了补偿温度变化，20μA的ILIM基准电流的温度系数为3333ppm/°C。这样，可以跟踪谷值限流门限(V_{CL})，并部分补偿同步MOSFET的R_{DS(ON)}随温度的变化。使用下面的公式来计算R_{ILIM}：

$$R_{\text{ILIM}} = \frac{R_{\text{DS(ON)}} \times \left(I_{\text{CL(MAX)}} - \frac{\Delta I_{\text{P-P}}}{2} \right) \times 10}{20 \times 10^{-6} \left[1 + 3.333 \times 10^{-3} (T - 25^{\circ}\text{C}) \right]}$$

图4所示为MAX15003的ILIM基准电流温度系数对MOSFET R_{DS(ON)}随工作结温变化的补偿效果。

功率MOSFET选择

选择MOSFET时，应考虑栅极总电荷、R_{DS(ON)}、功耗、最大漏-源电压和封装热阻。MOSFET栅极电荷和导通电阻的乘积是品质因数，数值越小表示性能越好。选择合适的MOSFET以优化高频开关应用。MAX15003输出的平均栅极驱动电流与频率以及驱动MOSFET所需要的栅极电荷成正比。MAX15003的功耗和输入电压以及平均驱动电流成正比(参见功耗部分)。

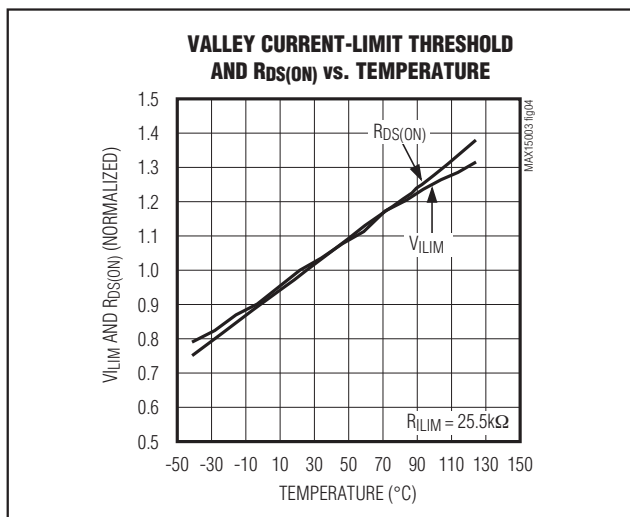


图4. 限流门限点以及V_{RDS(ON)}与温度的关系

补偿设计

MAX15003采用固定频率、电压模式控制方案，将“采样”的输出电压与固定基准进行差分比较，据此调节输出电压。误差放大器输出(COMP)的误差电压与内部斜坡电压进行比较，以产生脉宽调制的占空比。二阶低通LC滤波器消除了开关谐波，将脉宽调制后的信号直流分量传送到输出。LC滤波器的衰减斜率为-40dB/十倍频程，它在高于LC谐振频率处引入180°相移，这一相移加上调节器自控制(负)反馈系统固有的180°相移，产生正反馈。误差放大器及其相关电路可以补偿这种不稳定性，构成稳定的闭环系统。

基本调节器环路包括电源调制器(包括调节器的脉宽调制及其相关电路，以及LC滤波器)、输出反馈分压器和误差放大器。电源调制器的直流增益由V_{IN} / V_{RAMP}设置，输出电感(L)、输出电容(C_{OUT})及其等效串联电阻(ESR)设置其双极点和单零点。第二个频率更高的零点是输出电容ESR和ESL的函数；不过这一零点只需要在采用质量非常好的滤波元件和/或在工作频率下才需要考虑。

三通道输出buck控制器， 提供跟踪/排序功能

下式定义了电源调制器：

$$G_{MOD(DC)} = \frac{V_{IN}}{V_{RAMP}}$$

$$f_{LC} = \frac{1}{2\pi \times \sqrt{L \times C_{OUT}}}$$

$$f_{ZERO,ESR} = \frac{1}{2\pi \times ESR \times C_{OUT}}$$

$$f_{ZERO,ESL} = \frac{ESR}{2\pi \times ESL}$$

利用RT的外部电阻将开关频率设置在200kHz和2.2MHz之间。一般情况下，应将单位增益频率(f_{CO})，即系统闭环增益穿过0dB轴时对应的频率值，设置在开关频率($f_{SW}/10$)的十分之一或低于十分之一处，以保持稳定的闭环响应。

MAX15003内部跨导放大器提供反相输入和输出，允许用户进行外部频率补偿。每个转换器灵活的外部补偿功能为输出滤波元件提供了多种选择，特别是输出电容。对于成本敏感的应用，输出使用铝电解电容，对于空间敏感的应用，输出采用低ESR钽电容或叠层陶瓷片(MLCC)电容。MAX15003较高的开关频率支持MLCC作为主滤波

器电容。首先，选择无源和有源功率元件，以满足应用的输出纹波、元件尺寸以及元件成本的要求。第二，选择小信号补偿元件，以获得所需的闭环频率响应和相位余量，如下所示。

电压模式调节器的闭环响应和补偿

电源调制器的LC低通滤波器根据L、C (及其寄生参数)，可产生不同响应。

图5a所示为这类响应的一个例子。在这个例子中，电源调制器在补偿前的单位增益频率大约为所要求频率 f_{CO} 的六分之一。请注意，补偿前0dB增益处的滚降按照双极点斜率衰减，-40dB/十倍频程衰减和接近180°的相移，表明系统可能出现不稳定。结合负反馈系统固有的180°相移，可能导致接近360°的相移或正反馈——从而导致系统的不稳定。

所要求(补偿后)的滚降斜率为-20dB/十倍频程(相当于90°相移)，在这个例子中，出现在大约6倍于补偿前单位增益频率 f_{CO} 附近。该例中，II类补偿利用了电容ESR零点的+20dB/十倍频程滚降斜率，提供稳定的闭环工作(参见图5b)。

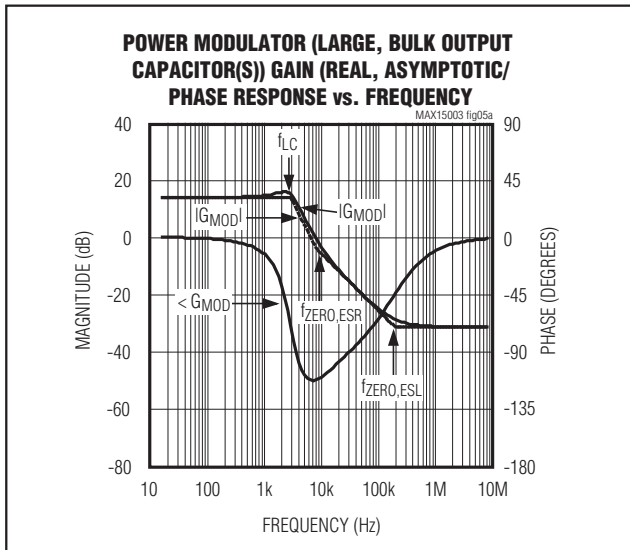


图5a. 电源调制器增益和相位响应(较大的 C_{OUT})

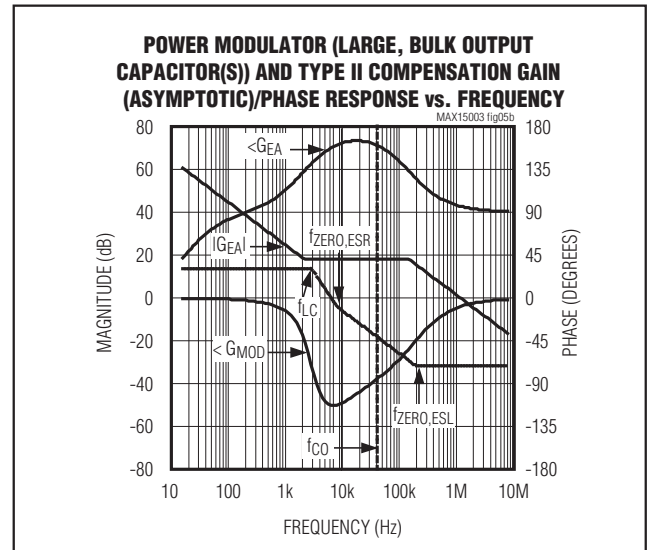


图5b. 电源调制器(大 C_{OUT})和II类补偿器响应

三通道输出buck控制器， 提供跟踪/排序功能

II类补偿器的中等频率增益(这里大约为18dB)设计用于补偿所要求的单位增益频率 f_{CO} 处的电源调制器衰减(在 f_{CO} , $G_{E/A} + G_{MOD} = 0\text{dB}$)。在这个例子中, 利用电源调制器在高于ESR零点($f_{ZERO,ESR}$)后的固有-20dB/十倍频程滚降扩展稳压器的有源调节增益带宽。如图5b所示, 最终结果使稳压器增益带宽提高了6倍, 相位余量大于 75° (单位增益频率 f_{CO} 处 $G_{E/A}$ 和 G_{MOD} 之间的相差)。

其他滤波方案存在自身的问题。例如, 当选择高品质滤波电容(如MLCC)以及具有最小寄生效应的电感时, 固有的ESR零点将出现在更高的频率处, 如图5c所示。

利用前面的例子, 实际增益以及相位响应被电源调制器的指数增益响应覆盖。很容易在电源调制器响应的 f_{LC} 频点或该点附近观察到更明显的增益和相位瞬变, 而在前面例子中, 响应则不明显。这是由于元件较小的寄生效应导致输出电容ESR零点频率较高。在这个例子中, 所要求的单位增益频率出现在低于ESR零点频率处。

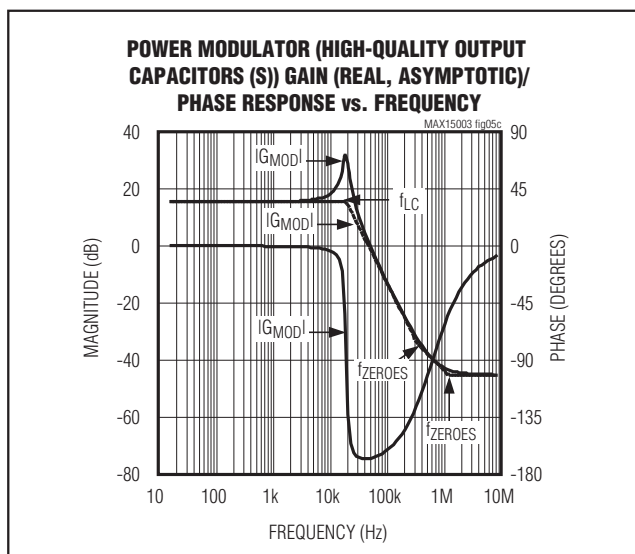


图5c. 电源调制器增益和相位响应(高质量 C_{OUT})

在这个例子中, 需要一个具有中等频率双零点响应特性的补偿器来消除滤波器双极点的影响。III类拓扑可支持这类应用。

如图5d所示, III类的中等频率双零点增益(具有+20dB/十倍频程斜率, 注意补偿器在原点的极点)可补偿在所要求的单位增益频率 f_{CO} (在 f_{CO} , $G_{E/A} + G_{MOD} = 0\text{dB}$)处电源调制器的双极点-40dB/十倍频程衰减(参见图5d)。

在上面例子中, 中等频率双零点的+20dB/十倍频程增益抵消了电源调制器固有的(中等频率) -40dB/十倍频程滚降, 扩展了稳压器的有源调节增益带宽。如图5d所示, 最终结果是, 稳压增益带宽几乎加倍, 同时提供了大于 60° 的相位余量(在单位增益频点 f_{CO} 处, $G_{E/A}$ 和 G_{MOD} 之间的相差)。

下面给出了II类和III类补偿器的设计过程。

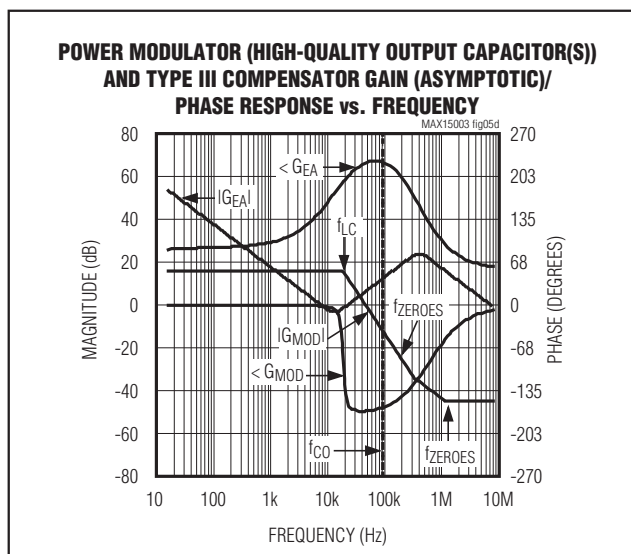


图5d. 电源调制器(高品质 C_{OUT})和III类补偿器响应

三通道输出buck控制器， 提供跟踪/排序功能

II类：当 $f_{CO} > f_{ZERO,ESR}$ 时，进行补偿

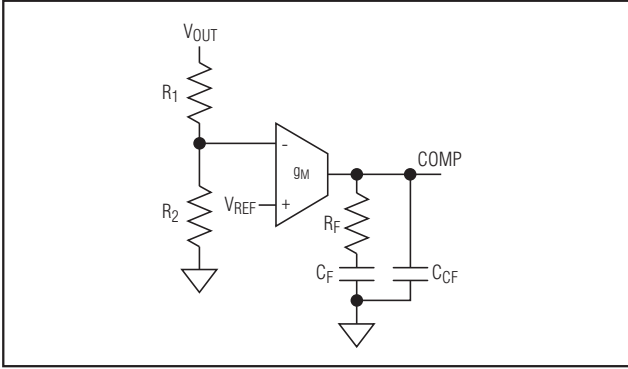


图6a. II类补偿网络

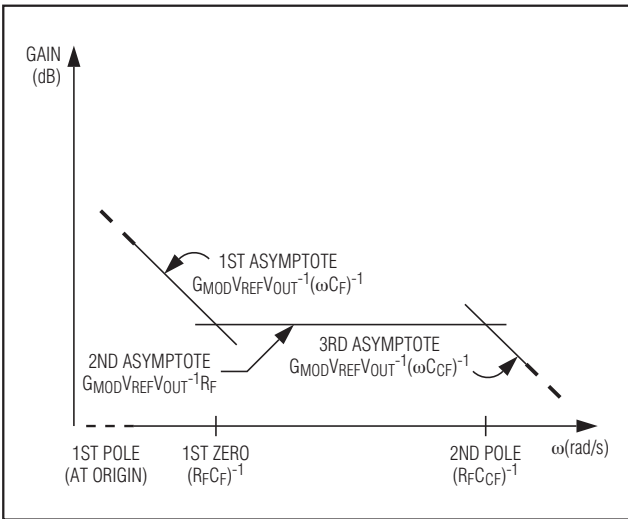


图6b. II类补偿网络响应

当 $f_{ZERO,ESR}$ 低于 f_{CO} ，接近 f_{LC} 时，II类补偿网络提供所要求的闭环响应。II类补偿网络提供一个中等频率的补偿零点和高频极点(参见图6a和图6b)。

$R_F C_F$ 提供中等频率的零点 $f_{MID,ZERO}$ ， $R_F C_{CF}$ 提供高频极点。按照下面的过程计算补偿网络元件。

1) 计算 $f_{ZERO,ESR}$ 和LC双极点 f_{LC} ：

$$f_{ZERO,ESR} = \frac{1}{2\pi \times ESR \times C_{OUT}}$$

$$f_{LC} = \frac{1}{2\pi \times \sqrt{L \times C_{OUT}}}$$

2) 计算单位增益频率：

$$f_{CO} \leq \frac{f_{SW}}{10}$$

3) 由下面的等式确定 R_F ：

$$R_F = \frac{V_{RAMP}(2\pi \times f_{CO} \times L)V_{OUT}}{V_{FB} \times V_{IN} \times g_m \times ESR}$$

注意：通过将总环路增益设置为单位增益求得 R_F ，此时 $G_{EA}(f_{CO}) \times G_M(f_{CO}) = 1V/V$ 。跨导误差放大器增益为 $G_{EA}(f_{CO}) = g_m \times R_F$ ，而调节器增益为：

$$G_{MOD}(f_{CO}) = \frac{V_{IN}}{V_{RAMP}} \times \frac{ESR}{2\pi \times f_{CO} \times L} \times \frac{V_{FB}}{V_{OUT}}$$

总环路增益可以以对数表示为：

$$20\log_{10}[g_m R_F] + 20\log_{10}\left[\frac{ESR \times V_{IN} \times V_{FB}}{(2\pi \times f_{CO} \times L) \times V_{OUT} \times V_{RAMP}}\right] = 0\text{dB}$$

其中 V_{RAMP} 是斜坡振幅峰-峰值，等于2V。

4) 在LC双极点 f_{LC} 或低于该点放置一个零点：

$$C_F = \frac{1}{2\pi \times R_F \times f_{LC}}$$

5) 在 $f_p = 0.5 \times f_{SW}$ 或低于该点放置一个高频极点：

$$C_{CF} = \frac{1}{\pi \times R_F \times f_{SW}}$$

6) 选择合适的 R_1 (连接在OUT_和FB_之间，最小为10kΩ)。

一旦选择了 R_1 ，可由下式计算 R_2 ：

$$R_2 = R_1 \times \frac{V_{FB}}{V_{OUT} - V_{FB}}$$

其中， $V_{FB} = 0.6V$ 。

三通道输出buck控制器， 提供跟踪/排序功能

III类：当 $f_{CO} < f_{ZERO,ESR}$ 时，进行补偿

如上所述，在设计补偿网络时，输出电容固有的ESR零点位置非常关键。当采用低ESR陶瓷输出电容时，ESR零点频率($f_{ZERO,ESR}$)通常高于单位增益频率(f_{CO})。这种情况下，建议采用III类补偿网络(参见图7a)。

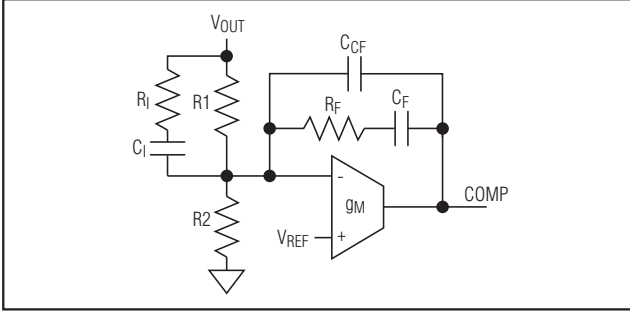


图7a. III类补偿网络

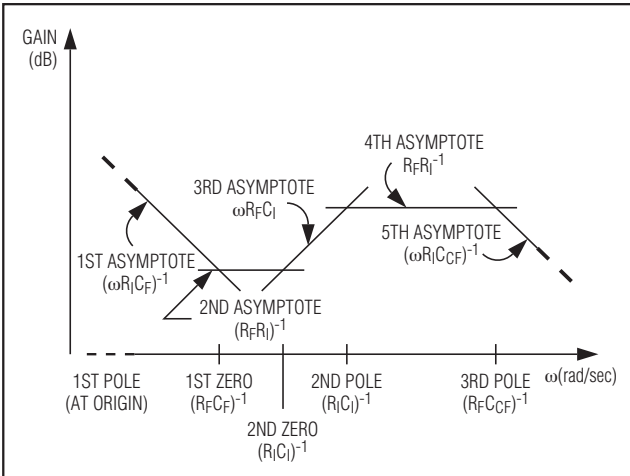


图7b. III类补偿网络响应

如图7b所示，III类补偿网络在控制环路中引入了两个零点和三个极点。误差放大器具有一个位于原点的低频极点，以及两个零点和更高频率的极点。所选择的零点和极点位置应该在 f_{CO} 有最大相位余量。

设置 f_{CO} 与 f_Z 之比和 f_P 与 f_{CO} 之比相等，即： $\frac{f_{CO}}{f_Z} = \frac{f_P}{f_{CO}} = 5$ ，

可在 f_{CO} 获得大约60°相位余量。不论选择哪种方法，在双极点或低于双极点放置两个零点都非常重要，这样可以避免条件稳定问题。

利用下面的步骤来计算补偿网络的元件。

1) 选择单位增益频率 f_{CO} ：

$$f_{CO} \leq \frac{f_{SW}}{10}$$

2) 计算LC双极点频率 f_{LC} ：

$$f_{LC} = \frac{1}{2\pi \times \sqrt{L \times C_{OUT}}}$$

3) 选择 $R_F \geq 10k\Omega$ 。

4) 在 $0.75 \times f_{LC}$ 放置一个零点 $f_{Z1} = \frac{1}{2\pi \times R_F \times C_F}$ ，其中：

$$C_F = \frac{1}{2\pi \times R_F \times 0.75 \times f_{LC}}$$

5) 针对目标单位增益频率 f_{CO} 计算 C_1 ：

$$C_1 = \frac{2\pi \times f_{CO} \times L \times C_{OUT} \times V_{RAMP}}{V_{IN} \times R_F}$$

注意：将总环路增益设置为单位增益求得 C_1 ，即： $G_{EA}(f_{CO}) \times G_{MOD}(f_{CO}) = 1V/V$ 。可以通过下面的对数表达式表示总环路增益：

$$20 \times \log_{10} [2\pi \times f_{CO} \times R_F \times C_1] + 20 \times \log_{10} \left[\frac{G_{MOD}(DC)}{(2\pi \times f_{CO})^2 \times L \times C_{OUT}} \right] = 0dB$$

6) 在 f_{LC} 或低于 f_{LC} 放置第二个零点 f_{Z2} ，从而确定 R_1 。

$$R_1 = \frac{1}{2\pi \times f_{Z2} \times C_1}$$

7) 在 $f_{ZERO,ESR}$ 或低于 $f_{ZERO,ESR}$ 放置一个极点

$$(f_{P1} = \frac{1}{(2\pi \times R_1 \times C_1)})。$$

$$R_1 = \frac{1}{2\pi \times f_{ZERO,ESR} \times C_1}$$

8) 在开关频率的一半或低于该点位置放置第二个极点

$$(f_{P2} = \frac{1}{2\pi \times R_F \times C_{CF}})。$$

$$C_{CF} = \frac{1}{\pi \times f_{SW} \times R_F}$$

9) 使用下式计算 R_2 ：

$$R_2 = R_1 \times \frac{V_{FB}}{V_{OUT} - V_{FB}}$$

其中， $V_{FB} = 0.6V$ 。

三通道输出buck控制器， 提供跟踪/排序功能

典型工作电路

MAX15003

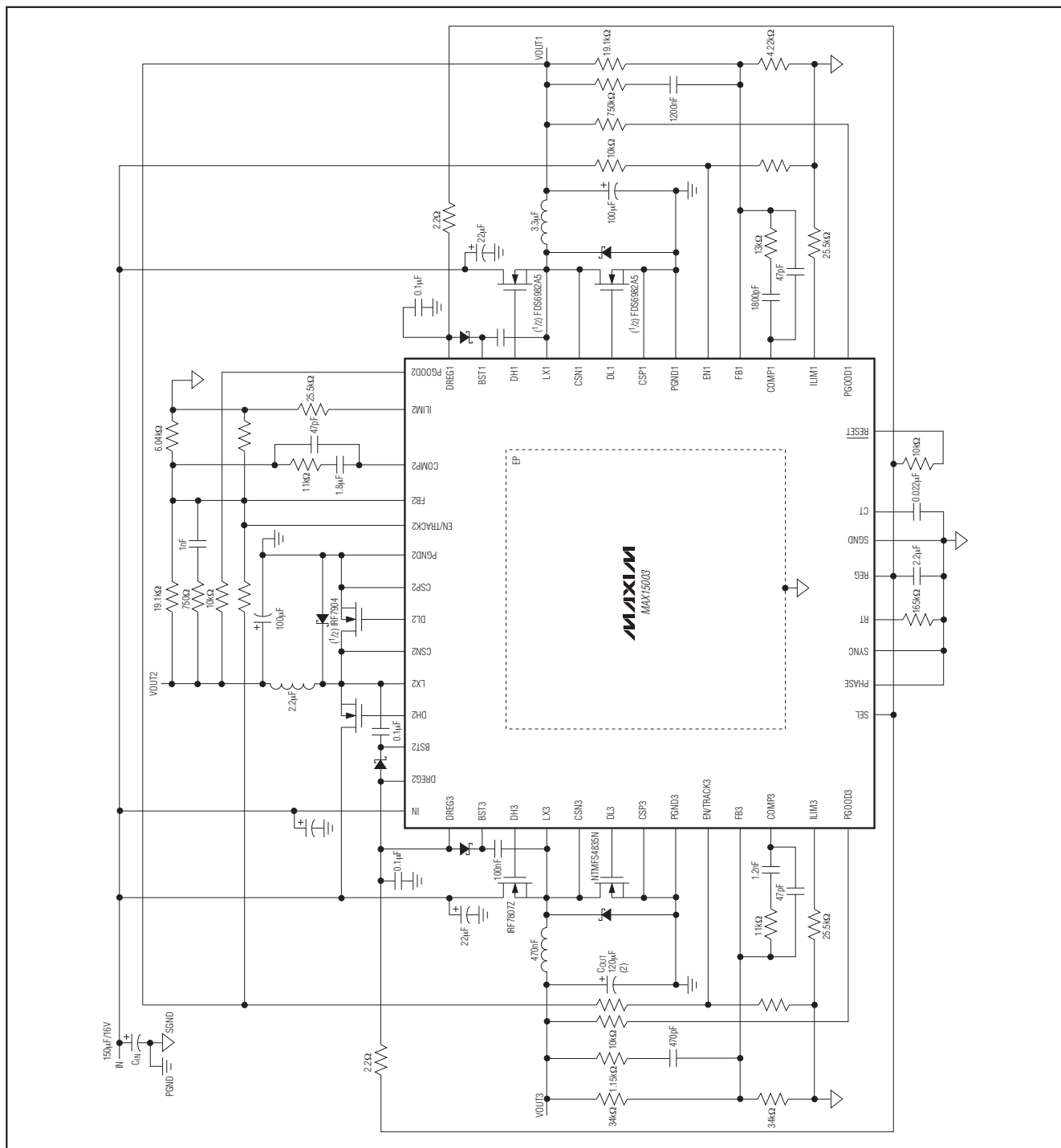


图8. 三路同步跟踪器，采用无损检流

三通道输出buck控制器， 提供跟踪/排序功能

典型工作电路(续)

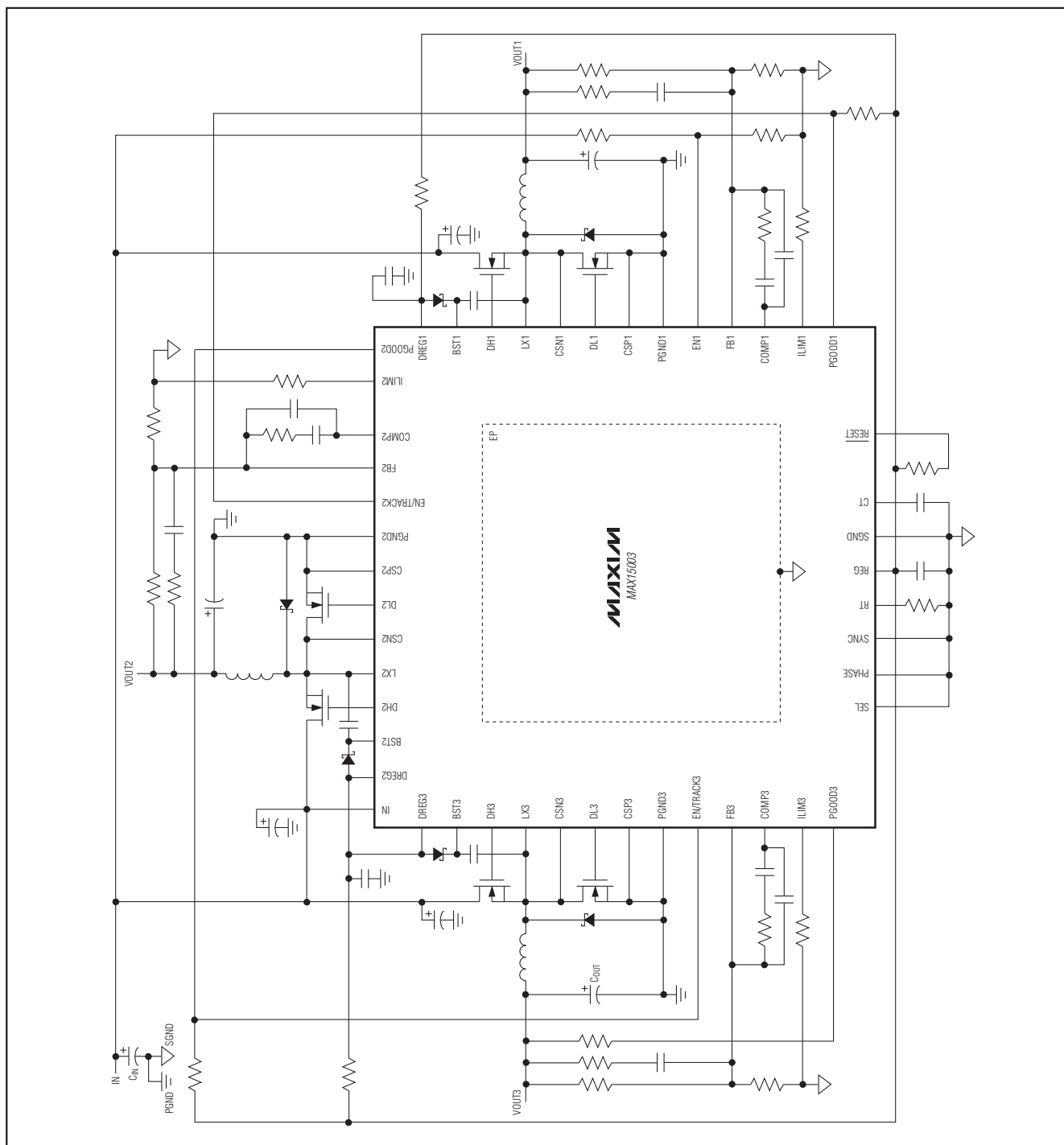


图9. 三路排序器，采用无损检流

三通道输出buck控制器， 提供跟踪/排序功能

典型工作电路(续)

MAX15003

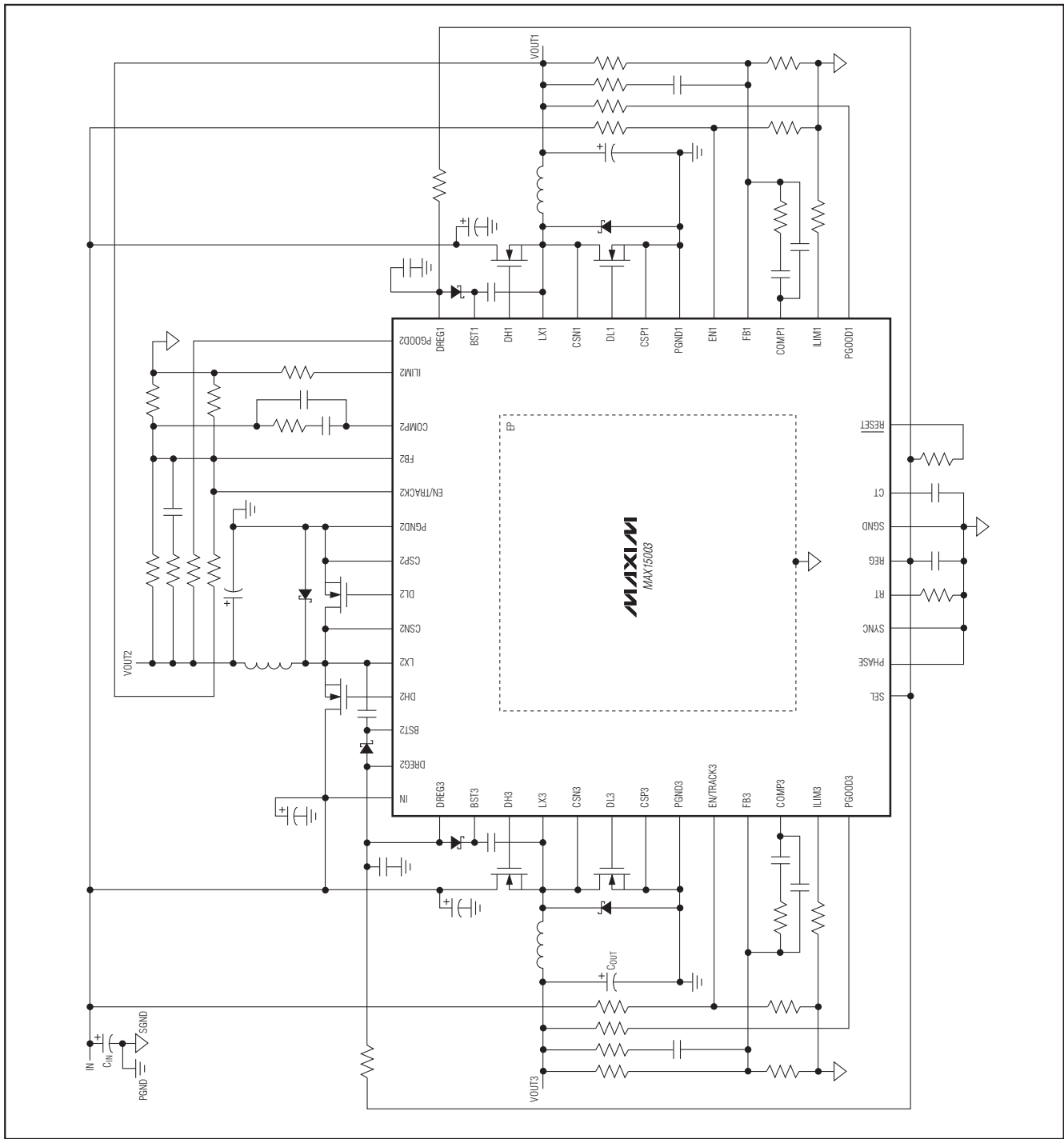


图10. 双路同步跟踪器和一路排序器，采用无损检流

三通道输出buck控制器， 提供跟踪/排序功能

典型工作电路(续)

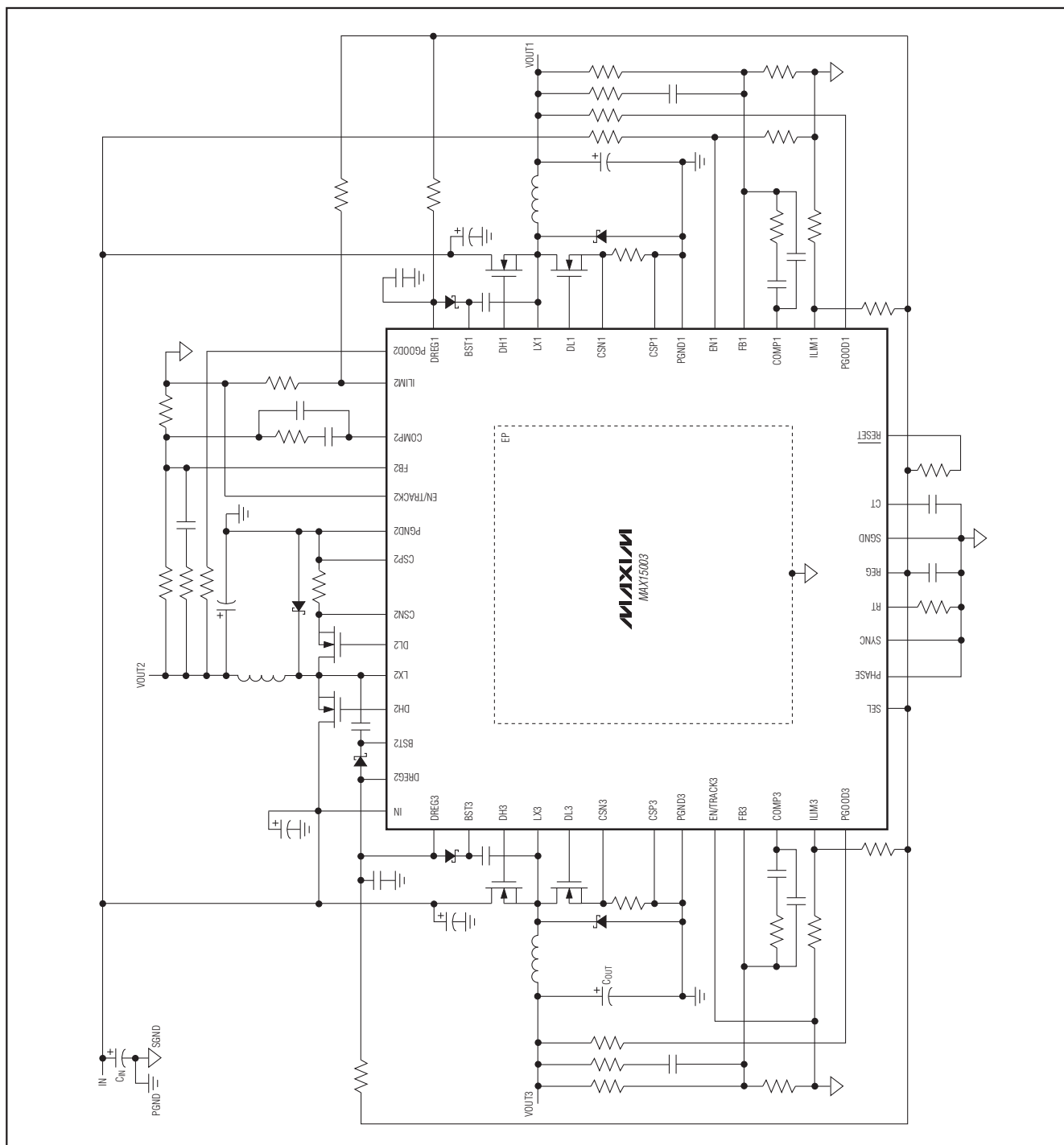


图11. 三路比例跟踪器，采用精确的谷值检流模式

三通道输出buck控制器， 提供跟踪/排序功能

MAX15003

PWM控制器应用信息

功耗

48引脚TQFN增强散热型封装散热能力达到3.08W。输入电压和总REG输出电流(I_{REG})相乘可得到MAX15003的功耗。 I_{REG} 包括静态电流(I_Q)和栅极驱动总电流(I_{DREG}):

$$P_D = V_{IN} \times I_{REG}$$

$$I_{REG} = I_Q + [f_{SW} \times (Q_{G1} + Q_{G2} + Q_{G3} + Q_{G4} + Q_{G5} + Q_{G6})]$$

其中， Q_{G1} 至 Q_{G6} 是低边和高边外部MOSFET的栅极总电荷。 f_{SW} 是转换器的开关频率， I_Q 是器件在开关频率下的静态电流。

使用下式计算给定环境温度(T_A)下芯片能够耗散的最大功率(P_{DMAX}):

$$P_{DMAX} = 38.5 \times (150 - T_A) \dots \dots \dots \text{mW}$$

PCB布局

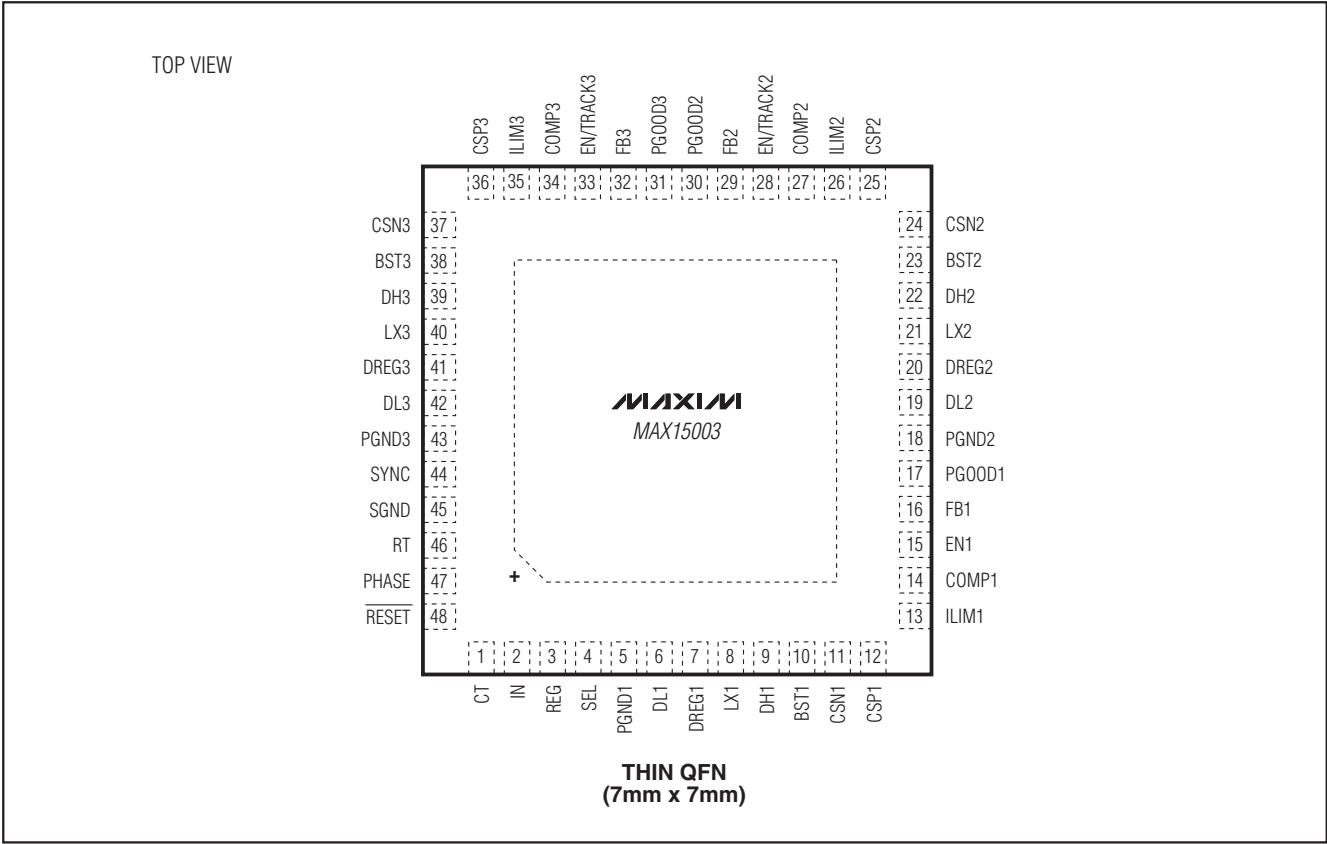
利用下面的指南对开关电压稳压器进行布板。

- 1) 将IN、REG和DREG_旁路电容靠近MAX15003放置。
- 2) 减小从输入电容、高边开关MOSFET、电感和输出电容返回至输入电容负端这一大电流环路的面积和长度。

- 3) 保持低边开关MOSFET、电感和输出电容构成的电流环路越短越好。
- 4) 保持SGND和PGND隔离，在靠近输入滤波器电容负端通过单点将其连接在一起。
- 5) 检流连线CSP_和CSN_的布线应尽可能靠近，以减小环路面积。
- 6) 避免DREG_旁路电容、MAX15003低边驱动器输出、MOSFET栅极以及PGND之间的长走线。减小DREG_旁路电容、自举二极管、自举电容、MAX15003高边驱动器输出以及高边MOSFET栅极所形成的环路。
- 7) 将输出电容靠近负载放置。
- 8) 在电路板上均匀放置功率元件，以实现合理的散热。
- 9) 在开关MOSFET和电感附近提供足够的覆铜区域，有助于散热。
- 10) 将MAX15003裸焊盘连接至大覆铜层，以提高散热能力。将裸焊盘连接至SGND。不要在IC下面直接连接裸焊盘和SGND引脚(第45引脚)。
- 11) 使用2oz覆铜层，以减小走线电感和电阻。由于本应用中有较大的电流，因此，较薄的PCB覆铜层不利于提高散热效率。而较厚的覆铜层能够更有效地散热，从而减小了热阻。

三通道输出buck控制器，
提供跟踪/排序功能

引脚配置



芯片信息

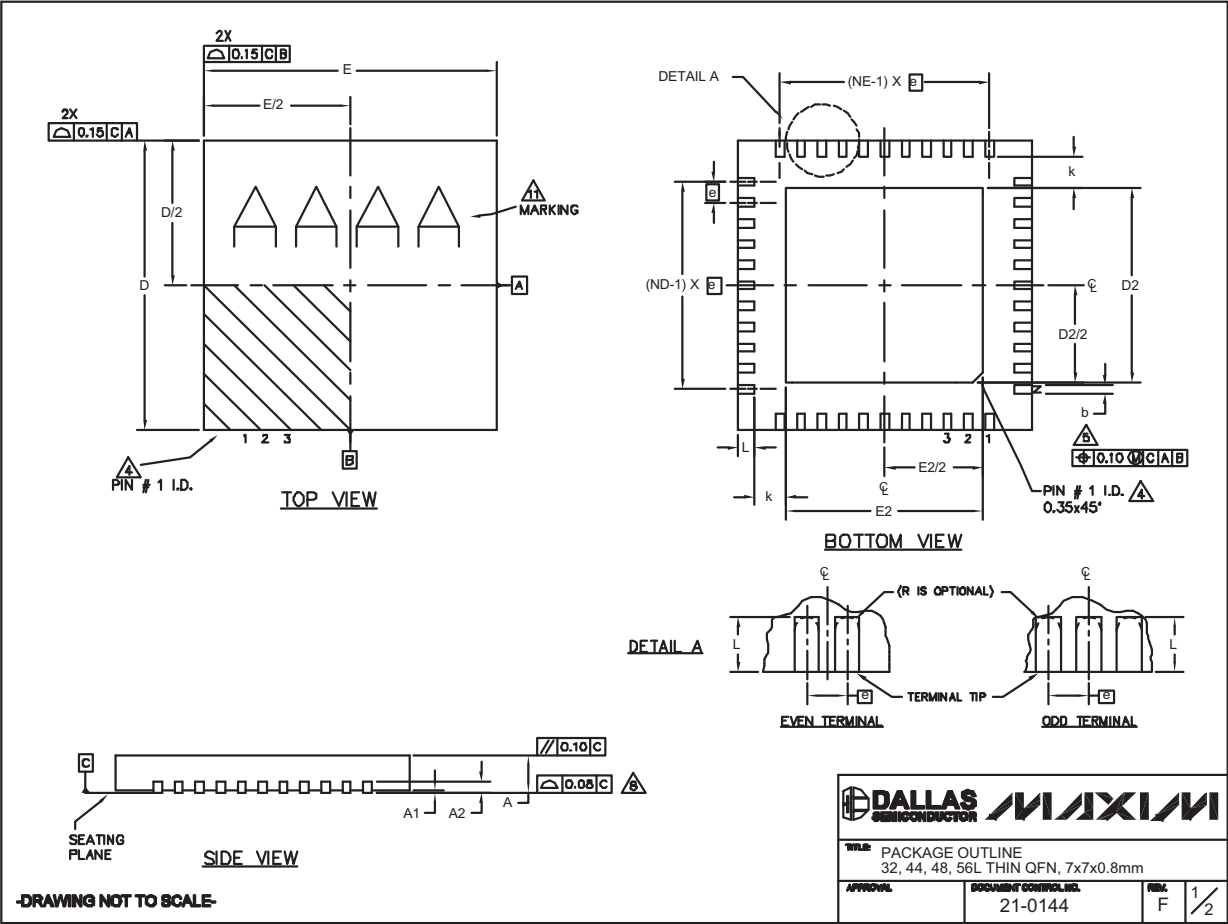
PROCESS: BiCMOS

三通道输出buck控制器， 提供跟踪/排序功能

封装信息

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-ic.com.cn/packages.)

MAX15003



三通道输出buck控制器，
提供跟踪/排序功能

封装信息(续)

(本数据资料提供的封装图可能不是最近的规格，如需最近的封装外形信息，请查询 www.maxim-ic.com.cn/packages.)

COMMON DIMENSIONS													EXPOSED PAD VARIATIONS							
PKG	32L 7x7			44L 7x7			48L 7x7			CUSTOM PKG. (T4877-1) 48L 7x7			56L 7x7			D2		E2		JEDEC MO220 REV. C
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80					
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	—	0.05					
A2	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.							
b	0.25	0.30	0.35	0.25	0.25	0.30	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25					
D	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10					
E	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10					
e	0.65 BSC.			0.50 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.							
k	0.25	—	—	0.25	—	—	0.25	—	—	0.25	—	—	0.25	—	—					
L	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.45	0.55	0.65	0.30	0.40	0.50					
N	32			44			48			44			56							
ND	8			11			12			10			14							
NE	8			11			12			12			14							

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220 EXCEPT THE EXPOSED PAD DIMENSIONS OF T4877-1/-3/-4/-5/-6 & T5677-1.
- WARPAGE SHALL NOT EXCEED 0.10 mm.
- MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY
- NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY

-DRAWING NOT TO SCALE-

PKG. CODES	DEPOPULATED LEADS	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	JEDEC MO220 REV. C
T3277-2	—	4.55	4.70	4.85	4.55	4.70	4.85	—
T3277-3	—	4.55	4.70	4.85	4.55	4.70	4.85	—
T4477-2	—	4.55	4.70	4.85	4.55	4.70	4.85	WKD-1
T4477-3	—	4.55	4.70	4.85	4.55	4.70	4.85	WKD-1
T4877-1**	13,24,37,48	4.20	4.30	4.40	4.20	4.30	4.40	—
T4877-3	—	4.95	5.10	5.25	4.95	5.10	5.25	—
T4877-4	—	5.40	5.50	5.60	5.40	5.50	5.60	—
T4877-5	—	2.40	2.50	2.60	2.40	2.50	2.60	—
T4877-6	—	5.40	5.50	5.60	5.40	5.50	5.60	—
T4877-7	—	4.95	5.10	5.25	4.95	5.10	5.25	—
T4877M-1	—	5.40	5.50	5.60	5.40	5.50	5.60	—
T4877M-6	—	5.40	5.50	5.60	5.40	5.50	5.60	—
T4877MN-8	—	5.40	5.50	5.60	5.40	5.50	5.60	—
T5677-1	—	5.40	5.50	5.60	5.40	5.50	5.60	—
T5677-2	—	5.40	5.50	5.60	5.40	5.50	5.60	—

** NOTE: T4877-1 IS A CUSTOM 48L PKG. WITH 4 LEADS DEPOPULATED. TOTAL NUMBER OF LEADS ARE 44.



TITLE: PACKAGE OUTLINE
32, 44, 48, 56L THIN QFN, 7x7x0.8mm

APPROVAL	DOCUMENT CONTROL NO. 21-0144	REV. F	2/2
----------	---------------------------------	-----------	-----

Maxim北京办事处

北京 8328信箱 邮政编码 100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299

Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。

32 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**

© 2007 Maxim Integrated Products

MAXIM 是 Maxim Integrated Products, Inc. 的注册商标。