

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

Absolute Maximum Ratings

V_{S+} to V_{S-}-0.3V to +15V
All Other Pins..... (V_{S-}) - 0.3V to (V_{S+}) + 0.3V
IN+ to IN-.....-0.3V to +0.3V
Continuous Input Current into Any Pin (Note 1).....±20mA
Output Short-Circuit Duration (Note 1)..... 10s
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 TQFN (derate 14.7mW/°C above +70°C)..... 1176.5mW
 μMAX (derate 10.3mW/°C above +70°C)824.7mW

Operating Temperature Range..... -40°C to +125°C
Junction Temperature+150°C
Storage Temperature Range.....-65°C to +150°C
Lead Temperature (soldering, 10s).....+300°C
Soldering Temperature (reflow).....+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Package Thermal Characteristics (Note 1)

TQFN

Junction-to-Ambient Thermal Resistance (θ_{JA})68°C/W
Junction-to-Case Thermal Resistance (θ_{JC}) 11°C/W

μMAX

Junction-to-Ambient Thermal Resistance (θ_{JA})97°C/W
Junction-to-Case Thermal Resistance (θ_{JC})5°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board.
For detailed information on package thermal considerations, refer to www.maximintegrated.com/cn/app-notes/index.mvp/id/4083.

Electrical Characteristics (±5V Supply)

($V_{S+} = +5\text{V}$, $V_{S-} = -5\text{V}$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0\text{V}$, $\overline{\text{SHDN}} = V_{S+}$, $\text{GND/EP} = 0\text{V}$ (Note 2), $R_F = R_G = 1\text{k}\Omega$, $R_L = 1\text{k}\Omega$ (between OUT+ and OUT-), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY						
Supply Voltage Range	V_S	V_{S+} to V_{S-} , guaranteed by PSRR ($\text{GND} = V_{S-}$)	2.7		13.2	V
Quiescent Current	I_S	No load, $R_L = \infty$		3.7	6.8	mA
		$\overline{\text{SHDN}} = \text{GND}$		6.8	20	μA
Power-Supply Rejection Ratio	PSRR	V_{S+} to $V_{S-} = 2.7\text{V}$ to 13.2V ($\text{GND} = V_{S-}$)	90	123		dB
DIFFERENTIAL PERFORMANCE—DC SPECIFICATIONS						
Input Common-Mode Range	V_{ICM}	Guaranteed by CMRR	$(V_{S-}) + 1.1$ $(V_{S+}) - 1.1$			V
Input Common-Mode Rejection Ratio	CMRR	$V_{ICM} = (V_{S-}) + 1.1\text{V}$ to $(V_{S+}) - 1.1\text{V}$	94	130		dB
Input Offset Voltage	V_{OS}			±0.2	±1.5	mV
Input Offset Voltage Drift	TCV_{OS}			0.2		$\mu\text{V}/^\circ\text{C}$
Input Bias Current	I_B			30	750	nA
Input Offset Current	I_{OS}			±15	±350	nA
Open-Loop Gain	A_{VOL}	$V_{OUT,DIFF} = 6.6\text{V}_{P-P}$, $T_A = +25^\circ\text{C}$	96	130		dB
Output Short-Circuit Current	I_{SC}			60		mA
Output Voltage Swing	$V_{S+} - V_{OUT}$	Applies to V_{OUT+} , V_{OUT}		0.98	1.15	V
	$V_{OUT} - V_{S-}$	Applies to V_{OUT+} , V_{OUT-}		0.92	1.10	

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

Electrical Characteristics ($\pm 5V$ Supply) (continued)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = V_{S+}$, $GND/EP = 0V$ (Note 2), $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DIFFERENTIAL PERFORMANCE—AC SPECIFICATIONS						
Input Voltage-Noise Density	e_N	$f = 1kHz$		3.1		$nV/\sqrt{Hz}$
Input Voltage Noise		$0.1Hz < f < 10Hz$		200		nV_{P-P}
Input Current-Noise Density	i_N	$f = 1kHz$		1.5		$pA/\sqrt{Hz}$
1/f Noise Due to Input Current		$0.1Hz < f < 10Hz$		220		pA_{P-P}
-3dB Small-Signal Bandwidth		$V_{OUT,DIFF} = 0.1V_{P-P}$		180		MHz
0.1dB Gain Flatness Bandwidth		$V_{OUT,DIFF} = 0.1V_{P-P}$		25		MHz
-3dB Large-Signal Bandwidth		$V_{OUT,DIFF} = 2V_{P-P}$		38		MHz
0.1dB Gain Flatness Bandwidth		$V_{OUT,DIFF} = 2V_{P-P}$		19		MHz
Slew Rate (Differential)	SR	$V_{OUT,DIFF} = 2V_{P-P}$		180		$V/\mu s$
Capacitive Loading	C_L	No sustained oscillations		10		pF
HD2/HD3 Specifications		$V_{OUT,DIFF} = 2V_{P-P}$, $f = 10kHz$		-138/ -130		dBc
		$V_{OUT,DIFF} = 2V_{P-P}$, $f = 1MHz$		-85/ -84		
		$V_{OUT,DIFF} = 6.6V_{P-P}$, $f = 10kHz$		-134/ -118		
		$V_{OUT,DIFF} = 6.6V_{P-P}$, $f = 1MHz$		-83/ -81		
Settling Time	t_S	Settling to 0.1%, $V_{OUT,DIFF} = 4V_{P-P}$		58		ns
		Settling to 0.1%, $V_{OUT,DIFF} = 6.6V_{P-P}$		107		
Output Impedance	$R_{OUT,DIFF}$	$f_C = 1MHz$		0.1		Ω
Output Balance Error		$V_{OUT,DIFF} = 1V_{P-P}$, $f = 1MHz$		-54		dB
$\overline{SHDN}$ INPUT						
Input Voltage	V_{IH}		1.25			V
	V_{IL}			0.65		
Input Current	I_{IH}	$V_{\overline{SHDN}} = 2V$		0.2	1.5	μA
	I_{IL}	$V_{\overline{SHDN}} = 0V$	-1.5	-0.2		
Turn-On Time	t_{ON}	Output condition		1.2		μs
Turn-Off Time	t_{OFF}	Output condition		0.8		μs

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

Electrical Characteristics ($\pm 5V$ Supply) (continued)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = V_{S+}$, $GND/EP = 0V$ (Note 2), $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V _{CLPH} INPUT to OUT+, OUT- PERFORMANCE						
High-Output Clamping Voltage	VOH _{CLP}	High-side clamping: applies to OUT+ and OUT- with outputs driven "high", V _{CLPH} = +3.3V	V _{CLPH} + 0.34			V
Input Current	I _{CLPH}	V _{CLPH} = +3.3V	-38			μA
V _{CLPL} INPUT to OUT+, OUT- PERFORMANCE						
Low-Output Clamping Voltage	VOL _{CLP}	Low-side clamping: applies to OUT+ and OUT- with outputs driven "low", V _{CLPL} = 1.7V	V _{CLPL} - 0.42			V
Input Current	I _{CLPL}	V _{CLPL} = 0V	92			μA
V _{OCM} INPUT to V _{OUT,CM} PERFORMANCE						
Input Voltage Range		Guaranteed by gain parameter	(V _{S-}) + 1.2	(V _{S+}) - 1.2		V
Output Common-Mode Gain	G _{OCM}	Δ(V _{OUT,CM})/Δ(V _{OCM}), V _{OCM} = (V _{S-}) + 1.2 to (V _{S+}) - 1.2	0.99	1	1.01	V/V
Input Offset Voltage			±13	±38		mV
Input Bias Current			-2	-0.30		μA
Output Common-Mode Rejection Ratio (Note 4)	OCMRR	2 x Δ(V _{OS})/Δ(V _{OCM}), V _{OCM} = (V _{S-}) + 1.2 to (V _{S+}) - 1.2	100	130		dB
-3dB Small-Signal Bandwidth		V _{OUT,CM} = 100mV _{P-P}	16			MHz
Slew Rate		V _{OUT,CM} = 1V _{P-P}	6			V/μs

Electrical Characteristics (+5V Supply)

($V_{S+} = +5V$, $V_{S-} = 0V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 2.5V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$ (Note 2), $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY						
Supply Voltage Range	V _S	V _S + to V _S -, guaranteed by PSRR (GND = V _S -)	2.7		13.2	V
Quiescent Current	I _S	No load, R _L = ∞		3.7	6.8	mA
		SHDN = GND		5.9	20	μA
DIFFERENTIAL PERFORMANCE—DC SPECIFICATIONS						
Input Common-Mode Range	V _{ICM}	Guaranteed by CMRR	(V _S -) + 1.1	(V _S +) - 1.1		V
Input Common-Mode Rejection Ratio	CMRR	V _{ICM} = (V _S -) + 1.1V to (V _S +) - 1.1V	94	130		dB
Input Offset Voltage	V _{OS}		±0.2	±1.5		mV
Input Offset Voltage Drift	TC V _{OS}		0.2			μV/°C

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

Electrical Characteristics (+5V Supply) (continued)

($V_{S+} = +5V$, $V_{S-} = 0V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 2.5V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$ (Note 2), $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Input Bias Current	I _B			30	750	nA
Input Offset Current	I _{OS}			±15	±350	nA
Open-Loop Gain	A _{VOL}	V _{OUT,DIFF} = 2.8V _{P-P} , T _A = +25°C	95	120		dB
Output Short-Circuit Current	I _{SC}			60		mA
Output Voltage Swing	V _{S+} - V _{OUT}	Applies to V _{OUT+} , V _{OUT}		0.95	1.1	V
	V _{OUT} - V _{S-}	Applies to V _{OUT+} , V _{OUT}		0.85	1.1	
DIFFERENTIAL PERFORMANCE—AC SPECIFICATIONS						
Input Voltage-Noise Density	e _N	f = 1kHz		3.1		nV/√Hz
Input Voltage Noise		0.1Hz < f < 10Hz		200		nV _{P-P}
Input Current-Noise Density	i _N	f = 1kHz		1.5		pA/√Hz
1/f Noise Due to Input Current		0.1Hz < f < 10Hz		220		pA _{P-P}
-3dB Small-Signal Bandwidth		V _{OUT,DIFF} = 0.1V _{P-P}		180		MHz
0.1dB Gain Flatness Bandwidth		V _{OUT,DIFF} = 0.1V _{P-P}		25		MHz
-3dB Large-Signal Bandwidth		V _{OUT,DIFF} = 2V _{P-P}		38		MHz
0.1dB Gain Flatness Bandwidth		V _{OUT,DIFF} = 2V _{P-P}		19		MHz
Slew Rate (Differential)	SR	V _{OUT,DIFF} = 2V _{P-P}		120		V/μs
Capacitive Loading	C _L	No sustained oscillations		10		pF
HD2/HD3 Specifications		V _{OUT} = 4V _{P-P} , f = 10kHz		-125/ -120		dBc
		V _{OUT} = 4V _{P-P} , f = 1MHz		-85/ -82		
Settling Time	t _S	Settling to 0.1%, V _{OUT,DIFF} = 4V _{P-P}		58		ns
		Settling to 0.1%, V _{OUT,DIFF} = 6.6V _{P-P}		100		
Output Impedance	R _{OUT,DIFF}	f _C = 1MHz (V _{OUT,DIFF})		0.1		Ω
Output Balance Error		V _{OUT,DIFF} = 1V _{P-P} , f = 1MHz		-52		dB
SHDN INPUT						
Input Voltage	V _{IH}		1.25			V
	V _{IL}			0.65		
Input Current	I _{IH}	V _{SHDN} = 2V		0.2	1.5	μA
	I _{IL}	V _{SHDN} = 0V	-1.5	-0.2		
Turn-On Time	t _{ON}	Output condition		1.2		μs
Turn-Off Time	t _{OFF}	Output condition		0.8		μs

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

Electrical Characteristics (+5V Supply) (continued)

($V_{S+} = +5V$, $V_{S-} = 0V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 2.5V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$ (Note 2), $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
V _{CLPH} INPUT to OUT+, OUT- PERFORMANCE						
High-Output Clamping Voltage	VOH _{CLP}	High-side clamping: applies to OUT+ and OUT- with outputs driven "high", V _{CLPH} = 3.3V	V _{CLPH} + 0.39			V
Input Current	I _{CLPH}	V _{CLPH} = 3.3V	-45			μA
V _{CLPL} INPUT to OUT+, OUT- PERFORMANCE						
Low-Output Clamping Voltage	VOL _{CLP}	Low-side clamping: applies to OUT+ and OUT- with outputs driven "low", V _{CLPL} = 1.7V	V _{CLPL} - 0.42			V
Input Current	I _{CLPL}	V _{CLPL} = 0V	85			μA
V _{OCM} INPUT to V _{OUT,CM} PERFORMANCE						
Input Voltage Range		Guaranteed by gain parameter	(V _{S-}) +1.2	(V _{S+})-1.2		V
Output Common-Mode Gain	G _{OCM}	Δ(V _{OUT,CM})/Δ(V _{OCM}), V _{OCM} = (V _{S-}) + 1.2 to (V _{S+}) - 1.2	0.99	1	1.01	V/V
Input Offset Voltage			±13		±38	mV
Input Bias Current			-2	-0.3		μA
Output Common-Mode Rejection Ratio (Note 4)	OCMRR	2 x Δ(V _{OS})/Δ(V _{OCM}), V _{OCM} = (V _{S-}) + 1.2 to (V _{S+}) - 1.2	90	130		dB
-3dB Small-Signal Bandwidth		V _{OUT,CM} = 100mV _{P-P}	16			MHz
Slew Rate		V _{OUT,CM} = 1V _{P-P}	6			V/μs

Note 2: GND and EP are internally shorted. GND pin is only present on the 12-pin TQFN package.

Note 3: All devices are 100% production tested at $T_A = +25^\circ C$. Temperature limits are guaranteed by design.

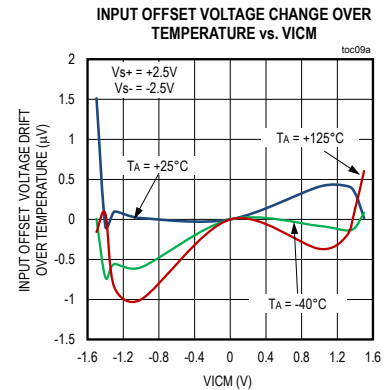
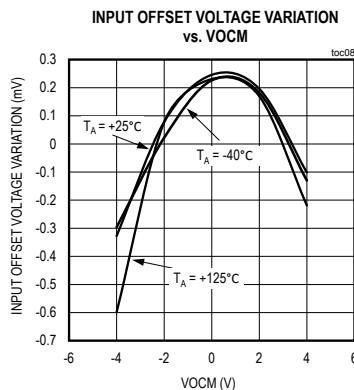
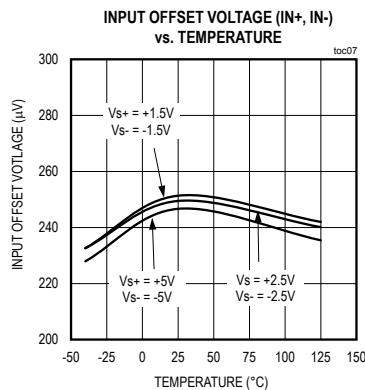
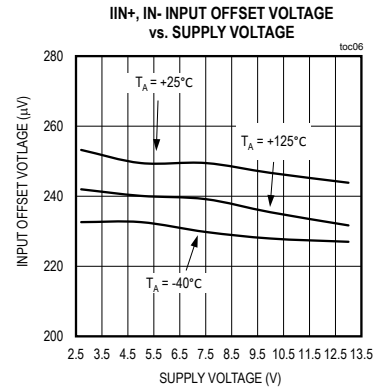
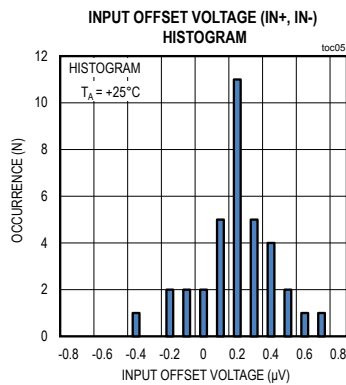
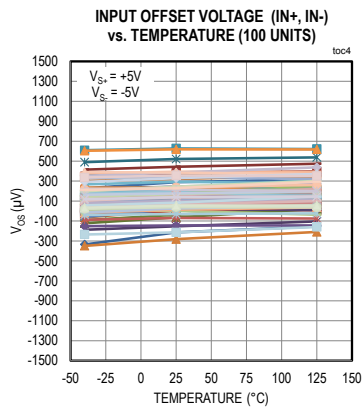
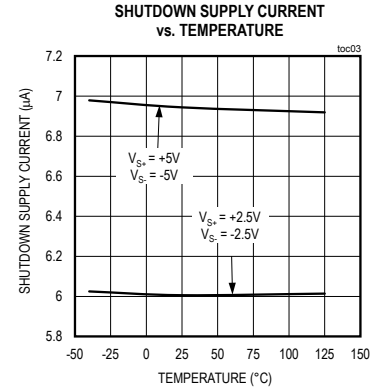
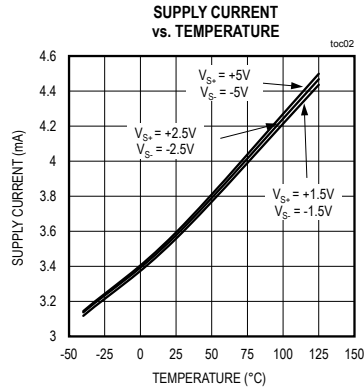
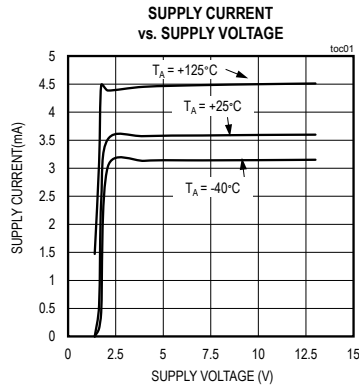
Note 4: OCMRR is mainly determined by external gain resistors matching. The formula used for OCMRR calculation assumes that gain resistors are perfectly matched. Therefore, $OCMRR = (1 + R_F/R_G) \times \Delta V_{OS}/\Delta V(V_{OCM})$.

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between OUT+ and OUT-), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

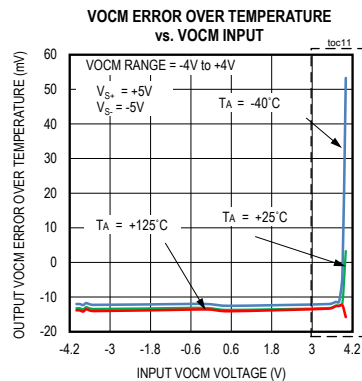
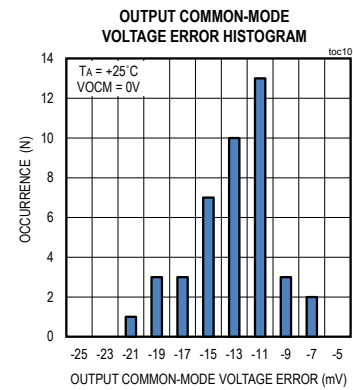
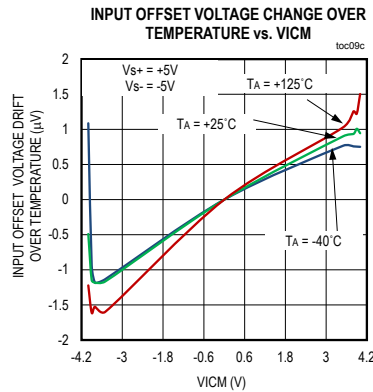
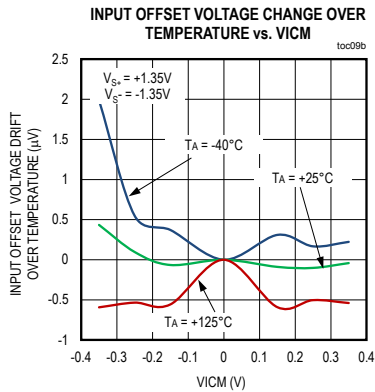


MAX44205

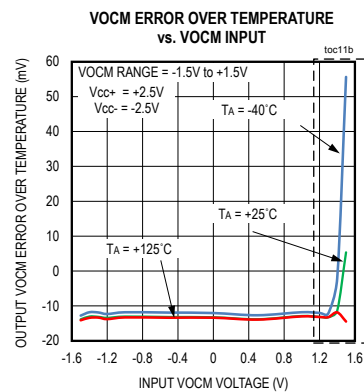
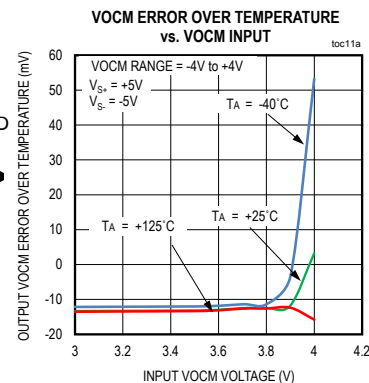
180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

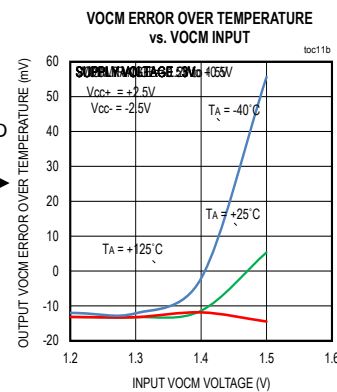
($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)



INCREASED SCALE



INCREASED SCALE

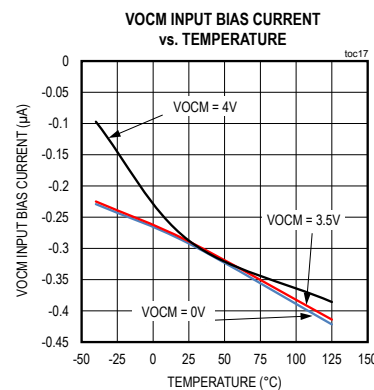
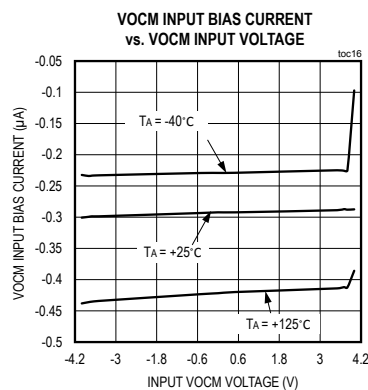
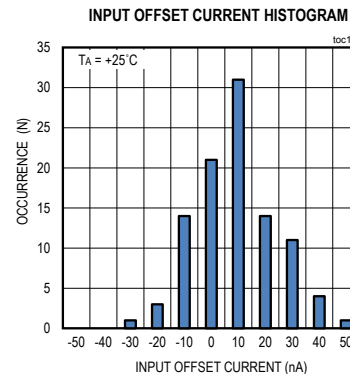
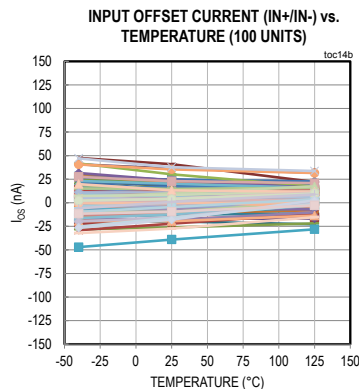
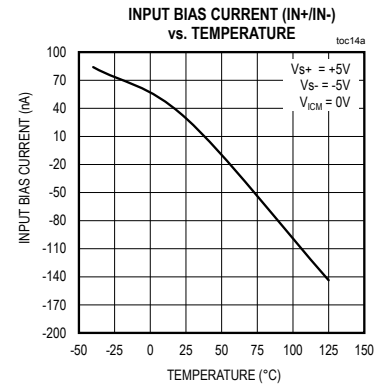
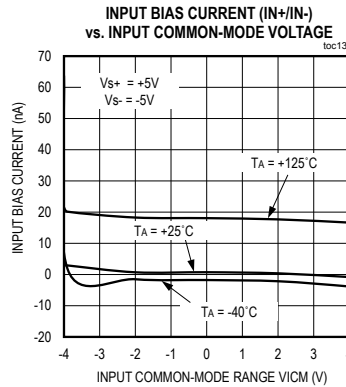
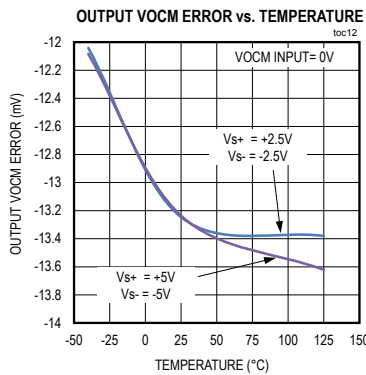


MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between OUT+ and OUT-), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

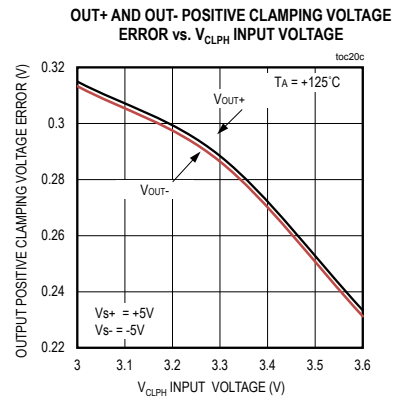
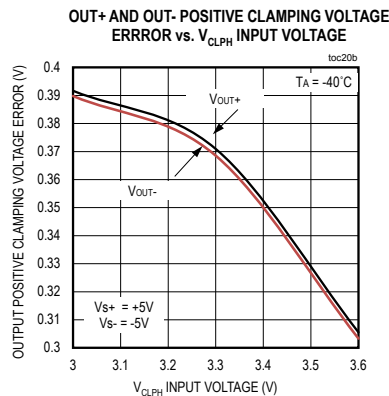
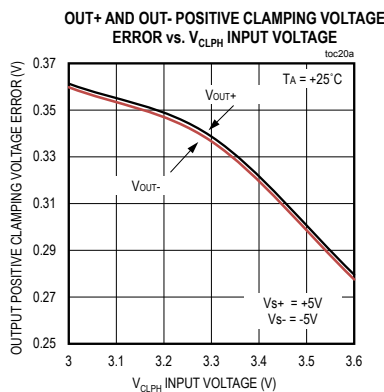
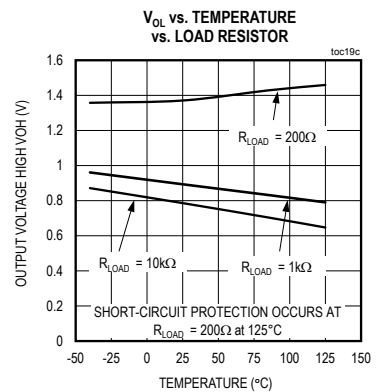
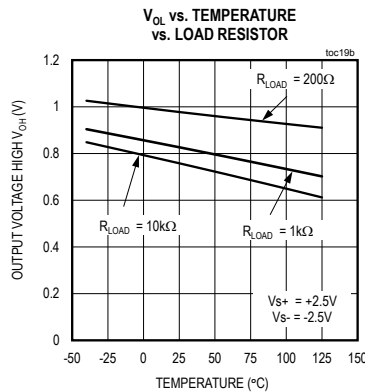
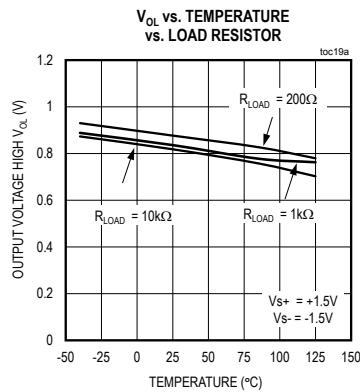
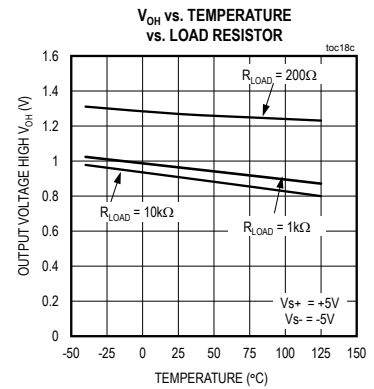
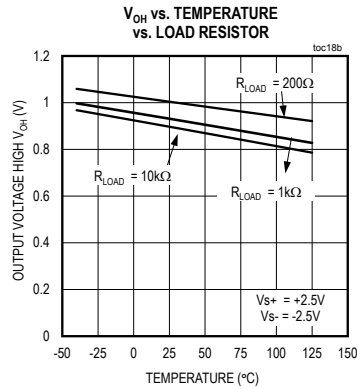
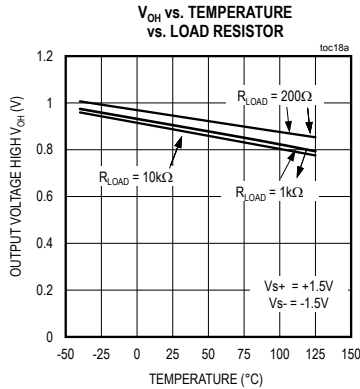


MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between OUT+ and OUT-), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

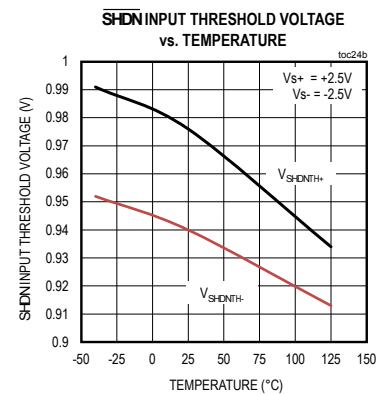
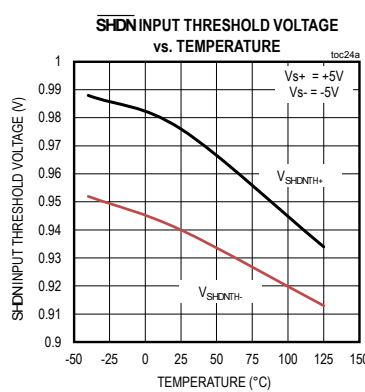
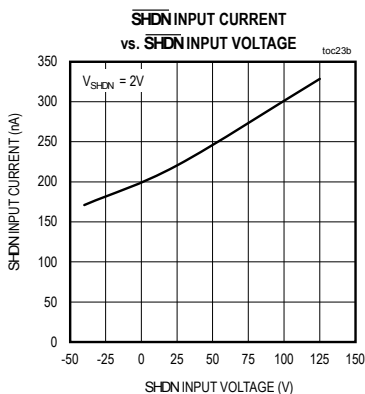
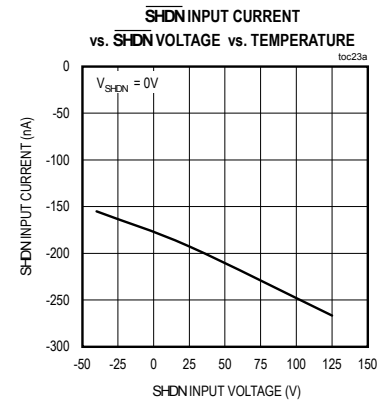
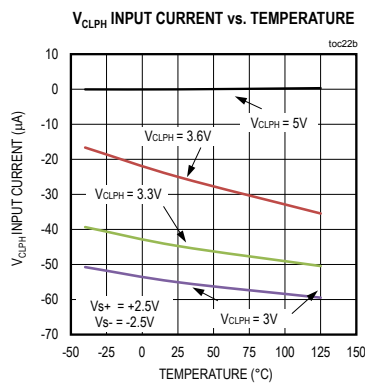
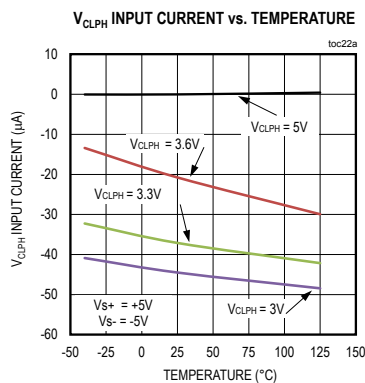
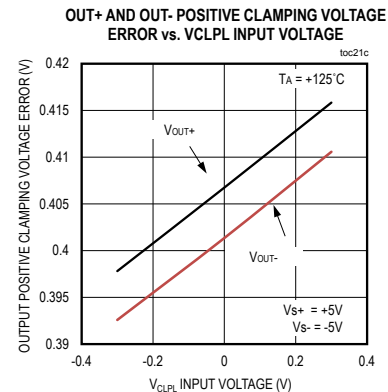
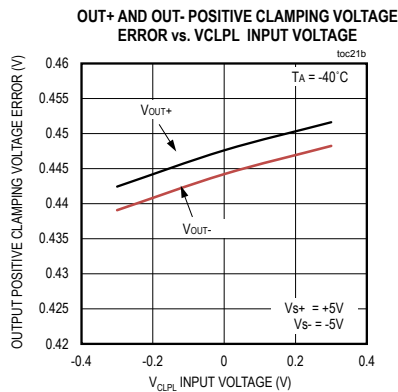
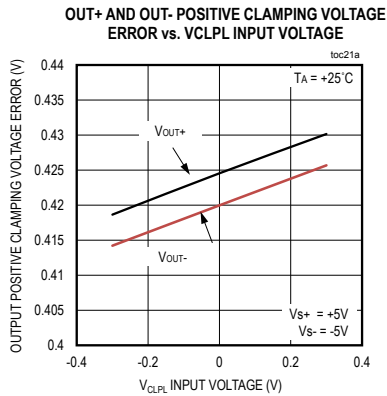


MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

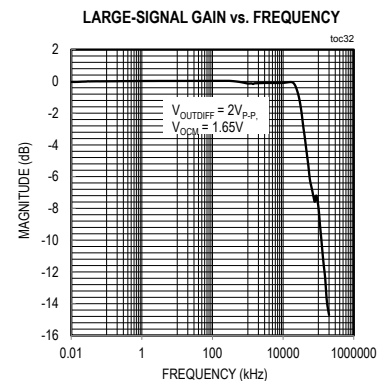
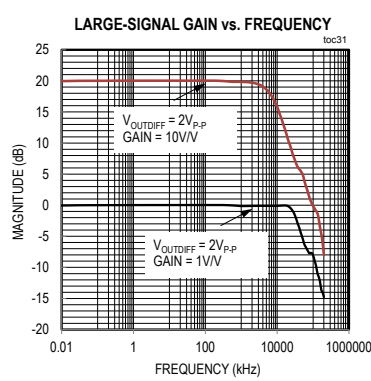
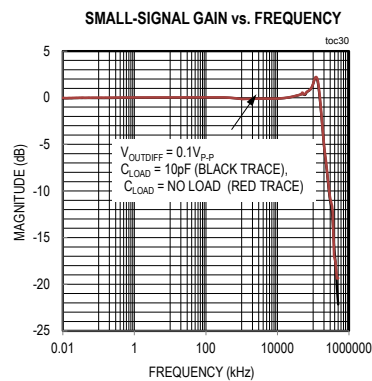
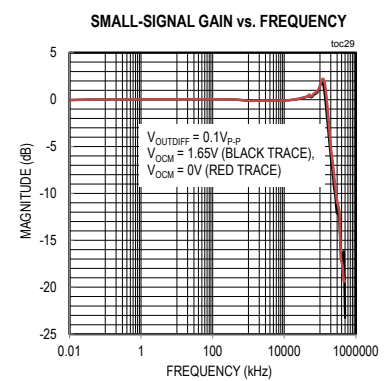
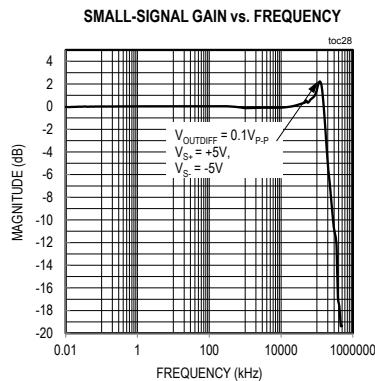
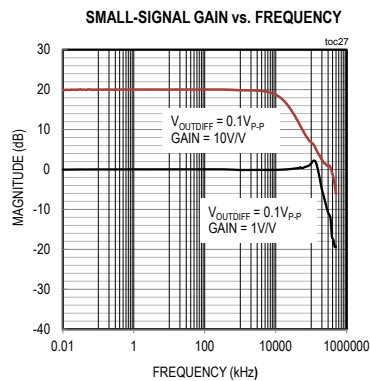
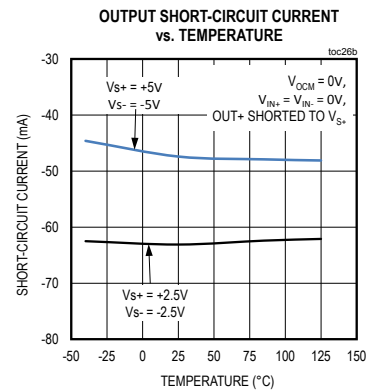
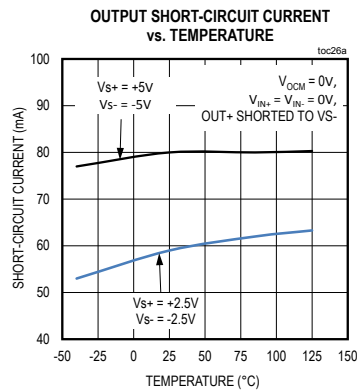
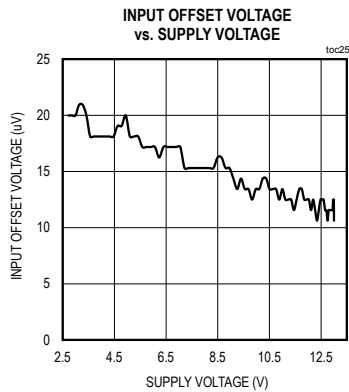


MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

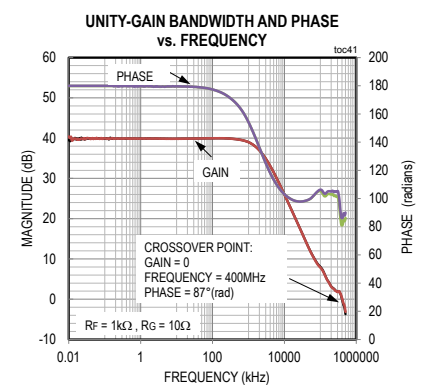
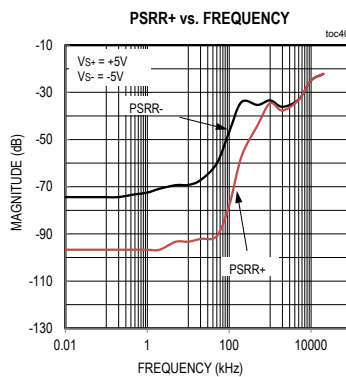
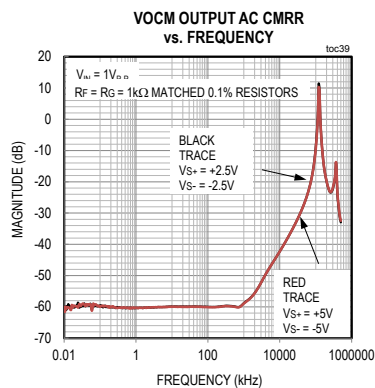
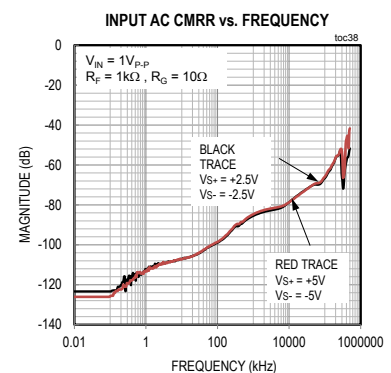
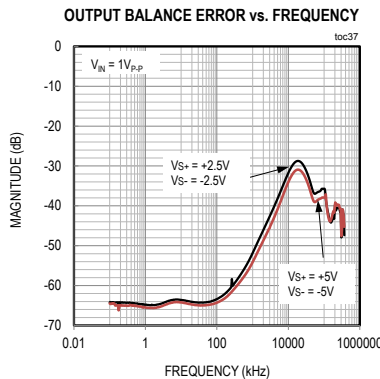
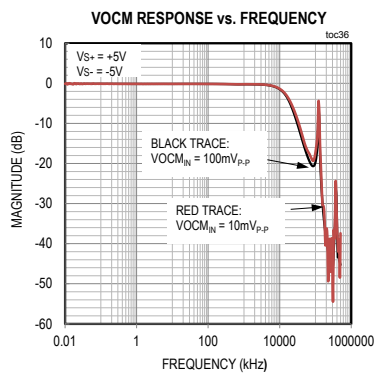
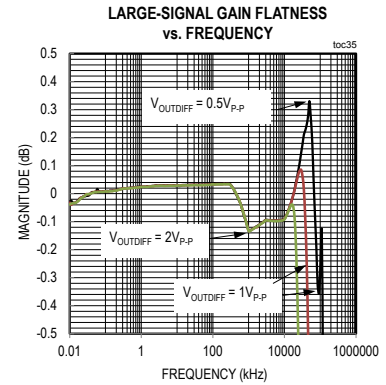
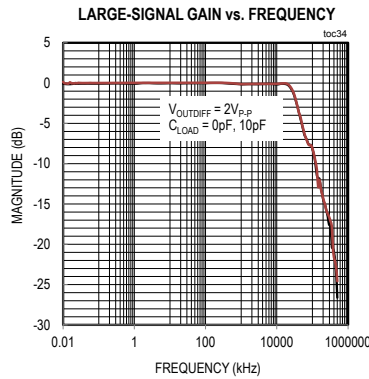
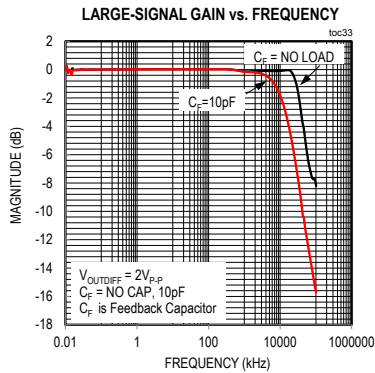


MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

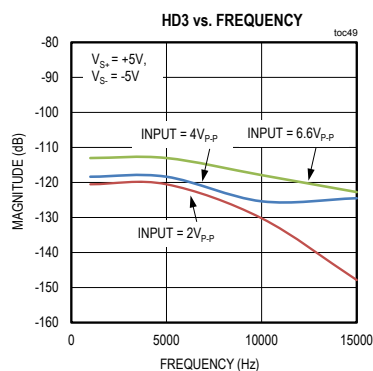
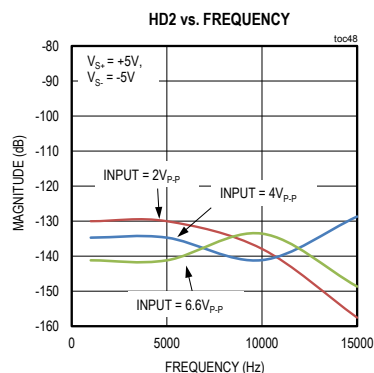
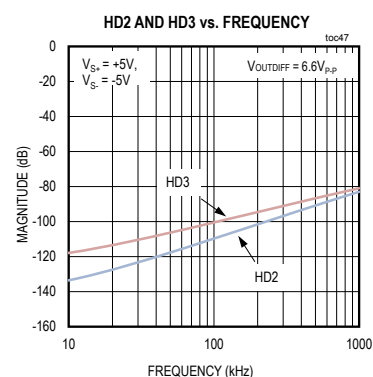
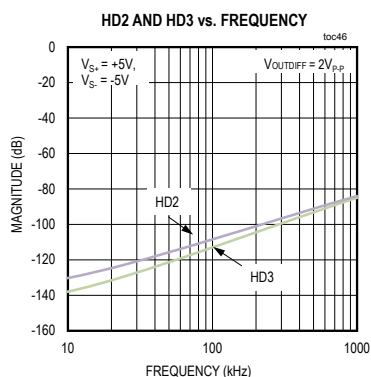
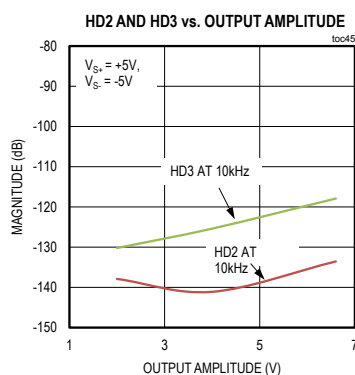
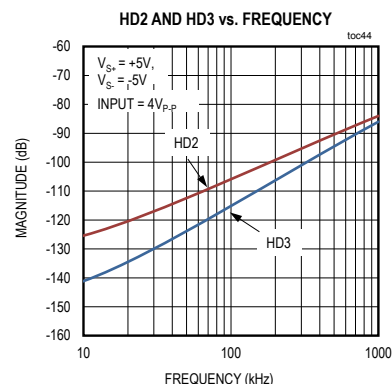
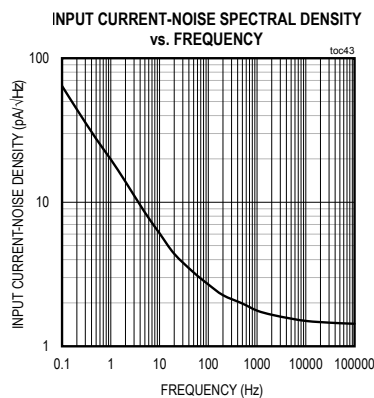
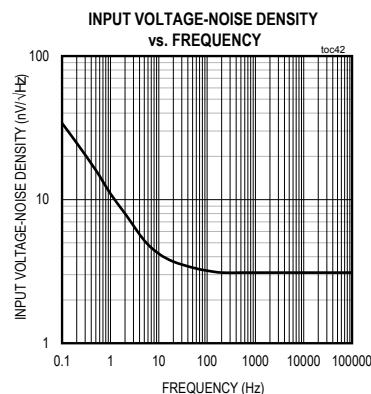


MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between OUT+ and OUT-), $T_A = -40^\circ\text{C}$ to $+125^\circ\text{C}$, unless otherwise noted.)

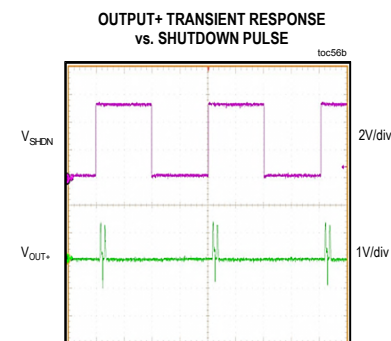
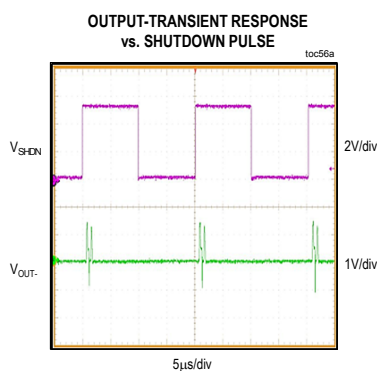
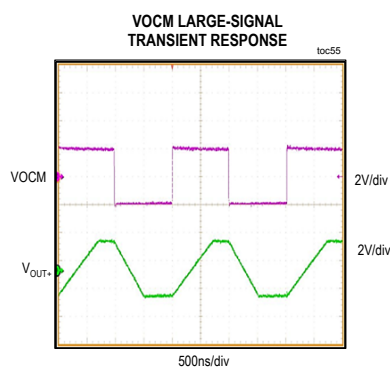
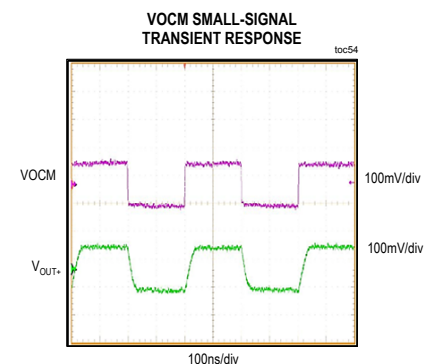
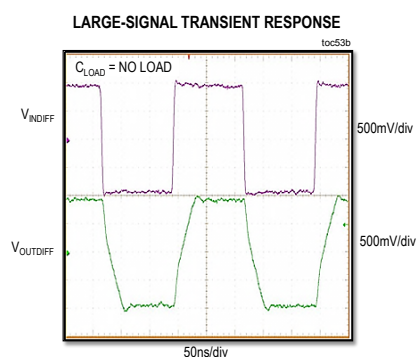
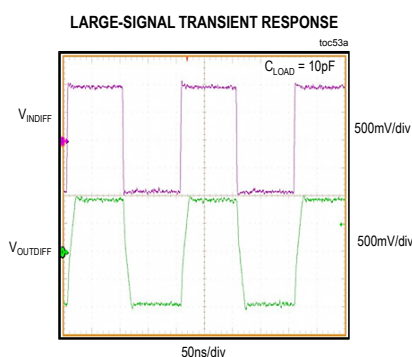
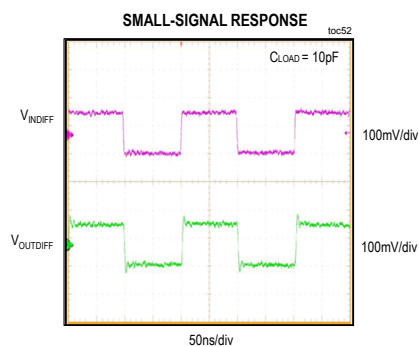
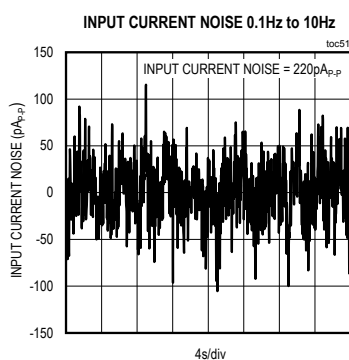
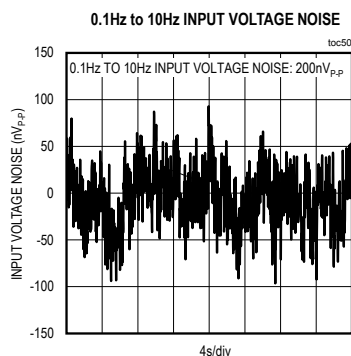


MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

典型工作特性(续)

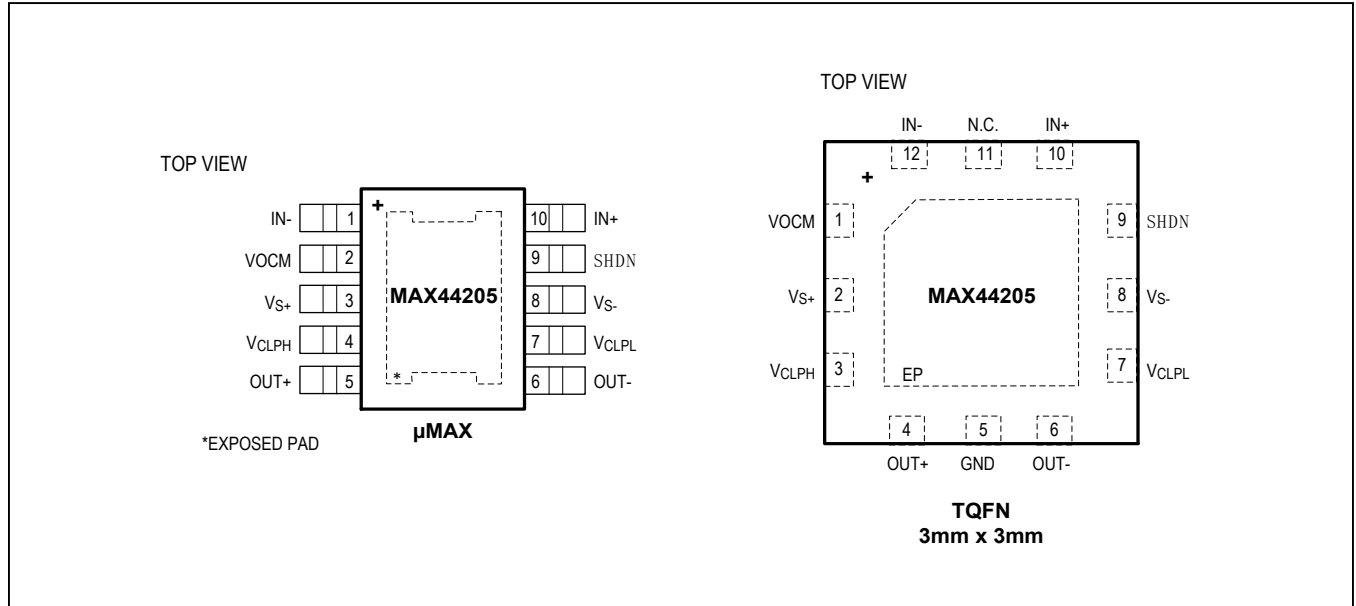
($V_{S+} = +5V$, $V_{S-} = -5V$, $V_{CLPH} = V_{S+}$, $V_{CLPL} = V_{S-}$, $V_{OCM} = 0V$, $\overline{SHDN} = \text{High}$, $GND/EP = 0V$, $R_F = R_G = 1k\Omega$, $R_L = 1k\Omega$ (between $OUT+$ and $OUT-$), $T_A = -40^\circ C$ to $+125^\circ C$, unless otherwise noted.)



MAX44205

180MHz、低噪声、低失真、
全差分运算放大器/SAR ADC驱动器

引脚配置



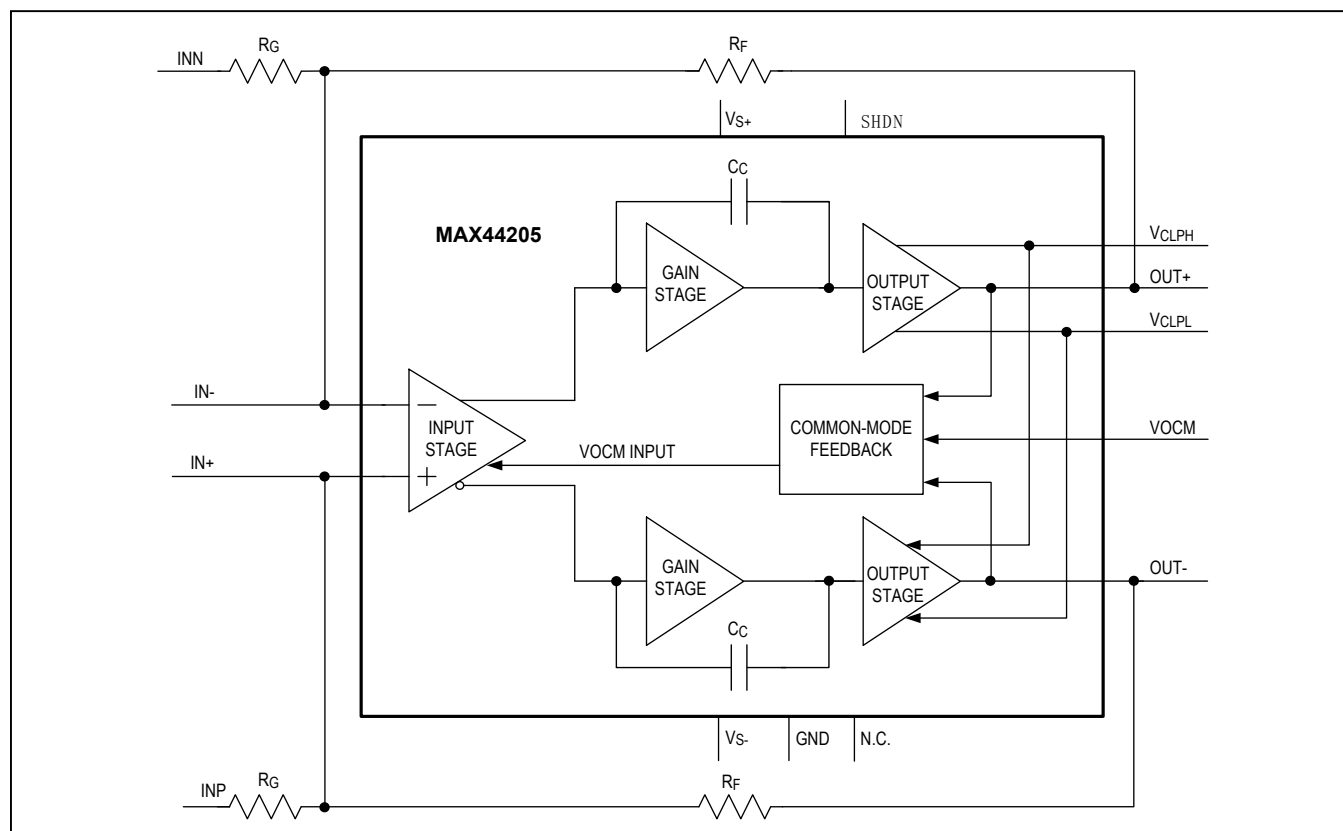
引脚说明

引脚		名称	功能
TQFN	μMAX		
1	2	V _{OCM}	输出共模电压设置输入。
2	3	V _{S+}	正压电源输入。
3	4	V _{CLPH}	高压输出箝位输入。
4	5	OUT+	同相差分输出。
5	—	GND	外部接地。
6	6	OUT-	反相差分输出。
7	7	V _{CLPL}	低压输出箝位输入。
8	8	V _{S-}	负压电源输入。
9	9	SHDN	关断控制(低电平有效)
10	10	IN+	同相输入。
11	—	N.C.	不连接，内部无连接。
12	1	IN-	反相输入。
—	—	EP	裸焊盘，内部连接至GND。μMAX封装裸焊盘为GND。

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

功能框图



详细说明

MAX44205是低噪声、低功耗、超低失真、全差分(输入和输出)运算放大器，能够驱动高分辨率16/18/20位SAR ADC，输入信号频率为直流至1MHz。这些高分辨率信号链IC理想用于测试与测量系统，以及医学仪器和工业控制等。

这款全差分运放支持单端或全差分输入，将输入信号转换为幅值完全相同、相位相差180°的全差分输出。理想情况下，放大器噪声和失真性能应与ADC的线性指标保持一致甚至优于ADC的线性特性，以保证系统的总体精度。

四个高精度匹配电阻(两个用于反馈，两个用于增益设置)设置差分闭环增益，如[功能框图](#)所示。

如果噪声源为单端，将输入连接至INP，INN接GND。在输出端以差分方式获得信号摆幅是 R_F/R_G 输入增益的2倍。

MAX44205具有独特的输出级箝位功能。驱动器输出超过ADC输入范围时，引脚(VCLPH和VCLPL)有利于保护ADC避免电气过载。如果VCLPH和VCLPL分别连接至ADC的VCC和GND，驱动器输出不会超过ADC供电范围。

MAX44205具有输出共模电压(VOCM)输入，以设置差分输出的直流偏压，不会影响每路输出的交流差分输出信号的平衡。MAX44205也具有低功耗关断模式，VS+引脚的电源耗流仅为6.8μA。注意，尽管输出在关断期间浮空，反馈网络可能提供输入源的电流通路。

由于在每路输入的求和节点形成负反馈，两个输入引脚IN+和IN-彼此跟踪，具有相同电压；但在关断模式下，这两个引脚由内部反向配置二极管保护。

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

术语和定义

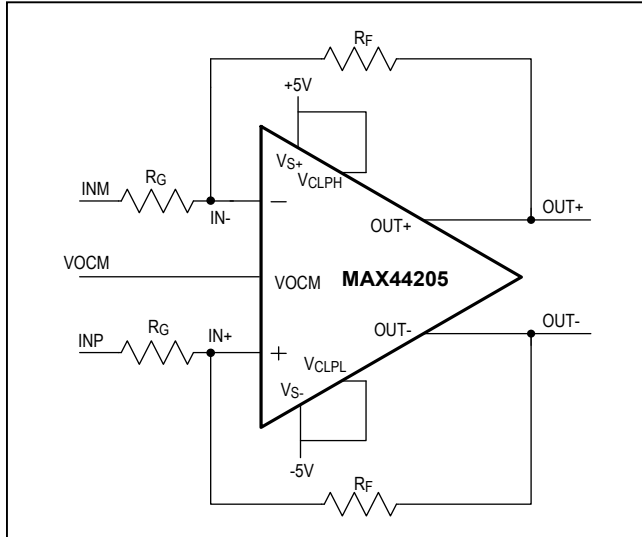


图1. 差分输入、差分输出配置(为简化起见, 未绘出去耦电容)

差分电压

输入差分电压是加在INP至INM之间的电压, 输出差分电压是OUT+至OUT-之间的电压。以下为输入和输出差分电压公式:

$$V_{IN,dm} = (V_{INP} - V_{INM})$$

$$V_{OUT,dm} = (V_{OUT+} - V_{OUT-})$$

V_{OUT+} 和 V_{OUT-} 分别为OUT+和OUT-端电压, 相对于VOCM输入电压设置的输出共模电压。

共模电压

输入共模电压是输入引脚(IN+和IN-)的平均值, 输出共模电压是两路输出的平均值。以下为输入和输出共模电压公式:

$$V_{IN,cm} = (V_{IN+} + V_{IN-})/2$$

$$V_{OUT,cm} = V_{OCM} = (V_{OUT+} + V_{OUT-})/2$$

如上文所述, 输入共模电压是两个输入引脚电压平均值, 但范围略有不同, 取决于输入信号为全差分还是单端。

对于全差分输入应用, $V_{INP} = -V_{INM}$, 共模输入电压为:

$$V_{IN,cm} = (V_{IN+} + V_{IN-})/2 \cong V_{OCM} \times R_G / (R_F + R_G) + V_{CM} \times R_F / (R_F + R_G)$$

对于单端输入应用, 输入共模电压中具有输入信号分量, 因为其它输入端没有错相或互补信号。所加电压为 V_{INP} (V_{INM} 接地)时, 共模输入电压为:

$$V_{IN,cm} = (V_{IN+} + V_{IN-})/2 \cong V_{OCM} \times R_G / (R_F + R_G) + V_{CM} \times R_F / (R_F + R_G) + V_{INP} / 2 \times R_F / (R_F + R_G)$$

共模失调电压

共模失调电压定义为VOCM电压与输出共模电压之差。

$$V_{OS,cm} = (V_{OUT,cm} - V_{OCM})$$

输入失调电压、CMRR和VOCM CMRR

输入失调电压为输入引脚(IN+和IN-)之间的差分电压误差 ($V_{OS,dm}$)。CMRR性能受输入端的失调电压误差(输入共模电压($V_{IN,cm}$)变化引起)和输入失调电压($V_{OS,dm}$)变化 (V_{OCM} 变化引起)的影响。所以, 存在两个CMRR术语:

$$CMRR_{V_{IN,cm}} = \Delta(V_{IN,cm}) / \Delta(V_{OS,dm})$$

$$CMRR_{V_{OCM}} = \Delta(V_{OCM}) / \Delta(V_{OS,dm})$$

输出共模抑制比受增益反馈网络的匹配度影响非常大。

输出平衡误差

理想差分输出指两路幅值严格相等、相位相差180°的放大器输出。输出平衡指输出信号的平衡程度, 定义为输出共模电压与输出差分信号之比, 通常以对数表示为dB。

$$\text{输出平衡误差} = 20 \times \log[(V_{OUT,cm}) / (V_{OUT,dm})]$$

工作原理和计算公式

[功能框图](#)给出了详细的差分运放内部结构, 输出至相应输入的负反馈环路强制IN+和IN-引脚电压彼此相等, 即:

$$\frac{V_{INP}}{R_F} = \frac{-V_{OUT-}}{R_G}$$

$$\frac{V_{INN}}{R_F} = \frac{-V_{OUT+}}{R_G}$$

从以上公式可以看出差分输出电压和输入之间的关系。

$$(V_{OUT+} - V_{OUT-}) = (V_{INP} - V_{INN}) \times \frac{R_F}{R_G}$$

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

在共模反馈电路的帮助下，VOCM输入电压将输出共模电压驱动至VOCM，所以具有以下输出关系：

$$(V_{OUT+}) = (V_{OCM}) + \frac{V_{OUT,DM}}{2}$$
$$(V_{OUT-}) = (V_{OCM}) - \frac{V_{OUT,DM}}{2}$$

输入和ESD保护

如图2所示，所有引脚均具有ESD保护二极管，连接至 V_{S+} 和 V_{S-} 引脚，当这些引脚电压超过电源电压达一个二极管压降时，这些ESD二极管导通并保护器件。输入之间具有两个串联输入电阻和反向配置二极管保护，防止放大器输入的差分电压过大。

V_{CLPH} 和 V_{CLPL} 输出箝位电源

MAX44205设计采用专有电路，限制输出电压，以免超出连接在MAX44205输出端的ADC输入范围。如果电压摆

幅超出 V_{CLPH} 和 V_{CLPL} 输入设定的电压，将输出箝位；前端放大器配合双极性电源或范围宽于ADC量程的电源工作时，这是一项优势。例如，[典型应用电路](#)详细介绍的ADC (MAX11905)工作在3V或3.3V单电源。MAX44205使用 $\pm 5V$ 电源时，将放大器输出限制到0V和3.3V之间比较可取。将 V_{CLPH} 连接至3.3V，将 V_{CLPL} 连接至0V。

裸焊盘

两种MAX44205封装的裸焊盘在内部连接至GND。EP应连接至PCB的接地区域，以优化散热性能。

SHDN输入

SHDN控制

MAX44205提供关断模式，以降低功耗。将SHDN驱动至0.8V (典型值，以GND为参考)以下时，关断器件， V_{S+} 耗流仅为6.8 μA (典型值)。SHDN以GND为参考，允许方便连接至独立于 V_{S+} 和 V_{S-} 电源的逻辑电平输入信号SHDN和GND。单电源供电时，将 V_{S-} 和GND连接至0V， V_{S+} 范围

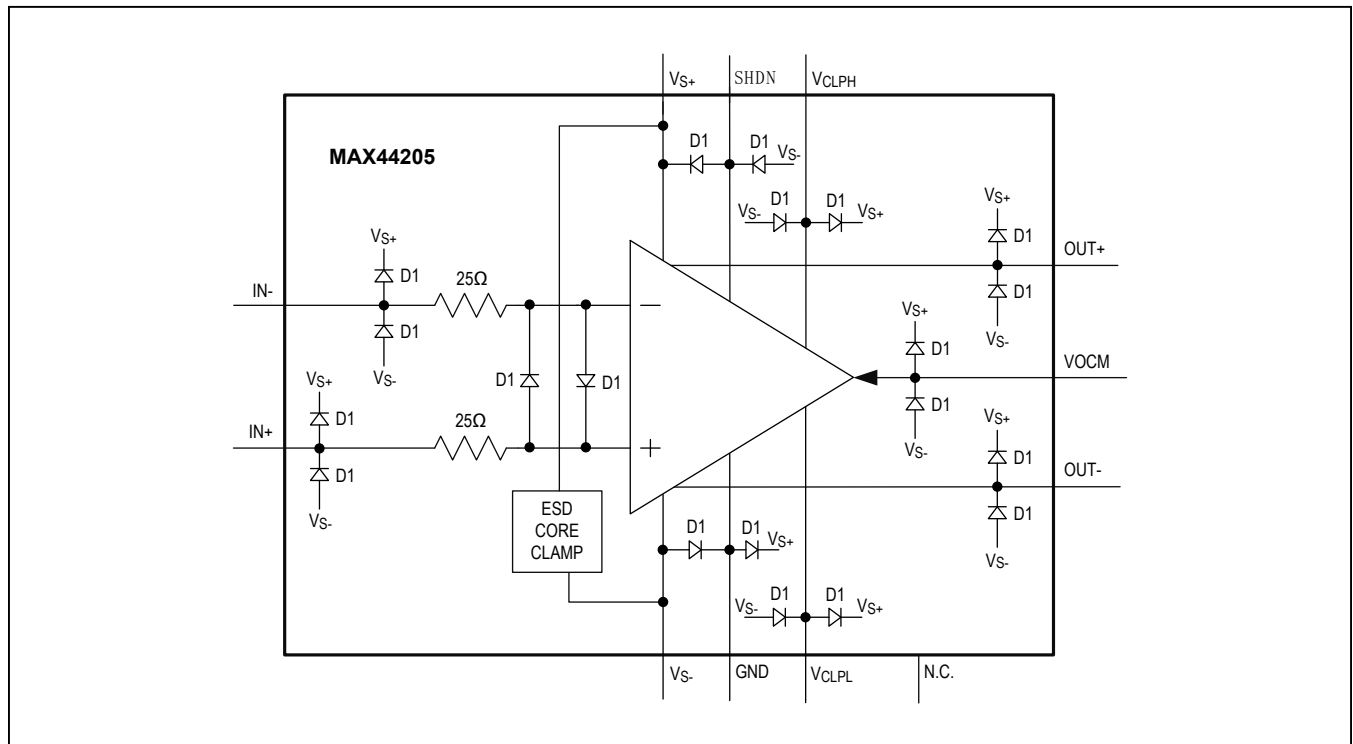


图2. MAX44205中的ESD保护方案

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

为2.7V至13.2V。双电源供电时， V_{S+} 和 V_{S-} 分别连接至正、负电源电压(见 图4)， $\overline{\text{SHDN}}$ 仍然以GND为参考。为保证器件处于工作状态， $\overline{\text{SHDN}}$ 需要保持在1.25V至 V_{S+} 之间，以GND为参考。

在极低电源供电时，为保证关断功能正确工作， V_{S+} 和GND引脚之间必须保持最小2.7V压差； $\pm 1.35\text{V}$ 供电时，这是必需的，此时GND引脚和EP需要连接至 V_{S-} 。

关断状态下的外部元件和自激问题

关断模式下静态耗流非常低。但此时会有电流流入IC引脚，具体取决于外部元件和所加信号。图3框图所示为这些电

流通路和内部保护电路。有效工作模式下(禁止关断)，输入信号作用在INP和INN。施加在VOCM引脚的电压设置输出共模电压。

关断模式下，作用在INP、INN和VOCM的电压将与IC内部电路相互作用，造成电流流入IC引脚。必须注意，关断模式下，运放的输出OUT+和OUT-为高阻态。

关断模式的静态电流取决于 V_{CLPL} 及 V_{CLPH}

电源电流与作用在 V_{CLPL} 及 V_{CLPH} 引脚的箝位电压有关。如果不使用箝位功能或 V_{CLPL} 和 V_{CLPH} 引脚保持开路，将检测不到这些电流。

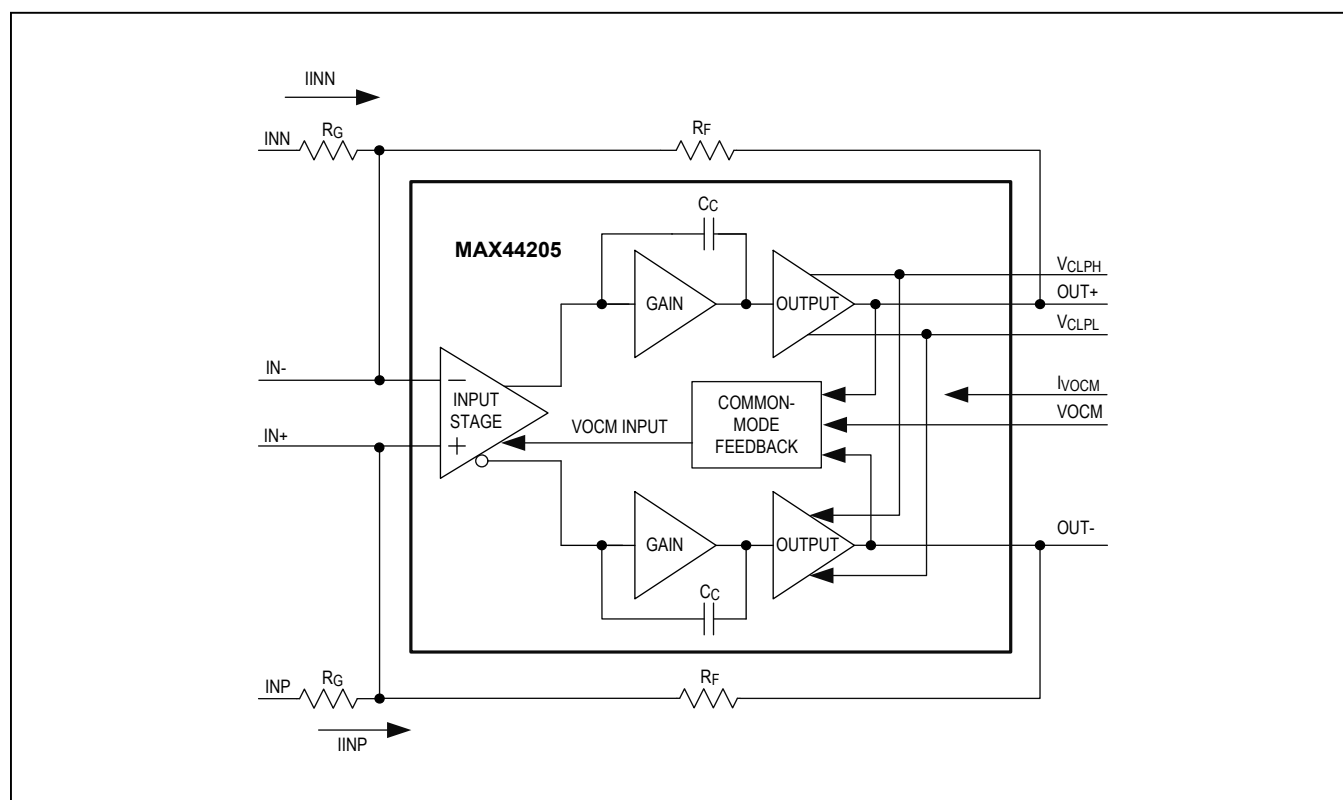


图3. MAX44205处于关断模式的电流

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

应用信息

全差分运放如图3所示,供参考。全差分运放具有很多优点,包括抑制耦合到输入、输出以及来自电源的共模噪声。当输出幅值相等、相差180°时,有效输出摆幅增大2倍。

例如,在图1的INP和INN上施加1V_{P-P}全差分输入信号时,差分输出电压摆幅为2V_{P-P}。全差分输出的另一项优点是输出偶次谐波得到抑制。

电源电压引脚之间的电势差

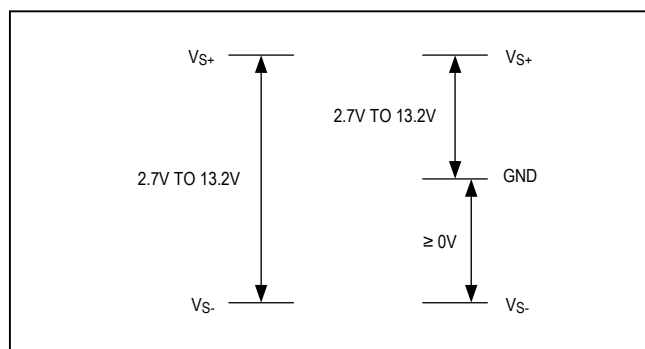


图4. 电源电压引脚之间的电势差说明

源阻抗引起的输入阻抗不匹配

图5中, IN+和IN-节点的输入阻抗取决于驱动输入的方式。对于全差分输入信号,即 $V_{INP} = -V_{INM}$,输入阻抗如图6所示。

$$R_{INP} = R_{INM} = R_G$$

对于单端输入信号,由于输入不平衡,输入阻抗实际上比全差分信号时有所增大。每路输入的输入阻抗为:

$$R_{INP} = R_{INM} = \frac{R_G}{[1 - \left(\frac{1}{2}\right) \times \frac{R_F}{(R_G + R_F)}]}$$

除单端输入阻抗和差分输入信号情况外,来自于非零源阻抗的输入信号源可能造成反馈电阻网络(用于单端输入驱动)之间不平衡,如图7所示。图7所示,匹配电阻 R_T 用于匹配源阻抗,所以:

$$R_T = R_{INM} \times \frac{R_S}{R_{INM} - R_S}$$

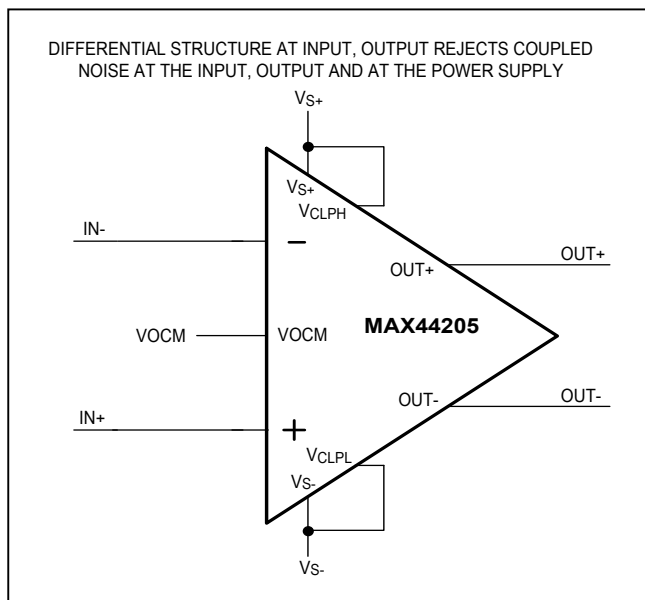


图5. 全差分结构

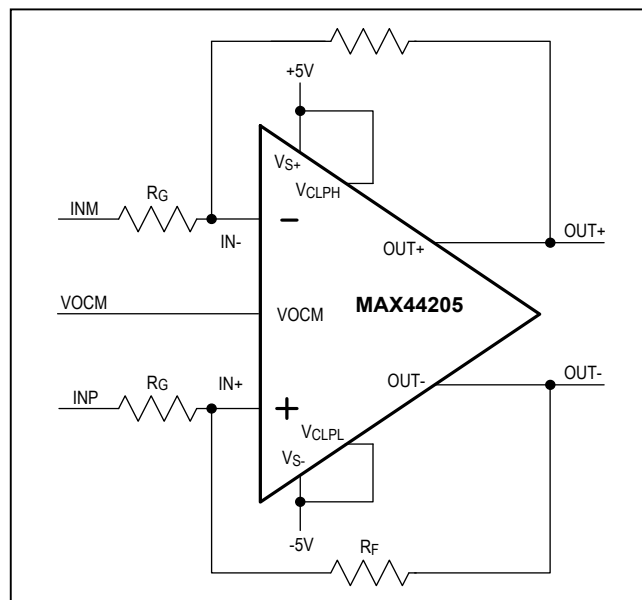


图6. 全差分放大器

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

插入匹配电阻，以修正源和输入之间的阻抗不匹配。由于 R_T 和 R_S 并联组合的原因，造成反馈网络上的增益电阻不匹配。因此，为补偿另一输入的增益电阻不匹配，插入 R_B ，所以：

$$R_B = R_T \times \frac{R_S}{R_T - R_S}$$

输入电阻不匹配的影响

如果反馈电阻(R_F)对和增益电阻(R_G)对之间存在不匹配，在输入引脚引入的反馈系数存在微小差异。这种反馈系数的差异是一种共模误差源。在没有差分输入信号时进行交流CMRR测试，共模抑制比与电阻失配成比例。使用0.1%或更优的电阻有助于减轻大多数情况下的影响，获得良好的CMRR性能。

噪声计算

MAX44205的输入电压和电流噪声密度分别为 $3.1\text{nV}/\sqrt{\text{Hz}}$ 和 $1.5\text{pA}/\sqrt{\text{Hz}}$ 。从图6中可知，总输出噪声是放大器和反馈及增益电阻产生的噪声组合。放大器和反馈元件产生的总输出噪声由下式给出：

$$e_{nt} = \sqrt{[e_n \times (1 + \frac{R_F}{R_G})]^2 + 2 \times (i_n \times R_F)^2 + 2 \times (e_{nRG} \times \frac{R_F}{R_G})^2 + 2 \times (e_{nRF})^2}$$

e_{nt} 为图7所示电路的总输出噪声

e_n 为输入电压噪声密度

i_n 为输入电流噪声密度

e_{nRG} 为增益电阻 R_G 引起的噪声电压密度

e_{nRF} 为反馈电阻 R_F 引起的噪声电压密度

电阻噪声 = $\sqrt{4 \times k \times T \times R \times \Delta f}$ ，单位为 $\text{nV}/\sqrt{\text{Hz}}$

T 为绝对温度，单位为K

k 为波尔茨曼常数： $k = 1.38 \times 10^{-23}$ ，单位为 J/K

R 为电阻，单位为 Ω ； Δf 为频率范围，单位为Hz

MAX44205输入参考电压噪声相当于 600Ω 电阻的噪声。为保证低噪声，确保源和反馈电阻等于或低于该值，即 $R_S + R_G/R_F \leq 600\Omega$ 。在不足 600Ω 的组合噪声中，主要为放大器噪声；但在 600Ω 至 $10\text{k}\Omega$ 范围，主要是电阻热噪声。当电阻高于该值时，影响噪声的主要是噪声电流与总电阻的乘积。

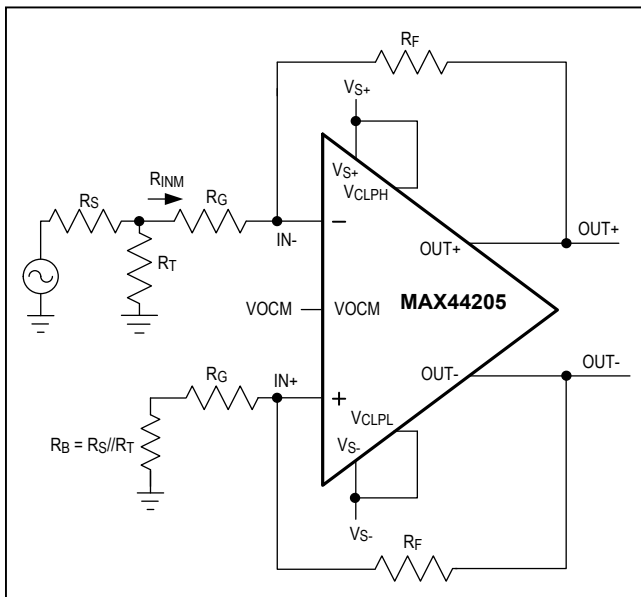


图7. 源阻抗补偿

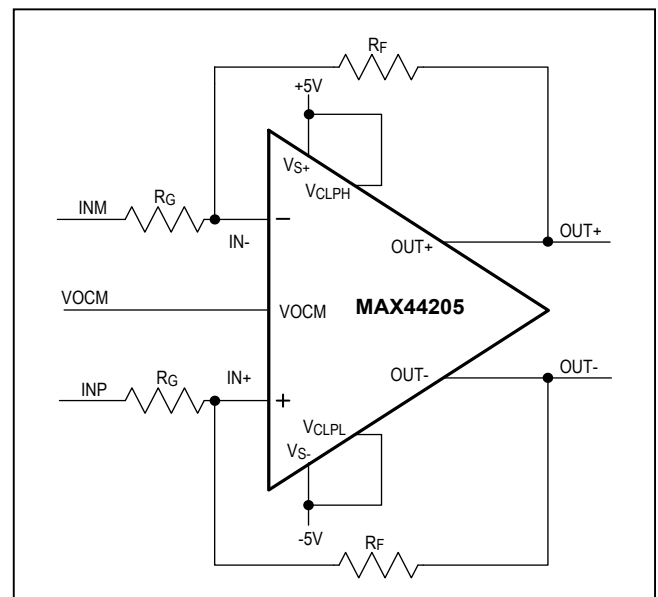


图8. 全差分放大器

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

较低电阻值对低噪声性能比较理想，但由于输出级上反馈网络负载增大的原因，失真增大；电阻值较大时，由于输出级负载较小，失真性能较好，但输出噪声增大。

利用反馈电容提高稳定度

MAX44205配置使得反相输入端寄生电容组合形成的极点频率位于放大器闭环带宽以内时，反馈电阻上需要加一个反馈电容，以形成零点，其频率接近寄生极点频率，以补偿损失的相位裕量。

增加较大的反馈电容将降低放大器的尖峰，但降低-3dB闭环带宽。

布局和旁路电容

对于单电源供电，建议在 V_{S+} 引脚至地之间的1/8英寸范围内安装0.1 μ F NPO或C0G陶瓷电容，在 V_{S+} 引脚至GND的1in范围内安装10 μ F陶瓷电容；这种情况下，可短路 V_{S-} 、GND和EP。

双电源供电时，建议在 V_{S+} 及 V_{S-} 引脚至GND之间的1/8英寸范围内安装0.1 μ F NPO或C0G电容，在 V_{S+} 及 V_{S-} 引脚至GND之间的1in范围内安装10 μ F陶瓷电容。对于0.1 μ F或更小的去耦电容，建议使用低ESR/ESL NPO电容。在VOCM输入引脚与地之间，安装0.1 μ F或0.22 μ F电容，电容尽量靠近引脚。

器件的输入和输出信号应直接连接到运放输入和输出，走线尽量短。反馈通路应谨慎布置，通路尽量短，在反馈走线和电路板电源区域之间不会形成寄生电容。放大器输入和输出引脚正下方应避免接地和电源区域。此外，要小心避免在输入的求和节点形成寄生电容，否则会影响器件的相位裕量。

如果负载电容超过几个皮法，需要使用串联输出电阻进行隔离，电阻尽量靠近输出引脚放置，以免尖峰过大或不稳定。

驱动全差分ADC

MAX44205设计用于驱动全差分SAR ADC，例如MAX11905。MAX11905属于20/18/16位、1.6Msps/1Msps ADC系列，该系列具有优异的交流和直流性能。[典型应用电路](#)部分详细介绍MAX44205的全差分输入，然后通过ADC输入滤波器驱动全差分MAX11905 ADC输入，如虚线框中所示。

MAX6126提供3V基准输出电压，连接至ADC的基准。对基准电压进行2倍分压，产生MAX44205的共模(VOCM)电压；使用一对1k Ω 0.1%电阻进行分压。利用2.2 μ F (X7R)和0.1 μ F (NPO)电容组合将VOCM输入旁路至GND。

MAX44205的TBD连接为单位增益配置。输入电阻和反馈电阻全部为1k Ω 0.1%电阻。利用一对4.7nF (C0G, 100V)电容将反馈电阻旁路；利用一对并联电容保证电容大小低至0805。这些反馈元件将放大器滚降至大约60MHz拐点频率。

ADC输入滤波器使用一对10 Ω 0.1%电阻和一个2.2nF (COG)电容。该输入滤波器利用MAX11905的快速捕获窗口，有利于MAX44205的整定响应。

[典型应用电路](#)用于测试交流性能，如[图9](#)和[图10](#)所示。数据来自于MAX11905评估板(MAX11905DIFEVKIT#) GUI的详细信息。

[图9](#)的采样率为1Msps，[图10](#)的采样率为1.6Msps，也是MAX11905的最大采样率。在MAX11905输出测得，两种采样率下的信噪比均大于97dB，总谐波失真大于112.9dB。

[图11](#)至[图13](#)所示为MAX44205和MAX11905的详细直流性能。这三幅图中，将输入在 V_{SIG} 源处一起短路至GND，然后在ADC输出测量噪声直方图。所有数据在1Msps下测得，测量65,536个采样。[图11](#)所示为20位编码电平的结果，无平均。有效位数(ENOB)为17.9位。

提高系统ENOB的技术之一是对多个采样进行平均，但这样降低了有效采样率。理论上，每2个取样平均时，平均

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

结果可提高0.5位ENOB。因此，对16个采样进行平均时，将ENOB提高2位。图12所示为该例子的详细结果，ENOB提高接近2位，从17.9位提高至19.8位；这表明，ADC和运放噪声未限制ENOB。

图13所示为64个采样平均的结果，这样即把有效采样率限制到15.6ksps (1Msps/64)。该模式下，ENOB为20.8位，使MAX11905可作为高速24位 $\Delta\Sigma$ ADC的低功耗替代方案。

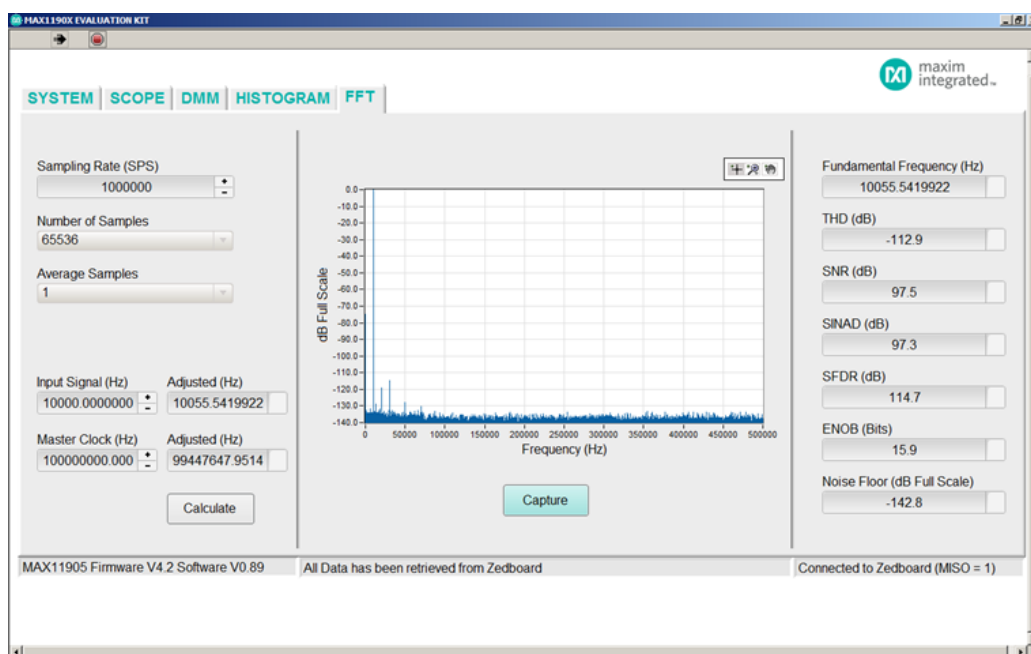


图9. MAX11905 FFT ($f_{\text{SAMPLE}} = 1\text{Msps}$, $f_{\text{IN}} = 10\text{kHz}$)

MAX44205

180MHz、低噪声、低失真、
全差分运算放大器/SAR ADC驱动器

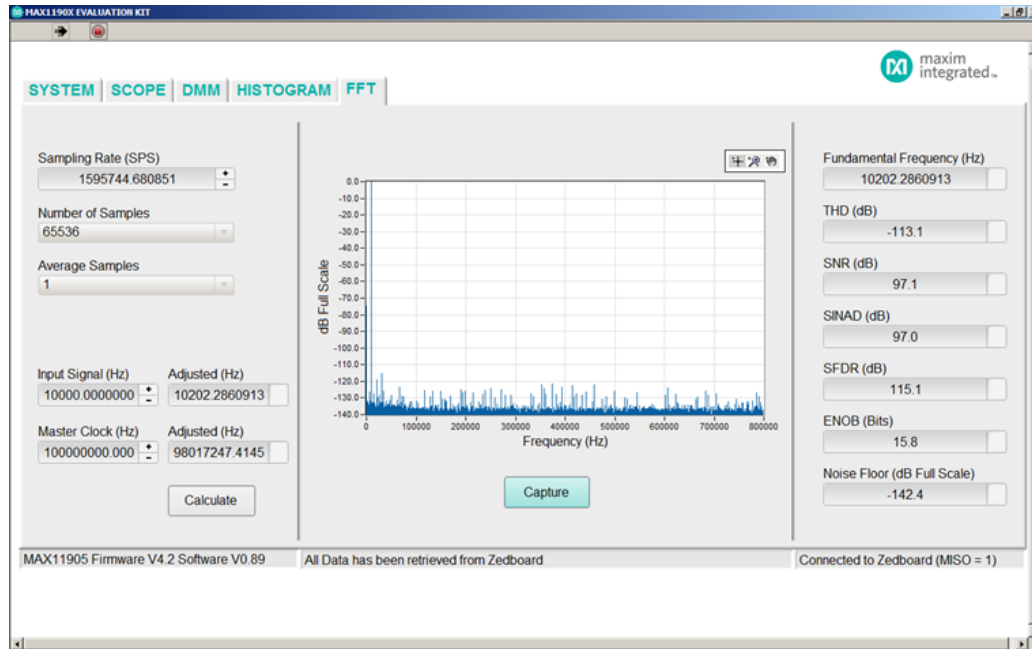


图10. MAX11905 FFT ($f_{\text{SAMPLE}} = 1.6\text{Mps}$, $f_{\text{IN}} = 10\text{kHz}$)

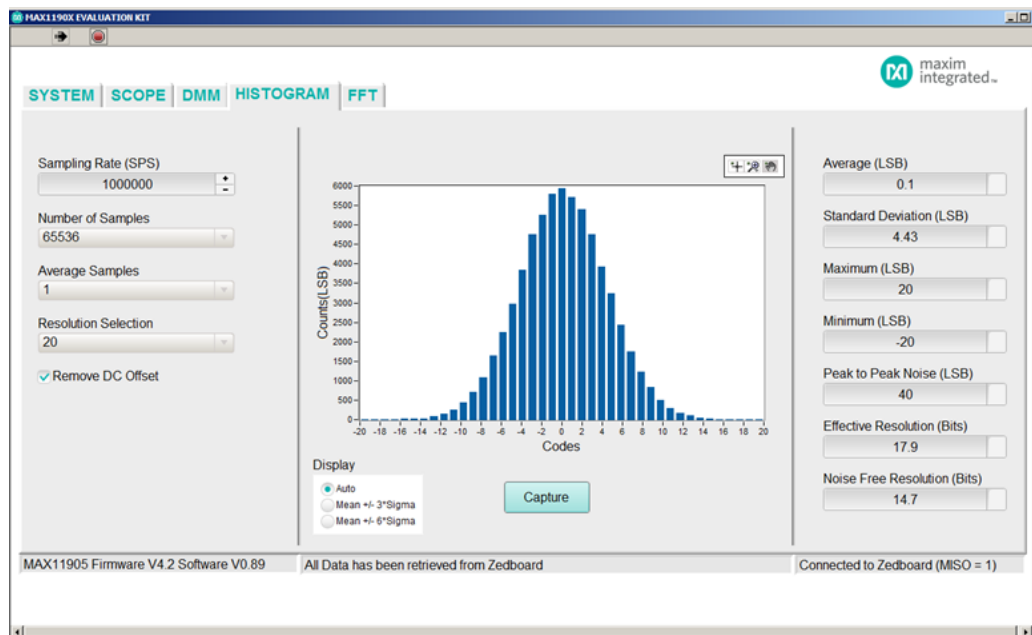


图11. MAX11905输出数据直方图(输入短路, 平均系数 = 1, $f_{\text{SAMPLE}} = 1\text{Mps}$)

MAX44205

180MHz、低噪声、低失真、
全差分运算放大器/SAR ADC驱动器

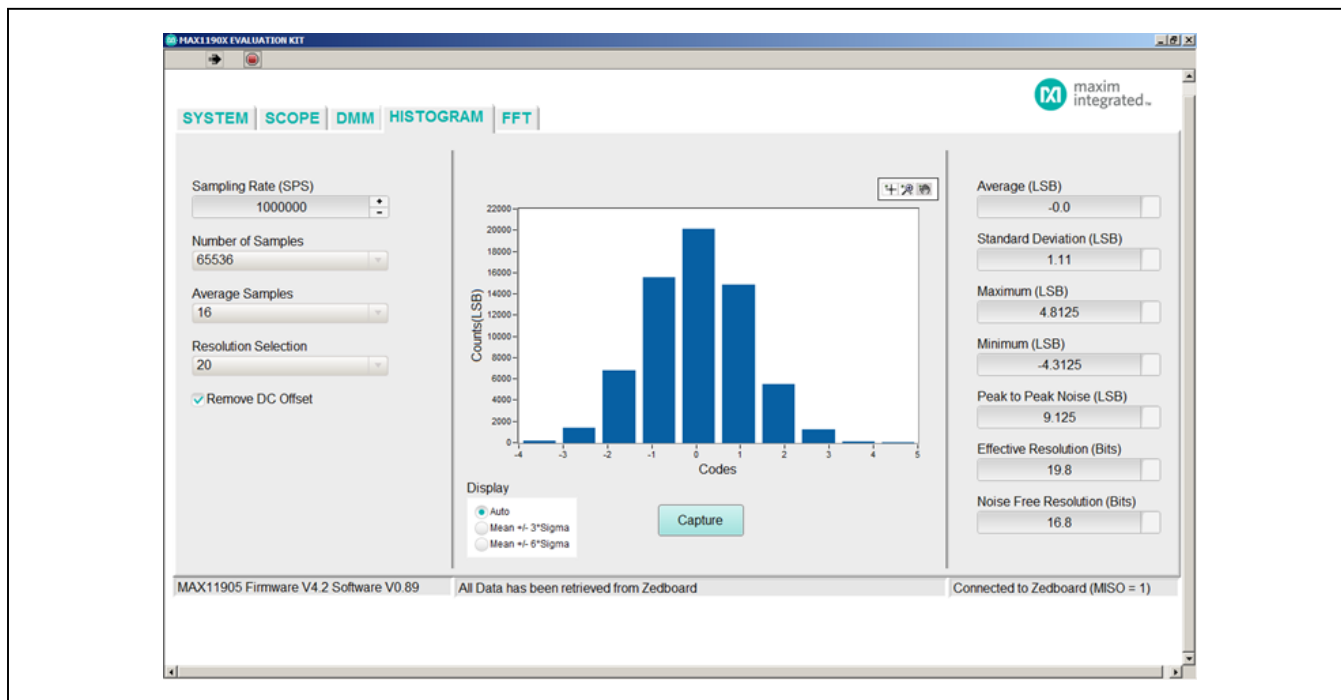


图12. MAX11905输出数据直方图(输入短路, 平均系数 = 16, $f_{SAMPLE} = 1Mps$)

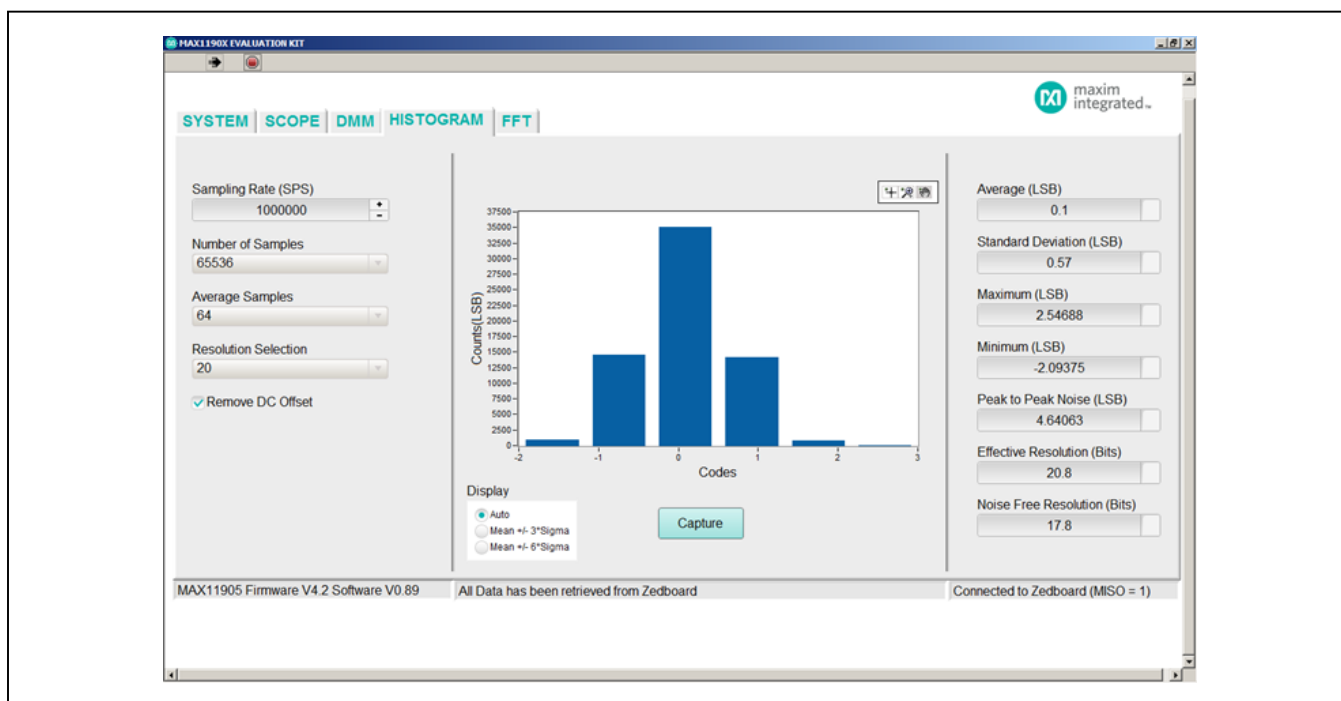


图13. MAX11905输出数据直方图(输入短路, 平均系数 = 64, $f_{SAMPLE} = 1Mps$)

MAX44205

180MHz、低噪声、低失真、
全差分运算放大器/SAR ADC驱动器

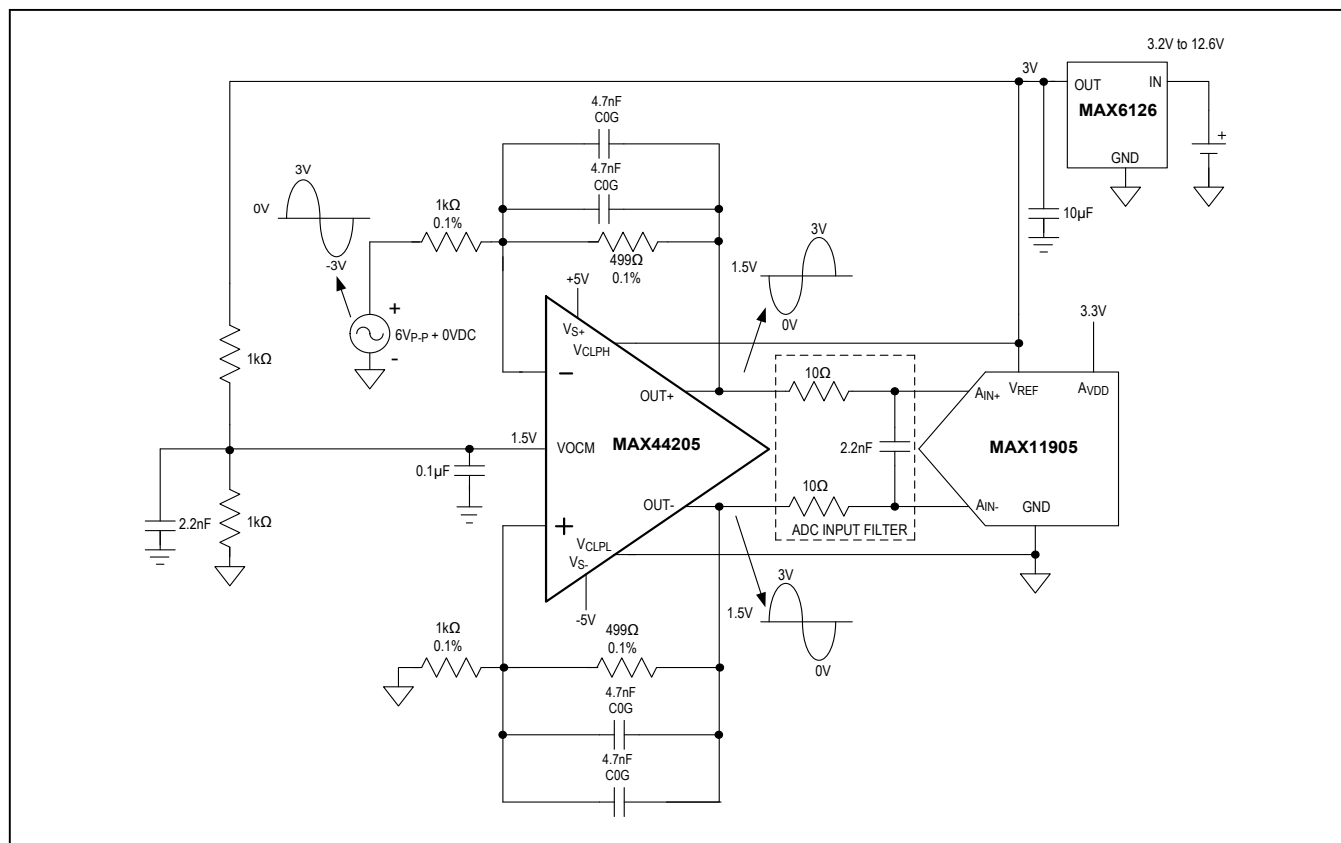
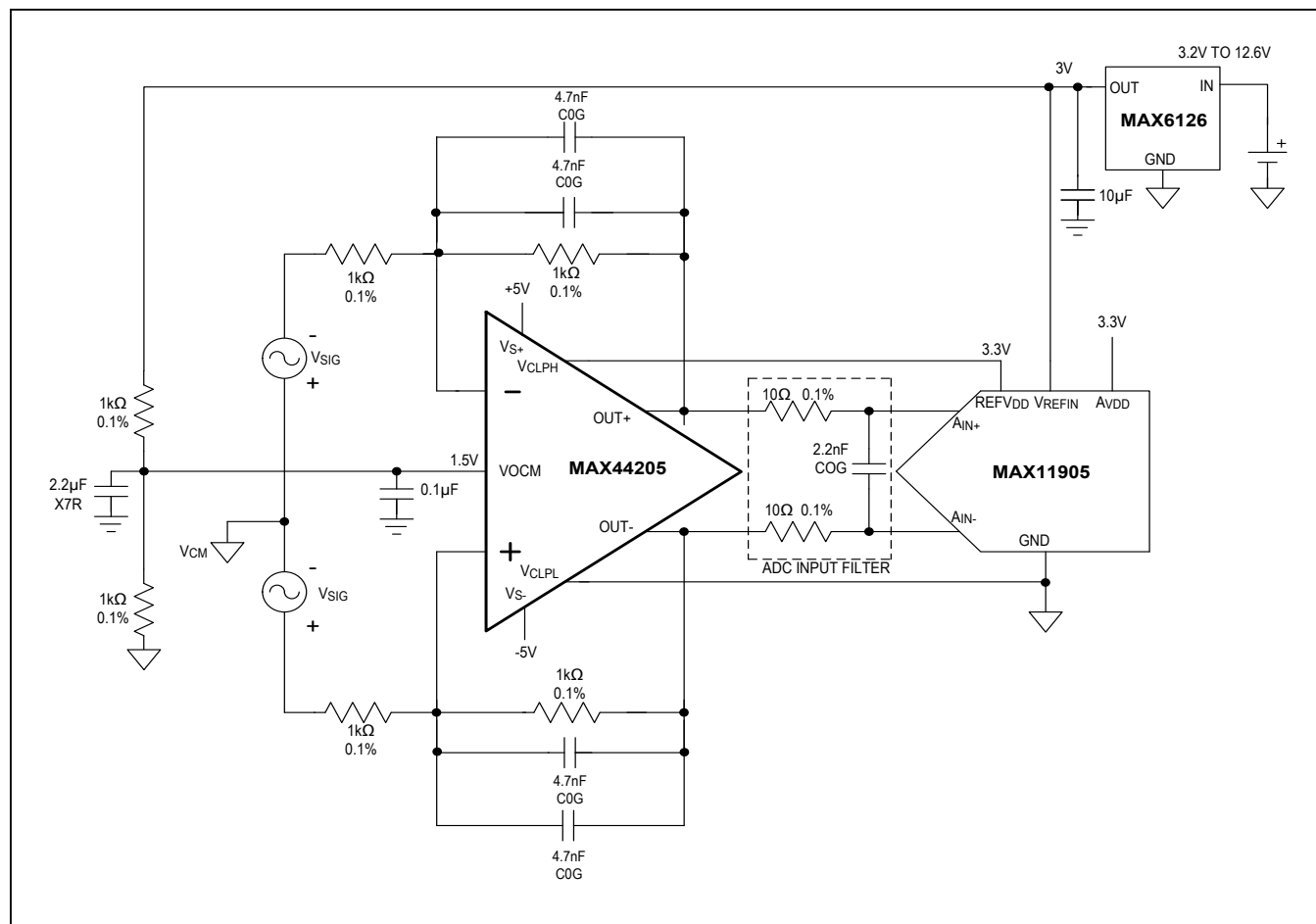


图14. MAX44205用于驱动单端输入至差分、20位SAR ADC

MAX44205

180MHz、低噪声、低失真、
全差分运算放大器/SAR ADC驱动器

典型应用电路



定购信息

器件	温度范围	引脚-封装	顶标
MAX44205ATC+	-40°C至+125°C	12 TQFN-EP**	+ADA
MAX44205AUB+*	-40°C至+125°C	10 μMAX	+AABW

+表示无铅(Pb)/符合RoHS标准的封装。

** EP = 裸焊盘。

* 未来产品—供货状况请联系工厂。

封装信息

如需最近的封装外形信息和焊盘布局(占位面积), 请查询www.maximintegrated.com/cn/design/packaging。请注意, 封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符, 但封装图只与封装有关, 与RoHS状态无关。

封装类型	封装编码	外形编号	焊盘布局编号
10 μMAX	U10E-3	21-0109	90-0148
12 TQFN-EP	T1233-4	21-0136	90-0017

芯片信息

PROCESS: BiCMOS

MAX44205

180MHz、低噪声、低失真、 全差分运算放大器/SAR ADC驱动器

修订历史

修订号	修订日期	说明	修改页
0	6/14	最初版本。	—

Maxim北京办事处

免费电话: 800 810 0310

电话: 010-5226 4200

传真: 010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00

29

© 2015 Maxim Integrated

Maxim标志和Maxim Integrated是Maxim Integrated Products, Inc.的商标。