AD7705/AD7706/AD7707仪表转换器
常见问题解答: 串行接口

串行接口如何工作?

该系列转换器上的串行接口可实施为状态机，串口是通过计算对各数据传输的时钟周期来工作的。因此，如果要对ADC的一个8位寄存器执行写操作，则必须提供给ADC8个SCLK周期，转换器将在这8个SCLK周期的各周期内送入DIN线路上的8位数据。当该操作完成时，器件返回到一种状态，在该状态中，器件预期下一个操作是对通信寄存器的写操作。无论访问哪一个寄存器，无论进行读操作还是写操作，操作过程都是如此。ADC知道写入或读出特定寄存器的数据应有多少时钟周期，因而知道传输何时完成。

通信寄存器的第一位是选通位，必须将其设置为0才能访问通信寄存器。当器件期待对该位进行写操作时，如果DIN线路上是一个1，则器件将有效地进行环绕式处理(wraps itself around)，以监控该位；如果此时DIN线路上是一个0，则器件将在后续7个SCLK周期内加载通信寄存器的后续7位。

这些转换器上的串行接口包含五个信号：CS、SCLK、DIN、DOUT和DRDY。DIN线路用于将数据传输至片内寄存器中，DOUT线路则用于从片内寄存器中获取数据。SCLK是器件的串行时钟输入，所有数据传输(无论是DIN上还是DOUT上)均相对于该SCLK信号进行。DRDY线路用作状态信号，指示何时数据准备就绪，可从转换器的数据寄存器读取。当输出寄存器中有新数据字可用时，DRDY变为低电平。对数据寄存器的读操作完成时，DRDY复位为高电平。在输出寄存器更新之前，DRDY也会变为高电平，以指示此时不要读取器件。这是为了确保寄存器正在更新时，不会尝试读取数据。CS用来选择该器件。在多个转换器与串行总线相连的系统中，可以用CS对个别器件进行解码。

将CS输入接至低电平时，串行接口可以在三线式模式下工作。此时，SCLK、DIN和DOUT线路用来与转换器通信，DRDY的状态可以通过查询通信寄存器的MSB来获得。这种方案适合与微控制器进行接口。如果CS需要用作解码信号，可以从端口位中产生。对于微控制器接口，建议SCLK在数据传输之间为空闲高电平状态。

CS也可以用作帧同步信号。这种方案适用于DSP接口。此时，由于在DSP中，CS一般出现在SCLK的下降沿之后，因此第一位(MSB)会被CS有效地送出只要遵守时序数要求，SCLK便可在数据转换之间继续运行。

为使接口更加稳定，需要采取什么防范措施吗?

这些转换器上的接口基本上是一个状态机，它对时钟脉冲计数，完成一个操作后回到默认状态，等待对通信寄存器的写操作。当写入通信寄存器时，例如对设置寄存器执行一个写操作，ADC即知道需要8个时钟周期来写入数据。接口上的杂散时钟脉冲会使接口失去同步，导致寄存器寻址错误，从而破坏接口。在写操作之间将DIN与高电平相连，可以防止无效数据写入ADC。

对通信寄存器写操作的第一位是选通位，必须为0才能使其余7位写入寄存器中，以指定下一个操作。为避免因杂散时钟脉冲产生接口问题，建议每次对转换器完成写操作后，立即将DIN线路置为逻辑高电平。由于这些转换器的默认状态为等待对通信寄存器的写操作，因此在完成一个序列之后将DIN置为高电平可以防止无效数据写入通信寄存器，避免受杂散时钟脉冲影响。此时，只有DIN上出现0，ADC才会允许下一个数据写入寄存器。如果将器件设置为在DIN高电平时写入通信寄存器，器件将完全不受杂散串行时钟脉冲影响，但这不能防止写操作期间接收到的杂散时钟脉冲破坏接口。

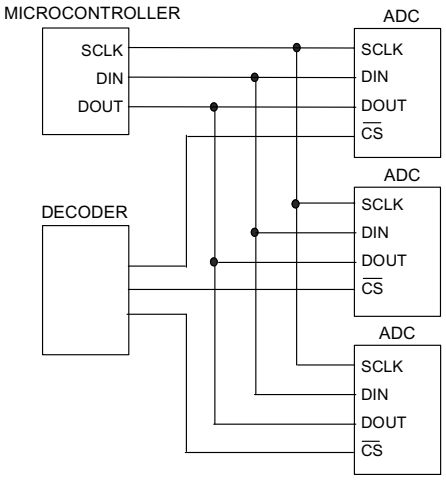
如果接口确实遭到破坏，如何重新恢复对ADC的控制?

可以用两种方法，重新对这些ADC上的接口实现控制。向接口写入32个1可以将串行接口复位到一个已知状态，即ADC等待对通信寄存器进行写操作。该方法不会将任何内部寄存器的内容复位至默认状态，因此在接口复位之后需要重新配置所有寄存器。这是利用软件方法对接口恢复控制。

第二种方法是通过RESET线路向ADC发送脉冲。这会把接口及其所有内部寄存器均复位为上电复位值。这是利用硬件方法将整个ADC复位为默认状态。

如何通过同一串行接口与多个ADC实现接口?

可以使用单个微控制器/DSP与数个AD7705/6/7器件通信。ADC的CS输入可以用来使能或禁用ADC的串行接口。通过利用解码器来控制ADC的CS输入，微控制器/DSP可以与各ADC单独或同时通信。下图显示一个微处理器与数个ADC之间的接口。各ADC的CS输入与解码器相连。利用解码器，微处理器可以选择所需的ADC来传输数据/指令。当CS为高电平时，ADC的串行接口禁用，ADC将忽略数据总线上的任何活动。要与ADC通信，可以将其CS线路置为低电平。这样，ADC将能访问其自身与微处理器之间的数据总线。关于时序规格，请参考数据手册。



多个ADC与单个微控制器实现接口

在读取AD7705/AD7706/AD7707时，上电之后的第一次读操作成功，但随后的读取结果全部无效，这是怎么回事?

很可能是数字接口在第一次读操作之后进入了异常状态。使用数字接口读取或写入控制寄存器时，必须提供正确的时钟周期数。如果额外多提供一个时钟周期，然后尝试执行写操作，则器件将进入异常状态。类似地，读取一个16位寄存器时，如果提供的时钟周期数少于16个，接口将丧失同步特性。

另一个可能的原因是SCLK线路上存在杂散时钟脉冲。对通信寄存器进行任何写操作的第一位均为0。ADC在接收到0之前，会忽略所有总线活动。如果执行读操作之后，DIN仍为低电平状态，则SCLK线路上的杂散时钟脉冲就会将一位数据写入通信寄存器。下一次将8位数据写入通信寄存器时，只会加载前7位数据，第8位数据将被认为是下一个写操作的第一位。在每次写操作之后将DIN拉高，可以避免这一问题。

如果CS线路用作帧同步信号，请确保在正确的时间将该线路拉高。另外，请确保在CS变为高电平之前，已出现正确数量的时钟脉冲。

如果接口确实丧失同步特性，将32个1写入器件可以使接口复位。ADC的片上寄存器也应重新配置，因为在接口不同步期间，可能有无效数据写入这些寄存器。

时钟寄存器中的CLK位有何功能？它对ADC的性能有何影响?

如果主时钟频率大于2 MHz，CLK位应设置为1；如果主时钟频率等于或小于2 MHz，CLK位应清0。如果按照数据手册中的建议设置CLK位，该器件的功耗、噪声、精度和输出更新速率将能达到数据手册中规定的全部额定值。如果CLK位设置错误，该器件将不能达到数据手册中规定的性能。

当ADC以较高主时钟频率工作时，CLK位用来提升ADC内部的电流，这样器件便会达到数据手册中规定的性能。如果主时钟频率低于2 MHz，且CLK位设置为1，则器件仍将工作，但功耗会高于必要水平。此外，滤波器陷波频率可能会偏离数据手册所述的位置。如果主时钟频率高于2 MHz，且CLK位设置为0，则调制器将得不到足够的电流，调制器的建立时间将会延长。在略高于2 MHz的频率(CLK = 0)，会出现增益误差，噪声也会增加。随着频率进一步提高，器件最终将停止工作，因为电流太低，调制器无法工作。

AD7705进行通道切换时，先后会发生哪些事件?

该转换器的每个事件序列均以对通信寄存器的写操作开始，以便指定要执行的下一个操作。当指定的操作完成时，接口进入默认状态，等待对通信寄存器的写操作，以便指定下一个操作。AD7705通道切换操作的事件序列如下(使用通道AIN1-AIN2和AIN3-AIN4)：

将38(十六进制)写入通信寄存器。它指定下一个操作为读取通道0的DATA寄存器。

轮询DRDY。轮询DRDY引脚，确定数据寄存器中是否存在有效数据。当DRDY变为低电平时，应用16个串行时钟周期，以读取ADC中的数据。当DRDY为高电平时，不应启动读操作。

将39(十六进制)写入通信寄存器。当前一个读操作完成时，ADC返回默认状态，等待对通信寄存器的写操作。该写操作指定下一个操作为读取通道1的数据寄存器。通道位指定新的通道输入，并切换输入多路复用器。这将导致DRDY输出设置为高电平，它将保持高电平，直到数据寄存器中存在有效数据。

轮询DRDY。轮询DRDY引脚，确定数据寄存器中是否存在有效数据。当DRDY变为低电平时，应用16个串行时钟周期，以读取ADC中的数据。当DRDY为高电平时，不应启动读操作。

循环执行这些操作将能够有序地从各通道读取数据。由于受滤波器的建立时间影响，吞吐时间将为编程更新速率的1/3。

评估板无法通过打印机端口实现接口，需检查哪些方面?

在评估板生产过程中，所有评估板都会经过全面测试，因此应当能够毫无问题地通过PC打印机端口直接接口。上电后，尝试从其中一个寄存器读取默认值，以确保已经与评估板建立通信。例如，在评估AD7705时，请在上电复位之后读取校准寄存器。零电平寄存器应当输出字1F4000H，满量程寄存器应当输出字5761ABH。

如果接口不工作，可能是评估板软件在Windows NT上的运行发生问题，因为该操作系统往往会限制软件访问打印机端口等硬件。该软件肯定可以在Windows 95和Windows 98上运行，但不能在Windows 2000上运行。另外，可以考虑将PC打印机端口配置为只允许输出的端口。评估板所用的输入线路为专用输入线路，无法重新配置。如果其它软件(例如扫描仪配置软件)重新配置了其它线路，则这些线路可能会发生问题。

下面的快速调试方法也有助于找出问题的原因。

使用示波器探头检查器件的SCLK引脚。将探头与打印机端口连接器的引脚5相连，然后加载软件，点击“设置校准系数”按钮。这样，软件会向ADC写入数据，然后尝试回读校准数据。反复进入退出，以重复读/写操作。SCLK引脚上应当出现一串时钟脉冲。

如果没有出现SCLK脉冲，则可能是打印机端口已被设置为输入端口，任何写入操作都会被忽略。为解决这一问题，请将端口设置为AT/单向模式。此项设置必须在BIOS软件中完成。编辑BIOS的方法取决于PC，一般是在PC启动时按一些组合键(通常是DEL或CTRL + ALT + ENTER)。

如果SCLK脉冲存在，但回读的数据显示为全1或全0，则可能是评估板或打印机端口有问题。这可以通过以下办法来检查：从边缘连接器到器件跟踪SCLK信号，并从器件到边缘连接器跟踪SDATA信号。