

基于连续时间 Δ - Σ 高速ADC的宽带模拟前端降低高性能通信和仪器仪表系统的功耗

作者: Gabriele Manganaro, ADI公司工程总监

摘要

连续时间 Δ - Σ (CTDS)模数转换器(ADC)是音频系统、手机和移动电子设备的首选架构。这种ADC架构具有多方面优势,包括支持高效集成、可简化信号链并降低功耗等。当高动态范围和电源效率是首要要求时,CTDS ADC的性能优于其它种类的ADC,但其它类型ADC(如流水线式ADC)能够转换宽带模拟输入信号,因而是蜂窝通信基础设施系统的主流选择。

ADI公司最近取得的技术突破允许CTDS ADC以非常高的频率对宽带信号进行数字化。这就克服了以前的限制,而且让CTDS ADC在较低频应用中广泛使用的那些优势,现在更宽频带的系统也可以获得。

本文说明了如何实施最近的这些创新。具体而言,本文讨论了一种模拟前端,其核心是一个宽带CTDS带通ADC,用于在通信和仪器仪表系统中对高频信号进行数字化和下变频。该嵌入式带通ADC不需要外部抗混叠滤波器和驱动放大器/缓冲器,显著减少了信号链器件数,降低了功耗及总体规格要求。此外,它还集成了片内可编程数字滤波和下变频,为设计人员提供完整易用的解决方案。

多年来,从高性能音频到蜂窝式手机射频前端,连续时间 Δ - Σ (CTDS) ADC¹是众多应用的首选模数转换架构,因为其相对于其它类型ADC有多方面优势。这些优势包括更容易集成和更低的功耗,但更重要的也许是,使用CTDS能够解决多个重要的系统问

题。由于技术上的多个缺点,CTDS的使用在以前被局限于相对较低的频率/带宽和较低的动态范围。因此,高性能/高频率数字化应用的主流解决方案一直是高性能奈奎斯特速率转换器,例如流水线式和逐次逼近型ADC。

然而,ADI公司最近取得的技术突破克服了之前的许多限制,使得基于CTDS的高速ADC能够实现高得多的性能规格,在强干扰下也能保持稳定,并提供可编程频率响应,进而解决蜂窝基础设施系统和某些高性能仪器仪表应用等的许多重要信号处理问题。

为了更好地理解上述内容,我们考虑一个用于通信系统的经典外差接收信号链。图1(a)显示了一个传统方案,采用主流的开关电容奈奎斯特速率、高速ADC。这里,混频器产生的中频(IF)信号需要进行缓冲,并且可能需要利用驱动放大器放大。奈奎斯特ADC还需要抗混叠滤波器(AAF),有时会利用表面声波(SAW)滤波器或多极点分立SMD滤波器来实现AAF。最后,所需的中频无线电信号到达ADC。其输出由一个通信数字ASIC进一步处理(滤波和下变频至基带),输出速率为高采样速率 f_s ($f_s/2$ 显著大于中心/IF频率)。

采用CTDS时,上述处理信号链大大简化,如图1(b)所示。CTDS有一个阻性输入,其可由混频器直接驱动,不需要驱动放大器。此外,CTDS内核包括一个CT模拟滤波器,其会隐式执行AAF功能,因而无需²输入SAW/SMD分立滤波器。再者,CTDS具有带通滤波器频率特性(实际测量示例参见图2),可调谐至所需IF输入频率的中心,并有相当大的带外衰减。这种通带信号经过过采样、数字化、数字抽取后,下变频至基带,并且以比图1(a)所示情形低得多的数据速率提供给数字ASIC,功耗也更低。

¹ 表示连续时间。与之相对的是离散时间(DT)电路,即数据采样电路。 Δ - Σ (DS) ADC和调制器可以是CT或DT电路。在CTDS中,CT电路对输入信号进行预滤波之后,采样与量化一同发生。而在DTDS中,输入会被立即采样,然后由分立模拟滤波器滤波,最后被量化。

² 或显著简化,取决于整体系统要求。

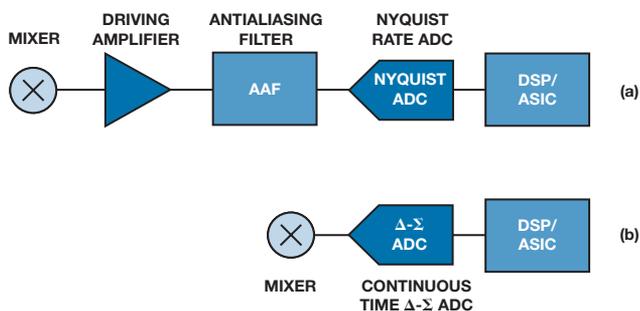


图1. 通信系统的经典外差接收信号链, (a)为传统方案, 采用奈奎斯特速率开关电容ADC, (b)采用连续时间 $\Delta-\Sigma$ ADC

上述系统简化是CTDS和其它高速ADC之间架构存在根本差异的直接结果。

这种简化还有其它重要好处。在图1(a)中, 驱动放大器不仅会影响信号链整体的噪声系数, 而且其功耗与ADC本身不相上下。集成图1(a)中的AAF并不容易。此外, 对于IF(和频率规划)的每种选择

以及特定信号链方案, 都需要选择适当的新滤波器。有经验的系统设计人员知道, 滤波器的实现常常极费时间, 因为虽然滤波器功能相同, 但选择不同的器件时, 与奈奎斯特ADC前端采样电路的非线性相互作用会导致线性度性能显著不同。相反, 图1(b)消除了AAF滤波器, 前端采样电路被CTDS的良好阻性输入取代, 滤波功能由CTDS执行, 而且ADI技术使其频率响应可以数字式编程。因此, 同样的CTDS可适用于多个信号链, 只需数字调谐到所需的频率和带宽, 这使得整体平台开发流程大大简化并加速。不用说, 在功能和性能等同的情况下, 图1(b)所示信号链的功耗和尺寸均小于图1(a)所示信号链。

ADI公司的AD6676就是这种技术的一个实例, 其功能框图如图3所示。后者是一个集成式中频数字化子系统, 嵌入一个可调谐带通CTDS, 其瞬时动态范围非常高, 具有数字滤波和下变频功能, 支持自动增益控制, 并且集成时钟频率合成器和JESD204B串行输出接口。通带的中心频率(IF)可以数字调谐到70 MHz和450 MHz之间, 其带宽可以设置为20 MHz到160 MHz的值, 带内噪声频谱密度不定。

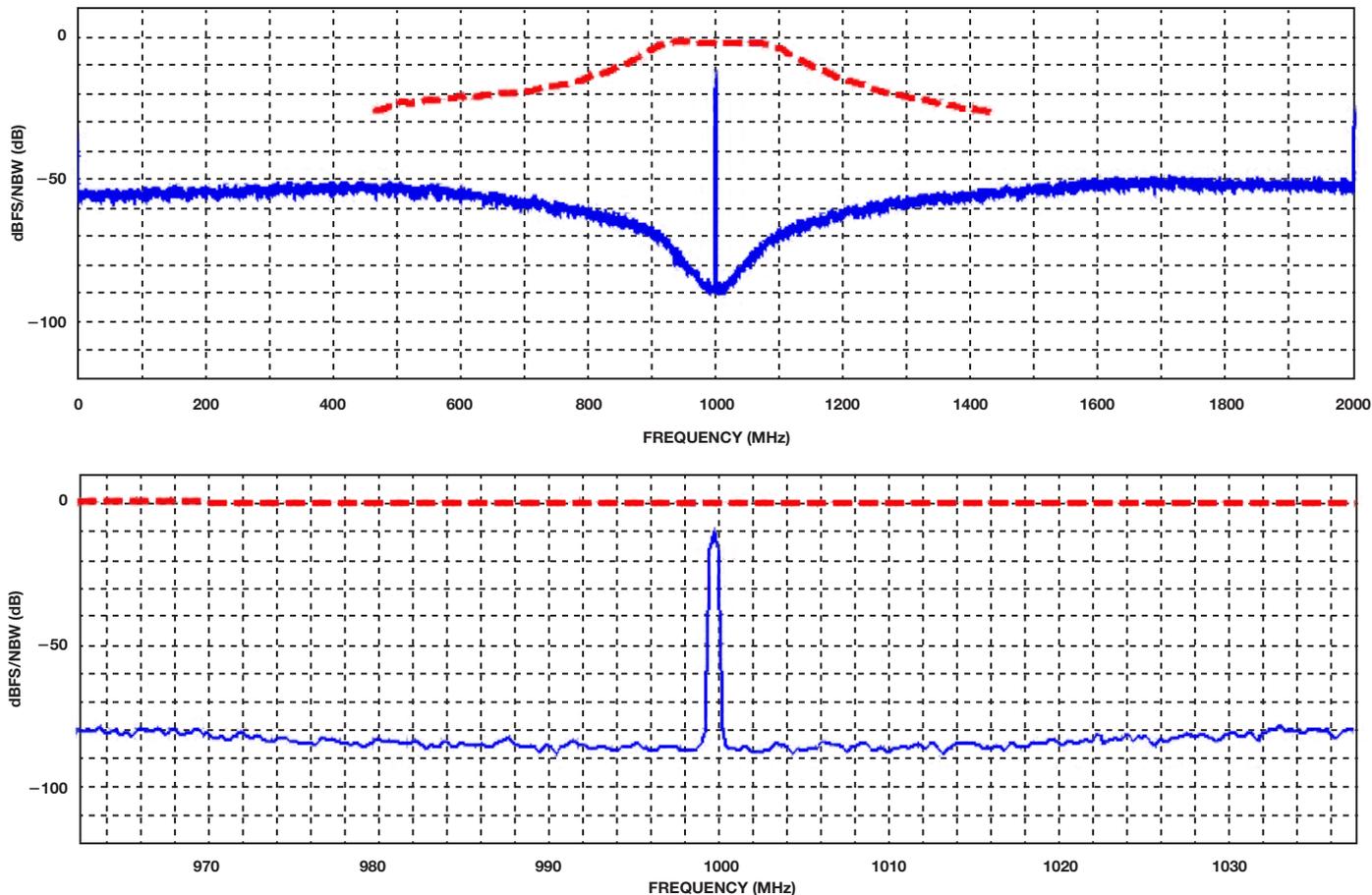


图2. 一个带通CTDS的实验性数字化输出(蓝色实线), 输入信号音为1 GHz, 带宽设置为75 MHz, 中心频率为1 GHz, 噪声带宽为366.2 kHz。 $\Delta-\Sigma$ 频率将目标通带内的转换量化噪声整形到较低水平(较高动态范围), 而带外功率较高。带通频率特性的陷波在上方曲线中清楚可见(中心频率为1 GHz, 带宽为75 MHz)。叠加的红色虚线表示对应的信号传递特性, 可见平坦度远远超过所需输入频带。下方曲线是75 MHz宽带内信号的放大详图。后者随后以非常高的选择率进行数字滤波(完全抑制带外成分, 包括较高的噪底、所有带外失真以及75 MHz宽带左右两侧的带外阻塞信号), 并且下变频至基带, 然后在CTDS输出端返回。

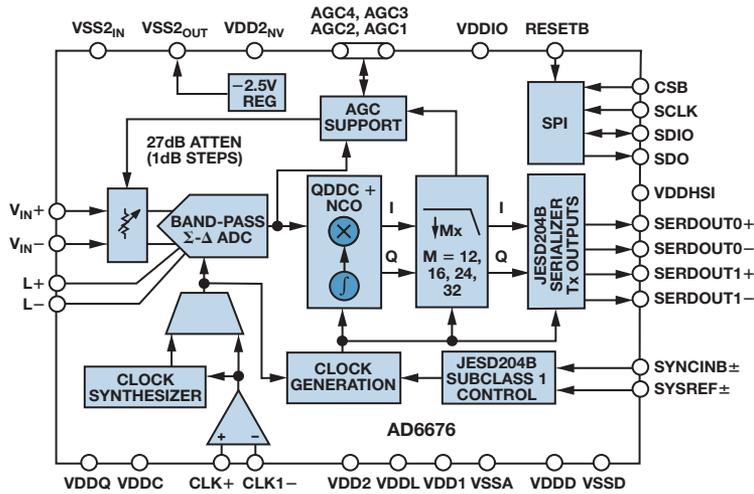


图3. ADI公司AD6676功能框图

这款器件的性能(参见其数据手册)适合各种宽带蜂窝基础设施设备和中继器、点到点微波设备、频谱分析仪、通信仪器仪表和许多其它功能。

结论

采用连续时间 Δ - Σ ADC可以大大简化信号链,优化性能,提高系统设计灵活性,并减少开发工作。其中的一些优势使得此类架构在以前常用于各种低功耗和移动应用。由于最近的多项IC技术突破,CTDS现在也能满足许多通信基础设施和仪器仪表系统对ADC的苛刻高动态性能要求,同时能在强带内和带外干扰下稳定工作。嵌入带通CTDS高速转换器(其具有可编程中心频率 f_c 和带宽)的中频子系统,结合数字下变频和滤波后处理后端级,并集成其它功能,可为软件无线电应用提供非常灵活且强大的解决方案。此外,它还能进一步消除多个其它信号调理模块(主流ADC技术则需要这些模块),从而简化整个系统,提高灵活性,并优化信号链性能。

作者简介

Gabriele Manganaro是ADI公司高速数据转换器工程总监。联系方式: gabriele.manganaro@analog.com。

在线支持社区

访问ADI在线支持社区,与ADI技术专家互动。提出您的棘手设计问题、浏览常见问题解答,或参与讨论。

ezchina.analog.com。



