

アナログ・デバイセズに寄せられた珍問／難問集 Issue 194

連続時間型 $\Sigma\Delta$ ADCの採用により、 シグナル・チェーンを大幅に簡素化する

著者： Benjamin Reiss、フィールド・アプリケーション・エンジニア

質問

シグナル・チェーンの設計を改善したいと考えています。そのため的手段として、連続時間型の $\Sigma\Delta$ ADCを採用するのは適切でしょうか？



回答

連続時間型シグマ・デルタ（CTSD：Continuous-time Sigma-delta）方式のA/Dコンバータ（ADC）は、従来のアーキテクチャにはない特徴を備えています。CTSD ADCは、シグナル・チェーンを最適化するための非常に有効な手段になります。

多くのアプリケーションでは、性能を維持しつつ、フォーム・ファクタを縮小することが求められます。設計者の多くはその実現に

苦勞することになりますが、最終的には妥協案で済ませるケースが少なくありません。場合によっては、ノイズ性能や精度を犠牲にすることで、フォーム・ファクタを縮小するといったことも行われます。本稿では、CTSD ADCによって設計を最適化する方法を紹介します。CTSD ADCを採用すれば、部品コストとフォーム・ファクタを大幅に削減することができます。

一般に、センサーの出力をはじめとする信号を最適化するには、シグナル・チェーンを構成するすべてのデバイスを完璧に調整しなければなりません。通常、シグナル・チェーンは、ADCをはじめとするいくつかのICや受動部品によって構成されています。センサーとADC以外の要素としては、計装アンプ、ADC用のドライバ、リファレンス・バッファ、フィルタなどがよく使用されます。ただ、ADC用のドライバの選択やフィルタの設計が軽視されてしまう例は少なくありません。その結果、それらがシグナル・チェーンにおける誤差要因になってしまうことがあります。

設計の最適化を図り、部品コストとフォーム・ファクタを削減する方法の1つは、 μ Module[®] デバイスを採用することです。 μ Module デバイスは、ADCだけでなくバッファや受動部品も内蔵しています。また、CTSD ADCはバッファ用の外付けアンプを使用することなく、直接駆動することができます。更に、CTSD ADCではフィルタの設計も簡素化することが可能です。



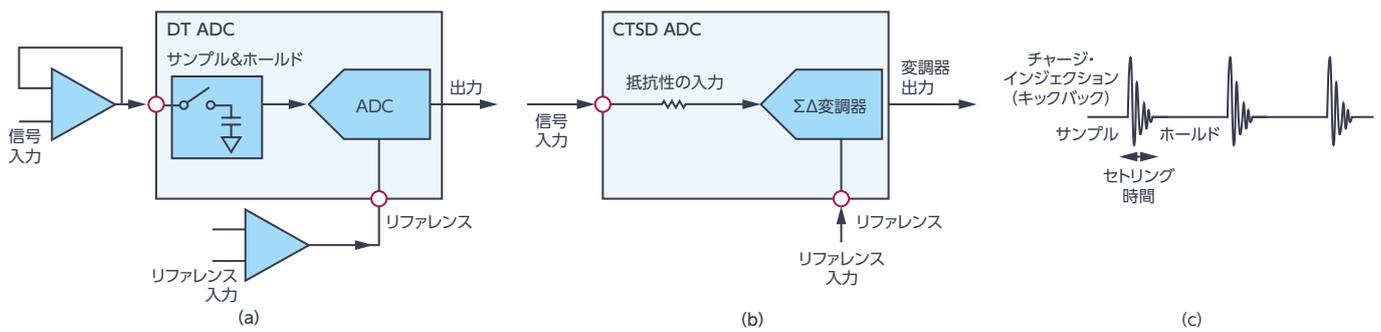


図1. ADCの概念図。(a)はDT ADC、(b)はCTSD ADCを表しています。
 (c)は、スイッチド・キャパシタ入力部でチャージ・インジェクションによってキックバックが生じる様子を示したものです。

図1は、従来の離散時間型 (DT : Discrete-time) ADCとCTSD ADCの違いを示したものです。CTSD ADCでは、従来のDT ADCと比べてフォーム・ファクタを最大68%削減することができます。

逐次比較型 (SAR) のADCや $\Sigma\Delta$ ADCといった従来のDT ADCでは、スイッチド・キャパシタのトポロジが使用されます。具体的には、ADCの信号入力部とリファレンス入力部にスイッチド・キャパシタが適用されています。スイッチド・キャパシタの動作は、サンプル・フェーズとホールド・フェーズの2つから成ります。その動作には、ホールド用コンデンサの充電と放電が伴います。適切な性能を得るためには、ホールド用コンデンサの充放電に加え、寄生成分による電荷の吸収 (チャージ・インジェクションによるキックバック) に対応できるだけの電流を供給する必要があります (図1 (c))。多くのセンサーや電圧源は、そうした大電流を供給することはできません。そのため、図1 (a) に示すように、信号入力部とリファレンス入力部にはドライバ (バッファ) が適用されます。それらのドライバは、対象とする信号に誤差成分が付加されないようにする役割も担います。サンプル・フェーズが終わる際、ドライバは出力が十分に速くセトリング (短いセトリング時間、高いスルー・レート) するように機能しなければなりません。このように、ADC用のドライバに対する要求は非常に高くなります。

一方、CTSD ADCは、図1 (b) に示すように抵抗性を入力部を備えています。そのため、センサーによって直接駆動できます。仮に、センサーによってADCを駆動することができない場合 (例えば、センサーのインピーダンスが非常に高い場合) でも、インピーダンス変換を行うためにシンプルなアンプを追加するだけで済みます。

CTSD ADCには、もう1つ大きな長所があります。それは、アンチエイリアシング (折返し誤差防止) フィルタ (ローパス・フィルタ) と同等の性質を潜在的に備えていることです。従来のADCでは、不要な高周波成分を除去するために、入力部にローパス・フィルタを付加する必要がありました。ナイキストの基準 (サンプリング定理) で示されているとおり、サンプリング周波数は所望の信号周波数の2倍以上に設定しなければなりません。所望の信号周波数を超える成分は、あらかじめローパス・フィルタによって減衰させておく必要があります。これを怠ると、エイリアシングが発生し、不要なノイズが帯域内に現れてしまいます。CTSD ADCは、このアンチエイリアシング・フィルタと同等の性質を備えています。したがって、アンチエイリアシング・フィルタを外付けする必要はありません。この性質は、サンプリングの処理が、変調器の入力部ではなく、**ループ・フィルタ**の後段で行われることによって得られます。

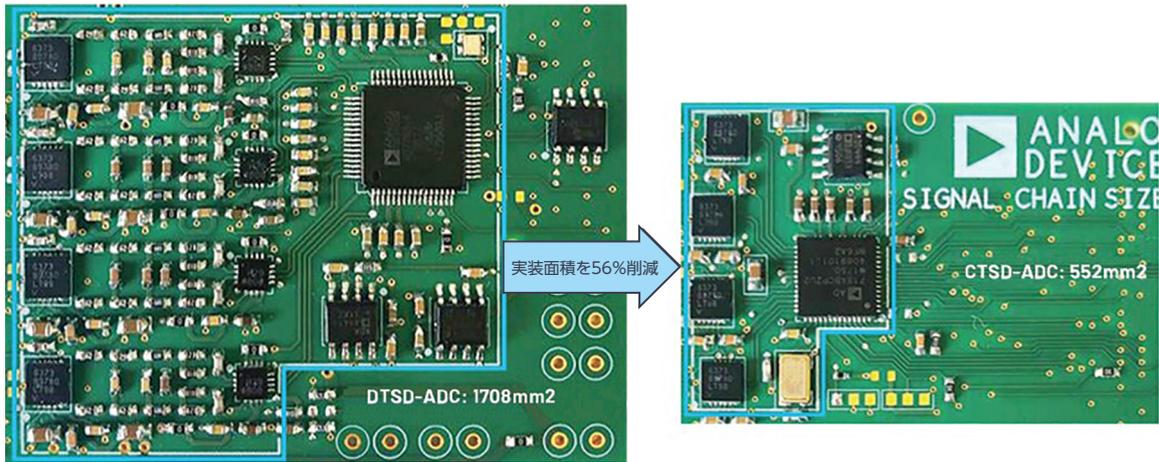


図2. シグナル・チェーンの実装面積の比較。
CTSD ADCを採用した場合、DTSD ADCを使用する場合と比べて明らかに実装面積を削減できます。

まとめ

CTSD ADCは、従来のアーキテクチャからは得られないメリットを享受することができます。実際、シグナル・チェーンを最適化するための非常に有効な手段になります。ADCを使用する製品を市場に投入するまでの時間、部品コスト、フォーム・ファクタが重要である場合には、「AD4134」のようなCTSD ADCが適切な選択肢になるでしょう。CTSD ADCは、抵抗性入力部

を備えています。また、アンチエイリアシング・フィルタとしての性質を潜在的に有しています。これらの特徴を活かせば、シグナル・チェーンの設計を簡素化/最適化できるはずで、多くのアプリケーションでは、ADC用のドライバ、フィルタを構成する受動部品、リファレンス・バッファが不要になるでしょう（図2）。

アナログ・ダイアログには、CTSD ADCについて詳細に解説した[連載記事](#)が用意されています。ぜひ、そちらもご参照ください。



著者について

Benjamin Reiss (benjamin.reiss@analog.com) は、アナログ・デバイセズのフィールド・アプリケーション・エンジニアです。2016年にフリードリヒ・アレクサンダー大学エアランゲンでナノテクノロジーに関する修士号を取得。研修プログラムを経て、2017年4月に入社しました。ドイツ ミュンヘンのチームに所属し、広範な市場のお客様をサポートしています。