

R A Q 's

Rarely Asked Questions

アナログ・デバイセズに寄せられた珍問／難問集より

A/Dコンバータの電源をおとなしくさせるには

Q. スイッチング電源 (DC/DCコンバータ) を使用すると、A/Dコンバータ (ADC) の性能が劣化するというのはほんとうでしょうか？

A. スイッチング電源のせいでADCの性能が劣化していると思っている技術者はよくいます。そのため、スイッチング電源ではなく、低ドロップアウト (LDO) のリニア・レギュレータを使用したりします。しかし、これは必ずしも正しいとはいえません。LDOのほうが低リップルで低ノイズですが、設計者が回路構成をよく理解し、実用的なノウハウを使って必要な注意を払えば、コンバータの設計によっては効率の良いスイッチング電源を使用できることが最近の研究でわかってきました。

まず、使用するコンバータを決めてから、最適なスイッチング電源を選択してください。スイッチング電源は、どれでもいいというわけではありません。データシートでスイッチング電源のノイズとリップル、それに周波数の仕様を確認する必要があります。代表的なスイッチング電源は、100kHz帯域幅におけるRMSノイズが10 μ Vです。これをホワイト・ノイズと仮定すると、対象とする帯域幅でのノイズ密度は31.6nVrms/ $\sqrt{\text{Hz}}$ になります。

次に、コンバータの電源電圧変動除去比 (PSRR) の仕様を調べ、電源ノイズに起因してコンバータの性能の劣化がどこで発生するかを確認してください。大部分の高速コンバータでは、1次ナイキスト領域の代表値は60dB (1 mV/V) です。

フルスケール入力範囲2Vp-p、S/N比78dB、サンプリング・レート125MSPSの16ビットADCを使用する場合、ノイズ・フロアは11.26nV rmsになります。どのようなノイズ源であっても、コンバータにこのノイズ・フロアより大きなノイズが発生しないようにします。1次ナイキスト領域 (fs/2) では、コンバータのノイズが89.02 μ V rms (11.26nVrms/ $\sqrt{\text{Hz}}$) $\times$ sqrt (125MHz/2) になります。スイッチング電源のノイズ (31.6nV/ $\sqrt{\text{Hz}}$) はコンバータのノイズの2倍以上になりますが、コンバータには60dB (1/1000) のPSRR仕様があります。これによって、スイッチング電源のノイズは



31.6pV/ $\sqrt{\text{Hz}}$ (31.6nV/ $\sqrt{\text{Hz}}$ $\times$ 1mV/V) に抑制されます。このノイズ値はコンバータのノイズ・フロアよりかなり小さいため、スイッチング電源のノイズのためにコンバータの性能が劣化することはありません。

電源のフィルタリング、グラウンディング、レイアウトも重要です。0.1 μ F コンデンサをADC電源ピンに追加すれば、ノイズは上述の計算値よりさらに小さくなります。スイッチング電源のノイズを抑制するには、電源出力にシンプルなLCフィルタを使うことで十分かもしれませんが、カスケードしたフィルタのほうがさらにスイッチング電源のノイズを圧縮します。一段増やすごとに、約20dB/ディケードが得られます。電源プレーンをグラウンド・プレーンのすぐ近くに配置すれば (4mil未満の間隔)、基板の設計に固有の高周波デカップリングになります。最後に、物理的な回路の分けも非常に重要です。影響を受けやすいアナログ回路はスイッチング回路からできるだけ離して配置してください。また、電源とコンバータに関する設計上のその他の問題については、当社のFAEにご相談ください。



筆者紹介：

Rob Reederは、1998年からノースカロライナ州グリーンズボロにあるアナログ・デバイセズの高速コンバータ・グループで働いている上級コンバータ・アプリケーション・エンジニアです。イリノイ州デカルブにある北イリノイ大学で1996年にBSEE (電子工学士)、1998年にMSEE (電気工学修士) を取得しました。余暇には音楽のミキシングや美術を楽しむほか、2人の息子とバスケットボールをしたりします。

この記事に関する

ご意見・ご感想は、

marcom.japan@analog.com

までお寄せください。

その他のFAQについては、

www.analog.com/jp/FAQ

をご覧ください。



www.analog.com/jp