

StudentZone — 2017 年 6 月 以前、私が勧めた抵抗の使い方は、 もう止めてください

著者: Harry Holt

Share on   

要約

私たちは無意識のうちに、オペアンプの両方の入力には、値の等しいインピーダンスを配置しようとしています。その理由は、何年も前にそうするように教えられたからです。本稿では、この経験則がどのような理由で生まれたのか、またそれに本当に従うべきなのかということについて検討します。

人々が教わってきたこと

「741」のオペアンプ¹を使って育った人は、次のような原則を叩き込まれました。それは「オペアンプの入力から見た抵抗値はバランスさせるべきだ」というものです。しかし、それから長い時間を経た結果、さまざまな回路技術や IC の製造プロセスが登場しました。そのため、現在の原則は、順守すべきことだとは言えなくなった可能性があります。実際、抵抗を付加することによって DC 誤差やノイズ、不安定性が大きくなることがあるのです。では、なぜ、そのようなことが原則として確立されたのでしょうか。そして、何が変わったから、今日では必ずしも正しいとは限らないということになったのでしょうか。

1960 年代と 1970 年代には、単純なバイポーラ・プロセスを使用して第 1 世代のオペアンプが製造されていました。実用的な速度を実現するために、差動ペアへのテール電流は 10 μA ~ 20 μA とするのが一般的でした。

そのため、電流増幅率 β が 40 ~ 70 である場合、入力バイアス電流はほぼ 1 μA としていました。しかし、トランジスタのマッチングがそれほどよくなかったため、入力バイアス電流は等しい値にはなりません。結果として、入力バイアス電流の誤差（入力オフセット電流と呼ばれる）が入力バイアス電流の 10 % ~ 20 % にも達していました。

図 1 に示したのは、古くから使われてきた反転増幅回路です。この回路では、非反転入力とグラウンドの間に抵抗 R_3 を挿入しています。その値は、入力抵抗と帰還抵抗を並列接続した場合の合成抵抗の値と等しくしています。それにより、2 つの入力インピーダンスは等しくなります。ある計算を行うと、誤差が $I_{\text{offset}} \times R_{\text{feedback}}$ に低減されるという結果が得られます。 I_{offset} は I_{bias} の 10 % ~ 20 % であり、これが出力オフセット誤差の低減に役立ちます。

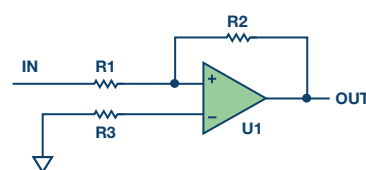


図 1. 古くから使われてきた反転増幅回路

DC 誤差

バイポーラのオペアンプにおいて、入力バイアス電流を低減するために、入力バイアス電流をキャンセルする回路を内蔵した製品が数多く登場しました。その一例が「OP07」です。この製品では、入力バイアス電流のキャンセル回路を付加することにより²、バイアス電流を大幅に減少させています。その結果、入力オフセット電流が、残存するバイアス電流の 50 % ~ 100 % になることがあり、抵抗を付加する効果はほとんどなくなります。ある種の条件下では、抵抗を付加することにより、出力誤差が増大してしまうということです。

ノイズ

抵抗の熱ノイズは、 $\sqrt{4kTRB}$ で計算できます。例えば、1 k Ω の抵抗であれば熱ノイズは 4 nV/ $\sqrt{\text{Hz}}$ になります。抵抗を付加するということは、ノイズを付加するということの意味します。図 2 の回路では、補償用に 909 Ω の抵抗を使用しています。この値は、図 2 の回路で使われている抵抗の中では最小です。驚くべきことに、この抵抗が出力に現れるノイズの最大の要因になります。この抵抗のノードから出力に向けてノイズが増幅されるからです。出力ノイズの内訳を見ると、 R_1 からが 40 nV/ $\sqrt{\text{Hz}}$ 、 R_2 からが 12.6 nV/ $\sqrt{\text{Hz}}$ 、そして R_3 からが 42 nV/ $\sqrt{\text{Hz}}$ となります。このようなことが発生するので、抵抗 R_3 は付加しないようにしましょう。また、オペアンプが両電源を使用し、一方が他方よりも速く起動する場合には、耐 ESD（静電気放電）用の回路が原因でラッチアップの問題が生じる恐れがあります。そのような場合には、オペアンプを保護するために、ある程度の抵抗を付加することが望ましいケースがあります。ただし、抵抗が大きなノイズ源になるのを防ぐために、抵抗の両端にはバイパス・コンデンサを付加する必要があります。

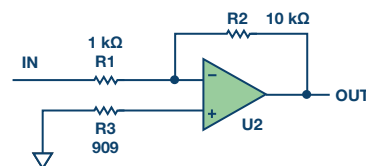


図 2. ノイズ解析の対象とした回路

安定性

差動モードであるかコモン・モードであるかにかかわらず、全てのオペアンプにはある程度の入力容量があります。オペアンプをフォロアとして使用し、帰還経路内に抵抗を配置することでインピーダンスをバランスさせている場合には、システムが発振しやすくなるでしょう。その理由は、値の大きい帰還抵抗、オペアンプの入力容量、プリント回路基板の浮遊容量によって、RC ローパス・フィルタが構成されるからです。このフィルタにより、位相シフトが生じ、閉ループ・システムの位相余裕が減少します。その減少量が大きくなりすぎると、オペアンプが発振することになります。あるユーザーが、CMOS オペアンプ「AD8628」を使用して、カットオフ周波数が 1 Hz のサレンキー型ローパス・フィルタを構成していました。コーナー周波数が低いことから、抵抗と容量の値はかなり大きくする必要がありました（図 3）。入力抵抗が 470 k Ω なので、そのユーザーは帰還経路に 470 k Ω の抵抗を配置しました。この抵抗と 8 pF の入力容量が結合し、42 kHz に極が生成されました（図 4）。AD8628 のゲイン帯域幅積は 2 MHz であり、42 kHz では十分なゲインがあります。そのため、レール to レールで発振を起こしました。470 k Ω の抵抗をジャンパ線（0 Ω ）に変更することで問題が解決しました。この例からわかることは、オペアンプのゲイン帯域幅の影響を強く受ける帰還経路には、値の大きい抵抗を使うべきではないということです。400 MHz 以上のゲイン帯域幅を備える「ADA4817-1」のような高周波対応のオペアンプでは、1 k Ω の帰還抵抗でも値が大きすぎる場合があります。データシートで推奨条件を必ず確認してから使用するようにしましょう。

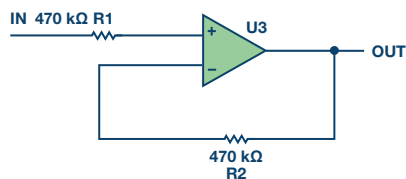


図 3. オペアンプを使用して構成した回路

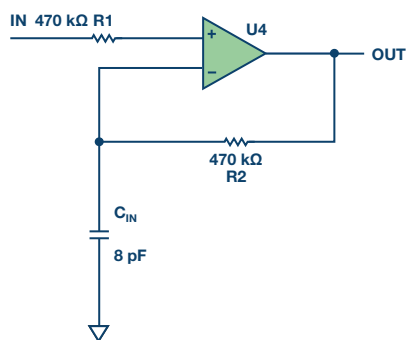


図 4. 寄生素子も考慮した、より現実に近い回路

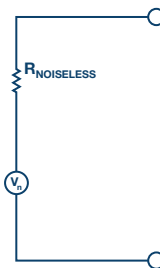
まとめ

1 つの目的に合致する経験則は、長い年月をかけて確立されます。設計レビューを行う際には、そうした経験則について注意深く検討し、本当に適用すべきものなのかどうかを評価する必要があります。CMOS または JFET のオペアンプや、入力バイアス電流のキャンセル機能を備えるバイポーラのオペアンプを使用する場合、おそらくバランスをとるために抵抗を付加する必要はありません。

この記事を読み終わった後で、ノイズに関する問題が用意されていることに驚かれるかも知れません。

今月は、3 問出題します。

- ▶ Q: 抵抗で発生するノイズは以下のうちどれでしょうか。
 - ・ポップコーン・ノイズ
 - ・レッド・ノイズ
 - ・ピンク・ノイズ
 - ・1/f ノイズ
 - ・ホワイト・ノイズ
 - ・ジョンソン・ノイズ
 - ・ナイキスト・ノイズ
- ▶ Q: 10 k Ω の抵抗が、温度が 20°C、等価ノイズ帯域幅が 20 kHz という条件下で発生する RMS ノイズの値を求めなさい。



- ▶ Q: 入力振幅が 2.5V、分解能が 24 ビットのオーディオ用 A/D コンバータでは、この V_{NOISE} によるフリッカ・ビット数はいくつになりますか。

正解は [StudentZone ブログ](#) に掲載しています。

参考文献

- ¹ Ken Shirriff. 「Understanding Silicon Circuits: Inside the Ubiquitous 741 Op Amp (シリコン回路を理解する: 汎用オペアンプ「741」の内部回路)」 2015 年
- ² MT-038 チュートリアル「Tutorial Op Amp Input Bias (オペアンプの入力バイアス)」 Analog Devices、2009 年

著者:

Harry Holt (harry.holt@analog.com) は、アナログ・デバイセズのシニア・アプリケーション・エンジニアです。ここ 4 年間はセントラル・アプリケーション・グループに属しています。その前の 6 年間は高精度アンプ・グループに所属していました。その前は National Semiconductor で、ワールド・アプリケーション/ファクトリ・アプリケーションの分野に 28 年間従事し、データ・コンバータ、オペアンプ、リファレンス IC、オーディオ用コーデック、FPGA など、さまざまな製品を担当していました。サンノゼ州立大学で電気工学の修士号を取得しています。Tau Beta Pi の終身会員、IEEE の終身シニア会員でもあります。



Harry Holt