

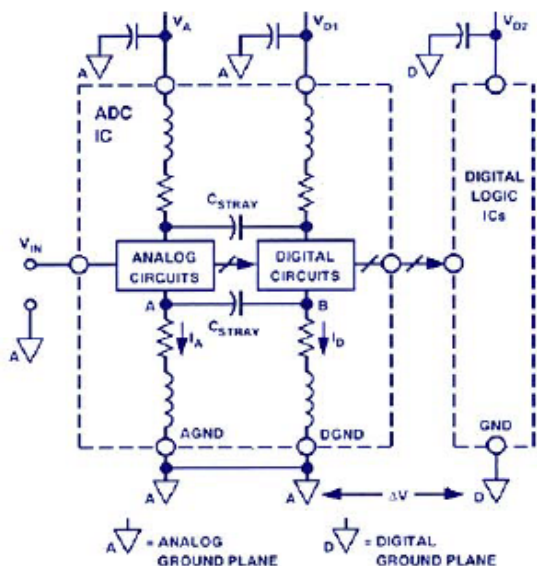
アプリケーション・エンジニアに 尋ねる - 12 グラウンディングに関する再考

著者：Walt Kester

Q. アナログ・デバイスの製品のデータシートやアプリケーション・ノートを読んだり、セミナーに参加したりしました。それでも、A/Dコンバータ（ADC）のアナログ・グラウンド（AGND）ピンとデジタル・グラウンド（DGND）ピンの扱い方についてはまだ混乱しています。通常、データシートではアナログ・グラウンドとデジタル・グラウンドをICの部分で結線するように書かれています。でも、ADCをシステムのスター・グラウンドにするのが適切だとは思えません。どのようにするのが正しいのでしょうか？

A. まず、アナログ・グラウンドとデジタル・グラウンドについて混乱を来すのは珍しいことではありません。多くの人が混乱しています。その原因は、ADCのグラウンド・ピンの名付け方にあると考えられます。AGND、DGNDという名前は、そのADCの内部の状態に対応して付けられたものです。つまり、ADCの外部でどう扱うべきなのかということを必ずしも表しているわけではありません。

ADCはアナログ回路とデジタル回路によって構成されています。通常、その内部では、デジタル信号がアナログ回路にカップリングしないように、グラウンドが分離されています。以下に示す図は、ADCの内部回路を表す簡単なモデルです。



IC上のパッドは、ワイヤ・ボンディングによってパッケージのピンに接続されます。それに伴い、寄生のインダクタンスや抵抗が形成されます。それらについて、ICの設計者ができることは本当に何もありません。図の回路の場合、急速に変化するデジタル電流によって、B点に電圧が生じます。その電圧は、浮遊容量を介して必然的にアナログ回路のA点にカップリングします。ICの設計者がやるべきことは、そのようなことが起きたとしても問題なくICが機能するようにすることです。しかし、それ以上のカップリングを防ぐためには、ICの外部で、AGNDピンとDGNDピンを同じ低インピーダンスのグラウンド・プレーンに最短の長さで結線する必要があります。DGNDの接続部に余分な外部インピーダンスが存在すると、B点に生じるデジタル・ノイズが大きくなります。そうすると、アナログ回路に浮遊容量を介してより大きなデジタル・ノイズがカップリングすることになります。簡単なものですが、このモデルは要点を説明する上で非常に役に立ちます。

Q. ICのAGNDピンとDGNDピンを同じグラウンド・プレーンに結線するようにとのことですが、私の場合、システムでは、アナログとデジタルのグラウンド・プレーンを分離したままにしています。それらは1点のみで接続されるようにするべきだと考えています。その1点というのは、電源リターンをすべて結線しつつ、シャーシのグラウンドに接続される共通の点です。その場合、どのように対処すればよいでしょう？

A. システムにデータ・コンバータ（A/Dコンバータ、D/Aコンバータ）が1つしか存在しない場合であれば、データシートに記載されているように、アナログ/デジタルのグラウンド・システムをデータ・コンバータの部分で結線することができます。その場合、システムのスター・グラウンド・ポイントは、データ・コンバータの位置にあるということになります。しかし、これは、そのようにするというを当初から念頭に置いてシステムの構成していない限り、非常に好ましくない結果に終わる可能性があります。特に、複数のデータ・コンバータが異なるプリント基板上に存在する場合には、その考え方は破綻します。なぜなら、アナログとデジタルのグラウンド・システムは、複数の基板上に存在する各データ・コンバータの位置で結線されることになるからです。そうすると、明らかにグラウンド・ループが形成されてしまいます。

Q. なるほど、今の話については理解できたと思います。では、AGNDピンとDGNDピンをADCの位置で結線しなければならず、なおかつシステムのアナログ・グラウンドとデジタル・グラウンドを分離しておきたい場合にはどうすればよいのでしょうか？ AGNDとDGNDの両方を基板上的アナログ・グラウンド・プレーンまたはデジタル・グラウンド・プレーンのどちらかに接続し、両方に接続してはならないと思うのですが、この考え方は正しいのでしょうか？ 仮に正しいとしても、ADCはアナログ・デバイスでもあり、デジタル・デバイスでもあると思うので、どちらのグラウンド・プレーンに接続すべきなのか判断できません。

A. 基本的な考え方は正しいです。なお、AGNDピンとDGNDピンを両方ともデジタル・グラウンド・プレーンに接続したとすると、アナログ入力信号にデジタル・ノイズが加わってしまうことになります。アナログ入力信号は、おそらくシングルエンドの信号であり、アナログ・グラウンド・プレーンを基準にしているはずですが。

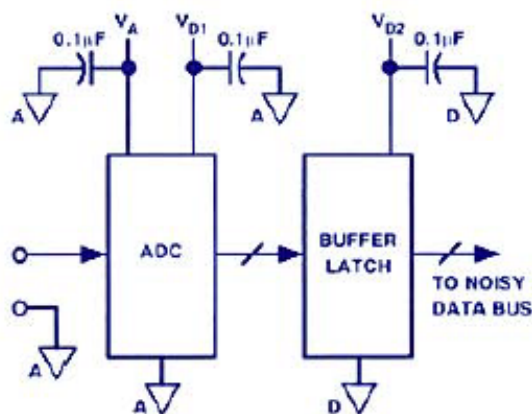
Q. つまり、正解は、AGNDピンとDGNDピンの両方をアナログ・グラウンド・プレーンに接続するということですね？ しかし、そのようにすると、ノイズの少ないアナログ・グラウンド・プレーンにデジタル・ノイズが注入されることになりませんか？ また、ADCの出力用のロジック回路はアナログ・グラウンド・プレーンを基準にすることになります。一方、それ以外のロジック回路はデジタル・グラウンド・プレーンを基準にしているはずですが。そうすると、ADCの出力用のロジック回路のノイズ・マージンが低下するのではないのでしょうか？ ADCの出力は、そもそもかなりノイズが大きくなりそうなバックプレーンのトリステート・データ・バスに接続する予定です。そのため、少しでも大きなノイズ・マージンを確保するべきだと考えています。

A. 人生というのは楽なものでも公平なものでもありません。険しい道のりを経て、あなたは正しい結論にたどり着きました。その上で、あなたは2つの懸念事項を指摘しています。すなわち、アナログ・グラウンド・プレーンに加わるデジタル・ノイズが増大するというものと、ADCの出力ロジック回路のノイズ・マージンが低下するというものですね。しかし、それらは大きな懸念材料になるほどのものではありません。十分に克服できる問題です。アナログ入力に数百mVにも達する破壊的な信号が加わることに比べれば、デジタル・インターフェースに同じレベルの電圧が加わって状況が悪くなる方が明らかにマシです。分解能が16ビットで入力範囲が10VのADCの場合、LSBの大きさはわずか150 μ Vしかありません。したがって、アナログ入力にわずかなノイズが加わるだけで、本来の変換結果が得られなくなります。

2つの懸念事項について、もう少し詳しく考察してみましょう。まず、DGNDピンをアナログ・グラウンドに接続することによるノイズの問題ですが、DGNDピンからの電流ノイズは実際にはそれほど大きなものにはなりません。もし、そのノイズが非常に大きく問題を引き起こすレベルのものだとしたら、そもそもADC内部のアナログ部分に悪影響が及んでいるでしょう。対策方法としては、高周波ノイズの防止に役立つ高品質のセラミック・コンデンサ（例えば、0.1 μ F）を使用して、ADCの電源ピンをアナログ・グラウンド・プレーンにバイパスします。そうすれば、ノイズの電流をIC周辺の非常に小さな領域に隔離することができます。つまり、システムの他の部分に与える影響を最小限に抑えることが可能になるということです。

もう1つの懸念事項であるノイズ・マージンについてですが、確かに若干マージンが減少する可能性はあります。とはいえ、数百mVのレベルを下回っていれば、TTL (Transistor Transistor Logic) やCMOSロジックでは通常許容できるはずです。ADCがシングルエンドのECL (Emitter Coupled Logic) 出力を備えている場合には、各デジタル出力にプッシュプル・ゲートを接続するとよいでしょう。つまり、真の出力と相補出力の両方を備えたゲートを接続するということです。そうしたゲートのパッケージのグラウンドをアナログ・グラウンド・プレーンに接続した上で、ロジック信号をインターフェースに差動で接続してください。そして、他端では、デジタル・グラウンド・プレーンに接地した差動ライン・レシーバーを使用します。それにより、アナログ・グラウンド・プレーンとデジタル・グラウンド・プレーンの間のノイズは、ほぼコモンモードになります。そのほとんどは、差動ライン・レシーバーの出力で除去されるはずです。同じ手法をTTLやCMOSロジックに適用することも可能です。ただ、通常は差動伝送の手法を必要としないくらい十分なノイズ・マージンが確保されているはずです。

実は、先ほどの質問の中には1つだけ問題が含まれています。一般に、ADCの出力はノイズの多いデータ・バスに直接接続するべきではありません。バスのノイズが、内部の浮遊容量 (0.1pF~0.5pFのレベル) を介してADCのアナログ入力に混入する可能性があるからです。ADCの近くに配置した中間バッファ・ラッチに、出力を直接接続する方がはるかに優れていると言えます。バッファ・ラッチはデジタル・グラウンド・プレーンに接地するので、その出力ロジック・レベルはシステムの他の部分のレベルに適合します。



Q. なるほど、おそらく十分に理解できたと思います。ただ、1つ気になることがあります。なぜ、ADCのすべてのグラウンド・ピンをAGNDと呼ばないのでしょうか？ そうすれば、そもそも問題は生じないのではないのでしょうか？

A. 確かにおっしゃるとおりかもしれません。ただ、ADCの受入検査員が抵抗用のテスターを本来のAGNDピンとAGNDと名づけられたDGNDピンの間に接続したとします。その結果、それらが実際にはパッケージ内部で結線されていないことに気づいたとしたらどうなるでしょうか。極端な話になりますが、そのロット全体が不合格との判定を受け、非常に大きな問題に発展してしまう可能性もあるかもしれません。また、ADCのデータシートには従来からの伝統が反映されています。つまり、ピンの名前はその本来の機能を表すようなものにしなければならないという流儀が継承されているのです。

Q. なるほど、わかりました。もう1つ聞いておきたいことがあります。ある同僚が、アナログとデジタルのグラウンド・システムが分離されているシステムを設計しました。その同僚は、ADCのAGNDピンをアナログ・グラウンド・プレーンに接続し、DGNDピンをデジタル・グラウンド・プレーンに接続していました。それでも、システムは問題なく動作したそうです。これについてはどう考えればよいのでしょうか？

A. 推奨されていない方法を採用したからといって、必ずしも問題が発生するとは限りません。その結果、誤った認識が正解として受け継がれてしまうこともあり得ます（あまり知られていませんが、これは「マーフィーの法則」の1つです）。例えば、ADC製品の中には、AGNDピンとDGNDピンの間の外部ノイズに対する感度が低いものも存在します。その同僚は、たまたまそのような製品を選択したのかもしれません。「問題なく動作する」という言葉の定義にもよりますが、そもそも、ADCのメーカーはそのような動作条件の下での性能を保証することはありません。ADCのような複雑な製品について、想定できるすべての動作環境でテストを実施するのは不可能です。そもそも推奨されることのない環境については、なお更です。結論として、その同僚はたまたま運が良かったということです。しかし、その方法を今後のシステム設計にも適用し続けたとしたら、いずれは悪い結果に遭遇することは間違いないでしょう。

Q. ADCのグラウンディングについて、考え方は理解できました。では、D/Aコンバータ（DAC）についてはどのように考えればよいのでしょうか？

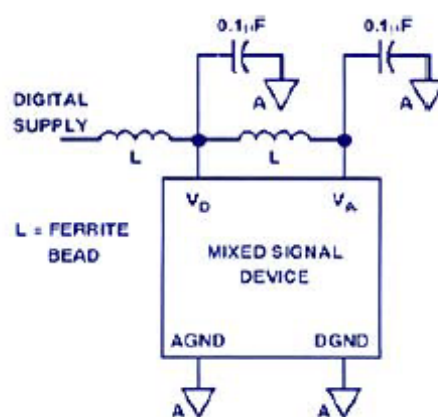
A. ADCの場合と同じ考え方を適用します。DACのAGNDピンとDGNDピンは一緒にアナログ・グラウンド・プレーンに接続してください。DACが入力用のラッチを備えていない場合には、DACを駆動するレジスタは、アナログ・グラウンド・プレーンが基準になるよう、同プレーンに接地する必要があります。その目的は、デジタル・ノイズがアナログ出力に混入するのを防ぐことです。

Q. 音声帯域プロセッサの「ADSP-21msp50」のように、ADC、DAC、DSPなどを搭載したミックスド・シグナルICについてはどう考えればよいですか？

A. ADCの場合と同じ考え方を適用します。ADSP-21msp50のような複雑なミックスド・シグナルICを、単なるデジタル・チップと同じようなものと捉えてはなりません。分解能が16ビットのシグマ・デルタ（ $\Sigma\Delta$ ）ADCやDACの実効サンプリング・レートはわずか8ksps程度であるかもしれません。しかし、その種のデータ・コンバータは実際には1MHzのオーバーサンプリング周波数によって動作します。また、ADSP-21msp50には13MHzの外部クロックが必要です。それを基に、フェーズ・ロック・ループ（PLL）を使ってプロセッサ向けの52MHzの内部クロックを生成しています。このようなICをうまく活用するためには、高精度な回路と高速回路の両方の設計手法について理解しておかなければなりません。

Q. その種のICで使用するアナログ／デジタルの電源についての要件はどのようになりますか？ アナログ用、デジタル用に個別の電源製品を購入すべきですか？ それとも同じ電源を使用しても構わないのでしょうか？

A. これについては、デジタル電源に重畳しているノイズの量によります。例えば、ADSP-21msp50の場合、5Vのアナログ電源と5Vのデジタル電源向けに独立したピンが用意されています。デジタル回路用に比較的ノイズの少ない電源を使えるのであれば、おそらくそれをアナログ電源にも使用して構わないでしょう。その際には、ICの各電源ピンを0.1 μ Fのセラミック・コンデンサを使って適切にデカップリングするようにしてください。また、デジタル・グラウンド・プレーンではなく、アナログ・グラウンド・プレーンに対してデカップリングすることを忘れないでください。より優れた分離を実現するには、下図のようにフェライト・ビーズを使用してもよいでしょう。



より安全な手法は、5Vのアナログ電源を別途用意することです。電力の損失が増加するのを許容できるのであれば、3端子レギュレータを使用してもよいでしょう。そうすれば、ノイズの少ない15Vまたは12Vの電源を基に、5Vのアナログ電源電圧を生成するといったことが行えます。

参考資料

¹ Ralph Morrison 「Grounding and Shielding Techniques in Instrumentation, Third Edition (計測器におけるグラウンディング／シールドング手法 第3版)」 New York、Wiley-Interscience、1986年

² Henry W. Ott 「Noise Reduction Techniques in Electronic Systems, Second Edition (電子システムにおけるノイズの低減手法 第2版)」 New York、Wiley-Interscience、1988年

³ High-Speed Design Seminar (高速システムの設計に関するセミナー) 1996年、Norwood MA、Analog Devices

⁴ [Mixed-Signal Design Seminar \(ミックスド・シグナル・システムの設計に関するセミナー\)](#)、1991年、Norwood MA、Analog Devices

⁵ Paul Brokaw 「An I.C. Amplifier User's Guide to Decoupling, Grounding and Making Things Go Right for a Change (デカップリング、グラウンディング、変更をうまく行うためのICアンプ・ユーザズ・ガイド)」 AN-202 (アナログ・デバイセズが無償公開)

⁶ Jeff Barrow 「Avoiding Ground Problems in High Speed Circuits (高速回路のグラウンドの問題を回避する)」 R.F. Design、1989年7月

⁷ Paul Brokaw、Jeff Barrow 「[Grounding for Low- and High-Frequency Circuits \(低周波回路と高周波回路のグラウンド設計\)](#)」 Analog Dialogue 23-3、1989年 (アナログ・デバイセズが無償公開)

⁸ The Best of Analog Dialogue-1967-1991 (1967年～1991年のアナログ・ダイアログ・ベスト集)、Norwood MA、Analog Devices (アナログ・デバイセズが無償公開)