

オンチップ抵抗器付きデュアル・ディファレンス・アンプによる高精度ADCドライバの実装

著者：Chau Tran

はじめに

オペアンプと外付けのゲイン設定抵抗器で組み立てたディスクリートのディファレンス・アンプは、精度が十分ではなく、また顕著な温度ドリフトを示します。標準的な1%、100ppm/°Cの抵抗器を用いると、最大2%の初期ゲイン誤差が、最悪の場合200ppm/°Cで変動する可能性があります。またモノリシックの抵抗ネットワークは、正確なゲイン設定のためによく使用されますが、実装寸法が大きく費用もかかります。さらに、ほとんどのディスクリートのオペアンプ回路では、同相ノイズ除去が貧弱であり、また入力電圧範囲は電源電圧より狭くなっています。モノリシック差動アンプでは、同相ノイズ除去はディスクリートのオペアンプ回路よりも良好ですが、オンチップのデバイスと外付けのゲイン抵抗器との間に本質的に存在するミスマッチにより依然としてゲイン・ドリフトは悩みの種になっています。

図1に示すAD8270汎用デュアル・ディファレンス・アンプは、このような問題を克服し、業界最小のパッケージで完結した安価で高性能なソリューションを提供します。各チャンネルは低歪みアンプと7つのトリミング済み抵抗器を搭載しており、各チャンネルピンの接続変更をすることで多様なゲインに対応する幅広い高性能アンプを実装することができます。すべての高精度抵抗器はオンチップで集積化されているので、優れた抵抗マッチングと温度トラッキングを備えています。AD8270は、5V～36Vの単電源、または±2.5V～±18Vの両電源で動作し、各アンプの最大消費電流はわずか2.5mAであり、高性能のADCを駆動するのに有効です。

本稿は、外付け抵抗器を使用せずに、ゲイン・ドリフトが10ppm/°C未満で、0.1%のゲイン精度が得られる、2つのピン・ストラップ式回路について説明します。

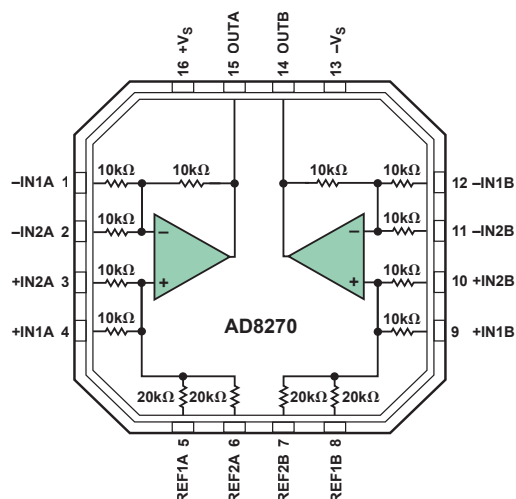


図1. AD8270の機能ブロック図

差動ADCドライバ

AD8270は、図2に示すように所定の同相電圧を中心とする差動出力を供給するように構成することができます。アンプAはゲイン+1/2用に構成され、アンプBはゲイン-1/2用に構成されるため、結合したゲインは、 $G = V_{OUT+}/V_{IN} = 1/2 - (-1/2) = 1$ となります。出力同相電圧($OUT+ + OUT-$)/2は V_{OCM} に等しくなります。

ADCを駆動するときには、信号スイングがADCのフルスケール入力範囲に対応できるようにゲインを選択する必要があります。アンプの反転および非反転入力におけるインピーダンスは、バイアス電流の影響を除去し、同相ノイズ除去を最大化するという役割があります。AD8603のユニティ・ゲイン・フォロアは、

ADCの入力範囲の中央の信号を中心にして、差動アンプの共通モード出力電圧を V_{OCM} に設定します。このピンは、回路が両電源で動作しているときにはグラウンドに接続でき、単電源動作のときには $V_S/2$ に接続することができます。あるいは、図に示すように単電源のADCを駆動しているときには、ADCのリファレンス・ピンに接続することでレシオメトリック動作が可能です。 V_{OCM} が低インピーダンス・ソースの場合には、AD8603を削除することができます。

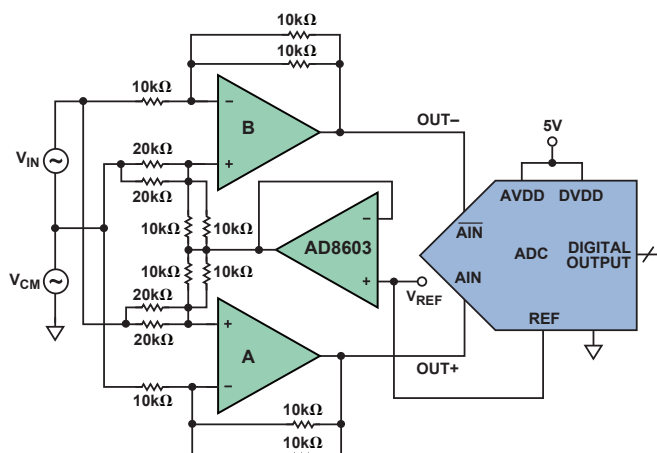


図2. 差動アンプによるADCの駆動

ゲインが1未満のときの動作 (差動からシングルエンドへの変換)

低入力範囲でADCを駆動するため、AD8270のゲイン・ブロックを変更して、1未満のゲインを供給することができます。この例を図3に示します。

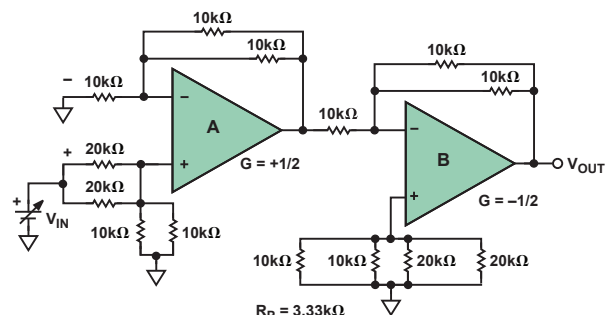


図3. 1未満のゲインの場合の接続

ピン・ストラップにより、アンプAをゲイン+1/2用に構成します。アンプBはゲイン-1/2用に構成されるので、信号はやはり減衰され、この接続の総ゲインは-0.25に等しくなります。

$$G = \frac{V_{out}}{V_{in}} = \left(\frac{5 \text{ k}\Omega}{15 \text{ k}\Omega} \right) \left(1 + \frac{5 \text{ k}\Omega}{10 \text{ k}\Omega} \right) \left(- \frac{5 \text{ k}\Omega}{10 \text{ k}\Omega} \right) = -0.25$$

結論

AD8270デュアル・ディファレンス・アンプは、低オフセット電圧、低オフセット・ドリフト、低ゲイン誤差、低ゲイン・ドリフトを実現し、14個の高精度抵抗器を内蔵しているため、高精度で安定したアンプを実装するのに使用することができます。また、電源範囲が広いので、広範囲の入力電圧に対応することができます。また、省スペースパッケージを採用しているため、PCボードの面積の削減、レイアウトの簡略化、コストの削減、および性能の向上を実現します。

著者

Chau Tranは、1984年にアナログ・デバイセズに入社し、マサチューセッツ州ウィルミントンにある計装アンプ製品 (IAP) グループに勤務しています。電気工学修士を取得して1990年にタフツ大学を卒業しています。10件以上の特許を所有し、執筆した技術論文は10本を超えています。

