

DC/DCステップダウン (降圧) レギュレータを活用する方法

Ken Marasco 著

スマートフォン、タブレット、デジタル・カメラ、ナビゲーション・システム、医療機器、その他の低消費電力が求められるような電池駆動の機器などは、異なる半導体プロセスで製造された複数の集積回路を内蔵しているのが普通です。これらのデバイスは一般にいくつかの独立した電源電圧を必要としますが、それぞれの電源電圧は、バッテリーや外付けのAC/DC電源によって供給される電圧とは異なっていることが多いものです。

図1は、リチウムイオン・バッテリーで動作する代表的な低消費電力システムを示します。バッテリーの出力可能な電圧範囲は3~4.2Vですが、ICの方は0.8V、1.8V、2.5V、2.8Vを必要とします。バッテリー電圧をもっと低いDC電圧に下げするための簡単な方法は、**低ドロップアウト・レギュレータ¹ (LDO)**を使用することです。残念なことに、負荷に供給されない電力は熱として失われるため、 V_{IN} と V_{OUT} の電位差が大きい場合は、LDOでは効率がよくありません。この代わりに広く使われるのがスイッチング・コンバータで、エネルギーをインダクタの磁場に保存し、電圧を変換した上で負荷に対し通電します。損失が減少するため、高効率が求められる場合に適しています。ここで取り上げる降圧 (ステップダウン) コンバータは、低い電圧に変換して供給します。今後取り上げる予定の昇圧 (ステップアップ) コン

バータは、高い電圧に変換して出力します。スイッチとして内部FETを搭載したスイッチング・コンバータは**スイッチング・レギュレータ²**と呼ばれ、外付けFETを必要とするデバイスは**スイッチング・レギュレータ・コントローラ³**と呼ばれます。ほとんどの低消費電力システムは、コストと性能上の目標を達成するために、LDOとスイッチング・コンバータの両方を使用します。

図2に示すように、降圧スイッチング・レギュレータは、2個のスイッチ、2個のコンデンサ、1個のインダクタから構成されます。入力とグラウンドの貫通電流、いわゆる「シュートスルー」を避けるため、非重複スイッチ・ドライブを使用して、一度にオンにできるスイッチを1つだけにします。フェーズ1では、スイッチBは開き、スイッチAは閉じています。インダクタは V_{IN} に接続されるため、電流は V_{IN} から負荷に流れます。インダクタに掛かる正電圧 (出力に対して入力側) によって、電流は増加します。フェーズ2では、スイッチAは開き、スイッチBは閉じています。インダクタはグラウンドに接続されるため、電流はグラウンドから負荷に流れます。インダクタに掛かる負電圧 (出力に対して入力側) によって、電流は減少します。そして、インダクタに保存されたエネルギーが負荷に放電されます。

なお、スイッチング・レギュレータの動作は、連続または不連続とすることができます。電流連続モード (CCM) で動作するとき、低負荷時にはインダクタ電流がゼロ以下になり負の電流が流れます (逆流します)。電流不連続モード (DCM) で動作するとき、インダクタ電流はゼロ以下に降下することはありません。低消費電力降圧コンバータはDCMで動作することでそのロスを減らす効果があります。図2に ΔI_L で示す電流リップルは、一般に公称負荷電流の20~50%になるように設計されます。

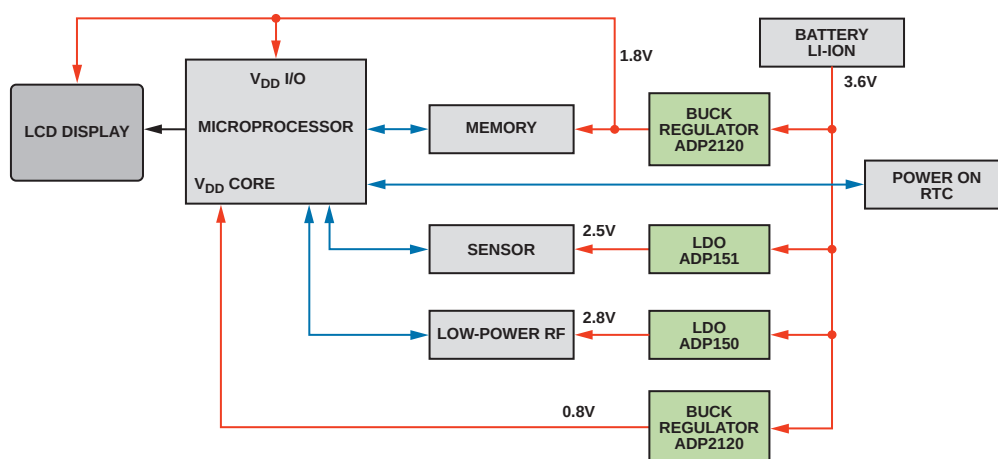


図1. 代表的な低消費電力携帯システム

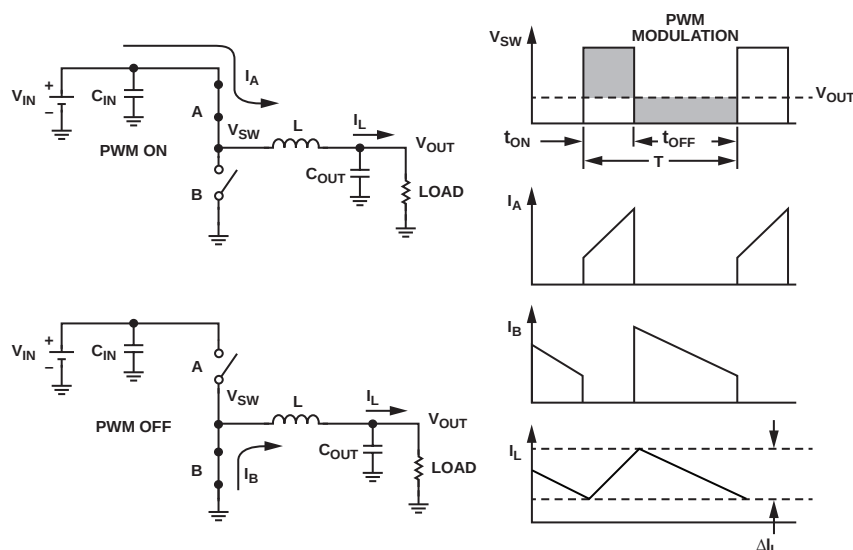


図2. 降圧コンバータのトポロジと動作波形

図3では、同期降圧レギュレータを形成するために、スイッチAとスイッチBには、それぞれPFETスイッチとNFETスイッチが実装されました。「同期」という言葉は、FETが下位スイッチとして使用されることを示します。下位スイッチの代わりにショットキー・ダイオードを使用する降圧レギュレータは、非同期として定義されます。低消費電力の取り扱いについては、FETはショットキー・ダイオードよりも一般的にロスが少ないため、同期降圧レギュレータの方が効率がよくなります。しかし、インダクタ電流がゼロになったときに下側FETが解放されず、新たな制御回路によってICの複雑さとコストが増大する場合は、軽負荷における同期コンバータの効率が損なわれます。

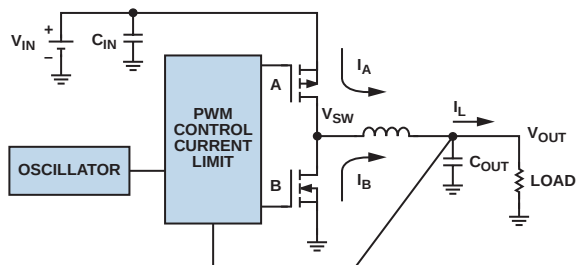


図3. 発振器、PWM制御ループ、スイッチングFETを集積した降圧レギュレータ

今日の低消費電力同期降圧レギュレータは、主な動作モードとしてパルス幅変調方式（PWM）を使用します。PWMでは、周波数を一定に保持し、パルス幅（ t_{ON} ）を変動させて出力電圧を調整します。供給される平均電力は、デューティサイクル（D）に比例するため、負荷に電力を効率的に供給できます。

$$D = \frac{t_{ON}}{t_{ON} + t_{OFF}} \approx \frac{V_{OUT}}{V_{IN}}$$

FETスイッチはパルス幅コントローラによって制御されます。パルス幅コントローラは、負荷変動に応じて出力電圧を調整するために、制御ループにおいて電圧または電流帰還を使用します。低消費電力降圧コンバータは、一般に1～6MHzで動作します。高いスイッチング周波数では小さなインダクタを使用できます。しかし、スイッチング周波数が倍増するたびに、スイッチング・ロスの影響などにより効率はおよそ2%低下します。

PWM動作の場合、軽負荷においてシステム効率が必ずしも改善されるわけではありません。たとえば、グラフィックス・カード向けの電源回路で考えてみます。ビデオ・コンテンツは変化するため、グラフィックス・プロセッサを駆動する降圧コンバータの負荷電流も変化します。連続PWM動作では広範囲の負荷電流を処理できますが、軽負荷においては、負荷に供給される総電力の大部分がレギュレータによって消費されるため、効率は急激に低下します。バッテリー駆動のアプリケーションの場合、降圧レギュレータは、パルス周波数変調（PFM）、パルス・スキッピング、またはその両方の組み合わせなど、追加の節電技術を採用します。

アナログ・デバイセズは、効率的な軽負荷動作をパワーセーブ・モード（PSM）と定義します。パワーセーブ・モードに入ると、PWMレギュレーション・レベルでオフセットが誘発され、出力電圧はPWMレギュレーション・レベルを約1.5%上回るまで上昇します。その時点でPWM動作はターンオフされ、両方のパワー・スイッチがオフにされ、アイドル・モードに入ります。 C_{OUT} は、 V_{OUT} がPWMレギュレーションの電圧レベルに下がるまで、放電を続けます。その後、デバイスはインダクタを駆動するため、 V_{OUT} は再び上限閾値まで上昇します。このプロセスは、負荷電流がパワーセーブ電流閾値を下回っている限り、繰り返されます。

ADP2138は、800mA、3MHzの、コンパクトなステップダウンDC/DCコンバータです。図4は、代表的なアプリケーション回路を示します。図5は、強制PWM動作と自動PWM/PSM

動作での効率の改善を示します。PSM干涉については、可変周波数であるためにフィルタ処理が困難な場合があります。したがって、多くの降圧レギュレータはMODEピン（図4）を内蔵することで、ユーザが強制連続PWM動作を選択したり、自動PWM/PSM動作を可能にしたりできます。MODEピンは、いずれかの動作モード用に配線接続したり、節電に必要な場合に動的に切り替えたりすることができます。

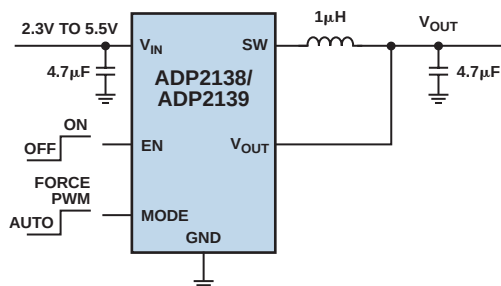
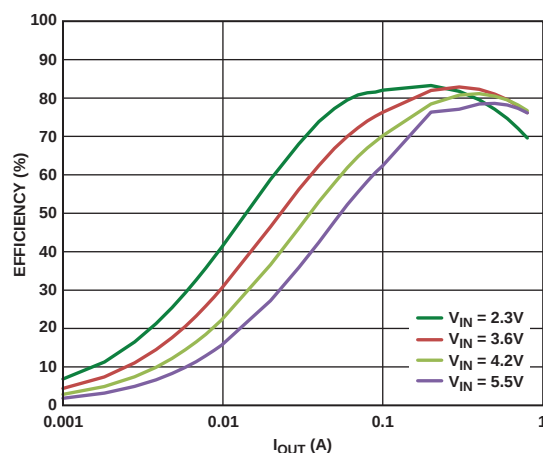
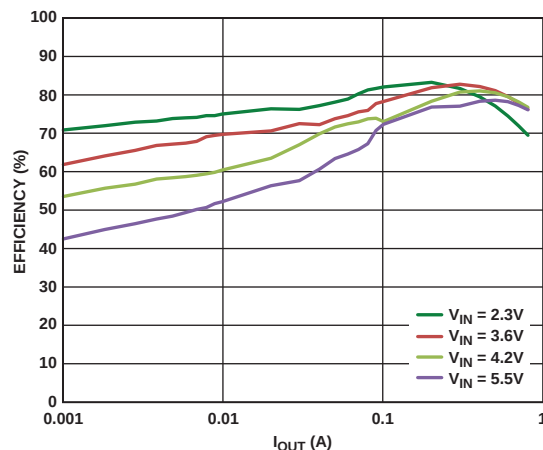


図4. ADP2138/ADP2139の代表的なアプリケーション回路



(a)



(b)

図5. ADP2138の効率：(a)強制PWMモード、(b) PWM/PSM自動切り替えモード

降圧スイッチング・レギュレータによる効率の改善

効率の改善によって、バッテリーを交換または再充電するまでの動作時間を長くできるため、新しい携帯機器の設計には非常に望ましいことです。たとえば、図6に示すように、充電式リチウムイオン・バッテリーは、ADP125 LDOを使用して、0.8Vで500mAの負荷を駆動できます。LDOの効率（ $V_{OUT}/V_{IN} \times 100\%$ 、つまり0.8/4.2）は、わずか19%です。LDOは使われないエネルギーを保存できないため、電力の81%（1.7W）は負荷に供給されずLDO内部の熱として放散されます。そのため、

ハンドヘルド機器は短時間で熱くなることがあります。4.2Vの入力と0.8Vの出力で82%の動作効率を実現するADP2138スイッチング・レギュレータを使用すれば、4倍以上の効率を実現して、携帯機器の温度上昇を減らすことができます。このようにシステム効率が大幅に改善されるため、携帯機器には多数のスイッチング・レギュレータが組み込まれるようになりました。

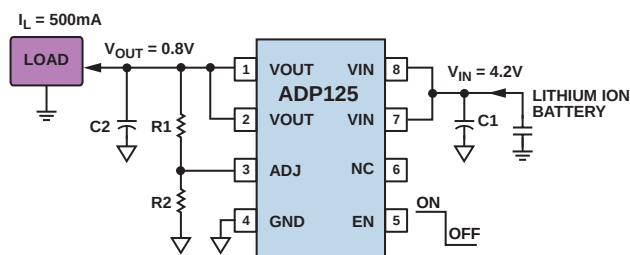


図6. 500mA負荷を駆動できるADP125低ドロップアウト・レギュレータ

降圧コンバータの主な仕様と定義

入力電圧範囲：降圧コンバータの入力電圧範囲は、使用可能な最低の入力電源電圧を決定します。仕様に記載された入力電圧範囲の幅が広くても、効率的な動作のためには V_{IN} が V_{OUT} を上回る必要があります。たとえば、安定化された3.3Vの出力電圧は、3.8Vを上回る入力電圧を必要とします。

グラウンドまたは無信号時消費電流： I_Q は、負荷に供給されないDCバイアス電流です。低い I_Q を持つデバイスは、高い効率を提供します。しかし I_Q は、スイッチ・オフ、ゼロ負荷、PFM動作、PWM動作など、多くの条件に対して仕様規定できるため、アプリケーションに最適な降圧レギュレータを決定するには、特定の動作電圧と負荷電流における実際の動作効率データを調べることがベストです。

シャットダウン電流：イネーブル・ピンがオフに設定されたときに消費される入力電流。この電流は、低消費電力型の降圧レギュレータでは一般に $1\mu A$ を十分に下回ります。このことは、スリープ・モードの際に長い時間スタンバイ状態となる携帯機器のバッテリーにとって重要です。

出力電圧精度：アナログ・デバイスサイズの降圧コンバータは、高い出力電圧精度を実現するように設計されています。固定出力デバイスは、 $25^\circ C$ で $\pm 2\%$ 未満の精度に出荷時にトリミングされます。出力電圧精度は、動作温度、入力電圧、負荷電流の範囲に対して指定され、最悪時の不正確さは $\pm x\%$ として指定されます。

ライン・レギュレーション：ライン・レギュレーションは、一定負荷において入力電圧の変化に起因する出力電圧の変化です。

負荷レギュレーション：負荷レギュレーションは、出力電流の変化に対する出力電圧の変化です。大部分の降圧レギュレータは、ゆっくり変化する負荷電流に対して出力電圧を基本的に一定に保つことができます。

負荷トランジェント：負荷電流がローレベルからハイレベルに短時間で変化してPFMからPWMまたはPWMからPFMの動作にモード切り替えが行われたとき、トランジェント誤差が発生することがあります。負荷トランジェントは必ずしも仕様規定されていません。しかし、大部分のデータシートには、異なる動作条件での負荷過渡応答の図が記載されます。

電流制限：ADP2138などの降圧レギュレータは、PFETスイッチや同期整流器を流れる正電流の量を制限するための保護回路を内蔵しています。正電流制御は、入力から出力へと流れることのできる電流量を制限します。負電流制限は、インダクタ電流が方向を翻して負荷から流れ出ることを防止します。

ソフト・スタート：スタートアップ時に出力電圧の増加を一定に制御することによって突入電流を防止するソフト・スタート機能を内蔵していることが重要です。バッテリーや高インピーダンス電源をコンバータの入力に接続しているときは、この機能によって

入力の電圧降下を防止できます。デバイスがイネーブルにされた後、内部回路はパワーアップ・サイクルを開始します。

スタートアップ時間：スタートアップ時間は、イネーブル信号の立上がりエッジから、 V_{OUT} がその公称値の90%に到達するまでの時間です。一般にこのテストは、 V_{IN} を印加し、イネーブル・ピンをオフからオンにトグルした状態で実行されます。 V_{IN} がオフからオンにトグルされたとき、イネーブルが V_{IN} に接続された場合、制御ループが安定するのに時間がかかるため、スタートアップ時間が大幅に増加することがあります。降圧レギュレータのスタートアップ時間は、携帯システムで節電のためにレギュレータが頻繁にターン・オン／オフされるアプリケーションの場合に重要です。

サーマル・シャットダウン (TSD)：ジャンクション温度が規定の範囲を超えて上昇した場合、サーマル・シャットダウン回路がレギュレータをターンオフします。大電流動作、回路基板の冷却不足、または高い周囲温度の結果として、極端なジャンクション温度になることがあります。オンチップ温度がプリセットされた制限値よりも下がるまで通常動作への復帰を防ぐために、保護回路にはヒステリシスを持たせます。

100%のデューティ・サイクル動作： V_{IN} の低下または I_{LOAD} の増加によって降圧レギュレータが限度に達すると、PFETスイッチが時間の100%オンとなり、 V_{OUT} が所望の出力電圧よりも低下します。この限度では、ADP2138は、PFETスイッチが時間の100%オンにとどまるモードにスムーズに移行します。入力条件が変化すると、デバイスはただちにPWMレギュレーションを再開し、 V_{OUT} のオーバーシュートを防ぎます。

放電スイッチ：一部のシステムでは、負荷がきわめて軽い場合に、システムがスリープ・モードに入った後、降圧レギュレータの出力がしばらくの間ハイレベルにとどまる場合があります。ここで、出力電圧が放電される前にシステムがパワーオン・シーケンスを開始した場合、システムがラッチアップしたり、デバイスが損傷を受けることがあります。ADP2139降圧レギュレータは、イネーブル・ピンがローレベルになったり、デバイスが低電圧ロックアウトまたはサーマル・シャットダウン状態に入ったりしたときに出力を放電するため、内蔵スイッチド抵抗（一般に 100Ω ）を使用します。

低電圧ロックアウト：低電圧ロックアウト (UVLO) は、システム入力電圧が仕様規定された閾値を超えた時にのみ電圧が負荷に供給されるようにします。UVLOが重要である理由は、入力電圧が安定した動作に必要な値以上である時にのみデバイスをパワーオンできるからです。

結論

低消費電力降圧レギュレータは、スイッチングDC/DCコンバータ設計の困難を解消します。アナログ・デバイスが提供する高集積の降圧レギュレータ・ファミリーは、堅牢で使いやすく、最小の外付け部品で高い動作効率を達成できます。システム設計者は、データシートの「アプリケーション」の項にある設計計算式や、ADIsimPower™⁴設計ツールを活用することができます。アナログ・デバイスサイズの降圧レギュレータ用のセクション・ガイド、データシート、アプリケーション・ノートについては、www.analog.com/jp/power-management/products/index.htmlをご覧ください。追加情報については、アナログ・デバイセズのアプリケーション・エンジニアまでご連絡ください。

参考文献

(アナログ・デバイセズの全製品に関する情報は、www.analog.com/jpをご覧ください。)

¹ www.analog.com/jp/power-management/linear-regulators/products/index.html.

² www.analog.com/jp/power-management/switching-regulators-integrated-fet-switches/products/index.html.

³ www.analog.com/jp/power-management/switching-controllers-external-switches/products/index.html.

⁴ <http://designtools.analog.com/dtPowerWeb/dtPowerMain.aspx>

Lenk, John D. *Simplified Design of Switching Power Supplies*. Elsevier. 1996. ISBN 13: 978-0-7506-9821-4.

Marasco, K. 「低ドロップアウト・レギュレータを活用する方法」 Analog Dialogue, Volume 43, Number 8, 2009年、14～17ページ。

著者

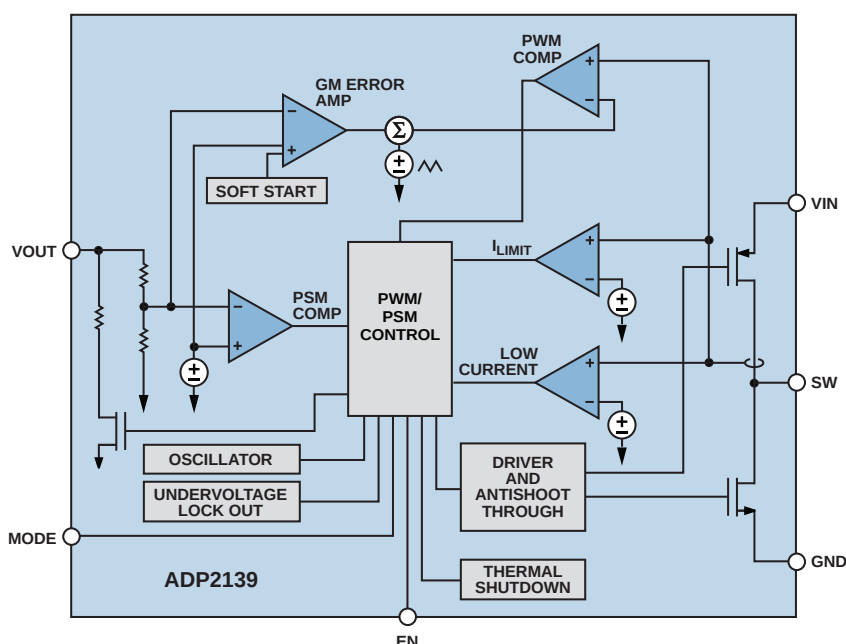
Ken Marasco [ken.marasco@analog.com] は、システム・アプリケーション・マネージャです。携帯電源製品の技術サポートを担当しており、3年前からアナログ・デバイセズの携帯アプリケーション・チームに所属しています。ニューヨーク工科大学で応用物理学の学位を取得し、システムと部品の設計では35年の経験があります。



付録

800mAの負荷を駆動する3MHzの同期ステップダウンDC/DCコンバータ

ステップダウンDC/DCコンバータADP2138とADP2139は、ワイヤレス・ハンドセット、パーソナル・メディア・プレーヤ、デジタル・カメラ、その他の携帯機器での使用に最適です。これらの製品は、最小のリプルを実現するために強制パルス幅変調(PWM)モードで動作させたり、軽負荷での効率を最大限に高めるためにPWMモードとパワーセーブ・モードを自動で切り替えたりできます。2.3～5.5Vの入力範囲で動作するため、リチウム、アルカリ、NiMHのセルやバッテリーなど、標準の電源を使用できます。800mAの負荷能力と2%の精度で、0.8Vから3.3Vまでの複数の固定出力電圧オプションがあります。内部パワー・スイッチと同期整流器は、効率を改善し、外付け部品の数を最小限に抑えます。図Aに示すADP2139には、内部放電スイッチが追加されています。コンパクトな1mm×1.5mmの6ピンWLCSPパッケージを採用したADP2138とADP2139は、-40～+125℃で仕様規定され、1000個受注時の単価が0.90ドルです(米国における販売価格)。



図A. ADP2139の機能ブロック図