

チョッパ・アンプの入力電流ノイズの解析、偶数次高調波の折り返し効果の影響を解き明かす

著者：楠田義憲

概要

本稿では、チョッパ・アンプの入力電流ノイズを理論的に解析する方法と実測結果を示します。対象とするのは、入力容量が10pF、電圧ノイズのパワー・スペクトル密度が5.6nV/√Hz、ユニティ・ゲイン帯域幅が4MHzのチョッパ・アンプです。クロズドループ・ゲインが高い場合、入力電流ノイズの支配的成分は、入力チョッパ（入力に対してチョッパ制御を行う回路）によって発生する動的コンダクタンスの熱ノイズとなります。また、本稿で示す理論的な解析により、入力電流に影響を及ぼすもう1つのノイズ源は、入力チョッパにおいて動的コンダクタンスによってサンプリングされるアンプの電圧ノイズであることがわかります。更に、サンプリングを行う際には、広帯域の電圧ノイズ（のスペクトル密度）が低い周波数帯に折り返されるため、電流ノイズのスペクトル密度は、クロズドループ帯域幅が広いほど（つまり、クロズドループ・ゲインが低いほど）増加します。例えば、本稿で例にとるチョッパ・アンプにおいて、クロズドループ・ゲインが10である場合、電流ノイズの実測値は0.28pA/√Hzです。それに対し、ユニティ・ゲインの構成では、同ノイズが0.77pA/√Hzまで増加します。

I. はじめに

チョッピングは、オペアンプのオフセット電圧を周期的に補償する手法として広く用いられています。これを利用することにより、オフセット電圧をμVのレベルに抑えることができます。また、1Hz未満のコーナー周波数で、1/fノイズを非常に低いレベルに抑えることも可能になります^{1, 2}。多くの場合、チョッパ・アンプや計装アンプを使用する目的は、ソース・インピーダンスが比較的小さく、信号周波数が低い小振幅の信号電圧を検出することです。例えば、光、温度、磁界、力を検出するセンサーが出力するmVのレベルのセンサー信号を増幅するために使われるといった具合です。そうした場合、信号の周波数は通常は1kHz未満です²。チョッパ・アンプでは、入力チョッパのスイッチング処理に起因して、チョッピングを行わない一般的なCMOSオペアンプよりもはるかに多くの入力バイアス電流と、はるかに大きい入力電流ノイズが発生します^{3, 4}。オペアンプの入力部がインピーダンスの高いソースによって駆動される場合、その入力電流ノイズが電圧ノイズに変換されます。この電圧ノイズが、オペアンプ全体のノイズの支配的な成分になる可能性があります^{3, 4}。

「Measurement and Analysis of Input Current Noise in Chopper Amplifiers（チョッパ・アンプの入力電流ノイズの測定と解析）」⁴という文献では、入力電流ノイズの様々な潜在的要因（ノイズ源）について解説しています。

そのうえで、入力MOSスイッチにおける電荷注入に伴って発生するショット・ノイズが主なノイズ源であると特定しています。一方、「Excess Current Noise in Amplifiers with Switched Input（スイッチド入力を備えるアンプの過剰な電流ノイズ）」⁵では、主なノイズ源として、入力チョッパで発生する動的コンダクタンスの熱ノイズを挙げています。こうした論文で採用されている実測手法では、オペアンプの出力から入力へのフィードバックを減衰させることにより、オペアンプの出力電圧ノイズを入力チョッパから隔離しています。

従来、チョッパ・アンプは、クロズドループ・ゲインを高く設定した状態で使用されてきました。ただ、クロズドループ・ゲインが低い場合やソース・インピーダンスが高い場合にも、チョッパ・アンプのオフセット電圧と1/fノイズを低く抑えることが求められます²。そのため、そのような構成における電流ノイズの振る舞いを理解することが重要になります。以前、筆者は「A 5.6 nV/√Hz Chopper Operational Amplifier Achieving a 0.5 μV Maximum Offset Over Rail-to-Rail Input Range with Adaptive Clock Boosting Technique（適応型クロック・ブースト手法により、レールtoレール入力範囲でオフセットを最大0.5μVに抑える5.6nV/√Hzの低ノイズ・チョッパ・アンプ）」⁶という論文を執筆しました。本稿では、クロズドループ・ゲインが高い場合と低い場合の両方について、チョッパ・アンプの入力電流ノイズを解析する方法と実測結果について説明します。それを通し、入力チョッパにおける動的コンダクタンスによってサンプリングされるオペアンプの広帯域電圧ノイズが、入力電流ノイズのもう1つのノイズ源であることを示します。また、サンプリングを実施する際、チョッピングに伴い偶数次高調波の電圧ノイズが低い周波数領域に折り返され、電流ノイズが増加する可能性があることも示します。クロズドループ・ゲインが低く、入力チョッパに到達するオペアンプの出力電圧ノイズの減衰量が小さい場合には、このノイズ源が入力電流ノイズの支配的要因になる可能性があります。

セクションIIでは、これまでに報告されている入力電流ノイズのノイズ源についておさらいします。続くセクションIIIでは、サンプリングされた広帯域にわたる電圧ノイズと、それに伴うノイズ・スペクトルの折り返し効果に起因する入力電流ノイズの発生メカニズムについて説明します。セクションIVでは、オペアンプの様々な電流ノイズ源に対して、いくつかの数値計算を行います⁶。セクションVでは、電流ノイズの計算値を、シミュレーション結果や実測値と比較することで、解析結果の検証を行います。セクションVIでは、入力電流ノイズを低減するための推奨事項を示します。最後に、セクションVIIの結論をもって、本稿を締めくくります。

II. これまでに報告されている入力電流ノイズ源

最初に挙げる3つの電流ノイズ源については、「Measurement and Analysis of Input Current Noise in Chopper Amplifiers」で解説されています。まず、入力部のスイッチによって生じるチャンネルへの電荷注入は、平均電流 I_{q_ave} として近似することができます。それによって、以下のようなショット・ノイズが生じます。

$$i_{n_SHOT} = \sqrt{2qI_{q_ave}} = \sqrt{4qf_{CHOP} \times (WLC_{ox})_{SW} \times (V_{GS} - V_{TH})_{SW}} \quad (1)$$

これが1つ目のノイズ源です。上式において、 f_{CHOP} はチョッピング周波数、 $(WLC_{ox})_{SW}$ と $(V_{GS} - V_{TH})_{SW}$ はそれぞれスイッチのゲート酸化膜容量とオーバードライブ電圧を表します。

2つ目のノイズ源は、次のようなものです。まず、クロック・ドライバによって生成されるノイズの電荷 kTC がサンプリングされます。それがスイッチのゲート酸化膜容量に蓄積されます。このノイズの電荷は、チョッピングが行われるたびにオペアンプの入力に流れ込みます。このノイズは、以下の式で表されます。

$$i_{n_kTC} = \sqrt{8kT(WLC_{ox})_{SW} \times f_{CHOP}} \quad (2)$$

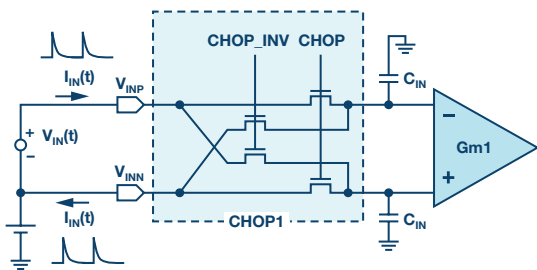


図1. チョッピングと入力容量に起因する動入力電流

3つ目のノイズ源は、入力チョップCHOP1がスイッチングするたびに、オペアンプの入力コンデンサ C_{IN} に流れ込む動入力電流 $I_{IN}(t)$ です（図1）。 $V_{IN}(t) = V_{IN_DC}$ というDC電圧を印加する場合、一定の時間内の平均入力電流 I_{IN_ave} は、以下のようにして求められます。

$$I_{IN_ave} = 2C_{IN}f_{CHOP} \times V_{IN_DC} \quad (3)$$

これに伴う動入力コンダクタンス G_{IN_ave} と熱ノイズ i_{n_GIN} は、以下のようにして求められます。

$$G_{IN_ave} = \frac{I_{IN_ave}}{V_{IN_DC}} = 2C_{IN}f_{CHOP} \quad (4)$$

$$i_{n_GIN} = \sqrt{4kTG_{IN_ave}} = \sqrt{8kTC_{IN}f_{CHOP}} \quad (5)$$

3つのノイズ源を表す式（1）、（2）、（5）は、それぞれ固有の回路およびスイッチのパラメータを前提として構成されています。そのため、パラメータの値によっては、いずれかが全体的なノイズの支配的要因になり得ます。過去に、オープンループのチョッパ・アンプ（計装アンプ）と、クロズドループ・ゲインが100の2種類のチョッパ・アンプを例にとり測定を行ったところ、いずれのアンプでも、式（1）のショット・ノイズが全体的な電流ノイズの支配的要因だったという結果が得られています⁴。オープンループの計装アンプでは、入力コンデンサの容量がわずか125fFだったので、式（5）で求められる動コンダクタンスの熱ノイズは、ほぼ無視できたといえます。

「Excess Current Noise in Amplifiers with Switched Input」では、ディスクリートのFETで構成されるチョッパ回路を対象として、測定を行っています。10pF～100pFのディスクリートのコンデンサを追加した場合、式（5）で求められる熱ノイズが全体的な電流ノイズの支配的要因になることが示されています。電流ノイズは、コンデンサの値を高めると、それに依存して増加することに注意してください。

III. サンプリングされた電圧ノイズとノイズ・スペクトルの折り返し効果に起因する電流ノイズ

式（5）に示したように、動コンダクタンスそのものによって、熱ノイズ（電流ノイズ）が生成されますが、そのサンプリング処理によっても、電流ノイズが生じます。入力チョッパの電圧ノイズが電流ノイズに変換されるのです。

サンプリングされたAC入力電圧に起因する動入力電流

DC入力電圧に依存する動入力電流は、式（3）によって求められます。ここでは、差動入力電圧 $V_{IN}(t)$ が、周波数が $2 \times f_{CHOP}$ の正弦波である場合について考察します。図2に示すように、チョッピング用のクロックCHOPおよびCHOP_INVがスイッチングするとき、 $V_{IN}(t)$ はピーク値である V_{IN_AC} に達することがわかります。その結果、入力がDCの差動電圧である場合と同様に、ACの差動電圧によって、動入力電流 $I_{IN}(t)$ が生じます。その時間平均電流 I_{IN_ave} は、次の式で求められます。

$$I_{IN_ave} = 2C_{IN}f_{CHOP} \times V_{IN_AC} \quad (6)$$

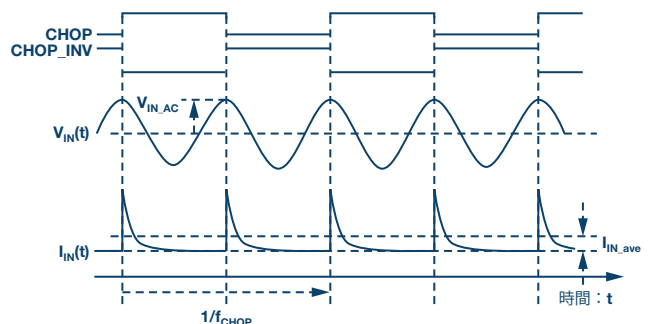


図2. ACの差動入力電圧に伴う動入力電流の波形

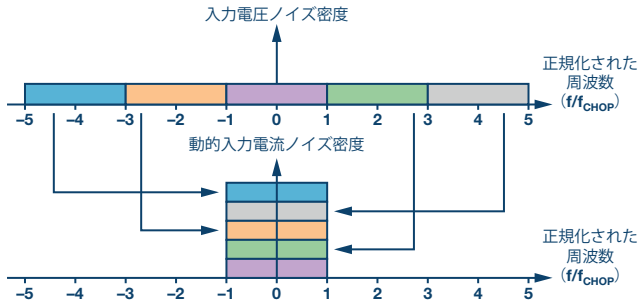


図3. ノイズ・スペクトルの折り返し効果。電圧ノイズ（密度）がサンプリングされて、電流ノイズ（密度）に変換される際に折り返しが生じます。

入力電圧とチョッピング用のクロックの位相差がランダムである場合、式（6）は、入力電圧のRMS値 V_{IN_RMS} を用いて書き換えることができます。入力電流 $I_{IN_ave_RMS}$ は、次のようになります。

$$I_{IN_ave_RMS} = 2C_{IN}f_{CHOP} \times V_{IN_RMS} \quad (7)$$

$2 \times f_{CHOP}$ だけでなく、 $4 \times f_{CHOP}$ や $6 \times f_{CHOP}$ など、チョッピング周波数の偶数次高調波がAC入力差動電圧として印加される場合にも、同じように入力電流が発生します。

サンプリングされた電圧ノイズ密度、ノイズ・スペクトルの折り返し効果に起因する電流ノイズ密度

入力電圧の周波数スペクトルに、チョッピング周波数の偶数次高調波が複数含まれる場合、それらはすべて低い周波数領域に折り返されます。これは、ノイズ・スペクトルの折り返し効果（Folding Effect）として知られる現象です¹。チョッピングは、サンプリング手法ではなく、変調手法だと見なされています。しかし、この動的入力電流は、連続的な入力電圧ではなく、サンプリングされた入力電圧に起因しています。そのため、サンプリングに伴いノイズ・スペクトルが折り返していると見なすことができます。平均動的電流の量は、チョッピングの瞬間の差動入力電圧だけによって決まります。それ以外の時間の差動入力電圧には依存しません。

図3は、ノイズ・スペクトルの折り返し効果について示したものです。この図では、入力電圧ノイズのPSD（パワー・スペクトル密度。以下、単に密度と表記します）がDCから $5 \times f_{CHOP}$ までは e_n に等しく、 $5 \times f_{CHOP}$ を超えるとゼロになると仮定しています。

これにより、DCからナイキスト周波数である $\pm f_{CHOP}$ の間における入力電流ノイズ密度が得られます。この範囲内の入力電圧ノイズ密度である $e_n(f_{en})$ は、周波数シフトを伴うことなく、入力電流ノイズ密度である $i_{n_en_GIN_0}(f)$ に影響を及ぼします。

$$i_{n_en_GIN_0}(f_{in}) = 2C_{IN}f_{CHOP} \times e_n(f_{en}) \quad (8)$$

上式において、 f_{en} と f_{in} は、それぞれ入力電圧ノイズ密度とそれに起因する入力電流ノイズ密度の周波数です。 f_{CHOP} から $3 \times f_{CHOP}$ までの入力電圧ノイズ密度は、 $-2 \times f_{CHOP}$ だけ周波数をシフトした形で入力電流ノイズ密度に影響を及ぼします。

$$i_{n_en_GIN_2f_{CHOP}}(f_{in}) = 2C_{IN}f_{CHOP} \times e_n(f_{en} - 2f_{CHOP}) \quad (9)$$

トータルの入力電流ノイズ密度である $i_{n_en_GIN_RSS}(f)$ は、式（8）と式（9）を含めて、オペアンプのクロードループ帯域幅内にあるすべての周波数からの折り返しによるノイズ密度を、2乗平均平方根（RSS：Root Sum Square）で合計することによって算出されます。

$$i_{n_en_GIN_RSS}(f_{in}) = 2C_{IN}f_{CHOP} \sqrt{\sum_{n=-\infty}^{\infty} e_n^2(f_{en} - 2nf_{CHOP})} \quad (10)$$

電圧ノイズ密度が周波数軸に対して平坦で、その値が e_n であるとしします。そして周波数 f_{en_BW} で帯域制限される場合、低い周波数領域における電流ノイズ密度は、次のようになります。

$$i_{n_en_GIN_RSS} = 2C_{IN}f_{CHOP} \times e_n \times \sqrt{1 + \frac{f_{en_BW}}{f_{CHOP}}} \quad (11)$$

$f_{en_BW}/f_{CHOP} \gg 1$ の場合、上式は次のように近似できます。

$$i_{n_en_GIN_RSS} \cong 2C_{IN} \sqrt{f_{CHOP} \times f_{en_BW}} \times e_n = 2C_{IN} \sqrt{f_{CHOP} \times e_{n_RMSINT}} \quad (12)$$

上式では、 $e_n \times \sqrt{f_{en_BW}}$ が積分RMS電圧ノイズ e_{n_RMSINT} に置き換えられています。この入力電流ノイズ源は、差動入力におけるRMS電圧ノイズ、入力コンデンサのサイズ、チョッピング周波数の平方根にほぼ比例します。

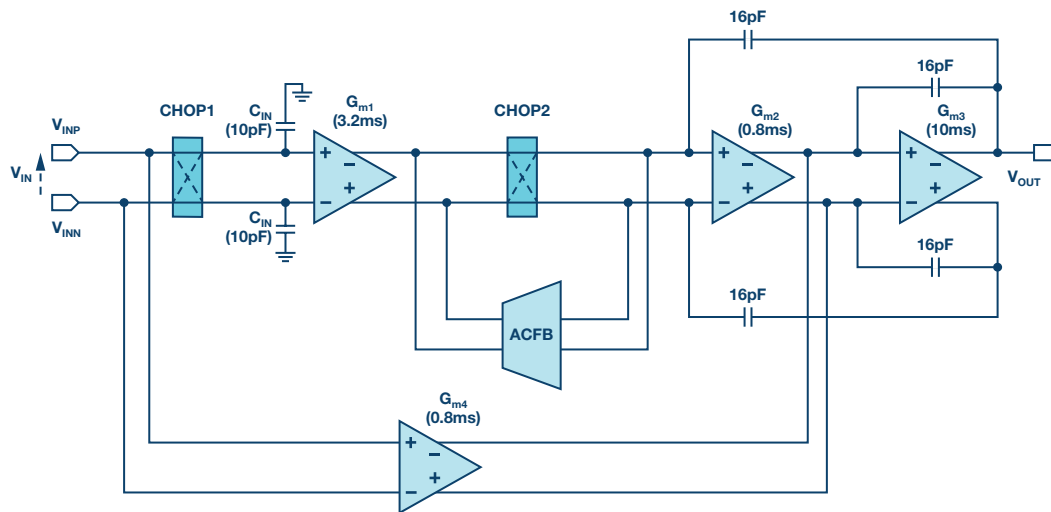


図4. チョッパ・アンプの内部ブロック図

IV. チョッパ・アンプにおける入力電流ノイズの見積もり

チョッパ・アンプのブロック図

ここからは、「A 5.6 nV/ $\sqrt{\text{Hz}}$ Chopper Operational Amplifier Achieving a 0.5 μV Maximum Offset Over Rail-to-Rail Input Range with Adaptive Clock Boosting Technique」で取り上げたチョッパ・アンプの解析方法、シミュレーション結果、実測結果を示していきます。ここで例にとっているオペアンプは、5V対応のトランジスタも使用できる0.35 μm のCMOSプロセスによって製造されたものです。5.6nV/ $\sqrt{\text{Hz}}$ の電圧ノイズ密度と、4MHzのユニティ・ゲイン帯域幅を実現します。図4はその内部ブロック図です。一方、表1は入力チョッパ (CHOP1) に関するパラメータをまとめたものです。レールtoレールの入力同相範囲を実現するために、入力トランスコンダクタンス・アンプ段 G_{m1} は、nチャンネルとpチャンネルの差動ペアで構成されており、その両者が入力容量 C_{IN} に寄与します。また、 G_{m1} のトランスコンダクタンスを優れた電力効率で増加させるには、入力MOSデバイスのサイズを大きくする必要があります。入力チョッパCHOP1の4つのスイッチには、いずれもNMOSを使用しています。それらは、ゲート電圧を入力電圧に応じてバイアスすることにより、入力電圧が変わってもオーバードライブ電圧が0.5Vに保たれるようになっています。

表1. 入力チョッパCHOP1のパラメータ

パラメータ	説明	値	単位
f_{CHOP}	チョッピング周波数	200	kHz
C_{IN}	G_{m1} の入力容量	10	pF
R_{FB}	CHOP1のスイッチのゲート酸化膜容量	30	fF
$(V_{GS}-V_{TH})_{SW}$	CHOP1のスイッチのゲート・オーバードライブ電圧	0.5	V
k	ボルツマン定数	1.38×10^{-23}	JK
T	絶対温度	300	K
q	単位電荷量	1.60×10^{-19}	C

差動入力端子間の電圧ノイズ

式 (12) の電流ノイズ密度を計算するには、積分RMS電圧ノイズ v_{in_RMSINT} の値を知る必要があります。図5にクロズドループ・ゲインが1、2、5、10の条件でチョッパ・アンプのシミュレーションを行った結果を示しました。図5 (a) と図5 (b) は、それぞれオペアンプの差動入力間の電圧ノイズ密度とその積分RMSノイズを表しています。

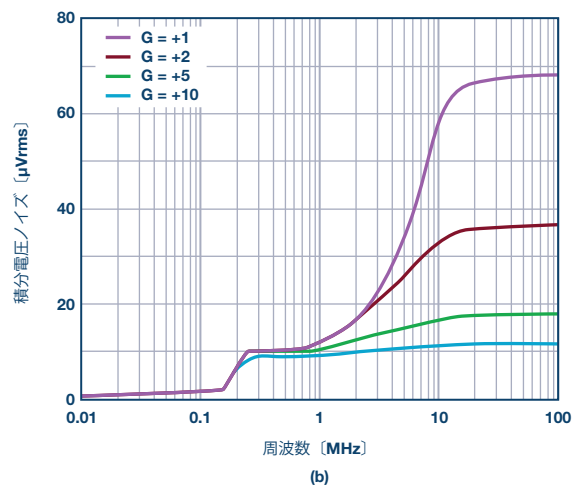
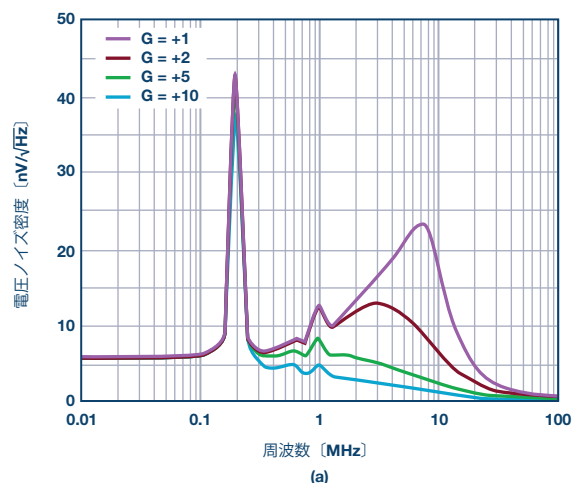


図5. チョッパ・アンプの差動入力電圧ノイズのシミュレーション結果

入力チョッパにおけるスイッチングの影響を考慮するために、本稿で示すシミュレーションは、すべて「Spectre RF」の周期的ノイズ・シミュレーション（ P_{NOISE} ）によって実行しました⁷。チョッピングの効果により、100kHz未満のノイズ密度は周波数に対して平坦ですが、チョッピング周波数である200kHzの部分にピークが生じます⁶。シミュレーション結果の数値は、オペアンプの出力ではなく、差動入力でのノイズを表しています。したがって、クロズドループ・ゲインが異なっても、100kHz未満の部分に現れるノイズ密度は一定であることに注目してください。ノイズ密度は、1MHzを超える領域で再び増加します。この領域では、 G_{m1} のゲインが低下することから、 G_{m2} 、 G_{m3} 、 G_{m4} の熱ノイズが支配的になります。結果として、その積分RMSノイズも1MHzを超える領域で増加します。特にクロズドループ・ゲインが低い場合、クロズドループ帯域幅が広いことが主な理由となって、積分RMSノイズが増加します。差動入力間の積分RMS電圧ノイズは、ゲインが10であれば11 μ Vrmsですが、ゲインが1の場合には68 μ Vrmsに達します。

各入力電流ノイズ源の見積もり

上の積分RMS電圧ノイズのシミュレーションによって得られた値を式（12）に代入し、電流ノイズ密度を計算します。また、表1のパラメータを式（1）、（2）、（5）に代入し、他のノイズ源⁴に起因する電流ノイズ密度を計算します。図6に示したのは、クロズドループ・ゲインを1～10の範囲で変更しつつ、4つのノイズ源に起因する電流ノイズ密度を計算した結果です。クロズドループ・ゲインが1または2の場合、式（12）から、サンプリングされた広帯域電圧ノイズ密度に起因する電流ノイズ密度が、トータルの電流ノイズ密度において支配的になることがわかります。クロズドループ・ゲインが高くなるにつれて、トータルの電流ノイズ密度に占めるその割合は低下します。クロズドループ・ゲインが10になると、その割合はわずか7%になります。それに代わり、式（5）からわかるように、トータルの電流ノイズ密度においては、動的コンダクタンスそのものの熱ノイズが支配的になります。そのため、クロズドループ・ゲインが5を超えると、トータルの電流ノイズ密度はほぼ一定になります。結論として、このオペアンプについては、クロズドループ・ゲインが10までの電流ノイズを評価すれば十分だということになります⁶。

V. シミュレーション結果と実測結果

ここまでの解析内容について検証するために、図6に示したトータルの電流ノイズ密度の計算値を、シミュレーション結果、実測値と比較してみます。 P_{NOISE} によるシミュレーションと実機での測定には、図7に示す回路／環境を使用します。まず、抵抗 R_S をショートさせて電圧ノイズ密度 e_{n_OUT} を測定します。続いて、 R_S を100k Ω とし、トータルのノイズ密度 $e_{n_OUT_RS}$ を測定します。電流ノイズ密度 i_{n_IN} は、次の式で求められます。

$$i_{n_IN} = \frac{\sqrt{\frac{(e_{n_OUT_RS}^2 - e_{n_OUT}^2)}{G_{TOT}^2} - 4kTR_S}}{R_S} \quad (13)$$

$$G_{TOT} = \left(1 + \frac{R_F}{R_G}\right) \times G_{POST} \quad (14)$$

ここで、 $(1 + R_F/R_G)$ は、オペアンプのクロズドループ・ゲインです。ダイナミック・シグナル・アナライザ「35670A」（Keysight Technologies製）による測定が容易になるように、ポスト・ゲイン G_{POST} として100を設定しています。電流ノイズ密度は、主に高い周波数からの折り返しノイズに起因しており、電圧ノイズ密度との相関はありません。式（13）の $e_{n_OUT_RS}$ から e_{n_OUT} の減算がRSSの形式で行われている点に注意してください。

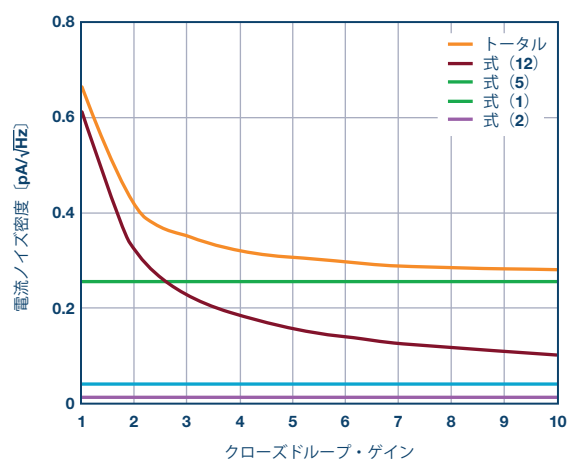


図6. 各ノイズ源が入力電流ノイズにもたらす影響の計算結果

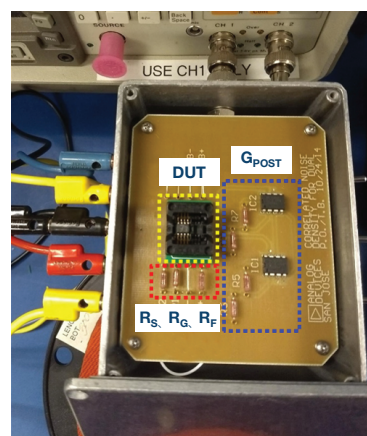
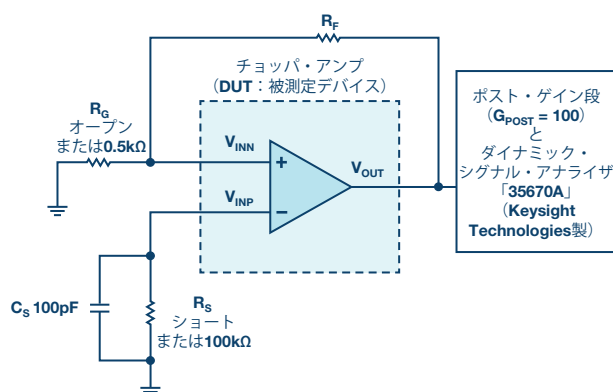


図7. 電流ノイズのシミュレーション用回路と実測用の環境

外付けのコンデンサ C_s (100pF) によって、 R_s のノイズ帯域幅は、カットオフ周波数16kHzまでに制限されます。この場合、 R_s の熱ノイズは、チョッピング周波数に対する1つ目の偶数次高調波の周波数 (400kHz) で十分に減衰されます。したがって、ノイズ・スペクトルの折り返し効果により、電流ノイズに影響が及ぶことはありません。一方、オペアンプの広帯域の出力電圧ノイズは、反転入力 V_{INN} に達し、入力チョッパにおける動的コンダクタンスによってサンプリングされます。その結果、電流ノイズに大きな影響が及ぶ可能性があります。低い周波数におけるこの電流ノイズ密度は、 R_s によって再び電圧ノイズに変換されます。その値は、ポスト・ゲイン段の出力で測定できます。

図8に、シミュレーション結果と実測結果を示しました。いずれも、ゲインが1の場合 (図7で R_G をオープン、 R_F をショートにした場合) の入力電流ノイズ密度と周波数の関係を表しています。0.01kHzにおいて、電流ノイズ密度のシミュレーション結果は0.69pA/ $\sqrt{\text{Hz}}$ 、実測値は0.78pA/ $\sqrt{\text{Hz}}$ となりました。電流ノイズ密度は、 R_s と C_s によって決まる16kHzのカットオフ周波数から低下し始めます。図9は、図6の計算値と比較するために、0.01kHzにおける入力電流ノイズ密度とクロードループ・ゲインの関係を示したものです。電流ノイズ密度のシミュレーション結果と実測値は、クロードループ・ゲインが低いほど高く、計算値と適切な相関関係があることがわかります。入力電流ノイズ密度の測定値は、ゲインが10の場合で0.28pA/ $\sqrt{\text{Hz}}$ ですが、ゲインが1になると0.77pA/ $\sqrt{\text{Hz}}$ まで増加します。

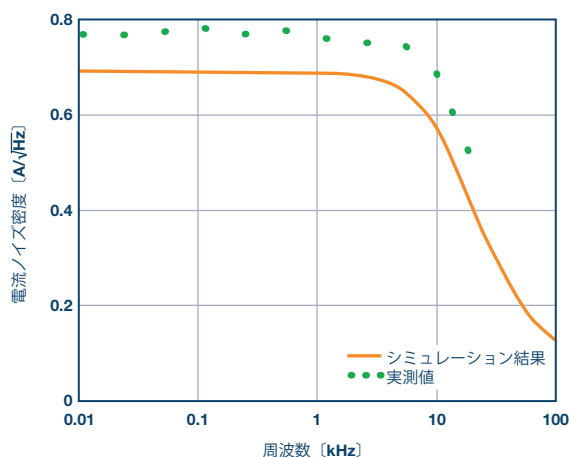


図8. 入力電流ノイズ密度と周波数の関係

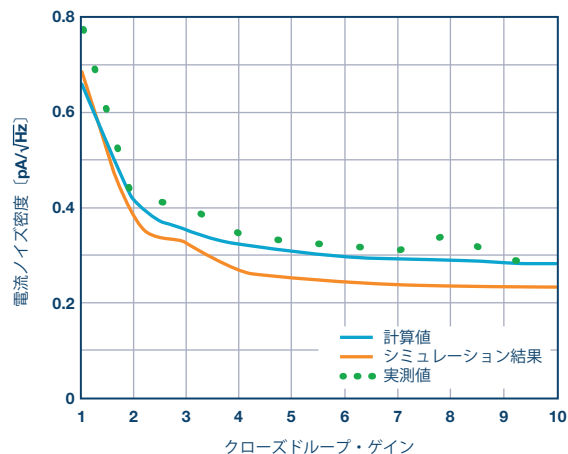


図9. 0.01kHzにおける入力電流ノイズ密度とクロードループ・ゲインの関係

VI. 入力電流ノイズを低減するための推奨事項

式 (1)、(2)、(5)、(12) で表されるすべての電流ノイズは、チョッピング周波数の平方根に比例して増加します。また、式 (5) と式 (12) からわかるように、入力チョッパの動的コンダクタンスに関連する電流ノイズは、アンプの入力容量に伴って増加します。電圧ノイズ密度が低くなるように設計されたチョッパ・アンプでは、入力デバイスのサイズを大きくする必要があります。そのため、入力電流ノイズ密度が高くなる傾向があります。所定のソース・インピーダンスに対して、最適な電圧／電流ノイズ密度を達成するには、このトレードオフについて理解する必要があります。可能であれば、入力容量を抑えるために、弱反転領域で動作する相補入力ペアや入力トランジスタの使用は避けるべきです。

式 (12) は、電流ノイズ密度がオペアンプの差動入力間の積分RMS電圧ノイズ、つまりはノイズ帯域幅に伴って増加するということを示しています。チョッパ・アンプでは、フィードバック回路によって出力ノイズが入力に達する可能性があります。そのため、オープンループのチョッパ・アンプ (計装アンプ) よりも、このノイズ源の影響を受けやすくなります。クロードループ・ゲインを高くすることが可能であれば、ノイズ帯域幅を抑えることができます。ノイズ帯域幅を抑えるためのもう1つの方法は、図7に示すように、 R_G 、 R_s と並列に、もしくはオペアンプの差動入力間にコンデンサを配置することです。

VII. 結論

本稿では、チョッパ・アンプの入力電流ノイズに及ぼすもう1つのノイズ源を明らかにしました。その電流ノイズ源は、入力チョッパにおける動的コンダクタンスによってサンプリングされたオペアンプの広帯域電圧ノイズに起因します。また、これまでに報告されていた他のノイズ源とは異なり、この電流ノイズ密度は、入力チョッパに伴うノイズ・スペクトルの折り返し効果によって、クローズドループ帯域幅が広いほど増加するという事実を明らかにしました。続いて、実測による検証により、一連の解析が正しいことを確認しました。本稿で例にとったチョッパ・アンプにおいて、ゲインが10の場合、電流ノイズの実測値は $0.28\text{pA}/\sqrt{\text{Hz}}$ となります。一方、ゲインを1にすると、クローズドループ帯域幅が広がるため、電流ノイズは $0.77\text{pA}/\sqrt{\text{Hz}}$ になるということが確認できました。最後に、オペアンプの設計者やユーザーに向けて、チョッパ・アンプの入力電流ノイズを低減するための推奨事項を示しました。

表2に、本稿で解析／評価の対象としたチョッパ・アンプの仕様をまとめました⁶。また、比較のために、電圧ノイズ密度が同等の最新チョッパ・アンプ製品の仕様も示しておきます^{6, 8, 9, 10}。

表2. 各種チョッパ・アンプの仕様

パラメータ	本稿で 使用した チョッパ・ アンプ	LMP2021	MAX44250	OPA388
電源電流 [mA]	1.4	0.95	1.17	1.7
チョッピン グ周波数 [kHz]	200	30	60	150
ゲイン 帯域幅積 (GB積) [MHz]	4.0	5.0	10.0	10.0
最大オフ セット電圧 [μV]	0.5	5.0	8.5	5.0
最大入力 バイアス電 流 [pA]	400	100	1400	350
電圧 ノイズ密度 [nV/√Hz]	5.6	11.0	6.2	7.0
電流 ノイズ密度 [pA/√Hz]	0.28	0.35	0.60	0.10

参考資料

¹ Christian Enz, Gabor C. Temes「[Circuit Techniques for Reducing the Effect of Op Amp Imperfections: Auto-Zeroing, Correlated Double Sampling, and Chopper Stabilization](#) (オペアンプの不完全性の影響を軽減する回路手法：オートゼロ、相関二重サンプリング、チョッパ安定化)」Proceedings of the IEEE, vol. 84, no. 9, pp. 1320-1324, 1996年9月

² 楠田義憲「Reducing Switching Artifacts in Chopper Amplifiers (チョッパ・アンプのスイッチング動作によって生じるアーティファクトの低減)」博士論文、デルフト工科大学、オランダ、2018年5月

³ Qinwen Fan, Johan Huijsing, Kofi Makinwa「[Input Characteristics of a Chopped Multi-Path Current Feedback Instrumentation Amplifier](#) (電流帰還型のチョップド・マルチパス計装アンプの入力特性)」2011 4th IEEE International Workshop on Advances in Sensors and Interfaces (IWASI)、2011年6月

⁴ Jiawei Xu, Qinwen Fan, Johan Huijsing, Chris Van Hoof, Refet Firat Yazicioglu, Kofi Makinwa「[Measurement and Analysis of Input Current Noise in Chopper Amplifiers](#) (チョッパ・アンプの入力電流ノイズの測定と解析)」IEEE Journal of Solid-State Circuits, vol. 48, no. 7, pp. 1575~1584, 2013年7月

⁵ Dietmar Drung, Christian Krause「[Excess Current Noise in Amplifiers with Switched Input](#) (スイッチド入力を備えるアンプの過剰な電流ノイズ)」IEEE Transactions on Instrumentation and Measurement, vol. 64, no. 6, pp. 1455~1459, 2015年6月

⁶ 楠田義憲「[A 5.6 nV/√Hz Chopper Operational Amplifier Achieving a 0.5 μV Maximum Offset Over Rail-to-Rail Input Range with Adaptive Clock Boosting Technique](#) (適応型クロック・ブースト手法により、レールtoレール入力範囲でオフセットを最大0.5μVに抑える5.6nV/√Hzの低ノイズ・チョッパ・アンプ)」IEEE Journal of Solid-State Circuits, vol. 51, no. 9, pp. 2119~2128, 2016年9月

⁷ Ken Kundert「[Simulating Switched-Capacitor Filters with SpectreRF](#) (Spectre RFによるスイッチド・キャパシタ・フィルタのシミュレーション)」Designer's Guide Consulting, Inc., 2006年7月

⁸ [LMP2021データシート](#)、Texas Instruments、2009年9月

⁹ [MAX44250データシート](#)、Maxim Integrated、2011年10月

¹⁰ [OPA388データシート](#)、Texas Instruments、2016年12月

著者：

楠田義憲（yoshinori.kusuda@analog.com）は、東京工業大学で電子物理工学の修士号を取得した後、2004年にアナログ・デバイセズの日本デザイン・センターに入社しました。現在はカリフォルニア州サンノゼを拠点とし、リニア製品／ソリューション・グループで業務に従事しています。スタンダードアロンのオペアンプや特定用途向けのミックスド・シグナル製品など、高精度のCMOSアナログ設計を担当。その成果は、IEEEのカンファレンスでの発表や同ジャーナルへの論文掲載の他、10件の米国特許につながっています。2015年～2018年には、デルフト工科大学の電子計測研究所にゲストとして在籍。チョッパ・アンプのスイッチング動作によって生じるアーティファクトの低減というテーマで博士号を取得しました。



Yoshinori Kusuda