

伝導性エミッションの実用的なテスト手法、コモンモード・ノイズとディファレンシャルモード・ノイズを分離する

著者：Ling Jiang、アプリケーション・エンジニア
 Frank Wang、EMIエンジニア
 Keith Szolusha、アプリケーション・ディレクタ
 Kurk Mathews、シニア・アプリケーション・マネージャ

スイッチング・レギュレータでは、電磁干渉（EMI：Electromagnetic Interference）の発生に注意を払わなければなりません。問題になるノイズ（エミッション）は、放射性エミッション（Radiated Emission）と伝導性エミッション（Conducted Emission）に分けることができます。本稿では、後者の伝導性エミッション（以下、CE）に焦点を絞ります。

CEは、更にコモンモード（CM：Common-mode）のノイズとディファレンシャルモード（DM：Differential-mode）のノイズに分けることができます。両者は異なるものなので、一方に対して有効な対策は、必ずしももう一方のノイズに対して有効であるとは限りません。したがって、CMノイズとDMノイズは明確に区別する必要があります。CEの内訳を明らかにすることができれば、対策に必要な時間と費用を抑えることが可能になります。

スイッチング・レギュレータから発生する全CEには、CMノイズとDMノイズが含まれます。本稿では、それらを分離するための実用的な方法を紹介します。スイッチング・レギュレータの例としては、アナログ・デバイセズのコントローラIC「[LTC7818](#)」を取り上げることにします。重要なのは、CMノイズとDMノイズがCEスペクトルのどこに現れるのかを把握することです。それにより、電源を設計する際、EMIの抑制手段を効果的に適用することができます。また、長期的には、設計に要す時間と部品点数／コストを削減することが可能になります。

図1に示したのは、標準的な降圧コンバータにおけるCMノイズとDMノイズのパスです。ご覧のように、DMノイズは電源ラインとリターン・ラインの間で発生します。それに対し、CMノ

イズは浮遊容量 C_{STRAY} を介して電源ラインとグラウンド・プレーン（銅製の試験用機など）の間で生じます。この例では、電源と降圧コンバータの間に、CEの測定用のLISN（Line Impedance Stabilization Network）を配置しています。LISN自体は、CMノイズとDMノイズの測定に直接使用できるわけではありません。ただ、電源ラインのノイズ（V1）と電源リターン・ラインのノイズ（V2）の測定には使用できます。これらのノイズ（電圧）は、50 Ωの抵抗の両端で測定します。図1の下部に示したように、CMノイズとDMノイズの定義から、V1とV2はそれぞれCMの電圧 V_{CM} とDMの電圧 V_{DM} の和と差として表すことができます。このことから、 V_{CM} はV1とV2の平均値として求められます。また、 V_{DM} はV1とV2の差を2で割ることで算出できます。

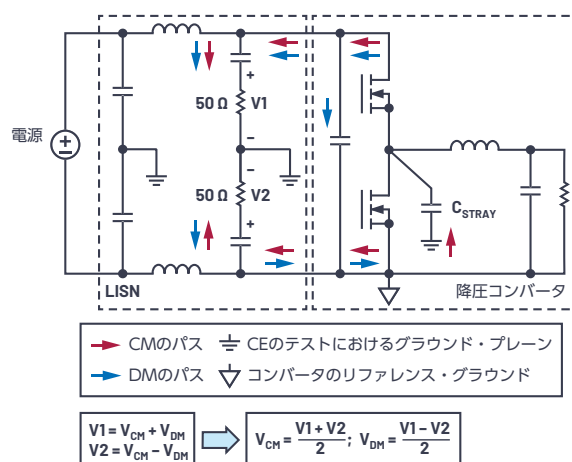


図1. 降圧コンバータにおけるCMノイズとDMノイズのパス

CM/DMノイズの測定に合成器を利用する

図2に示したのは、T型の電力合成器（コンバイナ）です。これは、2つの入力信号を合成して1つのポートから出力する受動デバイスです。0°の合成器は、入力信号のベクトル和を生成して出力します。一方、180°の合成器を使えば、入力信号のベクトル差を生成することができます¹。これらを利用すれば、 V_{CM} と V_{DM} を生成することが可能です。つまり、0°の合成器を使用して V_{CM} を生成し、180°の合成器を使用して V_{DM} を生成するということです。

図2に示した合成器は、それぞれMini-Circuitsの「ZFSCJ-2-1+」と「ZFSC-2-1W+」です。前者は180°の合成器であり、後者は0°の合成器です。これらを使用し、1MHz～108MHzで V_{CM} と V_{DM} を測定しました。なお、これらの製品では、1MHzより低い周波数において測定誤差が増加します。より低い周波数で測定を行いたい場合には、180°の合成器「ZMSCJ-2-2」、0°の合成器「ZMSC-2-1+」といった製品を使用してください。

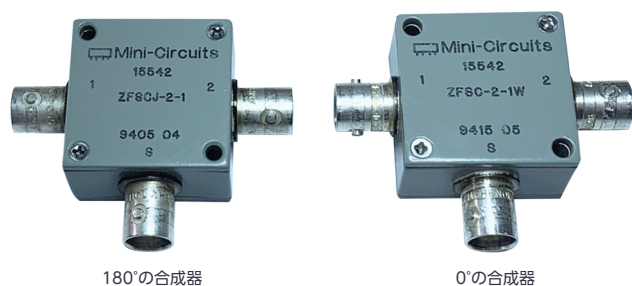


図2. 180°の合成器と0°の合成器

図3にテスト環境の概略図を示しました。CE用の標準的なテスト環境に、電力合成器を追加しています。電源ラインとリターン・ラインに対応するLISNの出力は、それぞれ合成器の入力ポート1、同2に接続します。0°の合成器では出力電圧が $V_{s_CM} = V1 + V2$ となります。一方、180°の合成器では出力電圧が $V_{s_DM} = V1 - V2$ となります。

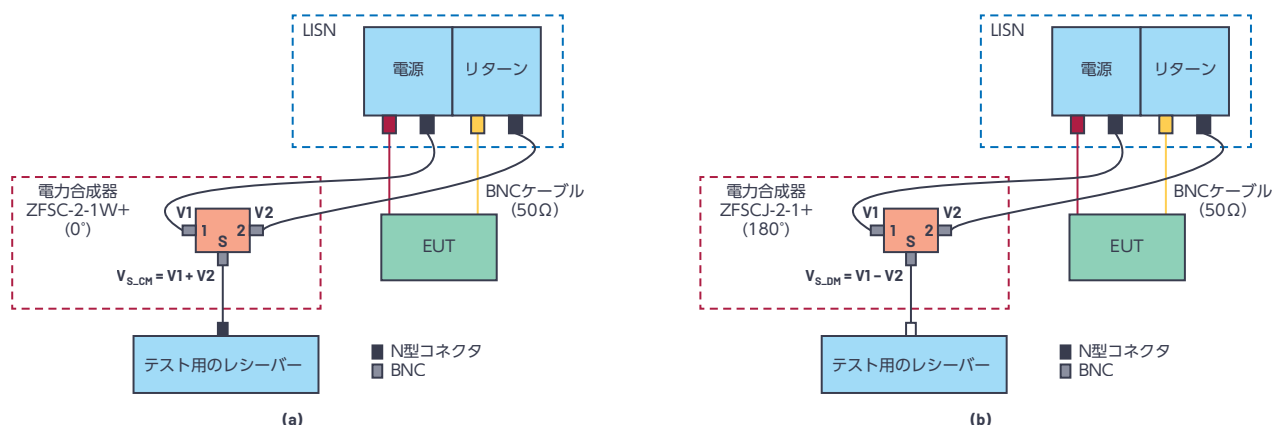


図3. テスト環境の概略図。
(a) は V_{CM} 、(b) は V_{DM} の測定に使用します。

合成器の出力である V_{s_CM} と V_{s_DM} は、 V_{CM} と V_{DM} を生成するためにテスト用のレシーバーで処理する必要があります。レシーバーでは、まず電力合成器の仕様で規定されている挿入損失の補正を行います。次に、 $V_{CM} = 0.5 \times V_{s_CM}$ 、 $V_{DM} = 0.5 \times V_{s_DM}$ なので、レシーバーによって受信した信号から6dB μ Vを差し引きします。これら2つの補正を行った上で、レシーバーにおいてCMノイズとDMノイズの測定値を読み取ります。

CM/DMノイズの実測による検証

上述した測定方法について検証するために、降圧コンバータを2個搭載した標準的なデモ用ボードを使用して実測を行いました。同ボードの基本的な仕様は、スイッチング周波数が2.2MHz、 V_{IN} が12V、 V_{OUT1} が3.3V、 I_{OUT1} が10A、 V_{OUT2} が5V、 I_{OUT2} が10Aというものでした。図4に、EMIの測定用チャンバ内に構築したテスト環境を示しました。

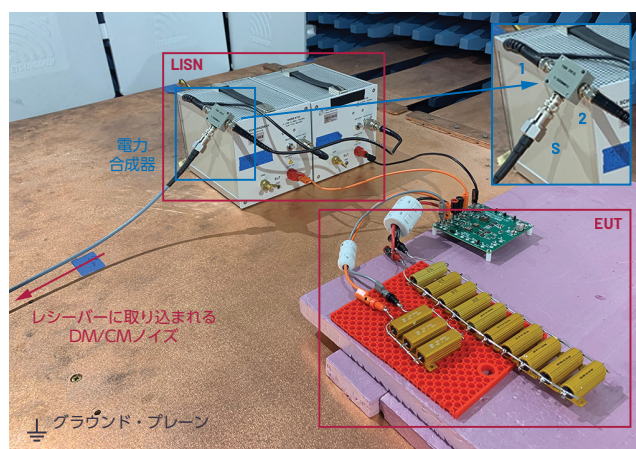


図4. CM/DMノイズのテスト環境

図5、図6に示したのがテストの結果です。まずは図5をご覧ください。黒色のプロットはすべてのCEを測定した結果です。これらの値は、CISPR 25で定められた標準的な設定で、全電圧法を使って取得しました。緑色のプロットは、0°の合成器によって分離したCMノイズを測定した結果です。図6についても同様です。黒色のプロットは、すべてのCEの測定結果を表しています。青色のプロットは、180°の合成器によって分離したDMノイズを測定した結果です。これらのテスト結果は、理論的な解析内容と合致しています。また、低い周波数領域ではDMノイズが支配的であり、高い周波数領域ではCMノイズが支配的であることを示唆しています。

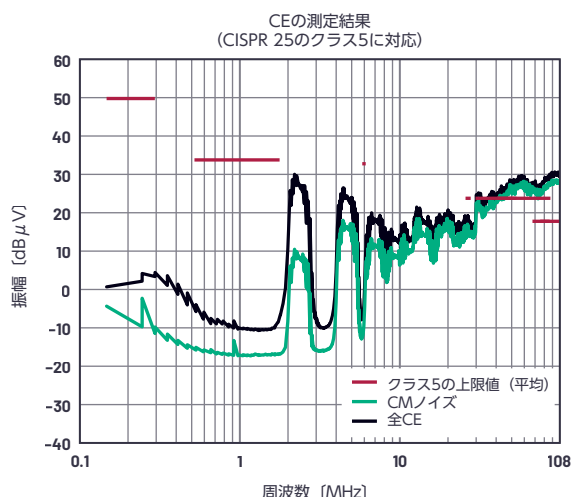


図5. 全CEとCMノイズの測定結果

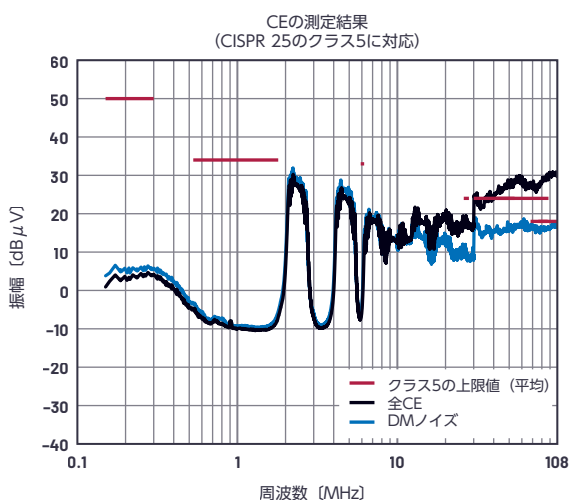


図6. 全CEとDMノイズの測定結果

CISPR 25のクラス5に適合させるために、デモ用ボードを改変

図5、図6を見ると、全CEは30MHz～108MHzの範囲で、CISPR 25のクラス5で定められた上限値を上回っています。CMノイズとDMノイズの測定値を分離すると、この周波数領域でCEが大きくなる原因はCMノイズにあるとの推測が成り立ちます。したがって、DMノイズを低減するために、フィルタを追加／強化したり、入力リップルを低減したりすることにはほとんど意味がありません。これらの手法では、この領域で問題になっているCMノイズを低減することはできないからです。

そこで、このデモ用ボードに対してCMノイズに特化した対策を適用することにしました。CMノイズの原因の1つは、スイッチング回路で生じる dV/dt の大きい信号です。そのため、ゲート抵抗の値を高めて dV/dt を低減すると、ノイズのレベルを低下させることができます。先述したように、CMノイズは C_{STRAY} を介してLISNを通過します。 C_{STRAY} の値が小さいほど、LISNで検出されるCMノイズは小さくなります。そこで、デモ用ボードにおいて C_{STRAY} の値を低減するために、スイッチング・ノードの銅箔の面積を削減しました。また、レギュレータの入力部にはCMノイズ用のEMIフィルタを追加しました。それによりCMのインピーダンスを高めて、LISNで検出されるCMノイズを低減するというものです。これらの方法を導入したことで、図7に示す結果が得られました。ご覧のように、30MHz～108MHzの範囲でノイズが十分に低減されています。それにより、CISPR 25のクラス5に適合させることができました。

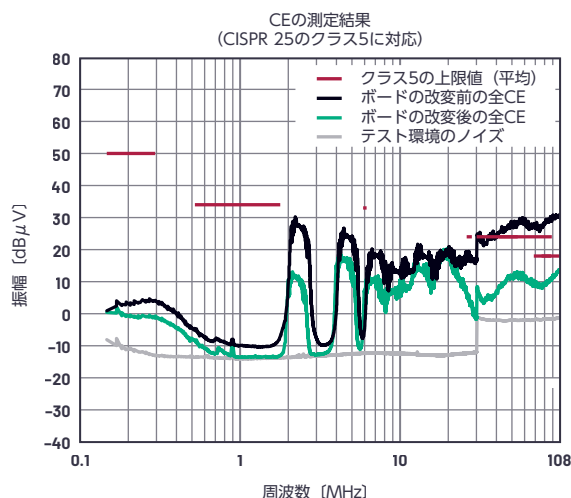


図7. 全CEの測定結果。
ボードの改変前後の結果を示しています。

まとめ

本稿では、全CEに含まれるCMノイズとDMノイズを分離するための実用的な方法を紹介しました。また、実測を行うことで、その方法の検証も実施しました。CMノイズとDMノイズを分離すれば、どちらかに的を絞った対策を適用し、ノイズを効果的に削減することができます。それにより、EMIの問題を引き起こす根本原因を迅速に見いだすことが可能になります。結果として、EMIの問題に対処するために必要な時間を削減することができます。

参考資料

¹「AN-10-006: Understanding Power Splitters (電力分配器について理解する)」Mini-Circuits、2015年4月



著者について

Ling Jiang (ling.jiang@analog.com) は、アナログ・デバイセズのアプリケーション・エンジニアです。車載、データ・センター、産業といった分野のアプリケーションで使用するコントローラや μ Moduleデバイスを担当しています。2018年に入社し、パワー製品グループ（カリフォルニア州サンタクララ）に配属されました。テネシー大学ノックスビル校で電気工学の博士号を取得しています。



著者について

Frank Wang (frank.wang@analog.com) は、アナログ・デバイセズのEMIエンジニアです。EMC/EMIのテスト・エンジニア、プロジェクト・リーダーとして4年間にわたり業務に従事しています。標準試験、スケジュールの調整、技術者とのデバッグ、試験装置の校正、試験室の保守などを担当。第三者認証機関に勤めた経験も持ちます。テキサス大学ダラス校で電気工学の修士号を取得しました。



著者について

Keith Szolusha (keith.szolusha@analog.com) は、アナログ・デバイセズ（カリフォルニア州サンタクララ）のアプリケーション・ディレクターです。昇圧／降圧コンバータ、LEDドライバを主に扱うBBIパワー製品グループに所属。パワー製品用のEMI試験室の管理も担当しています。マサチューセッツ工科大学でテクニカル・ライティングを専攻。1997年に電気工学の学士号、1998年に同修士号を取得しています。



著者について

Kurk Mathews (kurk.mathews@analog.com) は、アナログ・デバイセズのパワー製品グループに所属するシニア・アプリケーション・マネージャです。1994年にLinear Technology（現在はアナログ・デバイセズに統合）に入社。アプリケーション・エンジニアとして、絶縁コンバータ製品や大電力製品のサポートに従事しました。パワー製品グループでは、パワー・アプリケーションのサポートと、コントローラ／モノリシック・コンバータ／ゲート・ドライバ製品の開発を担当。アナログ回路の設計や、様々な試験装置を使用したトラブルシューティングに注力しています。アリゾナ大学で電気工学の学士号を取得しました。