

CMOSスイッチとソリッドステート・リレーの性能を的確に比較する

著者：Stephen Nugent、プロダクト・アプリケーション・エンジニア

概要

CMOSスイッチの評価指標の1つに、 $C_{DS(OFF)}$ というものがあります。これは、スイッチがオフしている際のソース・ドレイン間の容量値のことです。CMOSスイッチでは、ソース側の信号がドレインにカップリングすることを防がなければなりません。そのような、スイッチをオフする能力を表すのが $C_{DS(OFF)}$ です。この指標は、ソリッドステート・リレー（PhotoMOS®、OptoMOS®、フォトリレー、MOSFETリレーなど）において一般的に使われています。ただ、多くの場合、そうした製品のデータシートでは、出力容量、 C_{OUT} といった名称が使われています。一方、通常のCMOSスイッチ製品では、この指標が仕様として明記されることはありません。ただ、同様の性能を表すものとして、オフ・アイソレーションという指標が使われています。オフ・アイソレーションでは、オフしているスイッチにおいて、ソース信号の成分がどの程度ドレインに現れるのかを数値化して表します。本稿では、CMOSスイッチのオフ・アイソレーションの値から、 $C_{DS(OFF)}$ の値を導き出す方法を紹介します。その上で、この指標を利用して、ソリッドステート・リレーとCMOSスイッチの性能をより的確に比較する方法を示します。ソリッドステート・リレーは多くのアプリケーションにおいて、DC信号や高速AC信号のスイッチングに使用されます。ただ、実際には、CMOSスイッチでそうした機能を実現できるケースも少なくありません。したがって、ソリッドステート・リレーとCMOSスイッチの性能を的確に比較できれば、システム的设计や製品の選択をより適切に行えるようになります。

オフ・アイソレーションと $C_{DS(OFF)}$ の関係

図1に示したのは、CMOSスイッチIC「ADG5412」のオフ・アイソレーション性能です。ご覧のように、ソース側の信号の周波数が高くなるにつれ、オフ・アイソレーション性能は低下していきます。

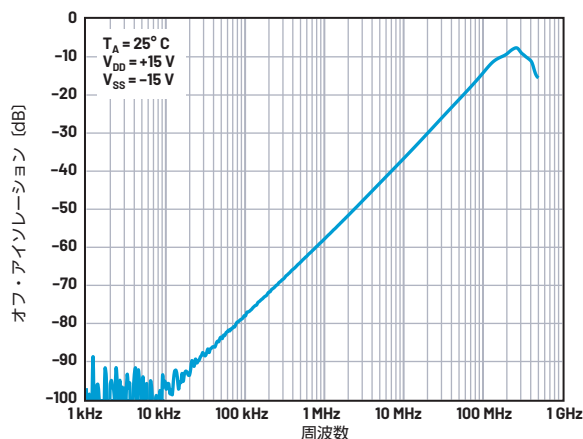


図1. ADG5412のオフ・アイソレーション性能。
±15Vの両電源を使用した場合の結果です。

この特性については、信号の周波数が高くなるにつれ、オフしているスイッチのドレイン側にソース側の信号がより多く現れるようになると表現できます。図2に示したのは、CMOSスイッチのオフ・アイソレーション性能の測定に使用する回路です。スイッチがオフの状態にある場合の等価回路について検討すると、上記のような特性を示す理由を理解できます。スイッチがオープン（オフ）のとき、ソース・ドレイン間には、図中の $C_{DS(OFF)}$ で示される寄生容量が存在していることになります。この寄生容量を介して高い周波数の信号が通過することから、オフ・アイソレーションの特性は図1のようになるということです。

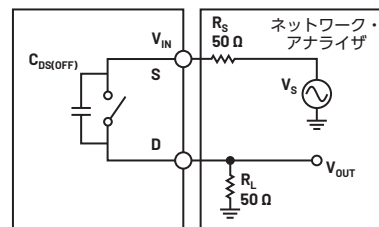


図2. オフ・アイソレーションの測定用回路

オフ・アイソレーションを測定するには、図2の回路において V_S と V_{OUT} の値を取得します。それらの値を次式に代入することで、同性能を算出できます。

$$[\text{オフ・アイソレーション}] = 20 \log_{10} \frac{V_{OUT}}{V_S}$$

オフ・アイソレーションのプロットとスイッチがオフの際の等価回路を組み合わせれば、CMOSスイッチの $C_{DS(OFF)}$ の値を求められます。まず、スイッチがオフになっている場合のチャンネルと負荷は、図3に示したようなハイパス・フィルタと等価です。

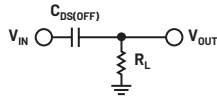


図3. $C_{DS(OFF)}$ と R_L で構成されるハイパス・フィルタ

図3に示した回路の伝達関数は、次式のようにになります。

$$\frac{V_{OUT}(s)}{V_{IN}(s)} = \frac{R_L}{R_L + \frac{1}{C_{DS(OFF)}s}} = \frac{R_L C_{DS(OFF)}s}{1 + R_L C_{DS(OFF)}s}$$

次に、図2の回路のソース電圧 V_S とインピーダンスについて考えてみます。図中に示したとおり、ソース・インピーダンス R_S の値は 50Ω です。これは 50Ω の負荷インピーダンス R_L とマッチングしています。理想的なケースとして $C_{DS(OFF)}$ が短絡している回路を想定すると、両インピーダンスの値が等しいことから、 V_S は V_{IN} の2倍になることがわかります。つまり、 V_S に関する伝達関数は、上記の伝達関数の2倍になります。したがって、システム全体の伝達関数は次式のように表されます。

$$H(s) = \frac{V_{OUT}(s)}{V_S(s)} = \frac{2R_L C_{DS(OFF)}s}{1 + R_L C_{DS(OFF)}s}$$

これをオフ・アイソレーションを表す式に代入すると、次式が得られます。

$$\begin{aligned} Off_{iso} &= 20 \log_{10} \left(\frac{2R_L C_{DS(OFF)}s}{1 + R_L C_{DS(OFF)}s} \right) \\ s &= j2\pi f \text{ とすると} \\ &= 20 \log_{10} \left(\frac{2j2\pi f R_L C_{DS(OFF)}}{1 + j2\pi f R_L C_{DS(OFF)}} \right) \end{aligned}$$

これを整理すると、 $C_{DS(OFF)}$ を表す式は以下ようになります。

$$C_{DS(OFF)} = \frac{1}{2\pi f R_L \left(\frac{2}{10^{Off_{iso}/20}} - 1 \right)}$$

この式のとおり、 $C_{DS(OFF)}$ の値は、 R_L 、入力信号の周波数 f 、オフ・アイソレーションの値（dB単位）がわかれば求められます。そして、アナログ・デバイセズのスイッチIC／マルチプレクサIC製品の場合、これらの値はデータシートに記載されています。

$C_{DS(OFF)}$ の計算例

ここでは、SPI（Serial Peripheral Interface）による制御が可能なクワッドSPST（単極単投）スイッチ「[ADGS1612](#)」を例にとります。同製品のデータシート（表1）を見ると、オフ・アイソレーション性能は -65dB となっています。評価条件は、 R_L が 50Ω 、信号周波数 f が 100kHz です。これらの値を使えば、 $C_{DS(OFF)}$ の値を以下のようにして求めることができます。

$$\begin{aligned} C_{DS(OFF)} &= \frac{1}{2\pi f R_L \left(\frac{2}{10^{Off_{iso}/20}} - 1 \right)} \\ &= \frac{1}{2\pi(100 \times 10^3)(50) \left(\frac{2}{10^{-65/20}} - 1 \right)} \approx 9 \text{ pF} \end{aligned}$$

なお、スイッチIC／マルチプレクサICのオフ・アイソレーションの測定に使用する回路については1つ注意が必要です。というのは、図4のようにスイッチのチャンネルのソース・ピンに 50Ω の終端抵抗が加えられていることがあるのです。ただ、上に示した $C_{DS(OFF)}$ の式は、オフ・アイソレーションが図4の方法で測定されている場合にも利用できます。その場合、データシートに記載されたオフ・アイソレーションの値に 6dB を加えて式に適用します。ソースに付加した 50Ω の終端抵抗によって電圧が $1/2$ になる（つまり、 -6dB ）ので、それを補償するということです。

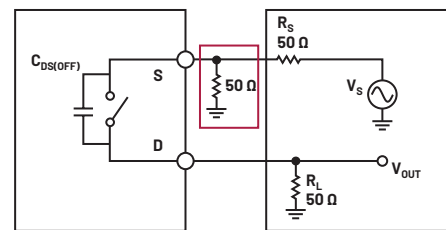


図4. ソース側に 50Ω の終端抵抗を加えたオフ・アイソレーションの測定用回路

CMOSスイッチとソリッドステート・リレーの比較

表1は、アナログ・デバイセズの代表的なスイッチICの $C_{DS(OFF)}$ についてまとめたものです。「ADG54xxファミリ」と「ADG52xxファミリ」は、最大振幅が44Vの信号電圧に対応できます。また、「ADG14xxファミリ」と「ADG12xxファミリ」は、最大振幅が33Vの信号電圧に対応可能です。つまり、これらの製品は、信号範囲が30V/40Vのソリッドステート・リレーに相当するものと言えます。この表の最後の列に示しているのは、 $C_{DS(OFF)}$ とスイッチのオン抵抗 R_{ON} の積（以下、 $R \times C$ と表記します）です。この値も、ソリッドステート・リレーの性能を表すものとして使用されています。 $R \times C$ は、スイッチがオンのときの信号の減衰量と、スイッチがオフのときに高速信号を阻止する能力を合わせて示します。表1から、「ADG1412」の $R \times C$ は5未満であることがわかります。この数値は、同ICがソリッドステート・リレーの強力な競合製品になり得ることを示しています。

表1. フラットSPSTスイッチICの主な仕様

	最大 電源電圧	オフ・アイソ レーション	$C_{DS(OFF)}$	オン抵抗	$R \times C$
ADG5412	±22 V, +40 V	-78 dB @ 100 kHz	4pF	9.8Ω	39.2
ADG5212	±22 V, +40 V	-80 dB @ 1 MHz	0.32pF	160Ω	51.2
ADG1412	±16.5 V, +16.5 V	-80 dB @ 100 kHz	3.2pF	1.5Ω	4.8
ADG1212	±16.5 V, +16.5 V	-80 dB @ 1 MHz	0.32pF	120Ω	38.4

また、ソリッドステート・リレーと比較して、CMOSスイッチには以下のような多くの長所があります。

▶ スイッチを容易に駆動できる

ソリッドステート・リレーのダイオードを駆動するためには、5mA（推奨値）の順方向電流が必要になります。一方、アナログ・デバイセズが提供する多くのCMOSスイッチの場合、デジタル入力電流は1nA（代表値）です。つまり、CMOSスイッチはマイクロコントローラのGPIO（汎用I/O）によって、直接かつ容易に制御できるということです。

▶ スイッチング速度が速い

ソリッドステート・リレーのターンオン時間は数百ミリ秒に達します。一方、CMOSスイッチのターンオン時間はわずか100ナノ秒です（ADG1412の代表値）。

▶ パッケージあたりのスイッチの数が多

例えば「ADGS1414D」の場合、5mm×4mmのパッケージに8チャンネルのスイッチを搭載しています。つまり、パッケージの面積で換算すると、2.5mm²あたり1個のスイッチを搭載しているということです。各スイッチのオン抵抗は1.5Ω、 $C_{DS(OFF)}$ は5pFです。

まとめ

スイッチについては、オフの状態にあるとき、どれだけ信号を阻止できるのかという能力が重要な指標になります。ソリッドステート・リレーでは、スイッチにおける容量の評価基準として C_{OFF} が用いられます。この容量により、オフの状態にあるスイッチの入力と出力の間に信号のカップリングが生じます。CMOSスイッチでは、これに相当する容量の値が直接測定されることはありません。しかし、オフ・アイソレーションの値を利用すれば、その容量の値を把握することができます。本稿では、オフ・アイソレーションの値、入力信号の周波数、負荷抵抗の値を使用して、オフにした状態のスイッチの伝達関数を示しました。また、その伝達関数を使用することにより、 $C_{DS(OFF)}$ の値を算出することも明らかにしました。CMOSスイッチの $C_{DS(OFF)}$ の値は、ソリッドステート・リレーの C_{OUT} との比較に使用できます。加えて、 $C_{DS(OFF)}$ は $R \times C$ の算出にも使用可能です。 $R \times C$ の値は、スイッチ全体のオフ・アイソレーション性能と信号損失性能を示すための指標として使われます。この指標により、アプリケーションで使用するスイッチを選択する際、CMOSスイッチとソリッドステート・リレーを直接比較することが可能になります。更に、CMOSスイッチはソリッドステート・リレーに勝るいくつかの長所を備えています。例えば、スイッチを容易に駆動できる、スイッチング速度が速い、パッケージあたりのスイッチの数が多といった具合です。



著者について

Stephen Nugent (stephen.nugent@analog.com) は、アナログ・デバイセズのアプリケーション・エンジニアです。入社は2014年で、自動試験装置（ATE：Automatic Test Equipment）グループに所属しています。現職では、アナログ・スイッチ／マルチプレクサ製品群のサポートを担当。2014年にクイーンズ大学ベルファスト校で電気／電子工学の修士号を取得しています。