

プログラマブル・ゲイン機能を備える計装アンプの設計、広帯域／高精度のシグナル・チェーンに対応するには？

著者：Maithil Pachchigar、システム・アプリケーション・エンジニア
John Neeko Garlitos、プロダクト・アプリケーション・エンジニア

概要

本稿では、広帯域／高精度のシグナル・チェーン向けに、プログラマブル・ゲイン機能を備える計装アンプ（PGIA：Programmable Gain Instrumentation Amplifier）を設計する方法を説明します。その内容は、ディスクリート部品の選択方法から、PGIA回路の性能評価の方法までにわたります。本稿を活用することにより、設計の繰り返しによって生じる時間や労力の浪費を回避することができます。本稿で取り上げるPGIAのアーキテクチャは、高精度の逐次比較型A/Dコンバータ（SAR ADC）をベースとするシグナル・チェーンを、その最高速度に対応して駆動できるよう最適化されています。また、本稿では、ゲインを様々な値に設定して広帯域対応のシグナル・チェーンを駆動する場合の性能評価の結果も紹介します。

はじめに

通常、高精度のデータ・アキュイジション・サブシステムでは、ディスクリート／リニア構成の回路ブロックから成るシグナル・チェーンが使用されます。それにより、信号の測定、コンディショニング、アキュイジション、合成、駆動、保護などの処理が行われます。通常、そうしたシグナル・チェーンには、様々なセンサーを直接接続できるようにするために高い入力インピーダンスが必要になります。また、多くの場合、様々な入力信号の振幅に回路が対応できるようにするために、ゲインをプログラマブルに設定

する機能が求められます。入力信号の種類としては、ユニポーラ、バイポーラ、シングルエンド、あるいはコモンモード電圧が様々な値の差動型などがあり得ます。従来、大半のPGIAはシングルエンド出力の形で構成されていました。その種のPGIAでは、高精度な完全差動型のSAR ADCをベースとするシグナル・チェーンを、その最高速度に対応して駆動することができません。そのような駆動を実現するためには、少なくとも1つのシグナル・コンディショニング段または駆動段を追加する必要があります。しかし、業界のダイナミクスは急速に進んでいます。現在は、システム・ソリューションの差別化に向けて、システム・ソフトウェアやシステム・アプリケーションへの関心が高まっている状況にあります。一方で、研究開発の予算と製品を市場に投入するまでの時間には厳しい制約が課せられています。そのため、機能の検証に向けてアナログ回路を設計／試作する時間を十分に確保することが難しくなりました。ハードウェアを開発するためのリソースの観点からも、設計の繰り返し回数を削減することが強く求められています。本稿では、広帯域対応の完全差動型PGIAをディスクリート構成で設計する場合に重要になるいくつかの側面に注目します。また、μModule®技術で実現したデータ・アキュイジション向けの高速シグナル・チェーン製品を駆動する際、その種のPGIAによってどの程度の精度／性能が得られるのかを明らかにします。

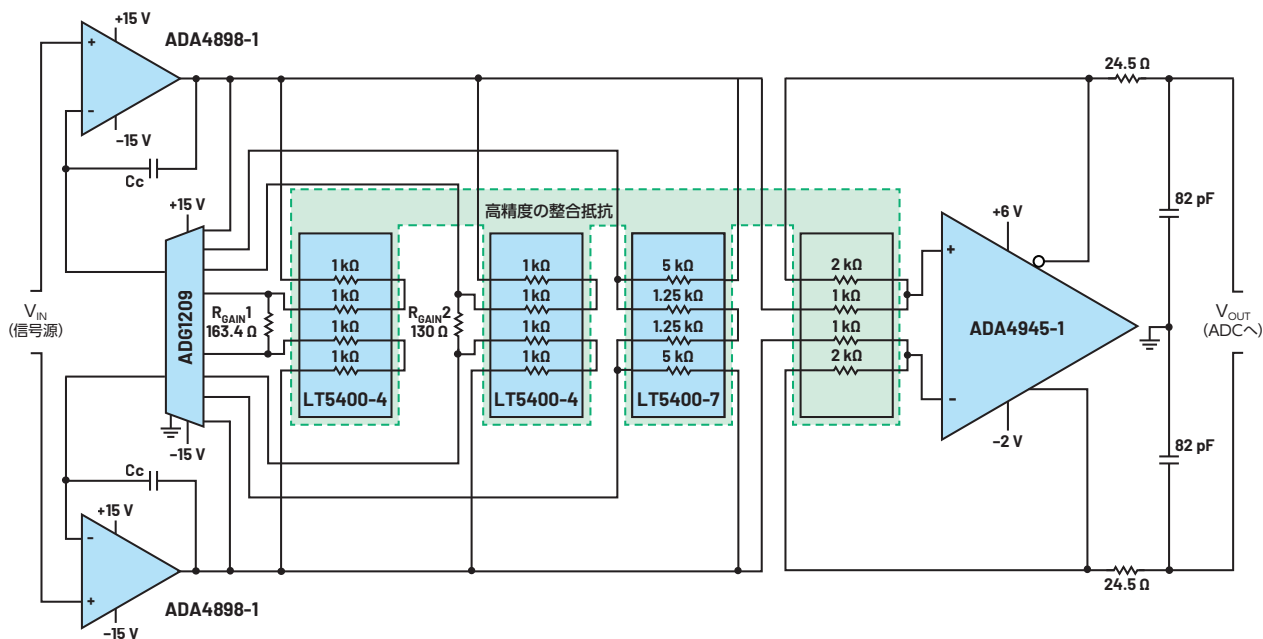


図 1. PGIA回路のブロック図

本稿で取り上げるPGIAの仕様

まずは図1をご覧ください。これは、本稿で紹介するPGIAのブロック図を簡略化して示したものです。この広帯域対応の完全差動型PGIAは、ディスクリート構成で実現されています。表1に、このPGIA／シグナル・チェーンの主な仕様項目、設計上の要件をまとめました。

図1のPGIAは、以下の製品を使用して構成しています。

- ▶ **ADA4898-1**：低ノイズの高速アンプ。ゲインがプログラマブルなアンプ回路を実現するための中核的な要素
- ▶ **LT5400** シリーズ：クワッド・タイプの整合抵抗ネットワーク製品。ADA4898-1 をベースとするアンプ回路のゲインを設定するための抵抗（以下、ゲイン抵抗）と帰還抵抗として使用
- ▶ **ADG1209**：iCMOS™ で製造される低容量のマルチプレクサ。上記アンプ回路のゲインの設定に使用
- ▶ **ADA4945-1**：広帯域に対応する完全差動アンプ（FDA：Fully Differential Amplifier）。SAR ADC を直接駆動する場合に使用

これらの製品は、表1に示したPGIAの仕様を満たします。また、いずれも以下に挙げる製品を駆動する際に最適なAC/DC性能が得られるように選択したものです。図1のPGIAがターゲットとするものとしては、まず「[ADAQ23875](#)」や「[ADAQ23878](#)」といったデータ・アキュイジション向けのμModule製品が挙げられます。これらの製品は、SAR ADCをベースとする完全差動型の高速シグナル・チェーンとして機能します。また、図1のPGIAは、「[LTC2387-16/LTC2387-18](#)」といった高速／高精度のSAR ADCもターゲットとしています。

表 1. 本稿で紹介するPGIA／シグナル・チェーンの主な仕様項目、設計上の要件

PGIAの仕様項目	設計上の要件	備考
出力共通モード電圧	2.048V	固定
ADCに対する差動出力	8.192V p-p	固定
ゲイン（シングルエンドまたは差動）	2、10、64、128	プログラマブル
電源（+V _S /−V _S ）	+15V/−15V、 −6V/−2V	FDAには5Vの単一電源を使用可能（トレードオフとしてS/N比が3dB〜4dBほど低下）
帯域幅	> 50MHz	SAR ADCを15MSPSで駆動するために必要
ノイズ	< 2nV/√Hz	85dB以上のS/N比を達成するために必要
オフセット電圧のドリフト	≤ 2μV/°C	全体的にドリフトを低減し、システム・キャリブレーションの負担を軽減
CMRR	> 90dB（すべてのゲインに対して）	
シグナル・チェーンの仕様項目		
完全差動型のμModule	16ビット/18ビット	
μModuleのサンプル・レート	15 MSPS	必要に応じて低いサンプル・レートを 使用可能
S/N比（100kHzにおける）	> 85dB（ゲインが2の場合）、 > 73dB（ゲインが128の場合）	設計目標
THD（100kHzにおける）	< −105dB（ゲインが2の場合）、 < −70dB（ゲインが128の場合）	設計目標

設計上のポイントはアンプの仕様

図1のPGIA回路では、何が設計上のポイントになっているのでしょうか。つまり、μModule技術で実現した高速SAR ADCベースのシグナル・チェーンを駆動し、最適な性能を得るためには何が重要なのかということです。その答えは、アンプ回路で使用するADA4898-1とFDAであるADA4945-1の主要な仕様です。例えば、帯域幅、スルー・レート、ノイズ、歪みなどが重要な要素になります。ADA4898-1とADA4945-1を選択したのは、それぞれのゲイン帯域幅積（GB積）が、このシグナル・チェーン全体の帯域幅の要件を満たしているからです。なお、ADA4945-1（FDA）は、LTC2387-16/LTC2387-18のようなFDAを内蔵していないADCを駆動する場合にだけ必要になります。

PGIAのゲインの設定方法

PGIAのゲインを設定する方法や性能は、アンプ、帰還抵抗、マルチプレクサの選択に依存します。以下、これらについて詳しく説明していきます。

ゲイン抵抗と帰還抵抗の選択

ADA4898-1をベースとするアンプ回路では、ゲイン抵抗と帰還抵抗を使用します。これらは、正確にマッチング（整合）する必要があります。クワッド・タイプの抵抗ネットワークであるLT5400は、広い温度範囲にわたって0.01%のマッチング性能と0.2ppm/℃のマッチング・ドリフト性能と実現します。また、独立した整合抵抗と比べて優れたCMRR（同相ノイズ除去比）性能を備えています。なお、最適なCMRR性能を実現するには、FDAのゲイン抵抗も正確にマッチングさせる必要があります。

図1のPGIAにおいて、LT5400はADA4898-1をベースとするアンプ回路のゲインを設定するために使用しています。そのゲインの値は、以下に示す一連の式によって計算できます。

$$V_{OUT} = I(R1 + R2 + R3 + R4) \quad (1)$$

$$V_{OUT} = \frac{V_{IN}(R1 + R2 + R3 + R4)}{R2 + R3} \quad (2)$$

LT5400を使用し、R1 = R4、R2 = R3と設定すると、次式によってゲインが決まります。

$$[\text{ゲイン}] = \frac{V_{OUT}}{V_{IN}} = \left(1 + \frac{R1}{R2}\right) \quad (3)$$

LT5400シリーズの設定に応じて決まるアンプ回路のゲイン、FDA（ゲインは2で固定）のゲインに応じ、PGIA全体のゲインは表2に示す値になります。

LT5400シリーズには、表2に示したとおり、様々な抵抗値のオプションが用意されています。マルチプレクサであるADG1209を使ってアンプ回路をユニティ・ゲインの構成にすれば、LT5400のブロックをバイパスすることができます。その場合、PGIA全体のゲインは2に設定されます。

表2. PGIA全体のゲイン。その値は、LT5400シリーズの選択／設定に応じて決まります。

品番	R2=R3 [kΩ]	R1=R4 [kΩ]	R _{GAIN} [Ω]	アンプ回路 (ADA4898-1) のゲイン[V/V]	PGIA 全体のゲイン [V/V]
LT5400-4	1	1	N/A	2	4
LT5400-6	1	5	N/A	6	12
LT5400-7	1.25	5	N/A	5	10
LT5400-8	1	9	N/A	10	20
LT5400-4	1	1	130	31.77	63.54
LT5400-4	1	1	63.4	64.09	128.18

なお、ゲインを20より高く設定したい場合には、図2のようにします。すなわち、外付けのゲイン抵抗R_{GAIN}（マッチングのとれた高精度の抵抗）を、2つのADA4898-1の反転入力に間に配置した上で、LT5400-4を帰還抵抗として使用します。それにより、64または128のゲインを実現することができます。

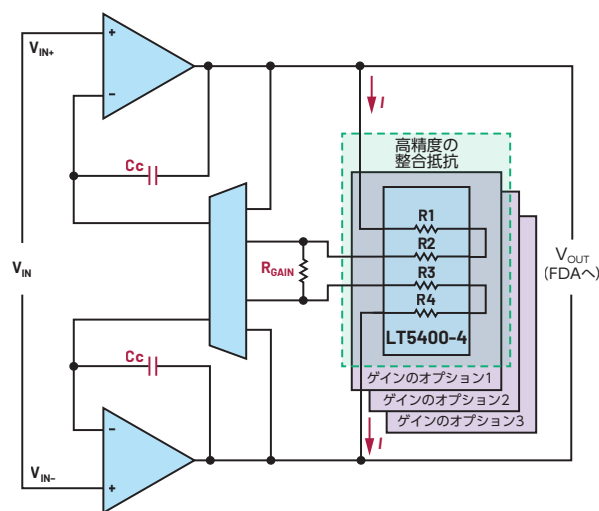


図2. PGIAのゲインの設定方法。
マルチプレクサ、LT5400、R_{GAIN}によってゲインの値が決まります。

R_{GAIN}の値は、以下に示す一連の式を使用して計算します。

$$V_{OUT} = I(R1 + R2 + R3 + R4 + R_{GAIN}) \quad (4)$$

$$V_{OUT} = \frac{V_{IN}(R1 + R2 + R3 + R4 + R_{GAIN})}{R_{GAIN}} \quad (5)$$

$$V_{OUT} = V_{IN} \left(1 + \frac{4k}{R_{GAIN}}\right) \quad (6)$$

$$[\text{ゲイン}] = 1 + \frac{4k}{R_{GAIN}} \quad (7)$$

以上の式から、R_{GAIN}の値は次式のようにになります。

$$R_{GAIN} = \frac{4k}{[\text{ゲイン}] - 1} \quad (8)$$

マルチプレクサの選択

このPGIAでは、マルチプレクサを使ってLT5400を制御することにより、ゲインを様々な値に設定することができます。この用途に適したマルチプレクサを選択するためには、重要なパラメータであるオン抵抗 R_{ON} 、オン容量 C_{ON} 、オフ容量 C_{OFF} などについて考慮しなければなりません。その結果として、この設計ではADG1209を採用しました。補償用のコンデンサ C_c をアンプ回路の帰還パスに追加することにより、マルチプレクサの C_{ON}/C_{OFF} の影響を軽減し、ゲインのピーキングを最小限に抑えることができます。 C_c は、 R_{ON} 、帰還抵抗、ゲイン抵抗と共に極（ポール）を形成します。その結果、寄生容量によるゼロが帰還ループのゲインに及ぼす影響が補償されます。

C_c の値は、目標とするクローズド・ループの応答が得られるように最適化しなければなりません。ADA4898-1ベースのアンプ回路において帰還抵抗の値を高く設定すると、その入力容量が高いことが原因となって、クローズドループ・ゲインに、より大きなピーキングが現れます。この問題を回避するには、アンプ回路の帰還抵抗と並列に接続する帰還容量の値を最適化します。ここでは、図2に示した C_c の値を2.7pFに設定しました。これは、[ADA4898-1](#)のデータシートで推奨されている値です。 C_c の値を小さくすると、ゲインのピーキングは小さくなります。一方、 C_c の値を大きくしすぎると、クローズドループ・ゲインの平坦性に影響が及びます。

PGIA用の電源

ここからは、このPGIAの実際の性能を紹介していきます。図3に、このPGIAの評価用ボードの外観を示しました。

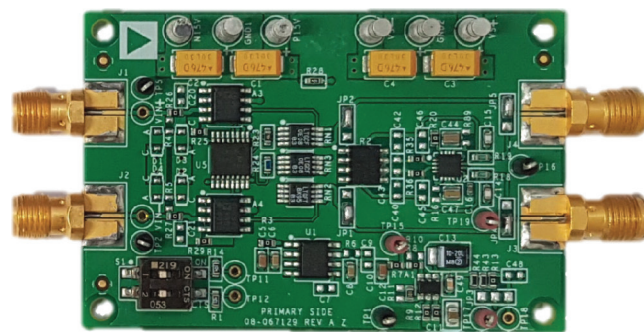


図3. PGIAの評価用ボード

±15V電源は、PGIAのフロント・エンドへの給電に使用します。ここで言うフロント・エンドとは、2個のADA4898-1と1個のADG1209を使って構成されるアンプ回路のことです。一方、シグナル・チェーンの最適な性能を引き出すためには、FDAであるADA4945-1に対しては6Vと-2Vの電源レールが必要です。本稿の例では、このボードによる評価にベンチトップ型の電源装置を使用しました。ただ、[LTpowerPlanner®](#)を使用すれば、実際のアプリケーション回路に適したパワー・ツリーが提示されます（図4）。ご覧のように、各電源レールにおける消費電流の見積もり結果も示されます。

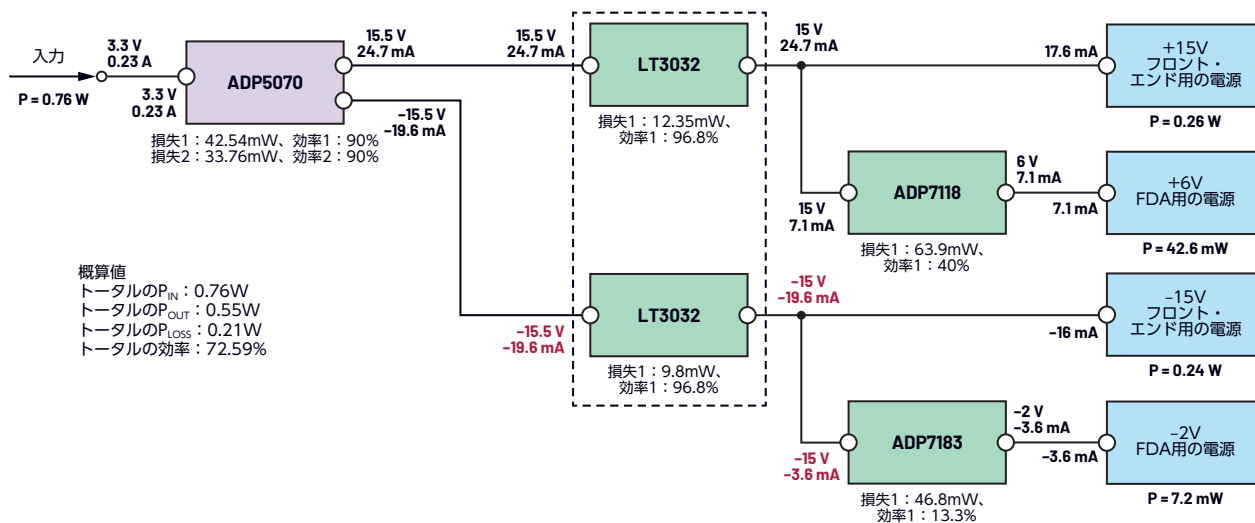


図4. 推奨されるパワー・ツリー

PGIAの性能

ここからは、図1のPGIAの評価結果を示していくことにします。

帯域幅

図5は、クローズドループ・ゲインと周波数の関係（帯域幅）を示したものです。4種のゲインの値に対する評価結果をプロットしてあります。ご覧のように、PGIAのゲインを2から128へと高めていくにつれて帯域幅は狭くなります。また、出力換算ノイズが増加することから、S/N比も低下します。

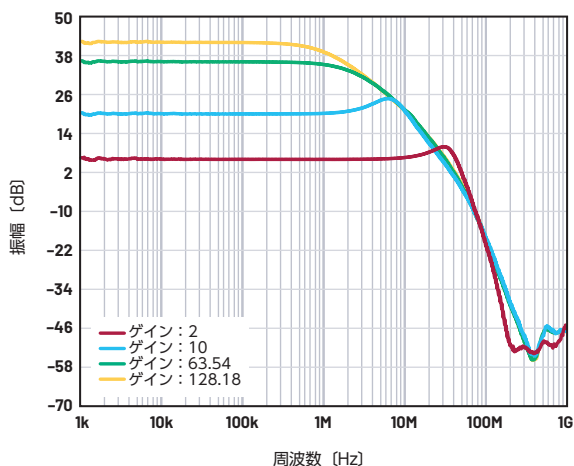


図5. ゲインと周波数の関係。
帯域幅を確認することができます。

CMRR

次に、図6をご覧ください。これは、CMRRと周波数の関係を示したものです。図5と同様に、4種のゲインの値に対する評価結果をプロットしています。

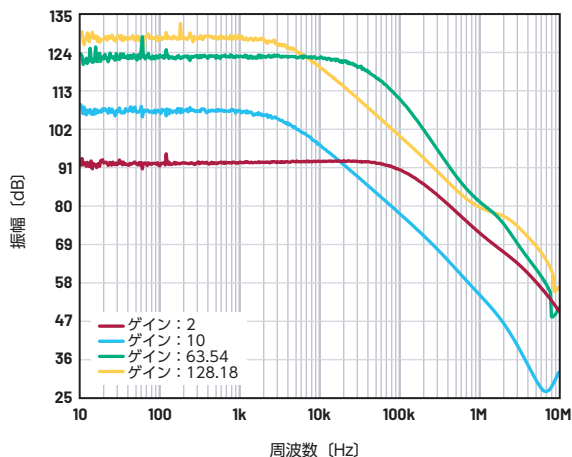


図6. CMRRと周波数の関係

歪み

続いて、図3のボードを使用し、PGIAの歪み性能を評価しました。その測定には、Audio Precision®のオーディオ・アナライザ「APx555」を使用しました。この評価では、4種のゲインの値に対し、PGIAの出力として8.192V p-pの信号が得られるように入力電圧を調整しています。図7に示したのが、その結果です。このPGIAにおける全高調波歪み（THD）と周波数の関係をプロットしています。

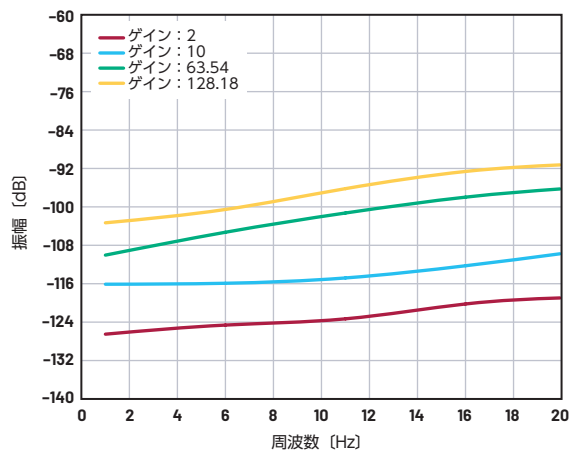


図7. THDと周波数の関係

主要な仕様の評価結果

ここまでを示したものを含め、PGIAの主要な仕様に対応する各種特性の評価を実施しました。ここでは、帯域幅、スルー・レート、ドリフト、歪みの評価結果を表3としてまとめておきます。いずれも、図3の評価用ボードを使用して測定した結果です。

表3. PGIA回路単体の主要な仕様の評価結果

PGIAのゲイン(V/V)	-3dB帯域幅 [MHz]	スルー・レート [V/マイク口秒]	ドリフト [μV/°C]	THD (F _{IN} は1kHz) [dB]
2	47.7	77	0.06	-126.5
10	12.99	72	1.18	-116.11
63.54	2.15	10	0.042	-110.04
128.18	0.98	N/A	0.026	-103.32

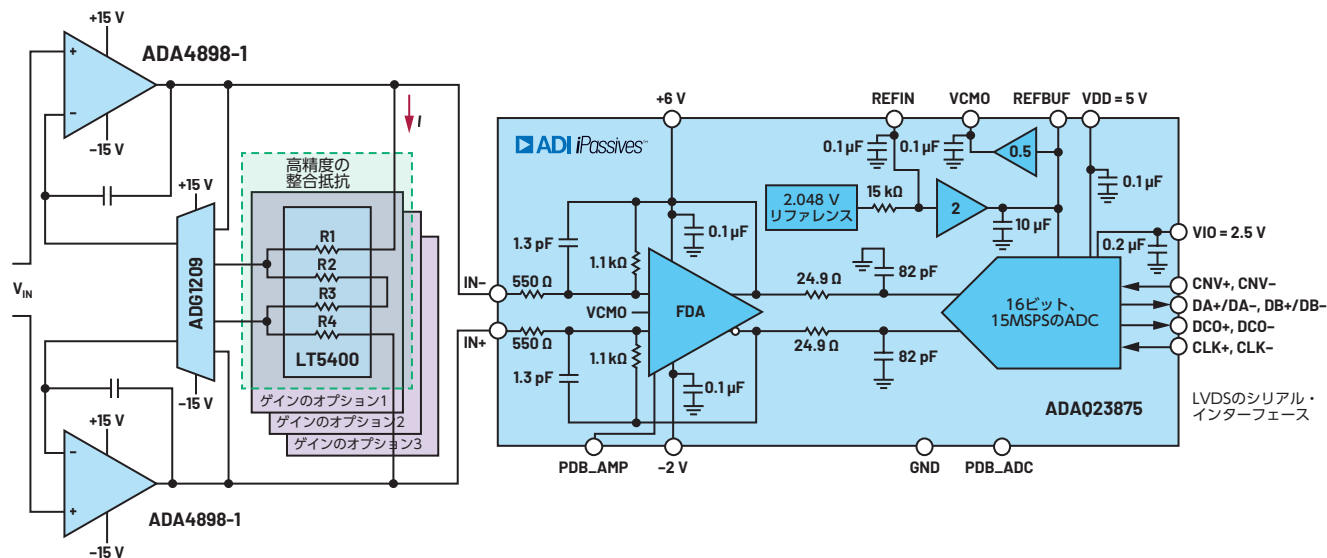


図8. PGIA (FDAは不使用) とADAQ23875を組み合わせたシグナル・チェーン

PGIAによるμModuleベースのシグナル・チェーンの駆動

続いて、図8をご覧ください。これは、マルチプレクサであるADG1209、低ノイズの高速アンプであるADA4898-1、高精度の整合抵抗ネットワークであるLT5400で構成したPGIAにより、15MSPSで動作するADAQ23875を駆動する回路の例です。ADAQ23875は、SAR ADCをベースとしてμModule技術で実現したシグナル・チェーン製品です。以下では、この回路全体の評価結果を示していきます。なお、ADAQ23875はFDAを内蔵しているので、図1の回路で使用しているFDA (ADA4945-1) は必要ありません。そこで、図3に示した評価用ボードのFDAブロックをバイパスして使用しました。また、S/N比とTHDの評価にはAudio PrecisionのAPx555を使用し、入力振幅を約-0.5dBFSに設定しました。

シグナル・チェーン全体の性能

以下、図8に示したシグナル・チェーン全体の評価結果を示していきます。

ノイズ

表4に示したのは、ダイナミック・レンジと入力換算ノイズの評価結果です。評価にあたっては、ゲインの設定と入力範囲を適宜変更しました。

表4. PGIAでADAQ23875を駆動した場合のダイナミック・レンジと入力換算ノイズ

PGIAのゲイン [V/V]	入力範囲 [V p-p]	ダイナミック・レンジ [dB]	入力換算ノイズ [μV rms]
2	4.096	87.68	59.85
10	0.819	79.39	31.05
63.54	0.129	78.85	5.20
128.18	0.064	76.83	3.25

図9に示したのは、同じ回路構成でS/N比の評価を行った結果です。PGIAのゲインを高く設定すると、全体のダイナミック・レンジやS/N比が低下します。これは、個々の抵抗、アンプ、μModule製品であるADAQ23875に固有のノイズに起因します。

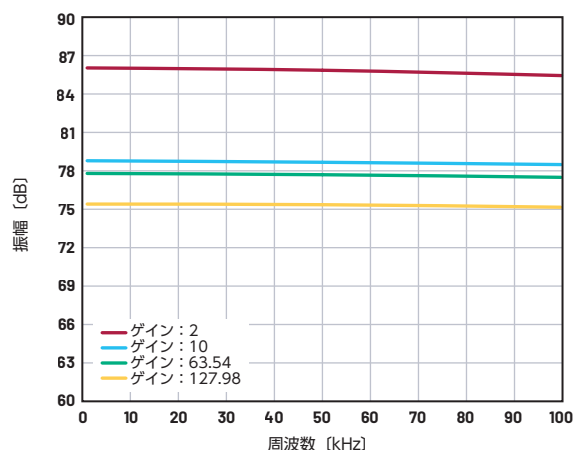


図9. PGIAでADAQ23875を駆動した場合のS/N比と周波数の関係

ADAQ23878は、高いサンプリング・レートと高い精度を誇る製品です。これを使用すれば、オーバーサンプリングを利用してノイズを低減することができます。すなわち、広い帯域幅にわたってrmsノイズを極めて低いレベルに抑え、小振幅の信号を検出することが可能になります。サンプル・レートを15MSPSに設定すれば、アンチエイリアシング (折返し誤差防止) フィルタの要件が大幅に緩和されます。また、高速なトランジェントや小さな信号レベルをデジタル化する際の帯域幅を最大化することが可能です。なお、ここで言うオーバーサンプリングとは、ナイキスト基準を満たすために必要な信号帯域幅の2倍をはるかに超える周波数でサンプリングを実施するという意味です。例えば、ADAQ23875で4倍のオーバーサンプリングを行うと、事実上、分解能が1ビット増加したのと同等の性能が得られます。つまり、ダイナミック・レンジで言えば6dBの改善が図れるということになります。

オーバーサンプリングによるダイナミック・レンジの向上 (dB 単位) は、 $\Delta DR = 10 \times \log_{10} (OSR)$ という式で表せます (OSRはオーバーサンプリング比)。ADAQ23875のダイナミック・レンジは、サンプリング・レートが15MSPS、リファレンスが4.096V、入力をグラウンドに短絡した状態で91dB (代表値) です。ADAQ23875で256倍のオーバーサンプリングを行った場合、各ゲインの値に対して、29.297kHzの信号帯域幅、約111dBのダイナミック・レンジが得られることになります。したがって、 μV レベルの小振幅の信号を正確に検出することが可能です。オーバーサンプリングを適用すれば、必要な測定に応じて、ノイズと帯域幅の間でトレードオフを行うことができます。

歪み

続いて、同じ回路で歪みを評価した結果を示します。図10と図11に示したのが、THDの評価結果です。それぞれ100kHzまでの範囲と、1MHzまでの範囲を対象としています。PGIAのゲインと入力信号の周波数を高めるにつれて、THD性能は徐々に低下します。なぜなら、ADA498-1の帯域幅とスルー・レートが徐々に低下するからです。なお、図11には、PGIAでADAQ23875を駆動した場合に加え、PGIA製品である「[LTC6373](#)」とADA4945-1を組み合わせ、15MSPSで動作するLTC2387-16を駆動した場合のTHD性能も示しています。2種類のシグナル・チェーンにおけるTHD性能の違いを確認してみてください。

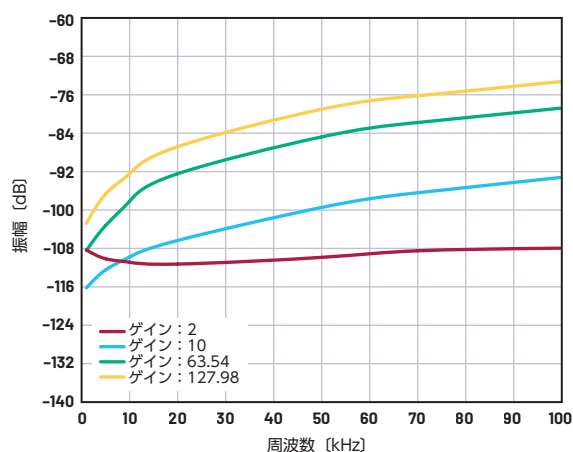


図10. PGIAでADAQ23875を駆動した場合のTHDと周波数の関係 (100kHzまで)

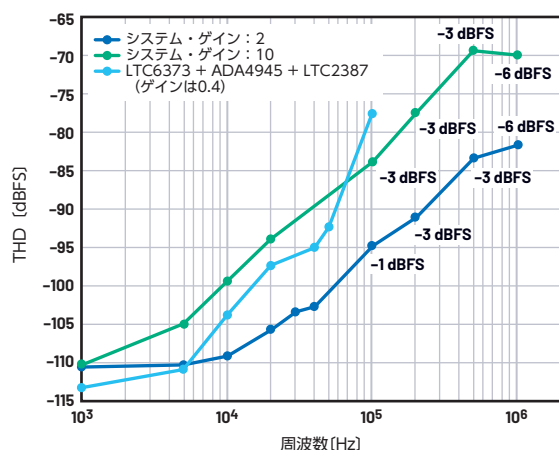


図11. PGIAでADAQ23875を駆動した場合のTHDと周波数の関係 (1MHzまで)。LTC6373、ADA4945-1、LTC2387-16を組み合わせた場合のTHDも示しています。

INLとDNL

PGIAによってADAQ23875を駆動する場合、シグナル・チェーン全体のDC精度を維持することも重要になります。図12と図13は、PGIAのゲインを2に設定した場合の評価結果です。それぞれ、代表的な積分非直線性 (INL) と微分非直線性 (DNL) の性能を表しています。ゲインを他の値に設定した場合にも、INLとDNLは ± 0.5 LSB以内に収まります。

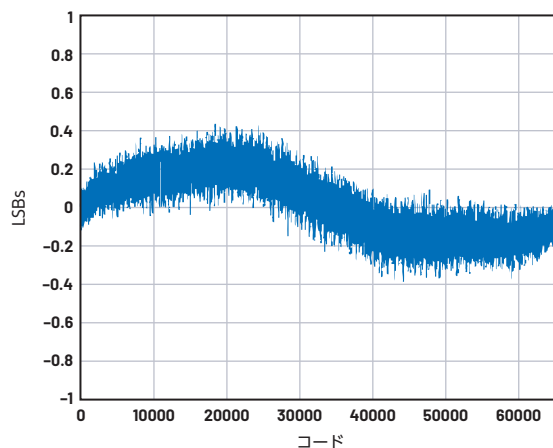


図12. PGIA (ゲインは2) でADAQ23875を駆動した場合のINL

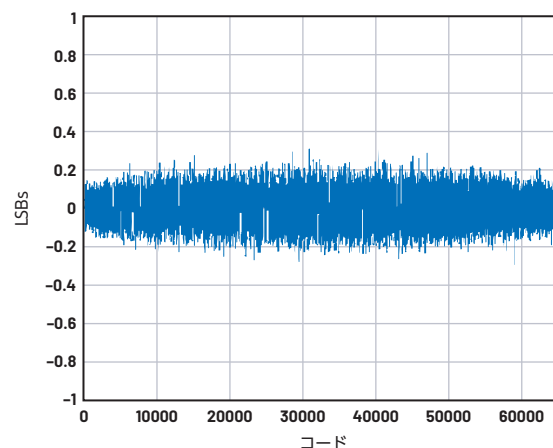


図13. PGIA (ゲインは2) でADAQ23875を駆動した場合のDNL

まとめ

本稿では、ディスクリート構成で実現した広帯域対応のPGIAの設計／評価結果について説明しました。PGIAとしては、アンプ (ADA4898-1)、マルチプレクサ (ADG1209)、高精度の整合抵抗 (LT5400) を組み合わせた回路を例にとりました。また、数十mVから10V未満までのシングルエンド／差動信号をPGIAに入力し、16ビット、15MSPSに対応するμModuleベースのシグナル・チェーン (ADAQ23875) を駆動した場合の評価結果も示しました。シグナル・チェーン全体としては、市場で入手可能なモノリシックのPGIA製品を使用した場合よりも優れた精度が得られています。なお、この広帯域対応のシグナル・チェーンは、自動試験装置 (ATE)／電源監視システム／アナライザ・システム向けのテスト装置の開発に携わる特定のお客様向けにカスタマイズされたものです。

参考資料

Maithil Pachchigar 「オーバーサンプリングを使用したSAR ADCのダイナミック・レンジの拡大」 Analog Devices、2015年6月

CN-0560、回路ノート「高精度・広帯域幅の電流測定シグナル・チェーン」 Analog Devices、2022年6月



著者について

Maithil Pachchigarは、アナログ・デバイセズのシステム・アプリケーション・エンジニアです。産業&マルチマーケット事業部門 (マサチューセッツ州ウィルミントン) に所属しています。2010年に入社して以来、高精度のシグナル・チェーン向けソリューションを担当。計測分野、産業分野、ヘルスケア分野のお客様をサポートしています。半導体業界には2005年から携わっており、数多くの技術資料を執筆／共同執筆してきました。インドのセダー・バラブヒバイ国立工科大学で電子工学の学士号、サンノゼ州立大学で電気電子工学の修士号、シリコン・バレー大学で経営学の修士号を取得しています。



著者について

John Neeko Garlitosは、アナログ・デバイセズ (フィリピン GT) のプロダクト・アプリケーション・エンジニアです。入社は2017年で、μModule技術を採用したシグナル・チェーン・ソリューション部門に所属。製品とリファレンス回路の開発を担当しています。フィリピン工科大学ビサヤ校で電子工学の学士号、フィリピン大学ディリマン校で電気工学の修士号を取得しています。



想像を超える可能性を
AHEAD OF WHAT'S POSSIBLE™

アナログ・デバイセズ株式会社

お住いの地域の本社、販売代理店などの情報は、analog.com/jp/contact をご覧ください。

オンラインサポートコミュニティEngineerZoneでは、アナログ・デバイセズのエキスパートへの質問、FAQの閲覧ができます。

©2022 Analog Devices, Inc. All rights reserved.
本紙記載の商標および登録商標は、各社の所有に属します。
Ahead of What's Possibleはアナログ・デバイセズの商標です。

AD5610-0-10/22

VISIT [ANALOG.COM/JP](https://analog.com/jp)