ANALOG DEVICES

ADI Analog Dialogue*

ポストPAハイブリッド・ ビームフォーミングによる mMIMOシステムのコスト効率向上

著者: Dmitrii Prisiazhniuk、フィールド・アプリケーション担当スタッフ・エンジニア Sinan Alemdar、製品アプリケーション担当主席エンジニア

概要

無線の展開を広い範囲で促進するには、無線システムが低コ ストであることと電力効率に優れていることが、事業者にとっ ての重要な検討事項となります。ハイブリッド・ビームフォー ミング(HBF)は、これらの設計目標に対応する効果的な方法 です。本稿では、大規模マルチ入力マルチ出力(mMIMO)無 線システムに適用される、新しいポスト・パワー・アンプ(ポス トPA)HBFアーキテクチャについて解説します。ここで示すの は、アナログ・デバイセズのADRF5347 SP4Tを2個使用し て、mMIMOシステムの各種要求を満たしながら合計システ ム・コストの削減を可能にする、ポストPA位相シフティング・ブ ロック用の効果的なソリューションです。本稿ではmMIMO無 線について解説しますが、ポストPA HBFアプローチは汎用的 なもので、様々なタイプの無線通信(スモール・セル、マクロ、 ミリ波、衛星)、レーダー・アプリケーション(産業用、自動車用、 防衛用)、あるいは無線周波数センシング/イメージング・ア プリケーションに利用することができます。

はじめに

過去10年間で、グローバル化の傾向により、データの交換やビデ オ通話の使用が大幅に増加しました。これと並行して、デジタル化 とオートメーションの興隆は、特にIoT、物流、製造、輸送、ヘルスケ アを始めとする様々な分野において、多数の新しい5G通信用ア プリケーションを生み出しました。最近のデータは、22%という驚 くべき割合でモバイル・データ・トラフィックが増加していることを 示しており¹、この上昇傾向は今後も続くと予想されています。事 業者の増加を促進し、無線ネットワークを発展させてアップグレー ドしていくための主な要素は、システムの容量、ビットあたりのコス ト、そしてビットあたりの電力です。

無線システムの容量に影響を与える基本的な要素は3つありま す。信号帯域幅(BW)、S/N比(SNR)、および空間多重化(同じ周 波数リソースを共有する有効並列ストリーム数M)です。S/N比は 対数依存性を示し、一般的にシステムの合計消費電力を増加させ ます。容量に最も大きく影響する要素はBWと空間多重化です。



図 1. mMIMO 無線システム



VISIT ANALOG.COM/JP



図 2. mMIMOシステムの代表的なアーキテクチャ

 $C = M \times BW \times Log_2 (1 + SNR)$

(1)

過去における無線開発では、主に時間的リソースとBWリソースの 利用を最適化することに焦点が当てられていましたが、mMIMO の出現によって空間的な次元が利用されるようになりました。空 間多重化の概念は、同じ時間-周波数リソースの中で、複数のモバ イル局のレシーバと同時に通信することを可能にします。空間的 次元の利用は、容量を大幅に増加させ、3倍から5倍の容量増大を 実現するという5G規格の目標を満たす可能性を提供します²。

図1は、それぞれが120°の範囲をカバーする3つのmMIMO無線 ユニット(RU)を同じタワー内に設置した、代表的な六角形セルを 示しています。各mMIMO RUは、複数の通信用ビームを生成し て、複数のユーザ機器(UE)デバイスとの通信を行ったり複数の ビームを介して同じUEとの通信を行ったりして、様々な伝搬経路 (例えば見通し経路や、ビルから反射された非見通し経路)を介し て効果的にUEに達することができます。一方、RUは通常、分散型 ユニット(DU)や集中型ユニット(CU)に接続されます。これらのユ ニットはリソース管理を行い、コア・モバイル・ネットワークに接続 されます。

mMIMOシステムは非常に大きな容量を実現しますが、通常、これらのシステムは比較的短い距離に使われます。この制約は、より狭いビームを使用できるようにするためにより高い周波数が必要になることと、それに伴う経路損失から生じるものです。損失の一部は、アンテナ・ゲインを上げることによって実現される集束度を高めた狭いビームを用いることで減らすことができますが、それでもこのアプローチは無線システムの全体的なカバレッジ範囲を狭くします。結果として、mMIMOシステムを効率的に利用するには複数のmMIMOシステムを展開する必要があります。この現象は高密度化と呼ばれます。高密度化は、大きな容量が必要でユーザ数も多い都市部など、人口密度が高い環境で使用するアプリケーションにとっては特に重要です。システムのコストが十分に低ければ事業者が都市部に非常に多くのmMIMOシステムを展開することが見込まれ、mMIMO技術の開発を推進するにあたっては費用対効果の高いことが非常に重要な要素となります。

図2は、5つの主要ブロックで構成される代表的なRUアーキテク チャを表しています。これらのブロックとは、デジタル・フロント・エ ンド・ユニット(DFE)、トランシーバー・ユニット(TRX)、RFフロント・ エンド・ユニット(RFE)、アナログ・ビームフォーミング・マトリック ス、そしてアンテナ・ユニットです。

DFEには、DUインターフェースの管理、デジタル・ビームフォーミング、および低PHY処理を行うブロックが含まれます。

TRXは、DFEが作成したデジタルIQサンプルを、指定された周波 数範囲のRF領域に変換します。アナログ・デバイセズのトランシー バーは、IQサンプルのRF領域への変換以上の処理能力を備えて おり、デジタル・プリディストーション(DPD)およびクレスト・ファク タ低減(CFR)のためのアルゴリズムを備えたデジタル・エンジン と、デジタル・アップコンバータ/ダウンコンバータ(DUC/DDC) が組み込まれています。DPDはパワー・アンプ(PA)の効率を向上 させて、PAがより高い電力レベルで動作できるようにします³。こ れは、結果的に無線システム全体の電力効率を高めます。アナロ グ・デバイセズは、PAの性能を評価して最適なDPDソリューション を開発するために、主要なPAベンダーとパートナー関係を結んで います。DPD機能を備えたトランシーバーの最近の例が、アナロ グ・デバイセズのADRV9040で、これは400MHz BWまでの信 号を線形化します。

RFEユニットは、トランスミッタ側での送信やレシーバ側でのトランシーバーによる受信に必要なレベルまで、RF信号を増幅します。このアプリケーションに使用できるソリューションを表1に示します。

表1.mMIMOシステムに使用するアナログ・デバイセズのRFEソリューション

TX VGA	ADL6337, ADL6317
スイッチ内蔵のLNA	ADRF5519, ADRF5515A, ADRF5534, ADRF5532
ORXスイッチ	ADRF5250, HMC8038

通常、アンテナ・ユニットは多数のアンテナ素子(AE)で構成されま す。最新のmMIMOシステムには128個~384個ものAEを組み 込むことができます。これらは垂直および水平方向の両方に分布 して配置され、2つの異なる偏波を使用します。例えば、128素子 のアンテナ・アレイでは8×8×2という構造を使用し(8個を垂直方 向、8個を水平方向に配置して2つの偏波を使用)、192素子のア ンテナ・アレイでは12×8×2という構造を使用することができま す2.4。トランシーバー・チャンネルやアンプといった能動素子を多 数使う構成にすることは、桁違いのコストがかかるので、現実的で はありません。この課題を解決する方法は、すべてのAE(例えば 128~384個のAE)を少数の増幅ユニット(例えば16、32、また は64ユニットのRFE)に割り当てることです。これは、スプリッタと 位相シフタ(オプション)を含むアナログ・ビームフォーミング・マト リックスを使用して実現できます。本稿の主な焦点は、デジタル・ ビームフォーミングとアナログ・ビームフォーミングを組み合わせ たハイブリッド・ビームフォーミング・アプローチと、このアプロー チがSP4Tスイッチを使用して全体的なシステム・コストをどれだ け削減できるのかということにあります。





図 3. (a) ビームフォーミングの回路図、(b) 10素子および 20素子(紫と青)の場合と、 各アンテナ・ペアの間に60°の位相シフトを適用した場合(緑)のアレイ・ゲインの例

mMIMOシステムのハイブリッド・ビームフォー ミング

mMIMOの背景となる基本的な概念では、UEに指向できる複数 の狭いビームを生成する必要があります。これらのビームは、トラ ンスミッタ側で1つの共有信号を用いて多数のAEをアクティブに することで、あるいはレシーバ側でそれらを結合することで形成 されます。遠方界領域では、これらのソースによって生成される放 射電界が結合して、同位相または逆位相の干渉パターンが生じ ます。結合されたソースのビーム形状は、各ソースの位相、間隔、 および振幅を調整することによって制御できます。単純化すると、 結合アレイのアンテナ・ゲインは次のように表すことができます: $G_{comb}(\theta,\phi) = |AF(\theta,\phi)|^2 G_{AE}(\theta,\phi)$ 。ここで、 G_{AE} は個々のアンテ ナ素子のアンテナ・ゲインを表し、AF(θ,φ)はアレイ係数(AF)を表 します。また、0とのはそれぞれ水平方向と垂直方向の角度に対応 します。アンテナ・アレイ・パターンがどのように形成されるかにつ いての詳細な説明は、「フェーズド・アレイ・アンテナのパターンー 【Part 1】リニア・アレイのビーム特性とアレイ・ファクタ」を参照し てください⁴。ここでは単純化のため、図3(a)に示すように、アンテ ナを距離dだけ離して配置した1次元アレイを考え、各アンテナ・ペ アにはΔψの位相シフトが適用されるものとします。この場合、AF は次式で計算できます。

$$|AF(\theta)|^{2} = \frac{1}{N} \left| \frac{\sin\left(N\left[\frac{\pi d}{\lambda}\sin\theta - \frac{\Delta\Psi}{2}\right]\right)}{\sin\left(\frac{\pi d}{\lambda}\sin\theta - \frac{\Delta\Psi}{2}\right)} \right|^{2}$$
(2)

図3(b)は、アンテナ同士を半波長離して配置した10個および20 個のアンテナ素子(紫と青)のアレイ・ゲインの例です。緑の線は、 各アンテナ・ペア間の位相シフトムψを60°とした場合のビームを 示しています。この場合のビーム角度は約26.5°になります。

次の式を使用すると、3dBビーム幅の概算値を計算できます: Δ_{g3db} [rad] = 0.886 × λ /Nd。例えば、間隔を半波長、合計素 子数を8個として3.5GHzで動作させたとすると(水平ビーム フォーミングの代表例)、ビーム幅は約12°になります。この関係 は、mMIMOの実用的なアプリケーションが主に2.5GHz~4GHz の中間周波数帯域である理由を明確に示しています。これより低 い周波数(例えば1GHz)で同じビーム幅を実現するにはアンテナ・ サイズをはるかに大きくする必要があるので、この種のシステムの展開は非現実的なものになってしまいます。また、mMIMO無線機の重量とサイズには制約がありますが、これは1人で容易に 無線機を持ち上げて設置できるようにするためです。

アンテナのサイズとAEの数は、求められるビーム幅と動作周波数 によって異なります。最新のmMIMOシステムには、合計128~ 384個のAEを組み込むことができます。注意すべきは、水平およ び垂直方向のアンテナ間隔が、ビーム幅に関する様々な要求事項 と最大/最小スキャン角度によって異なることがあるという点で す。例えば、ユーザ数が限られる垂直領域では、垂直方向の範囲と 垂直方向でサポートするビーム数の両方を小さい値に制限する のが現実的です。

mMIMOシステムでは、同じ送信/受信UEデータ・ストリームを 共有するすべてのAEにおいて、異なるものは位相(および場合に よってはゲイン)だけにする必要があります。図4に示すように、こ れを実現できる方法は複数あります。

図4(a)は最も簡単なビームフォーミングの形態を示しており、こ れは純粋なアナログ・ビームフォーミングとして知られています。 この構成では、少量のデータ・ストリームがトランシーバーとパ ワー・アンプに接続されます。増幅されたRF信号はその後、異 なるAEに接続される前に分割されて位相回転されます。この 構成では、TRXコンバータとアンプの数は必要なデータ・スト リームの数に一致していますが $(N_{TRX} = N_{PA} = N_{STR})$ 、位相シフタ の数はストリーム数と固有アクティブ・パイプ数の積となります $(N_{PH} = N_{STR} \times N_{PIPF})$ 。各パイプは複数のAE(AE₁, ... AE_k) に接続できます。このアーキテクチャではTRXコンバータとアン プの数が減りますが、同時にサポートできるUEデバイスの数は 制限されます。多数のユーザをサポートできるようにシステムを 拡張するには、かなりの数の位相シフタと複雑な分割/結合回路 が必要になります。更に、より広い面積をカバーするにはビーム・ スイープを行う必要もあります。しかし、このアプローチはミリ波 (mmWave)無線の場合に適切なものとなります。その場合は 対応可能なユーザ数を減らす必要があります。

デジタル・ビームフォーミング(図4(b))は主流を占めるアーキテ クチャの1つとなりましたが、その大きな理由の1つが、アナログ・



(b) Digital Beamforming: N_{TRX} = N_{PA} = N_{PIPES}>N_{STR}; N_{PH} = 0 AE₁ ... AE. Data \bigotimes Stream Pipe 1 TRX TRX \gg Digital Beamforme TRX Data Stream N_{STR} Pipe Noine TRX

(c) Post-PA Hybrid Beamforming: N_{TRX} = N_{PA} = N_{PIPES}/M>N_{STR}; N_{PH} = N_{PIPES}





ビームフォーミングではサポートできるUEデバイスの数が限られ るということです。このアプローチでは、トランシーバーを通じて データ・ストリームをRF領域に変換する前に、デジタル領域で直接 分割して位相回転します。このアプローチの大きな利点はその柔 軟性にあり、サポートできるユーザの数を増減させることができま す。しかし、すべてのパイプをサポートするために必要なDFEのデ ジタル・オーバーヘッド、およびすべてのパイプをサポートするた めに必要なコンバータとアンプの数($N_{TRX} = N_{PA} = N_{PPE} > N_{STR}$) によって、システムのコストと消費電力が増加します。

ハイブリッド・ビームフォーミング(図4(c))は、mMIMOのシステム・コストに関する問題に対応するためのアプローチです。このアーキテクチャでは、ビームフォーミングをデジタル領域とアナログ領域に分割します。考えられる分割方法の1つは、ビームのデジタル制御を水平面だけに限定して、垂直領域をアナログ方式(またはデジタルとアナログの組合せ)で制御することです。

このアプローチの裏付けとなるのは、通常、様々な垂直方向角 度に位置するユーザ数は限られていることです。デジタル領 域とアナログ領域の両方に分割することによって、妥当な数の ビームと柔軟性を維持しながらRFチェーンの数を減らせるので ($N_{TRX} = N_{PA} = N_{PIPE}/M、ここでMは分割係数)、コストの削減が$ 可能になります。ただし同時に、このアプローチではパイプの前に $位相シフタを追加する必要があるので(<math>N_{PH} = N_{PIPE}$)、その部品に 関わるコストと電力損失が発生します。このアーキテクチャで考え られるもう1つの利点は、利用するチェーンの数が減るので、DFE とトランシーバー両方の消費電力が減少することです。

図4(c)では位相シフタがパワー・アンプの後に置かれているので、 ポストPA HBFアーキテクチャと呼ばれます。このアプローチに は、PAの前で分割と位相シフトを行うプリPA HBFアーキテクチャ と比較して、明確な利点があります。これら2つのアーキテクチャ の比較を表2に示します。

表2. ポストPA位相シフト・アプローチとプリPA位相シフト・ アプローチの比較

	ポストPA位相シフト	プリPA位相シフト		
	1.必要なPA/LNAおよ びサーキュレータの数が 少ない	1.位相シフタの挿入損失 の影響をシステム・レベル で受けにくい		
長所	2.同じTRX信号を使い DPDを介して線形化する 必要があるPAは1つのみ	2.位相シフタが扱わなけ ればならない電力が比較 的小さい		
	3.アンテナ素子のすぐ近く に位相シフタを組み込む ことができる	3.チェーンのRXノイズ指 数が小さい		
短所	1.位相シフタが大電力を 扱わなければならず、非常 に高いIP3性能が必要 2.電力損失のdB値が上が ればそれだけ無線の効率 が低下するので、位相シフ タの挿入損失が非常に小 さくなければならない	1.同じTRX信号を使 い、DPDを介して複数の PAを線形化する必要が ある 2.多数のPA/LNAが必要		
	3.チェーンのRXノイズ指 数が大きい			

したがって、ポストPA HBFアーキテクチャでは少ない部品数でいくつかの利点を得ることができますが、その一方で位相シフタの 直線性、電力レベル、挿入損失に対する要求が厳しくなります。

位相シフタに関する要求事項

ポストPAハイブリッド・ビームフォーミング・アプリケーションを 実現するには、5G規格のビーム管理に関係する条件を満たすと 共に、mMIMOシステムの制約を満足することが不可欠です。

スイッチング時間

5Gは、データの送信エンジンとして、直交周波数分割多重アクセス(OFDMA)方式を活用しています。OFDMAは、合計帯域幅内に独立した変調サブキャリアを割り当てられるようにすることでリソースの効率的なスケーリングを容易なものにし、ユーザ数の変化とそれに伴うデータ要求に対応します。

5G規格は、10個のサブフレーム(それぞれが1ms続く)で構成 されるフレーム(それぞれが10ms続く)でデータ送信を定義し ています。この規格は柔軟なニューメロロジー(numerology) の概念を導入しており、1つのサブフレーム内で利用できるス ロットの数を変えることができます。表3に示すように、スロットの 長さと数はサブキャリア間隔に応じて変化します。これらのスロッ トはリソース・グリッドと呼ばれる基本的な送信単位を定義し、そ れぞれのリソース・グリッドはサブキャリア12個とOFDMAシン ボル14個で構成されます。

各OFDMAシンボルの長さは、プライマリ・データ・ブロックとそれに追加されるサイクリック・プリフィックス・ブロックで構成されます。このサイクリック・プリフィックスは、信号が様々な経路(マルチパス)を介して伝搬することによって生じるシンボル間干渉を軽減します。これは基本的に同じ信号の繰返しを必要とし、異なるシンボルがオーバーラップするのを防ぐために通常は処理時に削除されます。サイクリック・プリフィックス時間中はデータが送信されないので、この時間はビーム・スイッチングに適しています。FR1規格(6GHz未満のアプリケーション)の場合、最小サイクリック・プリフィックス時間は1.17µslc設定され、基本的にはこの時間が位相シフタのサポートすべきスイッチング時間を決定します(表3を参照)。

表3. 選択したニューメロロジーに応じた5Gサイクリック・ プリフィックス時間

規格	サブキャリ ア間隔	スロット長	シンボル 時間	サイクリッ ク・プリフィ ックス時間
FR1	15 kHz	1 ms	66.7 µs	4.69 µs
FR1	30 kHz	0.5 ms	33.3 µs	2.34 µs
FR1/FR2	60 kHz	0.25 ms	16.7 μs	1.17 µs
FR2	120 kHz	0.125 ms	8.33 µs	0.59 µs
FR2	240 kHz	0.0625 ms	4.17 μs	0.29 µs

電力レベル処理

標準的なmMIMOシステムの合計送信電力出力は平均で約 55dBm(320W)です。この電力が32のアクティブ送信パイプ の間で分割されるとすると、1つのアンプに約40dBmの平均電 力を割り当てることになります。位相シフタを通過する電力は、 表4にまとめたように、利用する電力分割数によって異なります。

表4. 位相シフタの電力処理に関する条件

	位相シフタの平均電力	ピーク/平均比が8dB の場合のピーク電力		
1-2分割	37 dBm	45 dBm		
1-4分割	34 dBm	42 dBm		

直線性

位相シフタを通過する信号は、非直線性の3次相互変調メカニ ズムによって乱されることがないようにしなければなりません。 パワー・アンプおよびバンドパス・フィルタ通過後の相互変調積 が一定の限界値を超えないようにする必要があります。位相シ フタの入力インターセプト・ポイント(IIP3)パラメータが、デバ イスの3次相互変調歪み(IM3)を決定します。入射電力37dBm で-60dB未満の相互変調積を実現するには、IIP3を81dBm以 上とする必要があります。

$$IIP3 = \frac{3 \times (Ptotal - 3) - IM3}{2} \tag{3}$$



図5.5Gのデータ・フレーム構造



図6. バックツーバックSP4Tスイッチを使用するスイッチ・ライン位相シフタの実装

Control		SW#1		SW#2		Phase
V1	V2	LS	Ch	LS	Ch	
0	0	0	RF1	1	RF4	Delay Line #3 (-60°)
1	0	0	RF2	1	RF3	Delay Line #1(Ref)
0	1	0	RF3	1	RF2	Delay Line #2 (-30°)
1	1	0	RF4	1	RF1	Delay Line #4 (-90°)



図7. SP4Tスイッチを使用するバックツーバック位相シフタのリファレンス設計

挿入損失

位相シフタはPA-LNAフロント・エンドとアンテナの間に置かれる ので、その挿入損失は送信時の送信電力と、受信時のシステム 全体のノイズ指数に直接影響します。例えば位相シフタの挿入 損失が3dBだとすると、それによって50%の電力損失が生じ、シ ステムが極めて非効率的なものとなってしまいます。HBFの利点 にはDFEとTRXの消費電力を削減できることが含まれますが、こ れらの利点については、HBFにより生じる電力損失との間で慎重 にトレードオフを行う必要があります。位相シフタの挿入損失改 善は無線の効率を高めて、最終的にmMIMO無線の運用コスト を削減します。これは事業者にとって極めて重要なパラメータで す。

コスト

HBFアーキテクチャでは位相シフタが追加されます。このアーキ テクチャを経済的により魅力あるものにするには、式(4)に示す ように、トランシーバー・チャンネルとパワー・アンプの数を減ら すことによって実現されるコスト削減(Cost_{TRX} + Cost_{PA})と比較 した場合に、追加位相シフタに要するコスト(Cost_{PS})とPCB分割 回路に要するコスト(Cost_{SN})を、低く抑える必要があります。

$$(Cost_{PS} + Cost_{SN}) < (Cost_{TRX} + Cost_{PA}) \times \left(1 - \frac{1}{M}\right)$$
(4)

ここで、Mは分割係数です。1-2分割構成の場合は、位相シフタと 分割回路の合計コストをPAとTRXのコストの半分より低く抑え る必要があります。7GHz前後で動作する次世代のシステムを考 えると、3.5GHz前後で動作する現在のmMIMOシステムと比較 して、トランシーバー・ユニットの数が4倍になると見込まれます。 したがって、ポストPA位相シフタによって実現されるコスト削減 率は、次世代の展開を実現する上で非常に重要な要素になると 見込まれます。

2個のSP4Tスイッチを使用するコスト効率の良い位相シ フタ

表2および要求事項のセクションで強調されているように、ポス トPA位相シフタ方式の有効性は、挿入損失を最小限に抑えて優れた直線性を実現すること(相互変調性能)にかかっています。目



図8. 位相ステップとエンドtoエンドOIP3

標は、最小限の歪みで最大限の放射電力を得ることです。従来型 のオンチップ位相シフタは、低挿入損失と高い直線性を同時に実 現するという課題を抱えています。損失の問題に最も大きく影響 する要素は、低損失のPCB基板上に遅延ラインを実装すること ではなく、チップに組み込まれた金属の固有抵抗と、損失の大き い誘電体材料の存在です。チップ上の損失要素を最適化するこ とは可能ですが、高い直線性を実現するのは容易ではありませ ん。現在のオンチップ位相シフタ・アプローチでは、これら2つの パラメータが相反する関係にあるからです。

低損失の基板上に4ステップの位相シフタを作成するには、2 つのSP4Tスイッチをバックツーバックで配置する必要がありま す。SP4Tスイッチの各RFアームは、異なる物理的長さのRF配線 パターンを通じて相互に接続されて異なる時間遅延を生じ、結果 として目的の周波数で位相シフトが行われます。構造全体として の位相誤差を防ぐために、SP4Tスイッチは必要な周波数帯域内 で適切な絶縁能力(> 20dB)を備えていなければなりません。 図6に示すように、4つの遅延ラインの中の1つはリファレンス遅 延ラインとして指定され、残り3つのラインはリファレンス遅延ラ インに対して正規化される付加的な位相シフトを発生させます。 これらの遅延ラインはPCB上にプリントされるので、位相ステッ プは、基本的に部品ごとの変動に対し比較的高い耐性を備えて います。

下の式に示すように、相対的位相シフトは、遅延ラインの1つとリファレンス・ラインの物理的な長さの違いを比較することによって決定できます。

$$\Delta \Psi = 2\pi \left(\frac{\Delta L}{\lambda}\right) \tag{5}$$

この式において、ΔLは2本の遅延ラインの物理的長さの差を表 し、λはPCB上での波長を表します。この式からは、位相シフトが 周波数と直線的な関係にあること、様々な周波数や広い帯域幅 に容易にこの方法を拡大して適用できることが予測できます。

このアプローチには特有の条件が伴いますが、これには、低い 挿入損失、高いRF電力処理能力、高いIP3性能、およびこの例で 採用しているSP4Tスイッチの高いスイッチング速度を同時に実 現することが含まれます。こうした属性の組合せを実現すること は容易ではありませんが、高い直線性を備えたアナログ・デバイ セズのSP4TスイッチADRF5347は、これらの要求を満たしま す。このデバイスの挿入損失は3.6GHzで0.4dBで、その場合も 84dBmを超える入力IP3定格を維持します。更にこのデバイス は平均37dBm、ピーク値47dBmという値によってそのRF電力 処理能力が実証されており、ピーク/平均比が高いことで知られ る複素通信信号を処理するのに適したデバイスとなっています。 特に、そのスイッチング動作は約700nsで完了しますが、これは 特許を取得した設計によって実現された機能であり、5G無線規 格の厳しい要求に合致しています。

バックツーバックのSP4T位相シフタは、図7に示すようにスペースの面で効率的に実装することができます。このリファレンス設計では、3.6GHzで30°の位相インクリメントが実現されています。SP4T部品の寸法は4mm×4mm、2つの部品の間隔は4mmで、電源コンデンサと制御コンデンサを高密度で取り付けることができます。それぞれのSP4Tスイッチは、個別に制御するのではなく反転ロジックを使ってプログラムでき、同じ制御ラインのセットを使って両方のスイッチを制御することが可能です。例えば、最初のスイッチがRF1アームを選択すると2番めのスイッチが同時にRF4アームを選択しますが、これはすべて同じ制御ロジックを通じて行われます。このスペース効率の良い位相シフタ・モジュールは、すべてのアンテナ素子に複製することができます。

この設計はAerowave AW-300を使って実現されますが、この 材料は本質的に低いパッシブ相互変調積と低いRF損失特性を備 えており、このアプリケーションに適したものとなっています。RF 基板の選択は、損失を最小限に抑えるということに関してだけで なく、特にパッシブ相互変調特性がそれほど高くない場合は全体 的なエンドtoエンドIP3に影響する可能性があるという点におい ても、重要な意味を持ちます。通常、SP4T ADRF5347が1つの 場合の入力IP3は84dBmを超え、このSP4Tスイッチを2個カス ケード構成で接続した場合は、図8に示すように、すべての位相ラ イン選択で81dBmを超えるレベルのエンドtoエンドIP3性能を 実現できます。

異なる遅延ライン間で切り替えを行うことは、必要な位相シフトを実現する単純な方法です。ただし、これら4つのラインにおける挿入損失と反射損失が変動することは好ましくないので、これらの損失の差をできるだけ小さくすることが非常に重要です。SP4Tスイッチは、あらゆる位相選択において優れた挿入損失特性と反射損失特性を示し、信頼性の高いカスケード性能を実現することが期待されます。図9に示すように、挿入損失は 3.6GHzで±0.025dBの範囲に止まり、反射損失はすべての位相選択で24dBより良好な値を示します。この性能は、SP4Tスイッチ(ADRF5347)のすべてのRFチャンネルによって実現される低挿入損失と優れた反射損失特性の組合せによるものです。



図9. バックツーバック位相シフタの挿入損失性能と反射損失性能

まとめ

結論として、HBFアプローチを利用したSP4Tスイッチベースの 位相シフタは、mMIMOシステムのコストを大幅に削減します。 アナログ・デバイセズのADRF5347は、挿入損失、高い直線性、 信頼性の高い電力処理を含めて、ポストPA位相シフタの課題を 効果的に解決します。スイッチの挿入損失が低いことは無線の 電力効率に直接寄与し、それにより事業者の電力関連運用コス トを削減します。

1.8~3.8GHzの範囲で動作するADRF5347は、この周波数 スペクトラム内の様々なmMIMOアプリケーションの要求を 満たします。将来的にmMIMOシステムが7.125GHzまで拡 張されると見込まれるますが、本稿に示した原理は、スケーラ ビリティを実現するための確かな基盤を提供します。重要なの は、ADRF5347の適応性がmMIMOアプリケーションだけに止 まらないことであり、スモール・セル、マクロ無線、ミリ波、衛星通 信などの広範な無線システムにおいて、ビームフォーミング用に 位相シフタを改善できる可能性を秘めています。

更に、この革新的なアプローチは従来型の通信システムだけに 限定されず、その応用範囲はレーダー・アプリケーションや無線 周波数センシング/イメージングにまで広がっており、広範な最 先端技術分野における課題を解決する上でHBFを様々な用途 で使用できることが示されています。本質的に、この技術は、ワ イヤレス通信分野全般やそれ以外の分野にも関係する、コスト 効果に優れた効率的かつスケーラブルなソリューションへの道 を開きます。

参考資料

¹ Ericsson Mobility Report. Ericsson, 2024.

² "Extreme Massive MIMO for Macro Cell Capacity Boost in 5G-Advanced and 6G." Nokia Bell Labs, October 2021.

³ Claire Masterson. [RF通信向けのデジタル・プリディストーション:数式による理解から実装まで]アナログ・ダイアログ、Vol. 56、2022年4月

⁴ Peter Delos、Bob Broughton、Jon Kraft.[フェーズド・アレ イ・アンテナのパターン-【Part 1】:リニア・アレイのビーム特性と アレイ・ファクタ]アナログ・ダイアログ、Vol. 54、2020年5月

Advanced Antenna Systems for 5G. 5G Americas, August 2019.



著者について

Dmitrii Prisiazhniukは、ドイツ、ミュンヘンのアナログ・デバイセズに勤務するスタッフ・フィールド・ア プリケーション・エンジニアで、無線、光学、およびクラウド・インフラストラクチャ通信アプリケーションの カスタマ・サポートと開発を担当しています。RF、光学、および電力の分野で約15年の経験を有していま す。2021年のアナログ・デバイセズ入社前はシステム・エンジニアとして他社に勤務し、自動車用ミリ波 レーダーの開発を担当していました。ミュンヘン工科大学で博士号を取得し、クアンティック・スクール・オ ブ・ビジネス・アンド・テクノロジーでMBAを取得しています。



著者について

Sinan Alemdarは現在アナログ・デバイセズのマイクロ波通信グループの主席アプリケーション・エンジ ニアとして採用されており、イスタンブール・デザイン・センターで勤務に就いています。スイッチ、アッテ ネータ、フロント・エンドを含む様々なRF製品のアプリケーション・サポートを行っています。航空宇宙/ 防衛産業の企業に4年間勤務した後、2016年にアナログ・デバイセズに入社しました。ビルケント大学で 電気工学の学士号、修士号、博士号を取得しています。



お住いの地域の本社、販売代理店などの情報は、analog. com/jp/contact をご覧ください。

オンライン・サポート・コミュニティEngineerZoneでは、アナ ログ・デバイセズのエキスパートへの質問、FAQの閲覧がで きます。 ©2024 Analog Devices, Inc. All rights reserved. 本紙記載の商標および登録商標は、各社の所有に属します。 Ahead of What's Possibleはアナログ・デバイセズの商標です。

AD5805-0-5/24

VISIT ANALOG.COM/JP