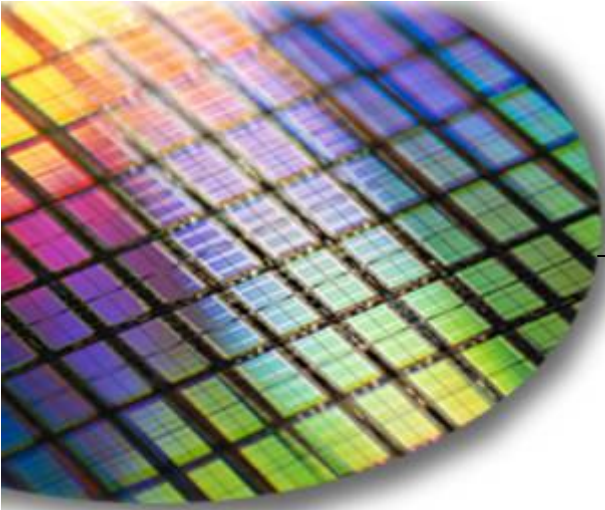




The World Leader in High Performance Signal Processing Solutions



SPICEツールで 異常発振しないOPアンプ回路 を実現する【実践編】

アナログ・デバイセズ株式会社
石井 聡



アジェンダ

1. イントロダクションとSPICEツールのご紹介
2. 周波数軸応答での位相余裕の確認方法
3. 時間軸応答での位相余裕の確認方法
4. 回路の動作利得を上げると位相余裕はどう変わるか
5. アンプを異常発振させない回路の構成方法
6. アンプの異常発振に関連する話題
7. まとめ



**【基礎編】をご覧いただいた
うえで本セッションをご覧いただくと
理解がより深まります**



1. イントロダクションと SPICEツール NI Multisimの基本機能

コツがわからないから異常発振してしまう

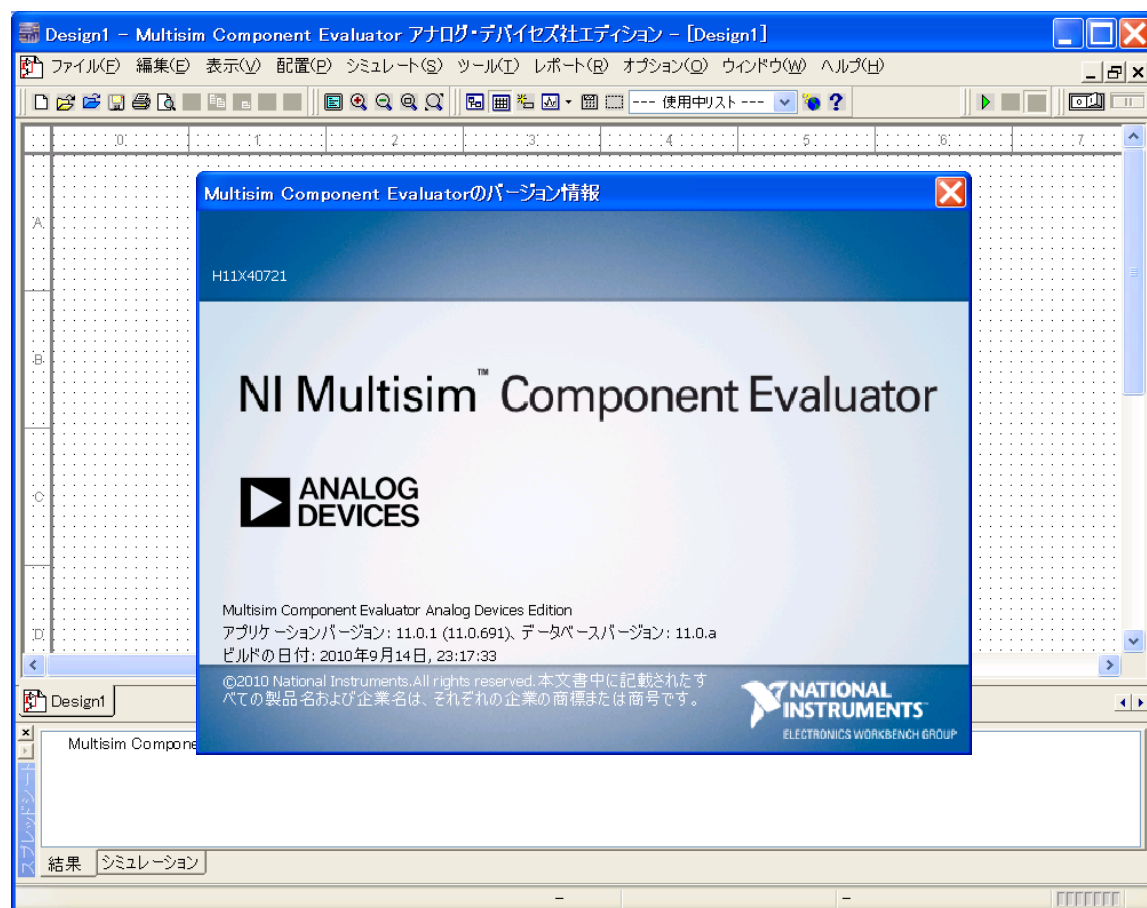
どこが重要かつ
基本的なポイント
なんだろう？

- ◆ OPアンプで実験回路を組んでみたけど・・・
 - OPアンプが発振している！！
 - なぜ発振するのか理由がわからない！！
- ◆ 基礎編ではなぜOPアンプが発振してしまうか原理を説明
 - ◆ OPアンプを確実に動作させるための「勘どころ」がある
 - ◆ この実践編では、発振させないテクニックを紹介
- ◆ 実動作で検証するまえの「道しるべ」としてSPICEツールを活用する
 - ◆ ここで示したテクニックは実回路検証の手法としても活用可能！



使用するSPICEシミュレータについて

- ◆このセッションではNational InstrumentsのNI Multisim Ver.11 Analog Devices Edition（無償版）を用いる



おすすめ製品



おすすめ

日本での採用実績が豊富で、使いやすい約300製品。
日本語データシート完備。17:00迄発注でサンプル即日出荷OK。

[詳細を見る](#)

キーワード／製品検索

弊社サイトで検索
してみてください

SPICEシミュレーションを意識しない仮想測定器



Analog Devices
Edition (フリー版)
の仮想測定器

このセッションで用
いるもの

Full Edition, Pro
Edition (正規版)
の仮想測定器



2. アンプを異常発振させない テクニック(周波数軸応答での シミュレーション／確認方法)



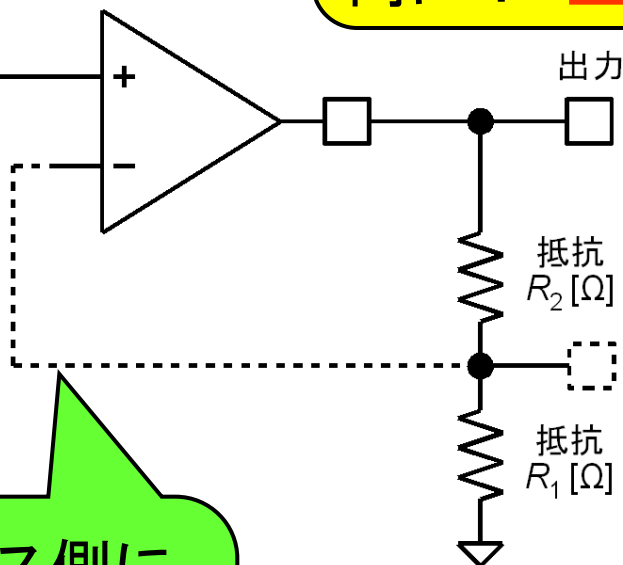
どうやって確認す
ればいいんだ！

位相余裕とは

正常

V_{in}

入力



マイナス側に
帰還する「負
帰還」打ち消
す方向に動く

打ち消すはずが
遅れで**あ**る方
向に！「**正**帰還」

入力

V_{in}

出力

OPアンプ内部
の位相遅れが
大きい

位相遅れ

抵抗
 R_2 [Ω]

抵抗
 R_1 [Ω]

V_{FB}

V_{in}

入力

OPアンプ内部
の出力抵抗

位相遅れ

抵抗
 R_2 [Ω]

抵抗
 R_1 [Ω]

V_{FB}

負荷容量たとえば
シールド・ケーブル

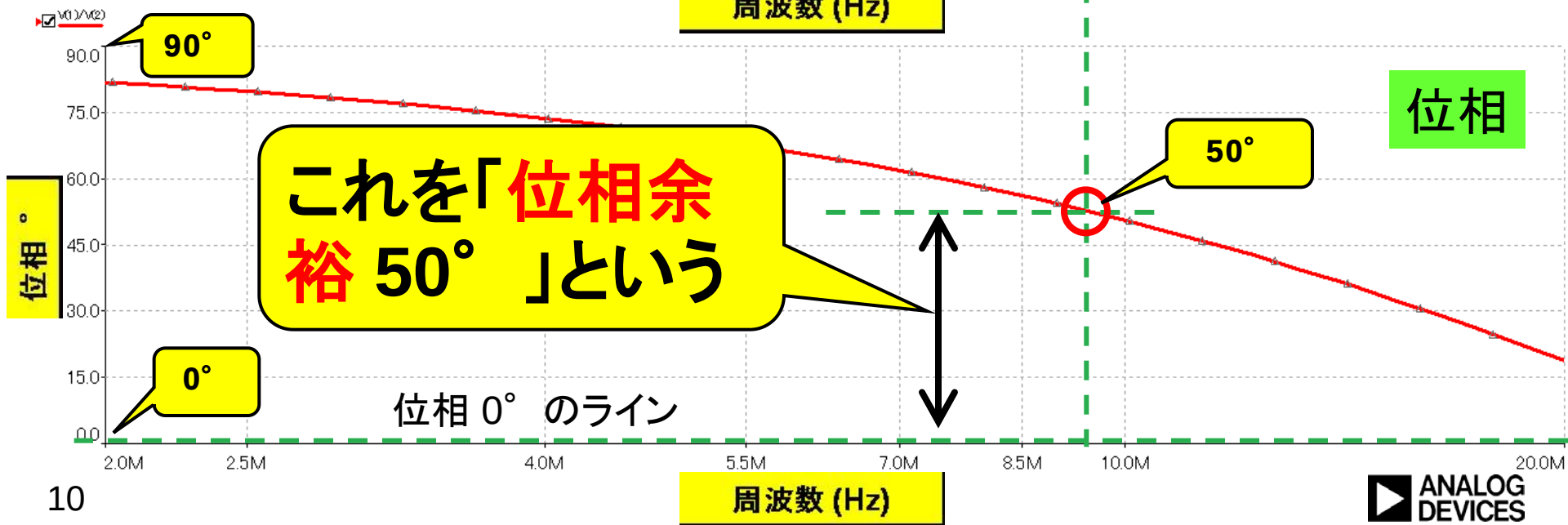
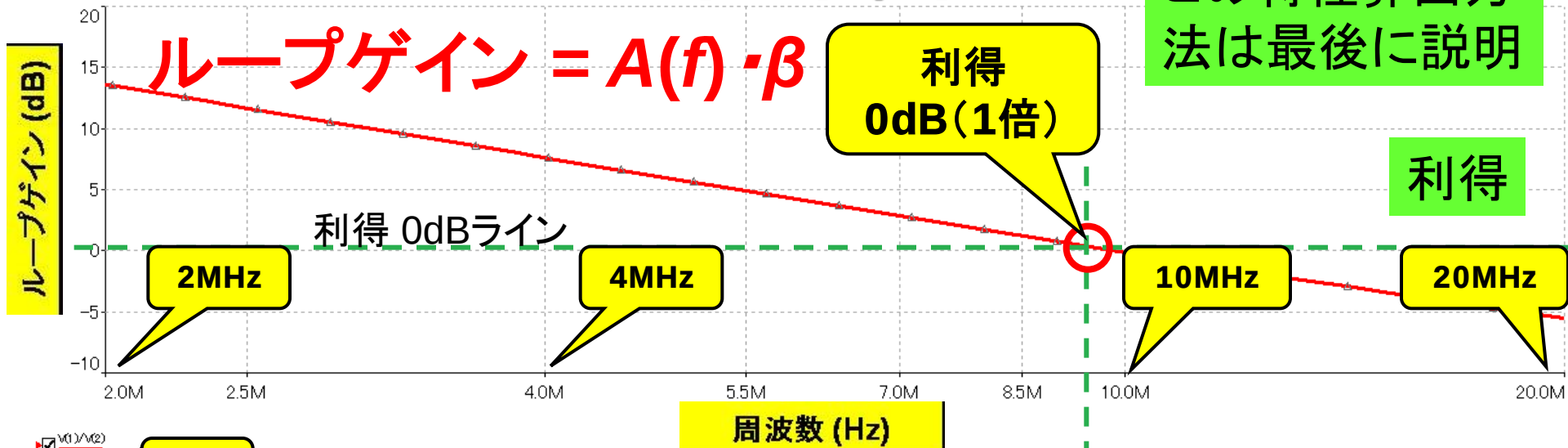
発振！

打ち消すはずが
遅れで**あ**る方
向に！「**正**帰還」

位相余裕をグラフで理解

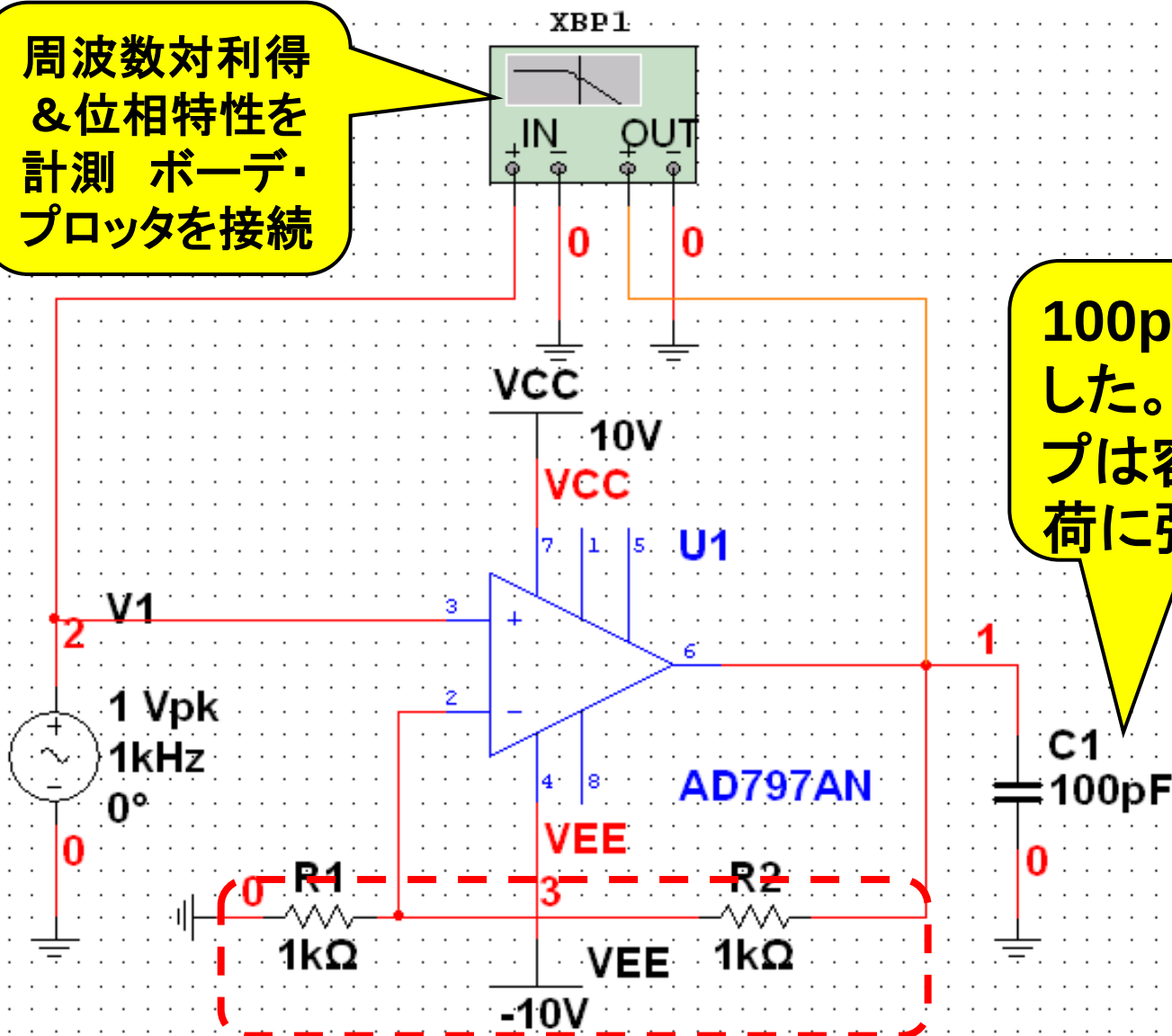
Post_Process_Diagram_1

この特性算出方法は最後に説明



アンプの余裕度(位相余裕)は周波数軸で確認できる

周波数対利得
& 位相特性を
計測 ボーデ
プロッタを接続



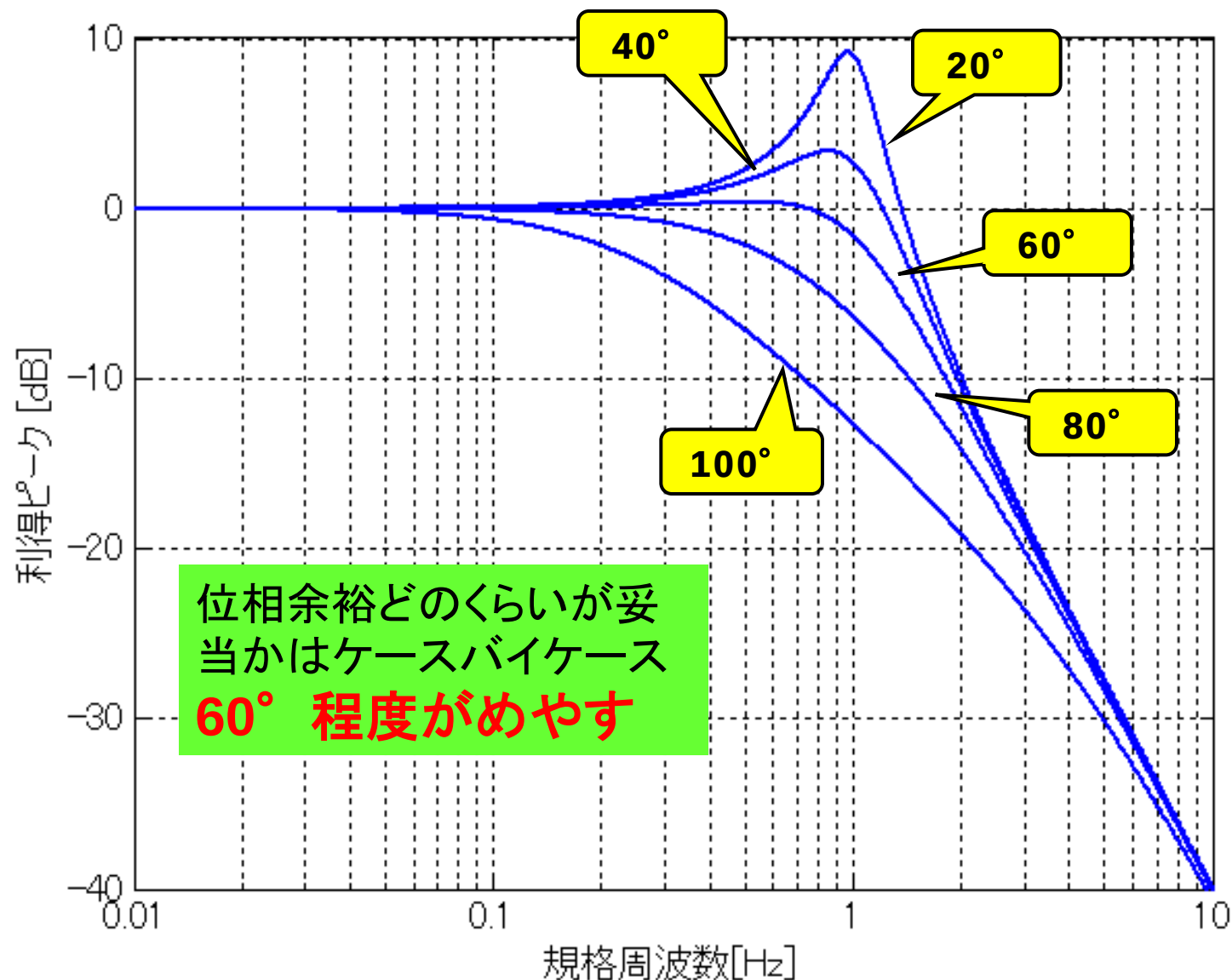
100pFと小さく
した。OPアン
プは容量性負
荷に強くない

$G = 2$
(6dB)
になる

ループ・ゲイン
ではない。回
路の利得



利得ピークと位相余裕の関係(めやす)



3. アンプを異常発振させない テクニック(時間軸応答での シミュレーション／確認方法)



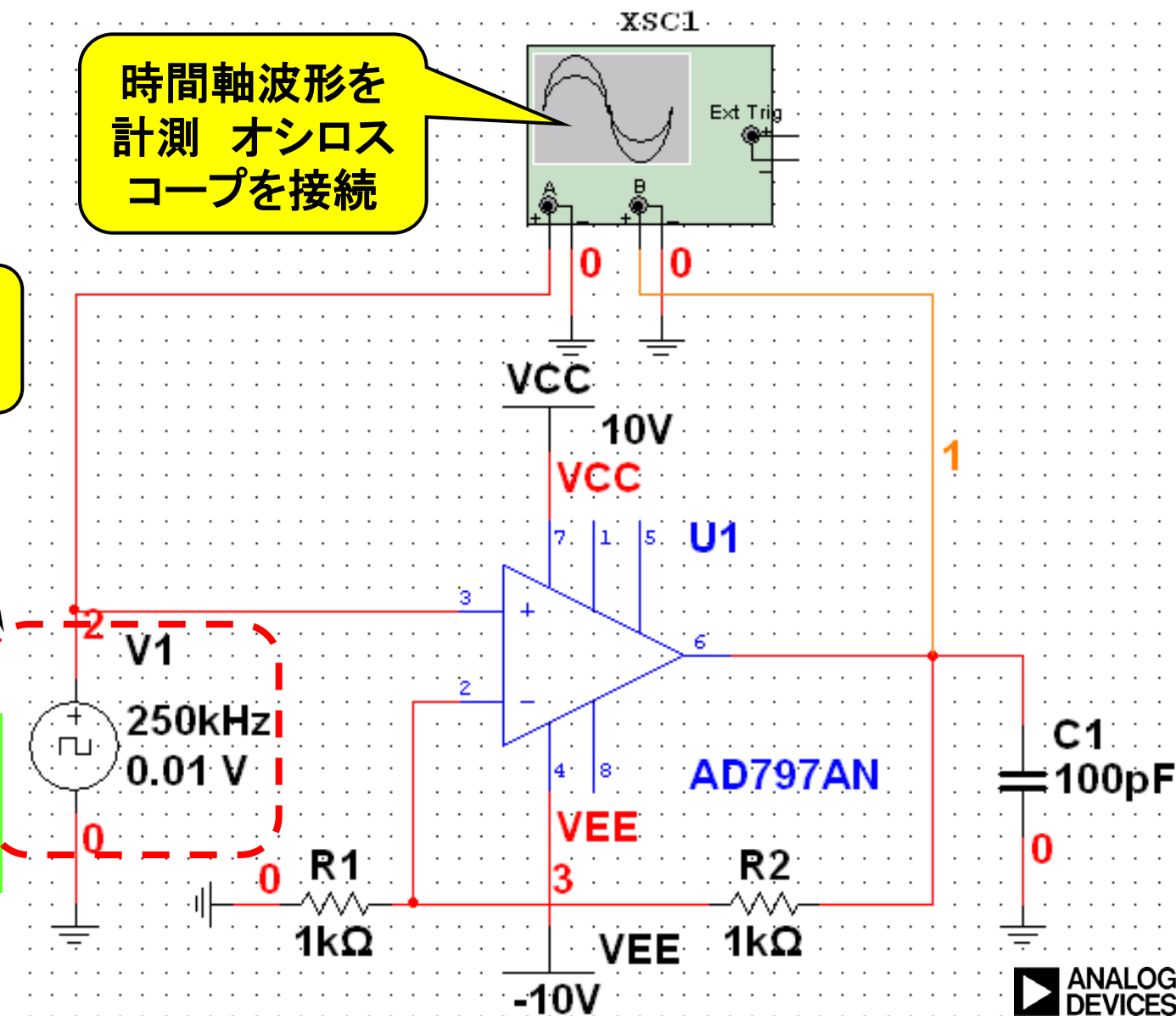
どうやって確認
すればいいんだ！

アンプの余裕度(位相余裕)は時間軸(矩形波応答)でも確認できる

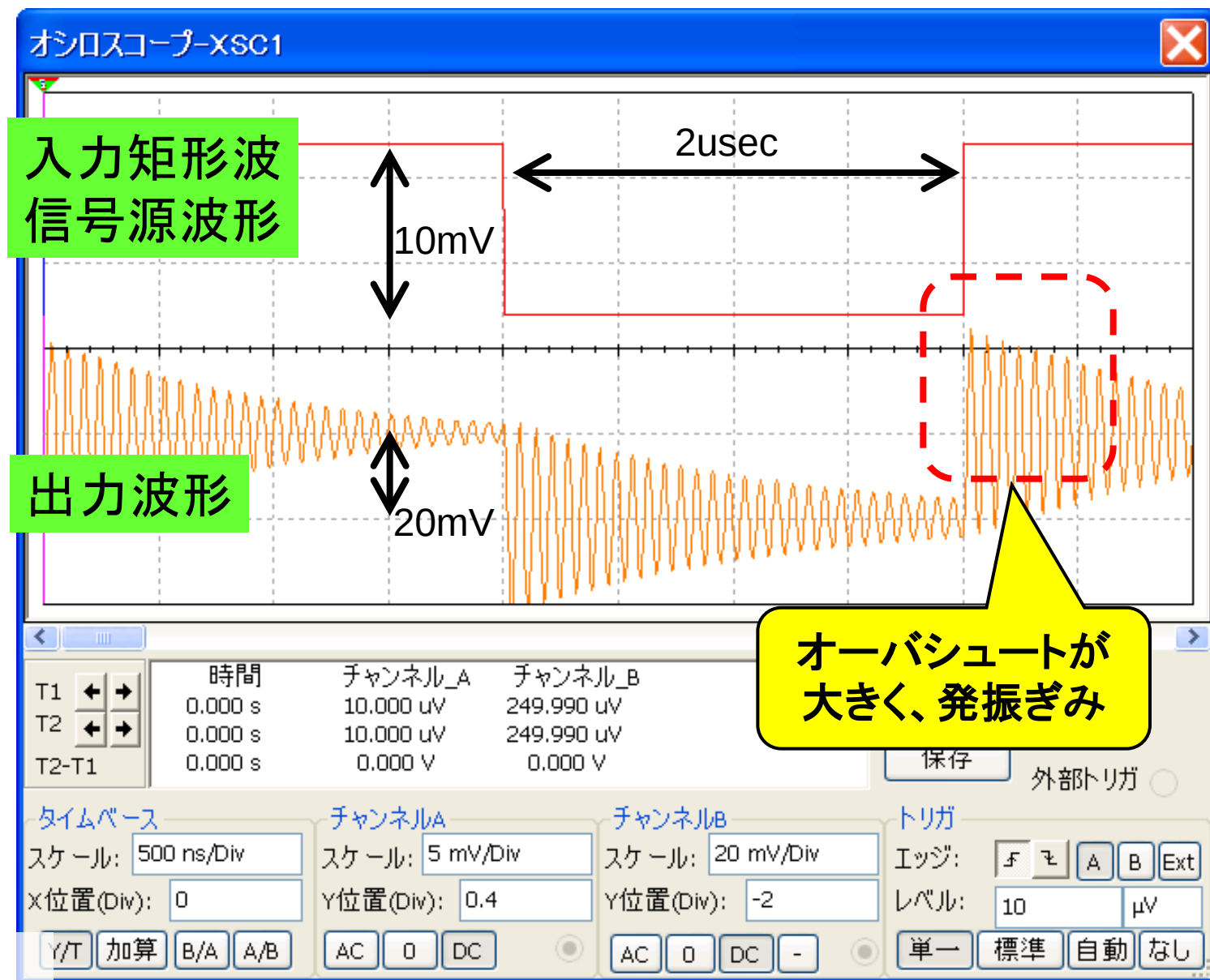
時間軸波形を計測 オシロスコープを接続

信号源を矩形波に変更

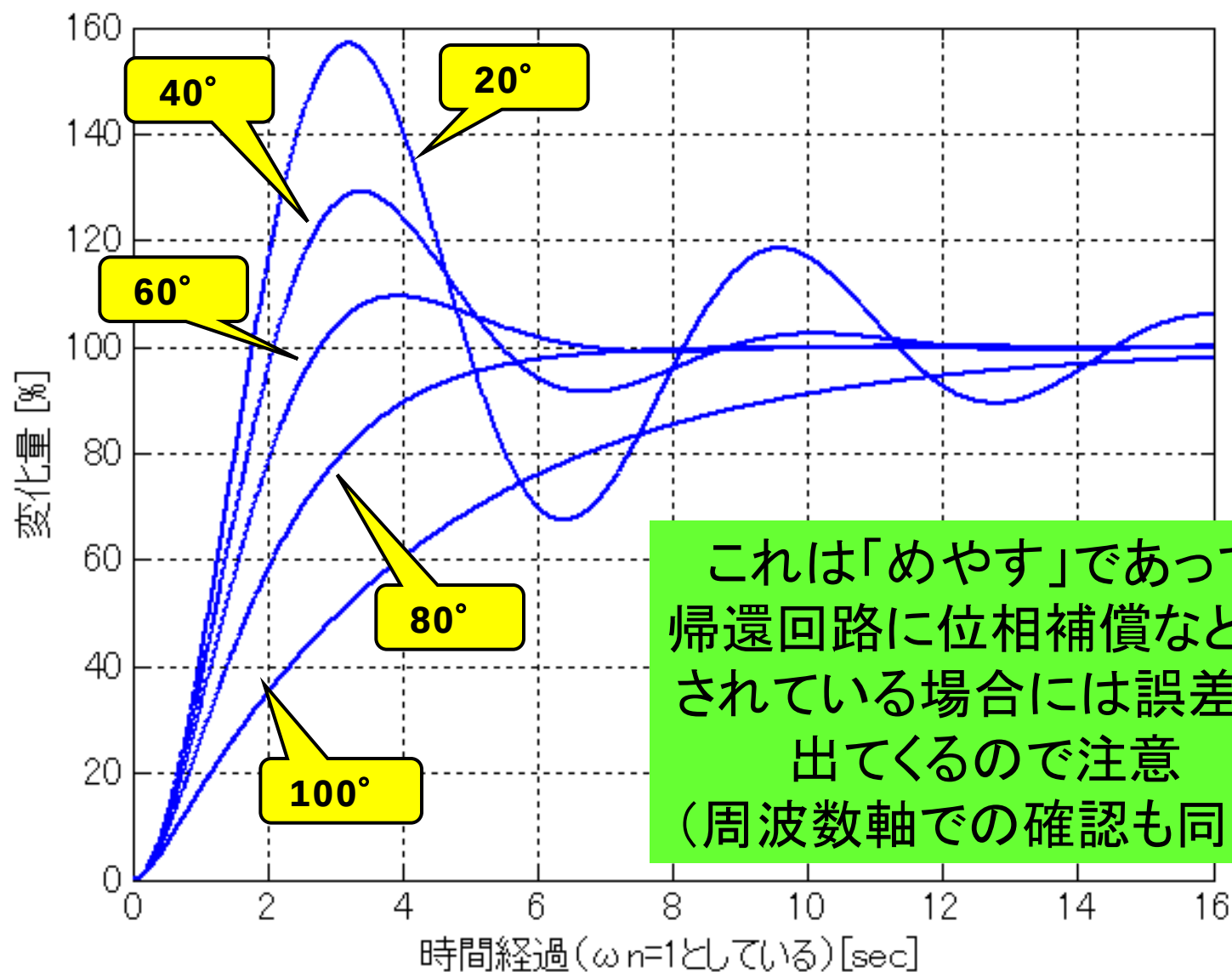
スルーレート制限が生じないように
振幅レベルは低く



オシロスコープで時間軸で見ると発振ぎみ

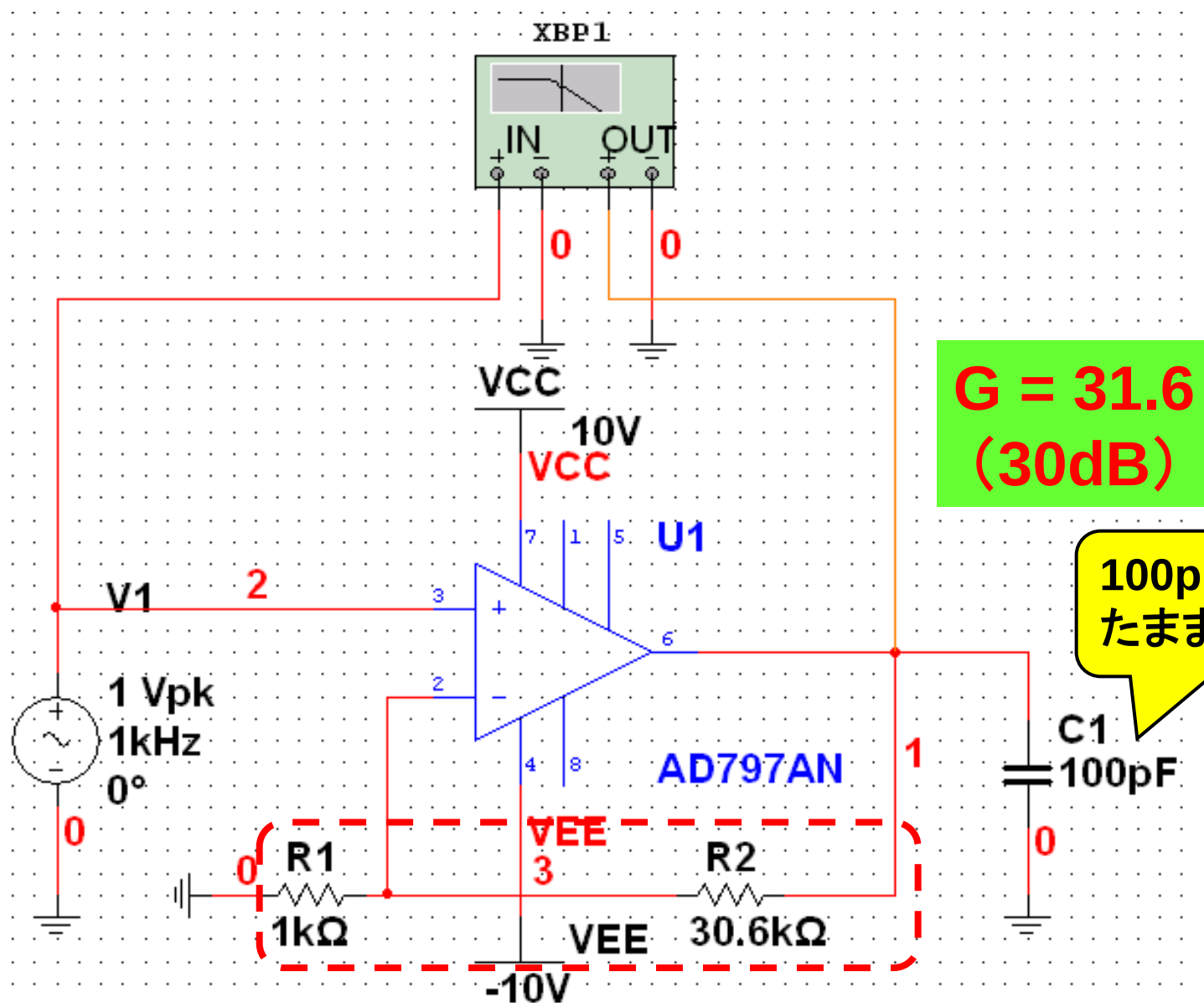


矩形波応答オーバーシュートと位相余裕の関係(めやす)

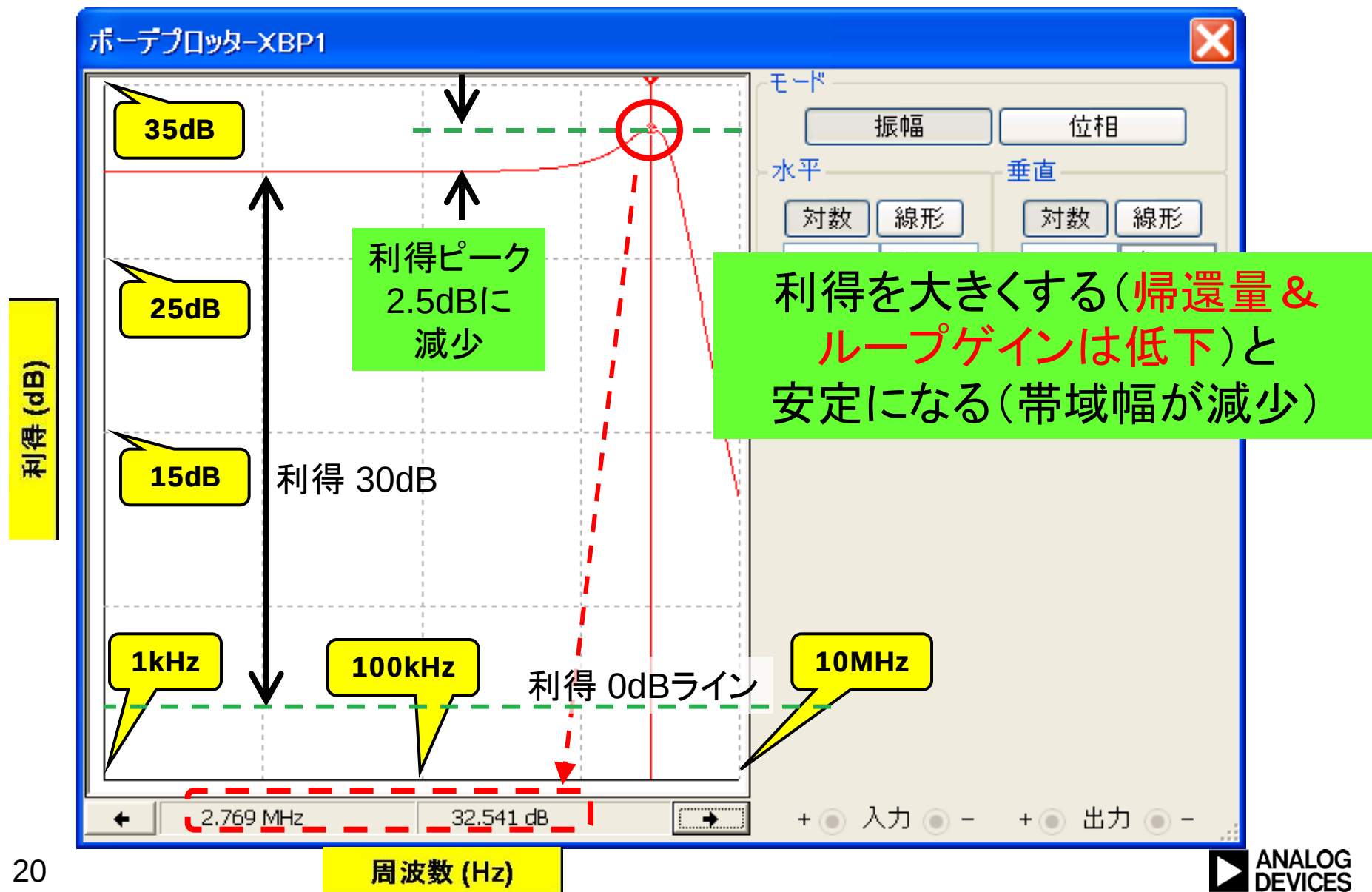


4. 回路の動作利得を上げると位相 余裕はどう変わるか

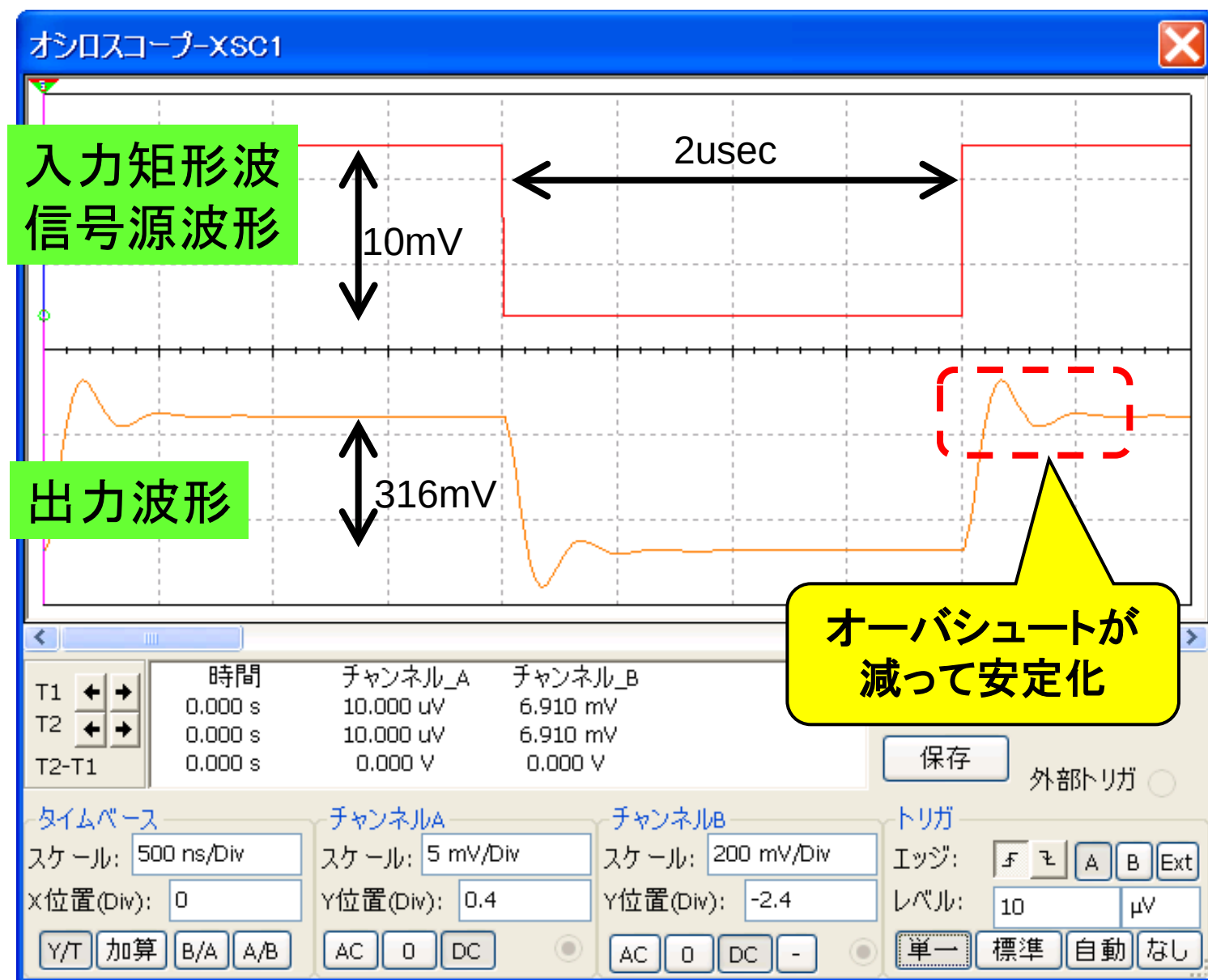
ちなみに回路の利得を**31.6倍 (30dB)**にしてみると



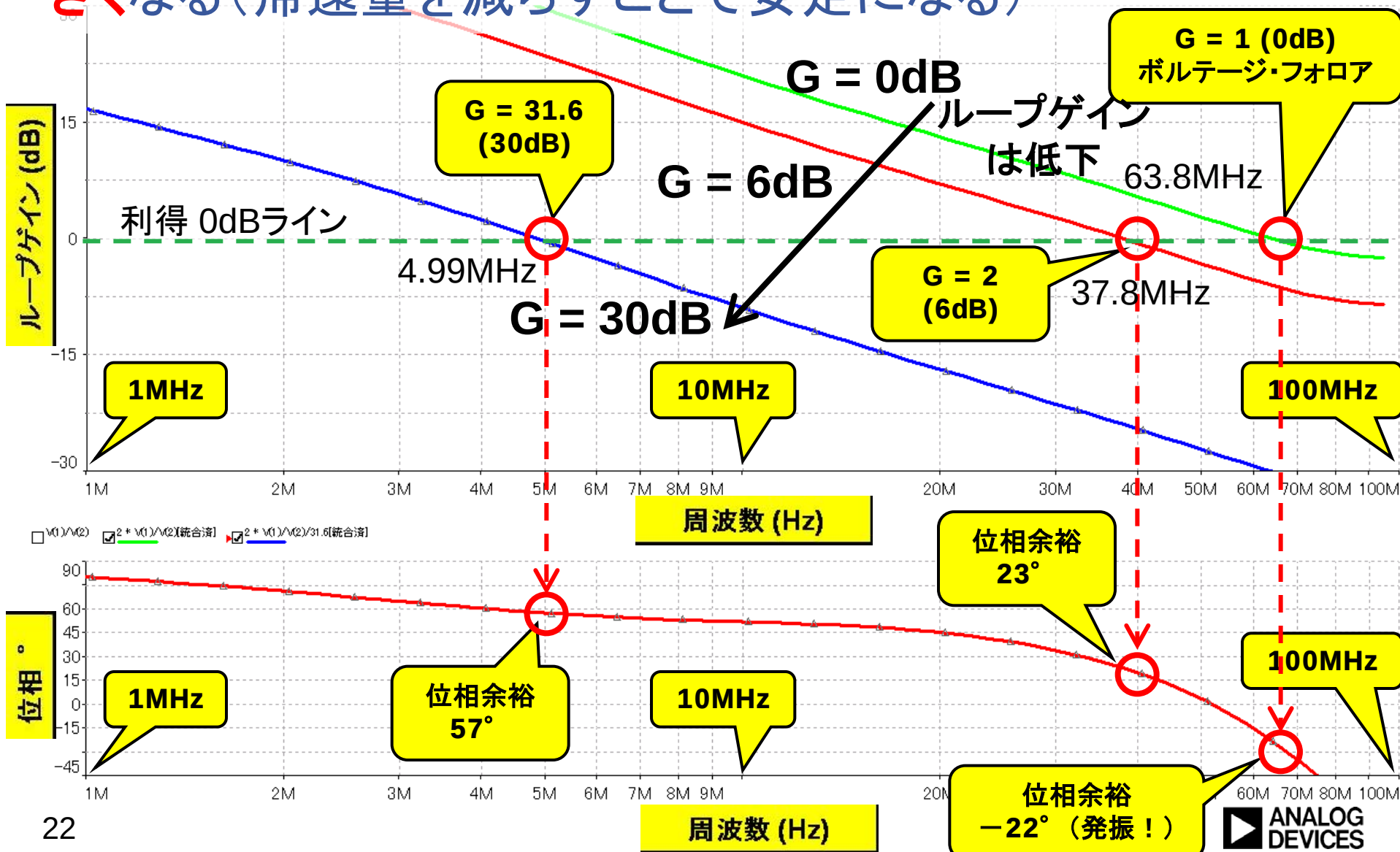
回路利得を上げる(ループゲインは低下)と動作が安定に



回路利得を上げると動作が安定になる(時間軸でも確認)



きくなる(帰還量を減らすことで安定になる)



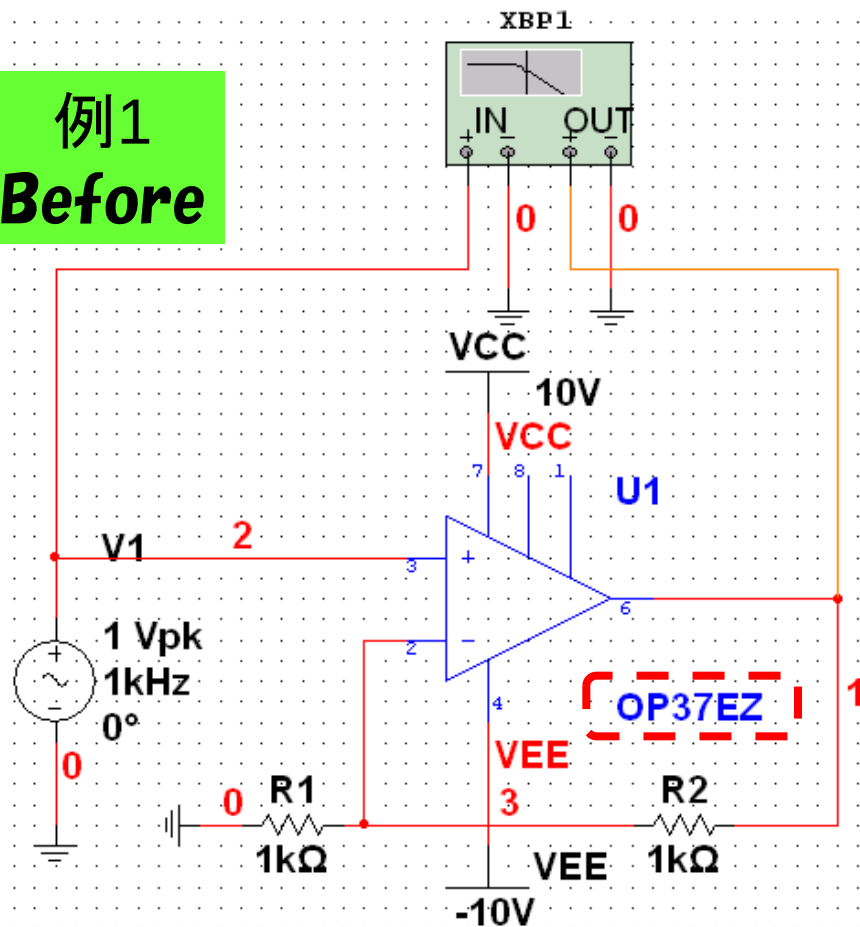


5. アンプを異常発振させない テクニック(回路の構成方法)

容量負荷がなくても不安定になる
場合もある

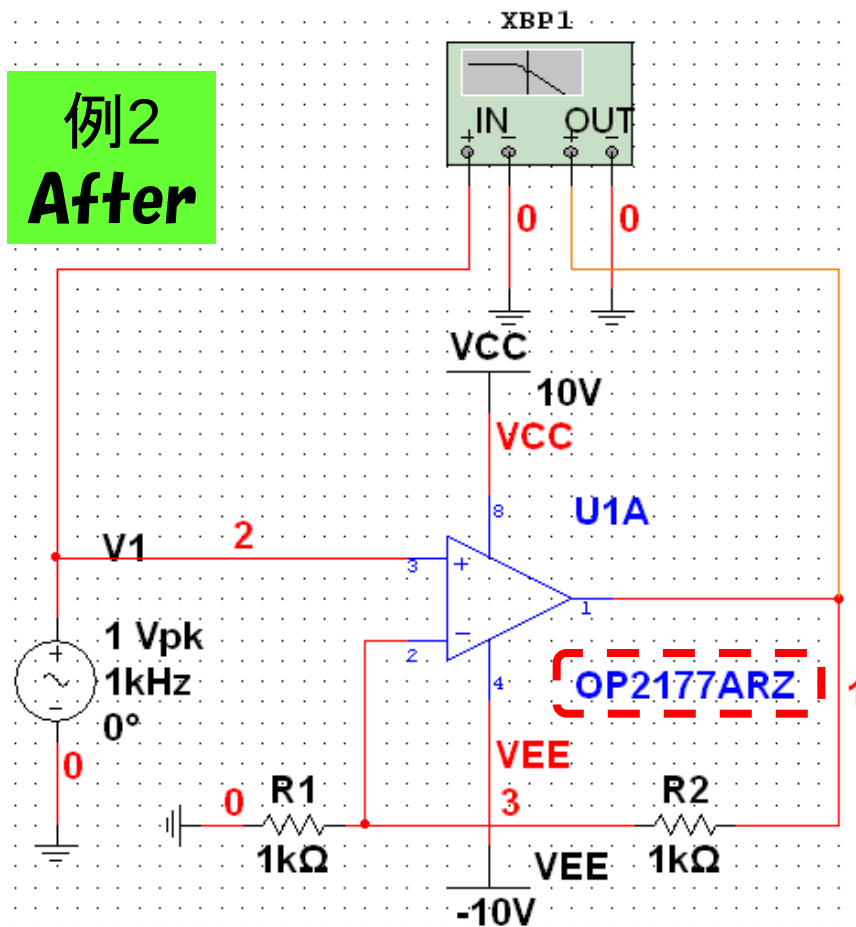
アンプの位相余裕を改善する方法① 「適切なOPアンプを選ぶ」

例1
Before



位相補償がすくなめ
 $G > 5$ (14dB)でのみ安定な
OP37 (高域まで可だが)

例2
After



内部位相補償が十分
 $G = 1$ (0dB)でも安定な
OP2177 (帯域は少し狭い)

目的の利得／帯域幅で位相余裕があるものを選ぶ

ボーテプロッタ-XBP1

例1
Before

利得ピーク
9.5dB

6dB

OP37はG>5で使う！

利得 0dBライン

1kHz

100kHz

10MHz

31.301 MHz

15.438 dB

位相補償がすくなめ
 $G > 5$ (14dB)でのみ安定な
OP37 (高域まで可だが)

ボーテプロッタ-XBP1

例2
After

-3dB
@968kHz

6dB

利得 0dBライン

1kHz

100kHz

10MHz

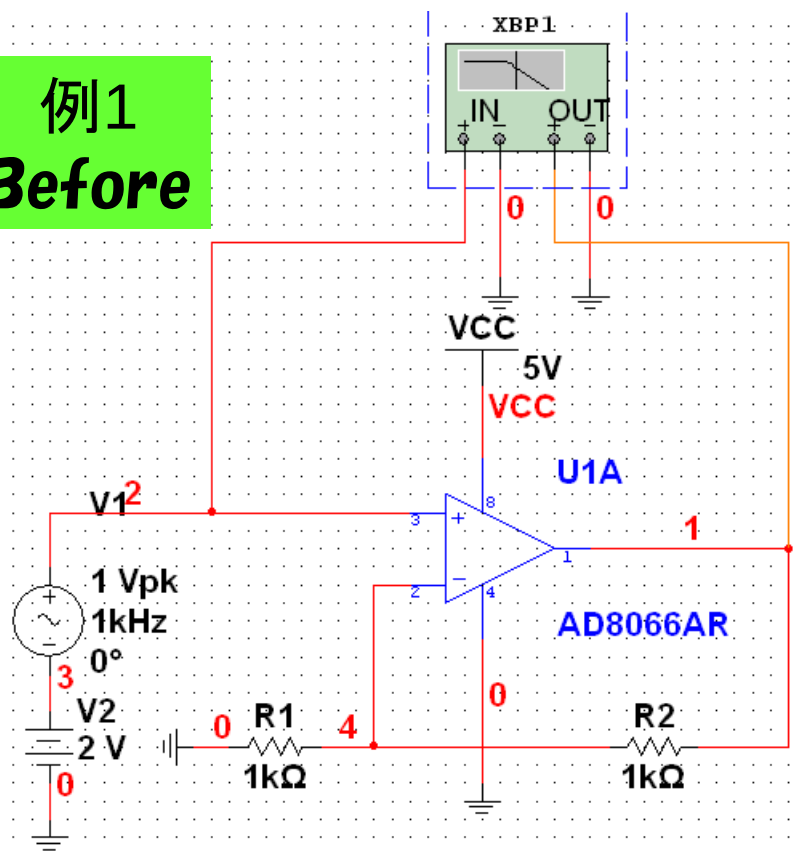
967.548 kHz

3.024 dB

内部位相補償が十分
 $G = 1$ (0dB)でも安定な
OP2177 (帯域は少し狭い)

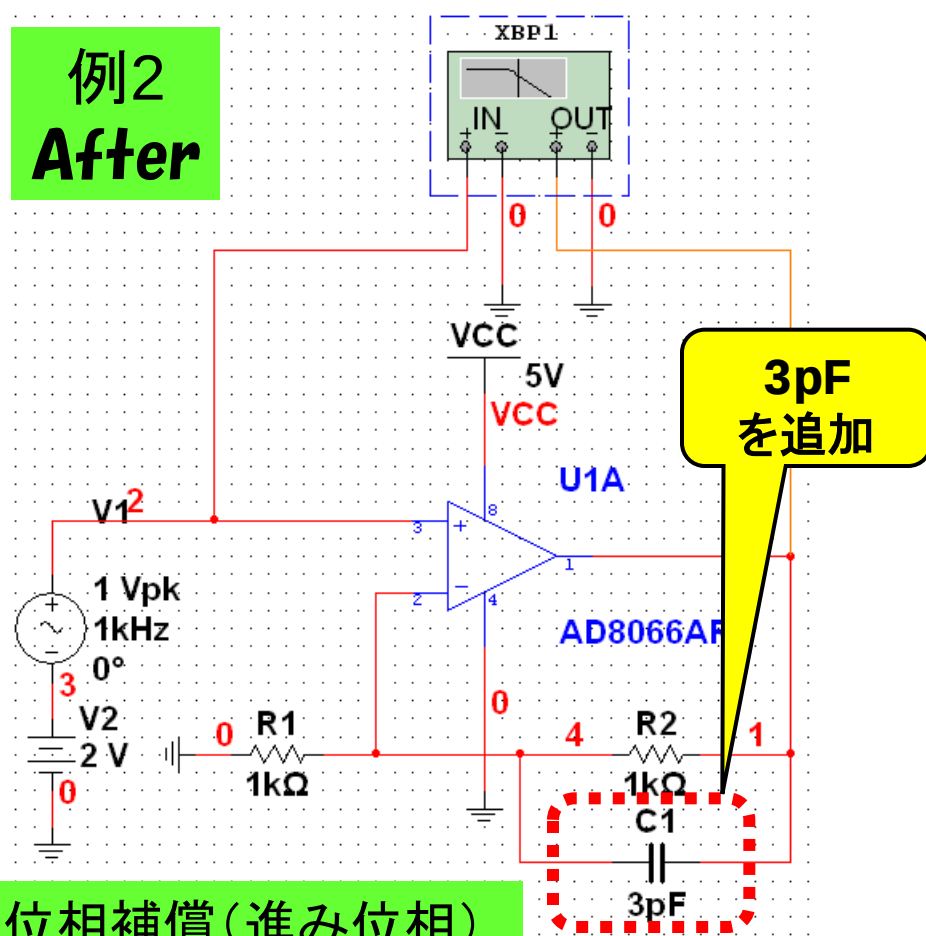
アンプの位相余裕を改善する方法② 「位相補償をほどこす」

例1 Before



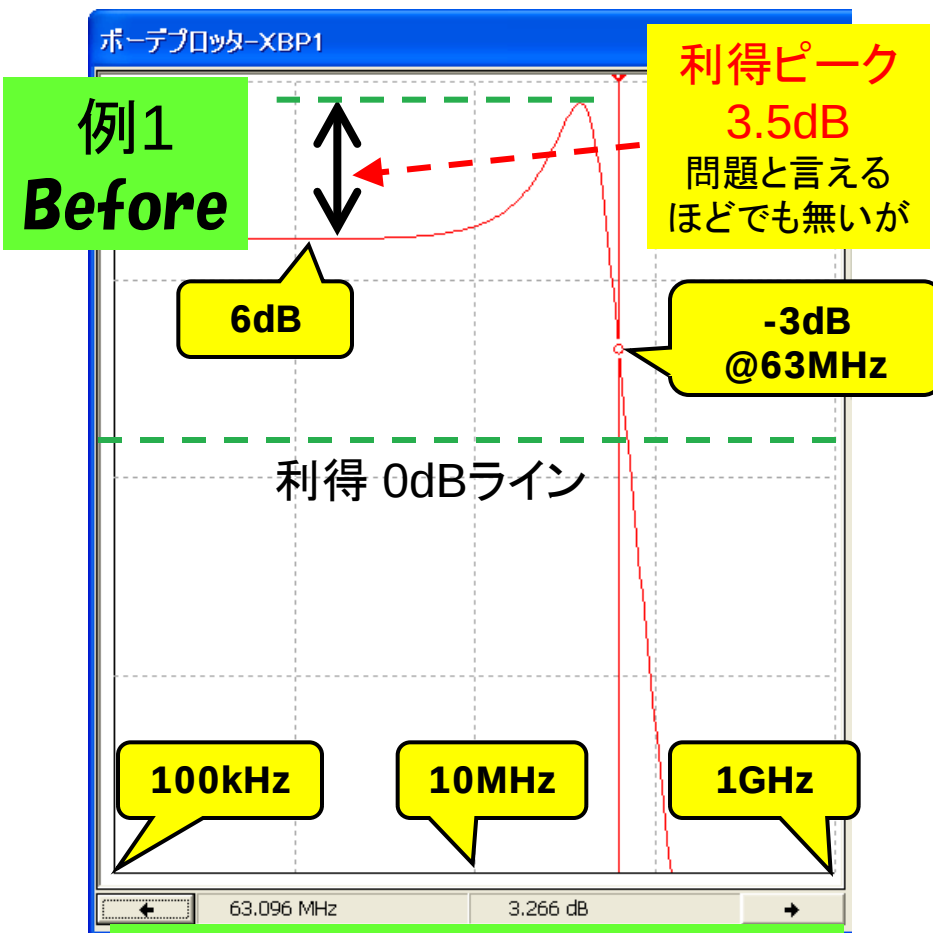
高速OPアンプ AD8066
G = 2 (6dB) 高速ゆえ出力寄生容量の影響が...

例2 After

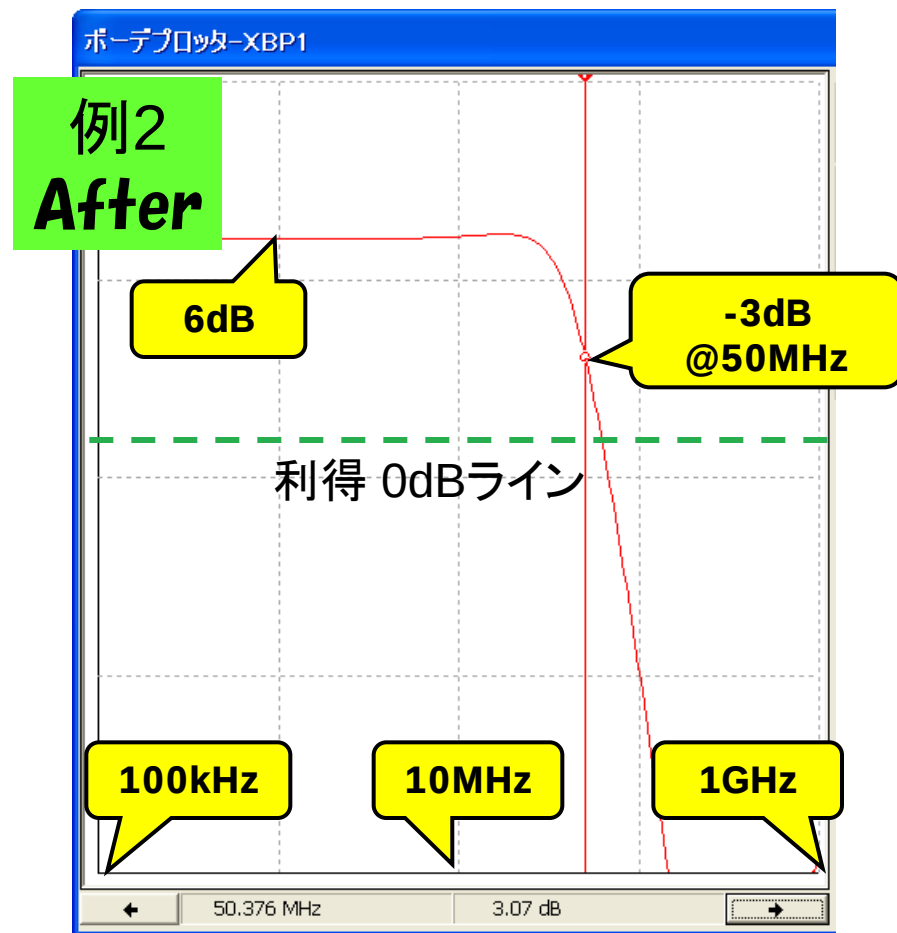


位相補償(進み位相)
をほどこす

位相補償で高域で位相を進ませ、位相余裕を増やす



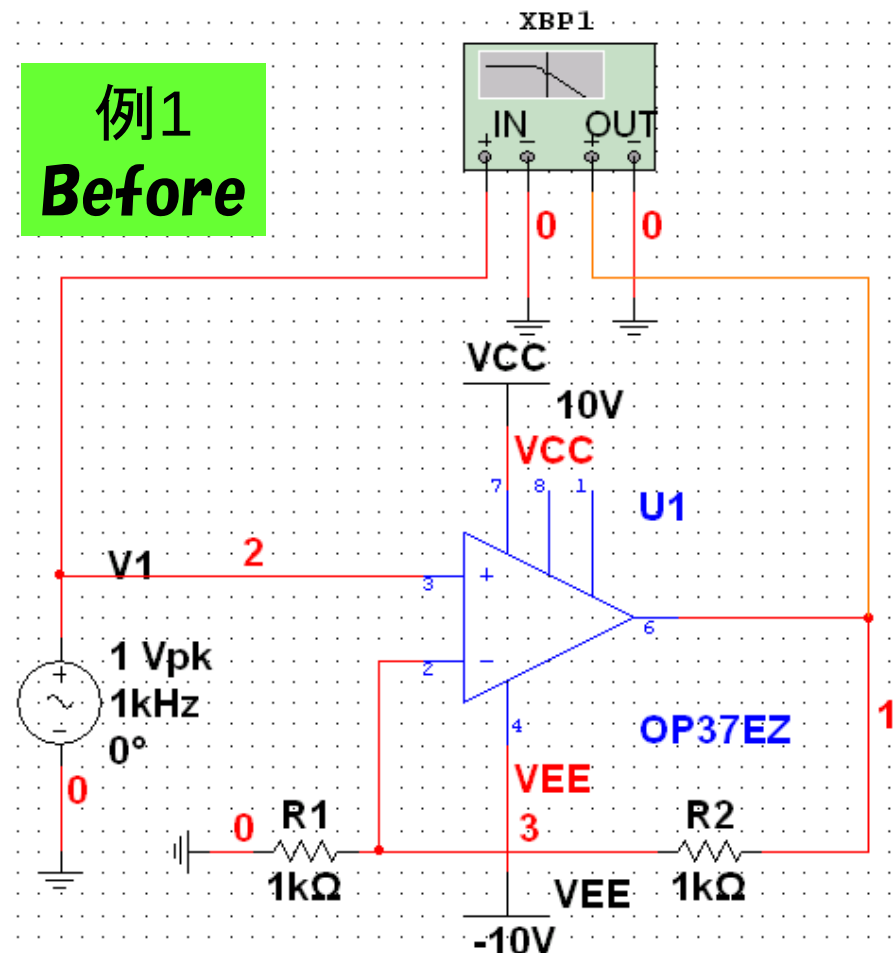
高速OPアンプ AD8066
G = 2 (6dB) 高速ゆえ出力寄生容量の影響が...



位相補償(進み位相)
をほどこす

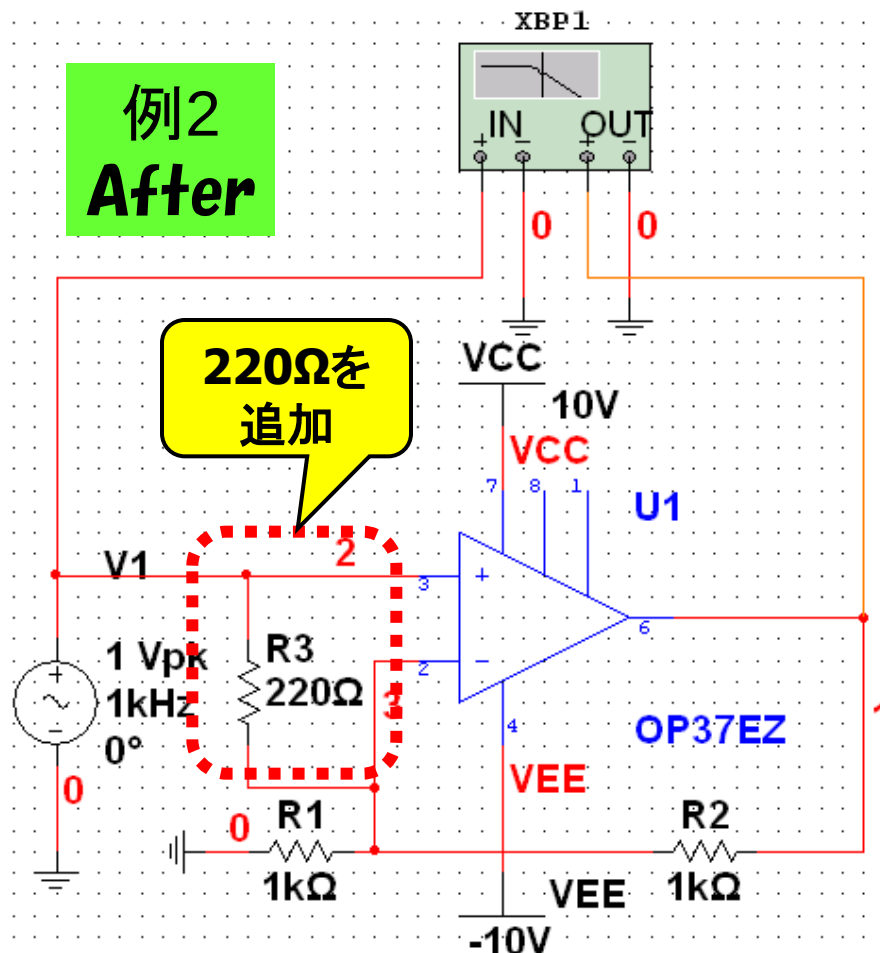
アンプの位相余裕を改善する方法③ 「ノイズ・ゲインを上昇させる」

例1
Before



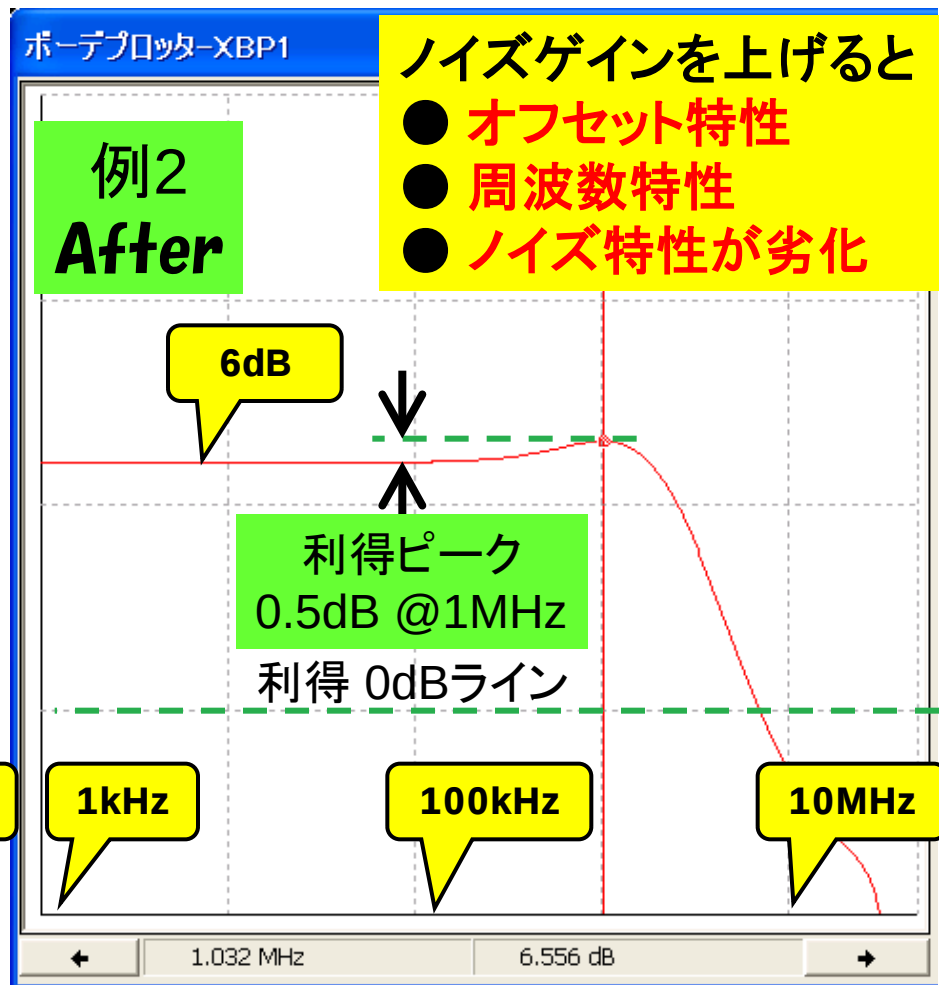
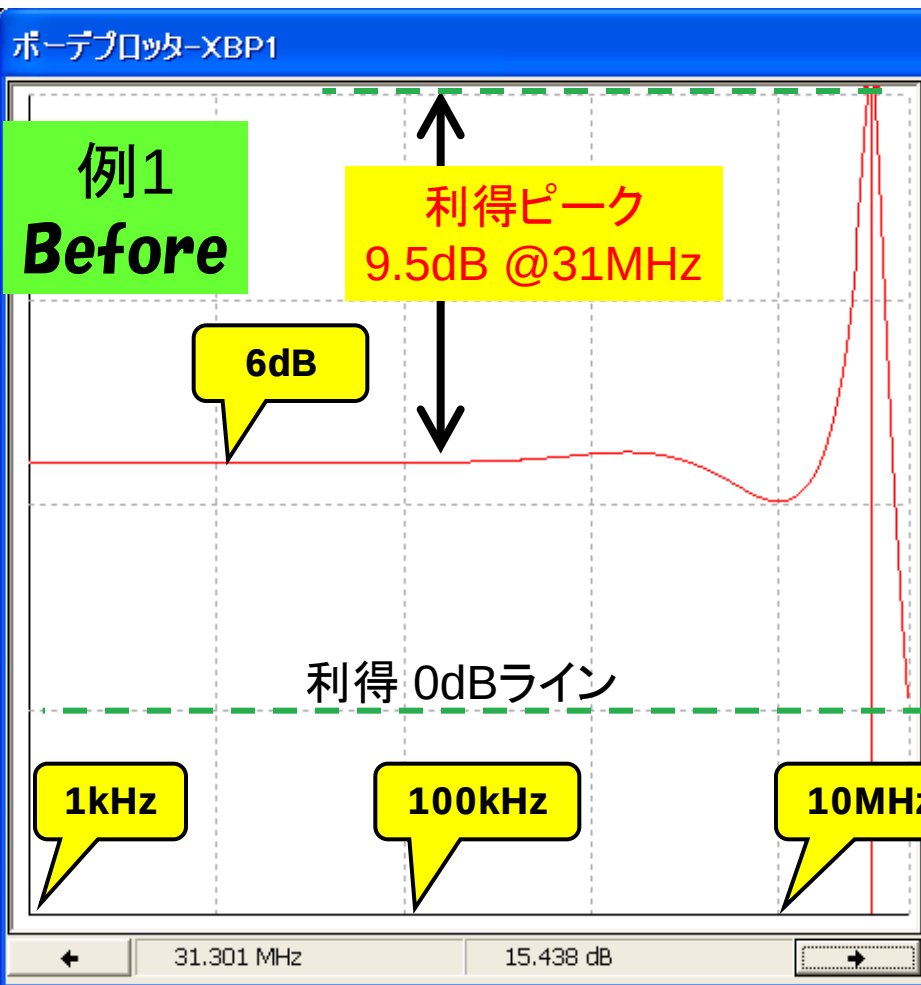
G > 5でのみ安定な**OP37**を
そのままつかう

例2
After



R3 = 220Ωを付加し**ノイズゲイン** = $1 + 1k/(1k//220) = 5.5$ (14dB)にする

ノイズゲインUPで回路利得を変えずに安定化可能

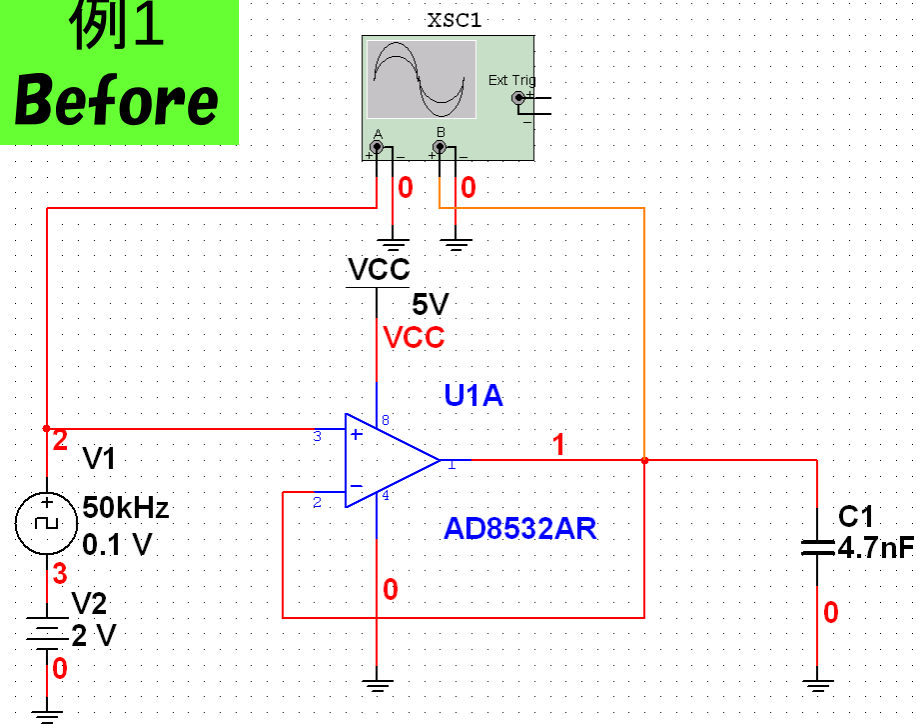


G > 5でのみ安定なOP37を
そのままつかう

R3 = 220Ωを付加しノイズゲイン = $1 + \frac{1k}{1k//220} = 5.5$ (14dB)にする

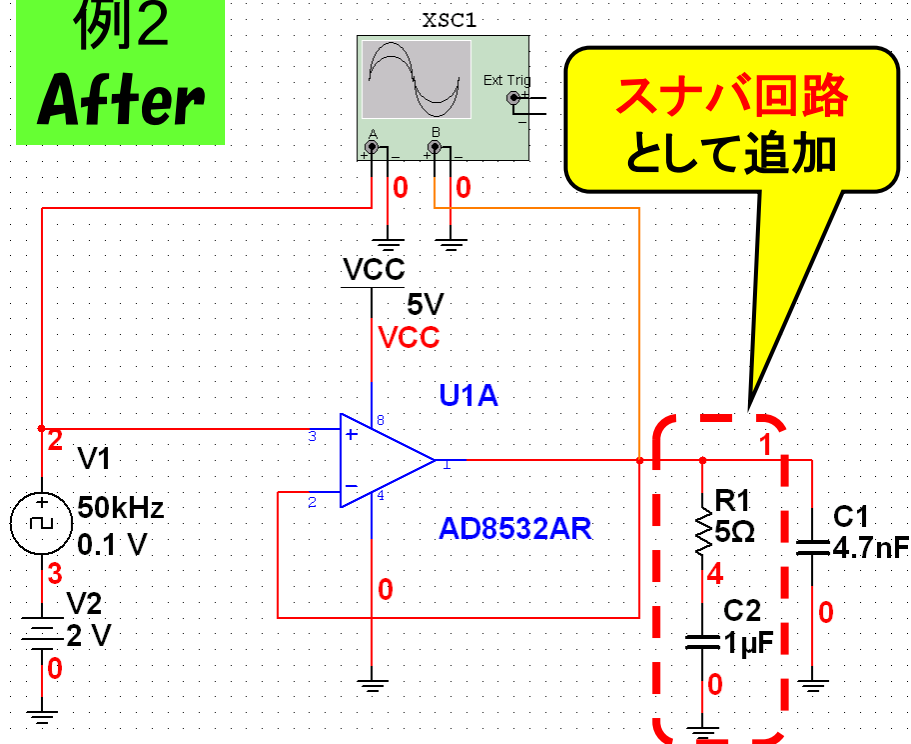
アンプの位相余裕を改善する方法④ 「スナバ(Snubber)回路を取り付ける」

例1 Before



250mA大電流出力
AD8532に4.7nF
の容量負荷が接続

例2 After



AD8532出力に5Ωと1μF
を「**スナバ(Snubber)回路**」
として追加する

スナバ回路で位相余裕が増加

- スナバ回路の定数は実験的に求める
- 高周波・大振幅回路では発熱に注意

オシロスコープ-XSC1

例1
Before

入力矩形波

0.1V

出力波形

0.1V

オーバシュート
が大きい

250mA大電流出力
AD8532に4.7nF
の容量負荷が接続

オシロスコープ

例2
After

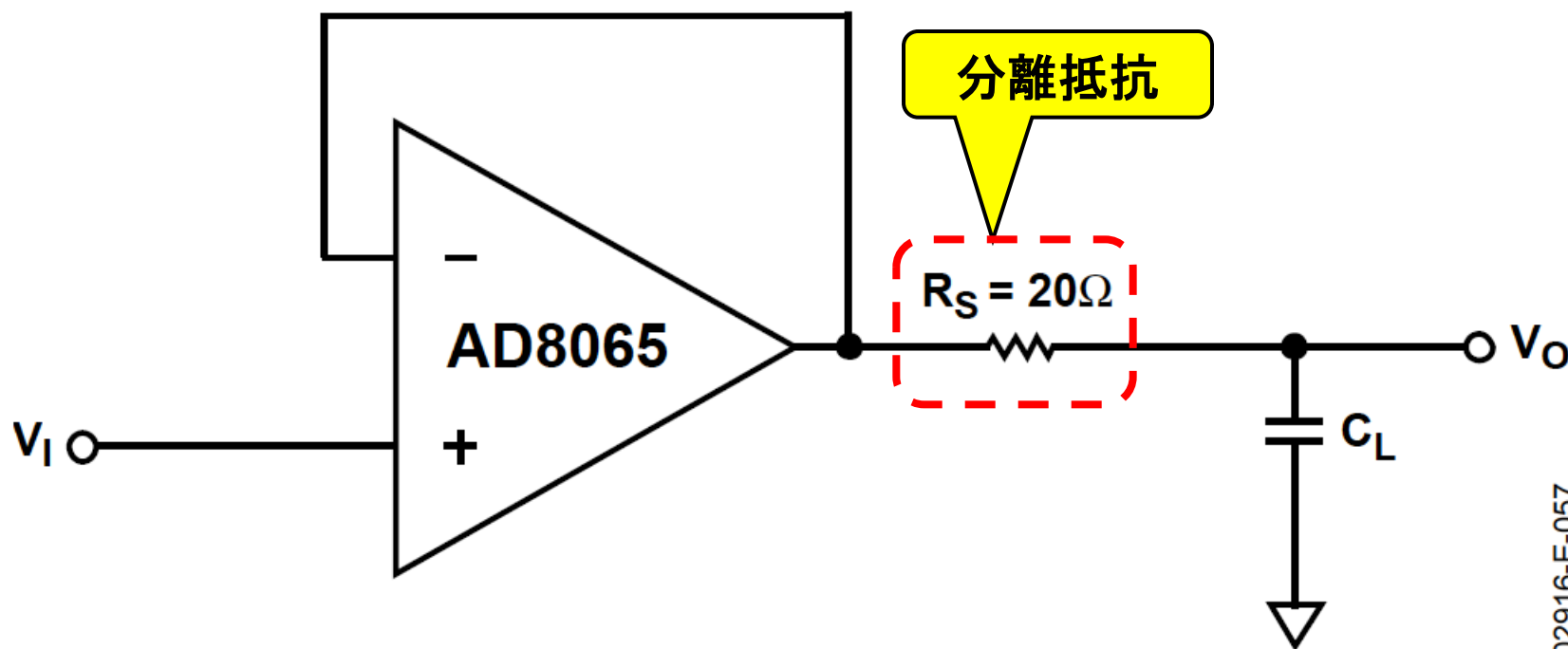
0.1V

0.1V

オーバシュートが
減って**安定化**

AD8532出力に5Ωと1μF
を「**スナバ(Snubber)回路**」
として追加する

アンプの位相余裕を改善する方法⑤ 「負荷容量分離をさせる」 AD8065データシートより



02916-E-057

Figure 57. Output Isolation Resistor

出力レベルの低下

- R_S , C_L で出来るLPF(高域)
- R_S と負荷抵抗で分圧(高出力)

アンプの位相余裕を改善する方法⑥ 「より高度な補償方法」 AD712データシートより

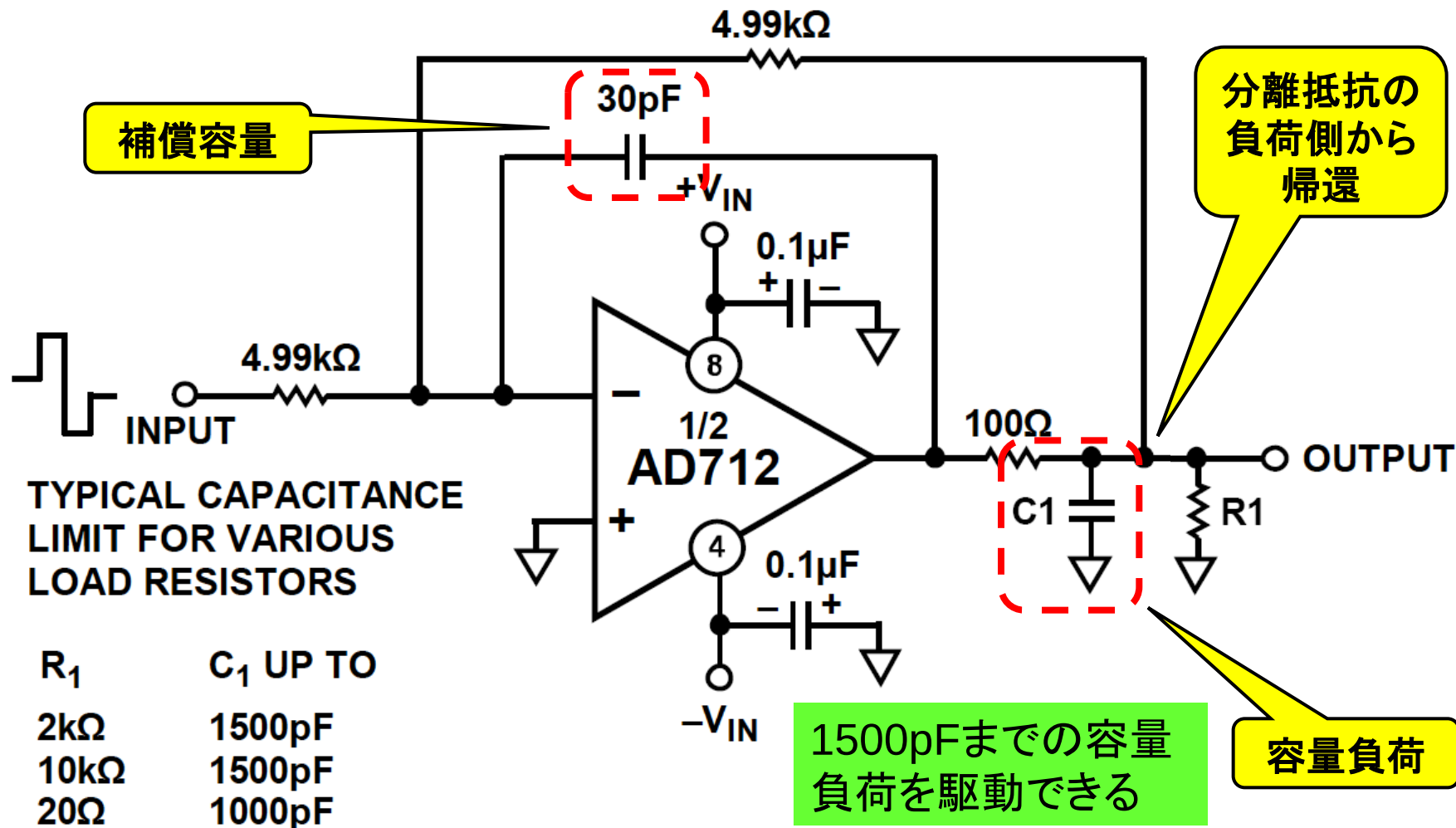


Figure 46. Circuit for Driving a Large Capacitive Load



6. アンプの異常発振に関連する話題

OPアンプ入力側の浮遊容量でも不安定になる(フォトダイオードアンプでの一例)

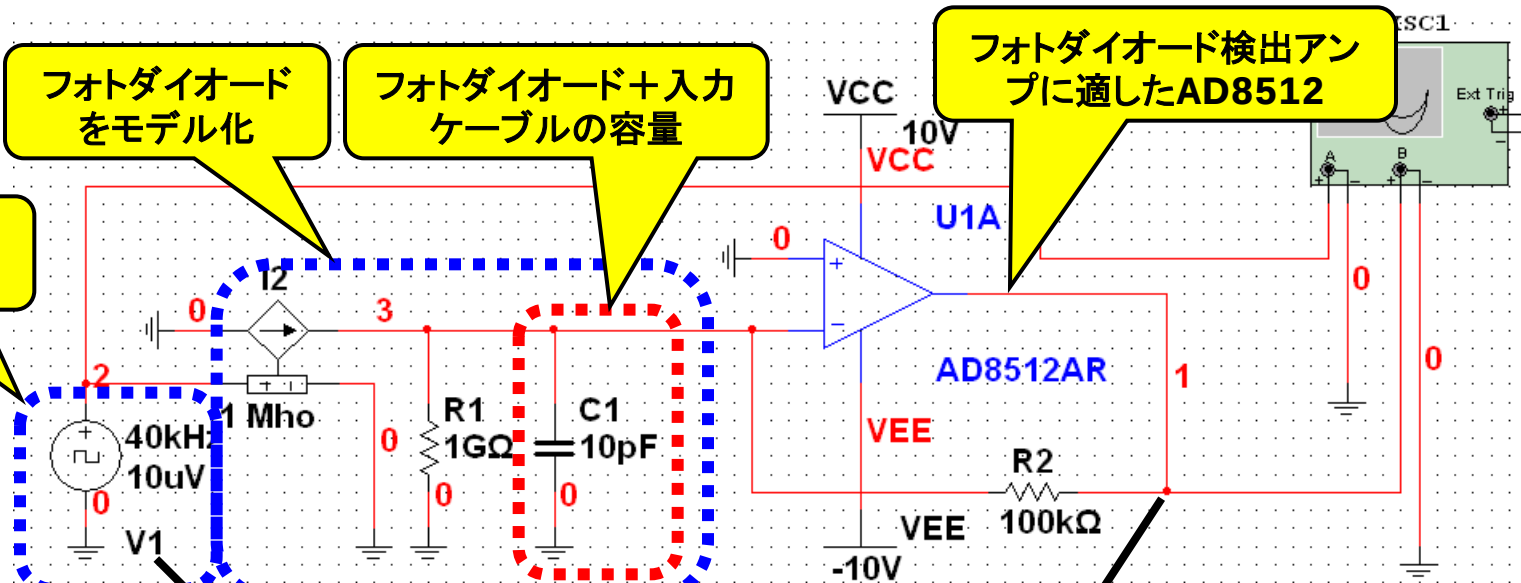
Before

フォトダイオードをモデル化

フォトダイオード+入力ケーブルの容量

フォトダイオード検出アンプに適したAD8512

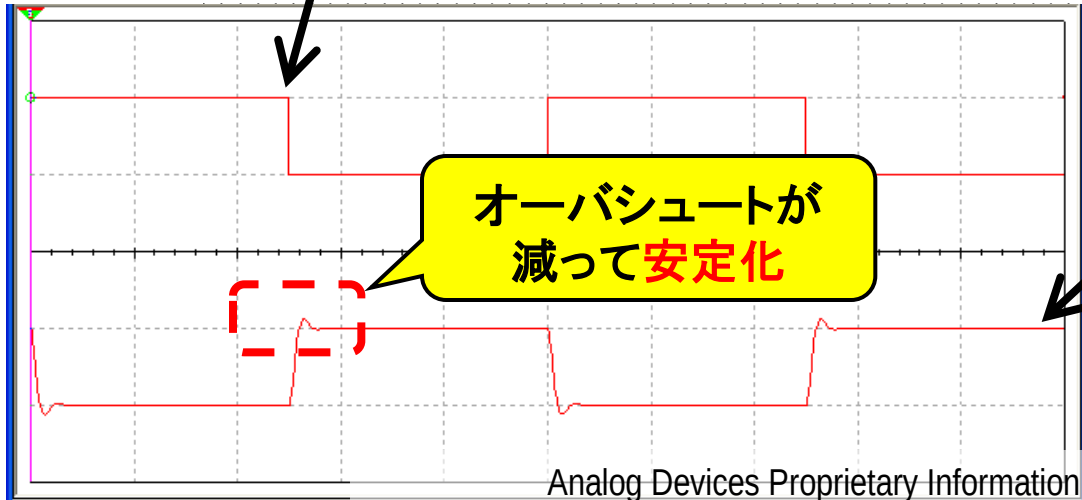
光源をモデル化(矩形波)



オーバーシュート
が大きい

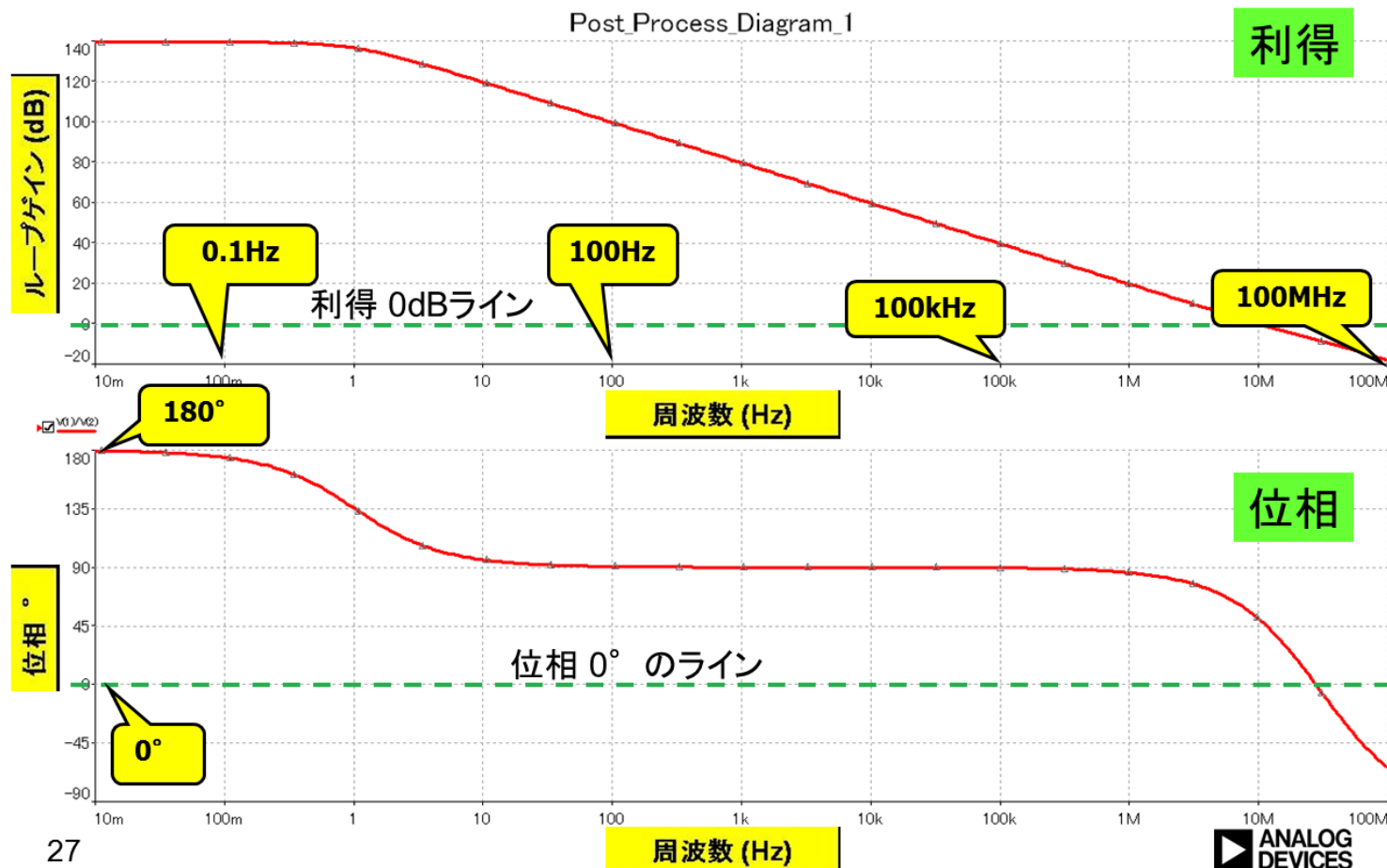
しくみ、解決方法、
考え方は全くこれ
までの話と同じ

After



ループゲインの測定について(基礎編で説明したもの)

①AD8601で発振しない条件を例(ループゲインの計算)



27

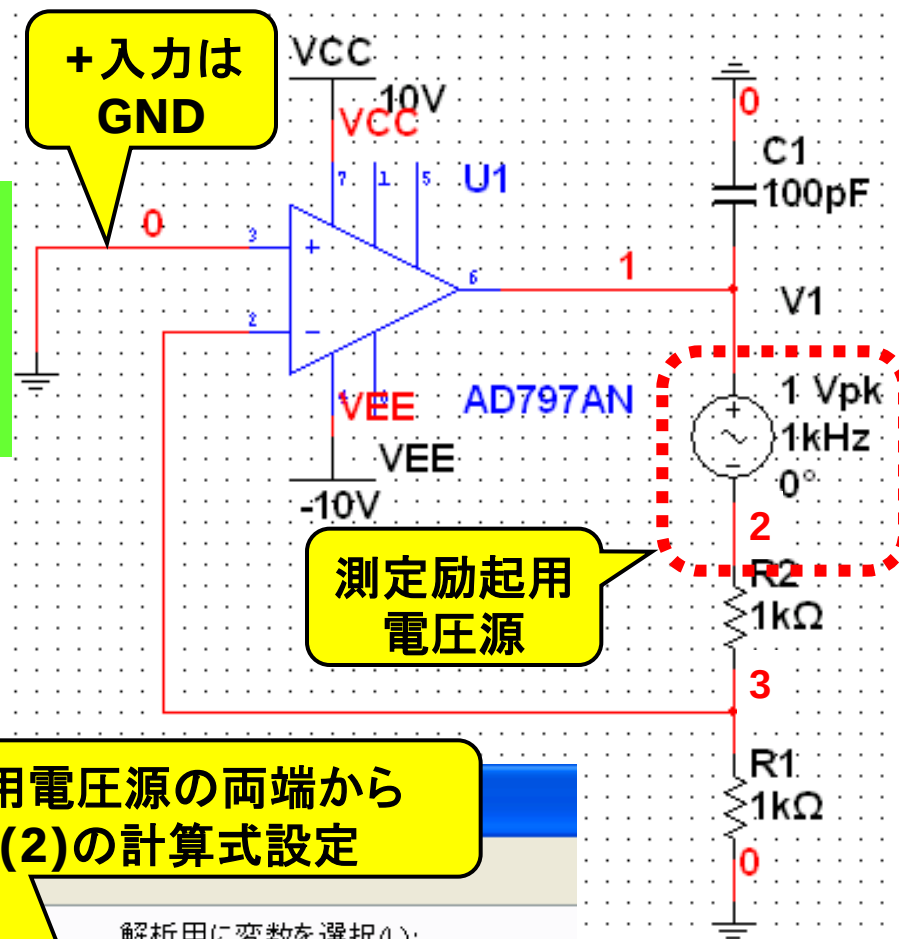
ループゲインを計算するシミュレーション方法

- OPアンプの出力に励起電源を接続
- アンプ出力V(1)とフィードバックV(2)の電圧関係が励起電圧で決まる
- $V(1)/V(2)$ を求める⇒これがループゲイン

シミュレート>
解析>AC解析

測定励起用電圧源の両端から
 $V(1)/V(2)$ の計算式設定

これでループゲイン
のグラフが得られる



AC解析

周波数パラメータ

出力

解析オプション

概要

回路内の変数(B):

すべての変数

I(C1)
I(C2)
I(I1)
...

解析用に変数を選択(L):

すべての変数

$V(1)/V(2)$



7. まとめと参考文献



まとめ

- ◆ OPアンプを異常発振させない「勘どころ」は
 - 位相余裕を十分とる
 - 位相余裕は周波数特性と時間軸(矩形波応答)で確認
- ◆ 実動作で検証するまえの「道しるべ」としてSPICEツールを活用する
 - かなりのところまで性能を追いつめる(事前確認できる)
 - 見つけづらい回路動作の不具合もシミュレーションで確認できる
- ◆ SPICEツール上で安定に動けば完成と考える。試作は必ず必要
- ◆ 実回路ではバイパス・コンデンサを忘れない！
- ◆ 実回路でも同じやりかたで評価できる



参考文献

◆ OPアンプ回路について

- 遠坂 俊昭; 計測のためのアナログ回路設計, 1997年, CQ出版社
- 馬場 清太郎; OPアンプによる実用回路設計, 2004年, CQ出版社

◆ SPICEシミュレーションについて

- National Instruments社, NI Multisim製品ページ(チュートリアルなど)
- 遠坂 俊昭; PSPICEによるOPアンプ回路設計, 2009年, CQ出版社

◆ 位相余裕(ループゲイン)の測定方法

- 柴田 肇; トランジスタの料理法, 2007年, CQ出版社
- 石井 聡; 高速時代の計測・プロービング入門 第8回, 2011年4月号, pp. 200-207, トランジスタ技術, CQ出版社
- 帰還回路の位相余裕が同じならオーバシュートはいつも同じか?
<http://www.bbs-reedjp.com/ADI/index.php> 記事

