

目次

第8部 ハードウェアとトラブル対策

第1章 受動部品	13
1-1 コンデンサ	14
●誘電体吸収 (Dielectric Absorption ; DA)	15
●コンデンサの寄生インピーダンスと損失	17
●誤差, 温度とその他の影響	18
●重要な部品は最後に実装のこと	19
1-2 抵抗とポテンショメータ	21
●抵抗の寄生リアクタンス	24
●熱電対効果	24
●電圧感度, 不良発生の仕組みとエージング効果	26
●抵抗の発生するノイズ	27
●半固定抵抗	27
1-3 インダクタンス	29
●ストレイ・インダクタンス (浮遊インダクタンス)	29
●相互インダクタンス	30
●リングング	32
●インダクタンスの寄生効果	33
●Q (クオリティ・ファクタ)	34
1-4 細かなことも見逃してはいけない	34
第2章 プリント基板設計の諸問題	37
2-1 導体の抵抗	38
2-2 信号線での電圧降下…ケルビン・フィードバック	40
2-3 信号の帰還電流	41
●グラウンド・ノイズとグラウンド・ループ	42
●スター・グラウンド (star ground)	45
●アナログ・グラウンドとデジタル・グラウンドの分離	45
●グラウンド・プレーン (ground plane)	48
●表皮効果 (skin effect)	49



●伝送線路	50
●グラウンド・プレーンの切れ目に注意	51
●グラウンド・アイソレーションの技術	53
●静的な基板の影響	56
●MINIDIP と SOIC の OP アンプのガード電極レイアウトの例	59
●動的な基板の影響	61
2-4 浮遊容量 (stray capacitance)	62
●容量性ノイズとファラデー・シールド	63
●電氣的に浮いたシールドの問題	64
●ロジック・ノイズに対して A-D コンバータにバッファを付ける	66

第 3 章 OP アンプ用の電源システム

69

3-1 リニア IC による安定化	70
●リニア型電圧レギュレータの基礎	71
●パス・デバイス	73
●可変電圧 IC を使用した $\pm 15\text{V}$ レギュレータ	73
●低ドロップアウト・レギュレータのアーキテクチャ	75
●固定電圧型の 50/100/200/500 mA 出力 LDO レギュレータ	77
●電圧設定が可能な 200 mA LDO レギュレータ	78
3-2 チャージ・ポンプ型電圧コンバータ	80
●非安定化チャージ・ポンプ型電圧インバータ/ダブラ	82
●出力電圧を安定化したチャージ・ポンプ型電圧コンバータ	83
3-3 スイッチング電源用のリニア型ポスト・レギュレータ	84
3-4 電源のノイズ低減とフィルタリング	86
●コンデンサ	87
●フェライト	91
●カード入力用フィルタ	92
●レール・バイパス/配電フィルタ	93
●局所的な高周波バイパス/デカップリング	95

目 次

第 8 部 ハードウェアとトラブル対策

第 4 章 OP アンプの保護	99
4-1 通電時の過電圧保護回路	99
● 一般的な同相入力電圧の制限	100
● クランプ・ダイオードの漏れ電流	102
● 応用の広いボルテージ・フォロワ保護回路	103
4-2 CMOS チャンネル保護素子を利用した同相過電圧保護回路	105
● 同相電圧耐入力の高い計装アンプを利用した同相過電圧保護回路	106
● 反転回路を利用した保護回路	108
4-3 アンプ出力電圧の位相反転（フェイズ・リバーサル）	109
● 出力位相反転確認試験	110
● 出力位相反転の解決方法	111
4-4 差動電圧入力からの保護	112
● 計装アンプを過電圧から保護する	113
4-5 回路実装以前における過電圧からの保護	118
4-6 ESD のモデル化とテスト	123
第 5 章 熱に関する考察	129
5-1 熱についての基本	130
5-2 放熱	131
第 6 章 EMI と RFI への対策	139
6-1 EMI/RFI のメカニズム	140
● EMI ノイズの発生源	140
● EMI の結合経路	141
▶ ノイズの電磁結合のメカニズム	141
● 共通インピーダンスによるノイズを低減する	142
6-2 近傍電磁界干渉によるノイズ	143
● 容量結合によるノイズを低減させる	143
● 磁気結合によるノイズを低減させる	144



●受動部品：EMIに対抗するための味方	145
●EMIに対してのシステム感度を低減させる	146
6-3 シールドとは何か	147
●ケーブルとシールドについての一般的な注意点	150
6-4 入力段でのRFI整流作用の感度	156
●予備知識：OPアンプと計装アンプのRFI整流作用の感度のテスト方法	156
●解析的アプローチ：バイポーラ・トランジスタのRFI整流作用	158
●解析的アプローチ：FETのRFI整流作用	159
6-5 OPアンプや計装アンプ回路においてRFI整流作用を低減する	160
●OPアンプの入力	161
●計装アンプ（インストルメンテーション・アンプ）の入力端子	162
●増幅器の出力とEMI/RFI	165
6-6 EMI/RFI対策のためのプリント基板の設計	166
●ロジック・デバイスの選定に注意！	167
●よく考えてプリント基板を設計する	167
●インピーダンス・コントロールされた配線をプリント基板上に設計する	168
●マイクロストリップによるプリント基板伝送線路	169
●マイクロストリップにおけるいくつかの概算方法	171
●対称型ストリップ・ラインのプリント基板伝送線路	172
●信号線を内層に通すことの利点と欠点	173
●伝送線路の終端に関する概算方法	174

第7章 シミュレーションとブレッドボードとプロトタイピング

179

7-1 アナログ回路シミュレーション	179
●マイクロモデルとマクロモデル	181
7-2 ADSPiceにおけるOPアンプのマクロモデル	182
●入力段とゲイン/ポール段	183
●周波数特性の設定段	184
●マクロモデルの出力段	186

目 次

第8部 ハードウェアとトラブル対策



●モデルの過渡応答特性	187
●ノイズ・モデル	188
7-3 電流帰還型 OP アンプのモデル	190
7-4 シミュレーションはブレッドボードの置き換えにはならない	192
●シミュレーションは賢く使うべきツール	193
●モデルのことを知る	193
●プリント基板の寄生要素を理解する	194
●シミュレーションは設計サイクルをスピードアップする	196
●SPICE のサポート状況	196
●モデルのサポート	197
7-5 ブレッドボードとプロトタイプ製作のテクニック	198
●「デッド・バグ」によるプロトタイプ	199
●はんだ付け実装によるプロトタイプ	202
●表面切削型プリント基板によるプロトタイプの製作	203
●ソケットの使用には注意が必要	205
●プロトタイプ製作のそのほかのポイント	206
7-6 評価用ボード	207
●汎用の OP アンプ評価ボード	207
●専用に用意されている OP アンプ評価ボード	208
●まとめ	210

索引	212
----------	-----