

使用したリファレンス・デバイス

ADV7611	低消費電力、165MHz、HDMI レシーバ
ADV7125	トリプル、8ビット、高速、ビデオ D/A コンバータ
SSM2604	低消費電力オーディオ・コーデック
ADuC7020	アナログ・マイクロコントローラ
ADP2301	ステップダウン・スイッチング・レギュレータ

Circuits from the Lab™
Reference Circuits
実用回路集

Circuits from the Lab™ 実用回路は今日のアナログ・ミックスド・シグナル、RF回路の設計上の課題の解決に役立つ迅速で容易なシステム統合を行うために作製、テストされました。詳しい情報と支援は www.analog.com/jp/CN0282 をご覧ください。

オーディオ抽出機能付きの、USB から給電される DVI/HDMI-to-VGA コンバータ (HDMI2VGA)

評価および設計サポート環境

設計と統合ファイル

[回路図](#)、[レイアウト・ファイル](#)、[部品表](#)

回路機能とその利点

図1に示す回路は、HDMI/DVI から VGA への変換 (HDMI2VGA) の完全なソリューションで、アナログ・オーディオ出力を備えています。これには、165 MHz までのビデオ・ストリームを受け取ることができるローパワーの

ADV7611 高精細度マルチメディア・インターフェース (HDMI) レシーバが使われています。

この回路は USB ケーブルから給電され、最高 1600 × 1200/60Hz の分解能で動作します。

この回路は EDID (拡張表示識別データ) 情報を使って、HDMI/digital visual interface (DVI) ソースからのビデオ・ストリームが、HDMI ソース、コンバータ、およびビデオ・グラフィックス・アダプタ (VGA) ディスプレイがサポートしている、最高の分解能になるように保証します。

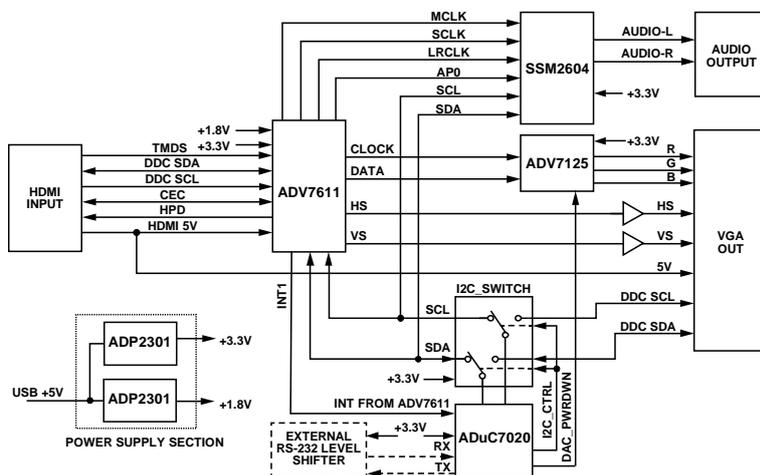


図 1. HDMI-to-VGA (HDMI2VGA) コンバータのブロック図 (簡略回路図: 全接続の一部は省略されています)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本誌記載の商標および登録商標は、それぞれの所有者の財産です。※日本語資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2012 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー
電話 06 (6350) 6868

HDMI レシーバは、輝度やコントラストなどのビデオの調整に使うこともでき、オーディオ・コーデックはオーディオ出力の音量設定に使うことができます。

この回路には多くの利点があります。高度に集積化されたビデオ・レシーバにより、FPGA（フィールド・プログラマブル・ゲートアレイ）を追加する必要なくビデオの調整が可能です。シンプルな I²C 書き込みで輝度やコントラストの調整、オーディオ音量の変更が可能です。内蔵 EDID メモリは部品数と必要な実装面積を減らします。降圧スイッチング・レギュレータにより、USB ポートから回路に給電することができます。業界標準のチップ間接続を使って、レシーバ、コーデック、およびビデオ D/A コンバータ（DAC）を相互に直接接続することができます。回路は 2 層プリント回路基板（PCB）に実装され、UXGA の分解能（1600 × 1200/60Hz）まで動作します。

回路説明

ADV7611 は HDMI 入力を受信ソリューションを提供し、5V ケーブル検出、活線挿入検出ラインのアサート、および EDID の目的に使用される DDC ラインを備えています。ADV7611 は HDMI ソースに対しディスプレイの機能を知らせる内部 EDID RAM を内蔵しています。この回路の内蔵色空間コンバータ（CSC）はどんな HDMI の色空間でも、ADV7125 ビデオ DAC の入力を駆動するのに適した 8 ビットの RGB444 ワードに変換します。これには、RGB、YCrCb (601 と 709)、XVYCC (601 と 709)、および HDMI 仕様で規定された他の色空間の変換が含まれます。ADV7611 は 444 と 422 のサンプリング方式間の変換も行うことができます。

ADV7125 ビデオ DAC は受信したデジタル・ストリームを VGA 互換のアナログ信号に変換します。

コンバータ内でのオーディオ処理は、オーディオ・パケット抽出ブロックを内蔵している ADV7611 によって開始されます。このデバイスは実際にはどの HDMI 規格でも出力することができます。ただし、バックエンドの SSM2604 オーディオ・コーデックは、44.1 kHz または 48 kHz のサンプリング・レートの線形パルス符号変調（LPCM）オーディオを搬送する I²S ストリームだけを受け入れます。このような I²S ストリームが送られるのを保証するため、ADV7611 は、LPCM 機能だけを示す適切な EDID 情報を HDMI ソースに与える必要があります。

オーディオ・ラインの出力信号のインピーダンスは 100 Ω なので、ヘッドホンまたはスピーカを接続するにはパワーアンプ段を追加する必要があります。

回路は ADuC7020 マイクロコントローラで制御されます。ADuC7020 は、ADG736 スイッチを介して VGA ディスプレイのデータ・チャンネル（DDC）ラインまたはメイン I²C バスのどちらかに接続された I²C SDA ラインと SCL ラインを使用します。スイッチにより、メイン I²C バスを VGA I²C DDC ラインから分離することができ、（モニタが他のデバイスと DDC I²C を共有しているか、または VGA DDC ラインに不具合が生じた場合）衝突のリスクを最小に抑えることができます。メイン I²C バスには ADV7611 と SSM2604 I²C スレーブ・デバイスが接続されています。

ADuC7020 は UART（汎用非同期送受信回路）のラインも備えています。これらは、実行可能コードで内蔵フラッシュ・メモリをプログラムするのに、（P0.0 に接続された）シリアル・プログラミング・ボタンおよびリセット・ボタンとともに使用されます。通常動作では、UART インターフェースを、デバッグ出力またはソフトウェア開発時の端子としても使用することができます。RS232 規格を使っている PC に接続するには、追加のレベル・シフタ（たとえば、ADM3202）が必要です。ADuC7020 は、ビデオ DAC を制御できるようにするため、ADV7611 の INT1 ピンと RESET ピンおよび ADV7125 の PSAVE ピンにも接続されています。

このボードは、5 V USB 電源からボードに給電するため、2 個の ADP2301 降圧スイッチング・レギュレータを使用しています。これら的高效率レギュレータはボード上のデバイスに 3.3 V および 1.8 V を供給します。

ボードの初期化

ボードが最初に起動したとき、モニタから VGA EDID を読み出し、HDMI ストリームを受信するように ADV7611 をプログラムし、DAC を介して I²S オーディオ信号を出力するように SSM2604 をプログラムします。

EDID コンテンツの設定

HDMI2VGA コンバータは、ビデオ・ディスプレイが受け取ることができる適切なビデオ規格が HDMI リンクを介して送られるように保証します。HDMI の仕様では、ビデオ・ストリームを送る前に、サポートされている HDMI シンクのビデオ・モードを HDMI ソースがチェックする必要があります。HDMI ソースが EDID 情報を読み出すと、ビデオ・ディスプレイによってサポートされている規格だけ（理想的にはディスプレイによって優先されている規格）を選択することができます。したがって、出力されるビデオがディスプレイにとって受け入れ可能であることを保証するために、EDID 情報は不可欠です。

オーディオ規格も類似の方法で処理されます。HDMI シンクによってサポートされているオーディオ規格は EDID 情報内に列挙されています。HDMI ソースは、EDID 情報に列挙されている規格の 1 つに合致するオーディオ・ストリームを送る必要があります。

ADuC7020 は VGA 情報を読んでモニタの機能を判断するのに使われます。標準的モニタの VGA EDID はオーディオ機能を列挙しておらず、ADV7611 によってサポートされていないビデオ分解能（たとえば、165 MHz を超えるピクセル・レートや VESA 1920 × 1200/60 Hz）を含んでいることがあります。

したがって、HDMI ソースへ転送された EDID 情報が ADV7611 と VGA ディスプレイによって共通にサポートされているビデオ・モードだけを含んでいることを保証することが重要です。

ADV7611 のための EDID の準備

HDMI ソースへ送られた新しい EDID 情報の初期ソースは VGA モニタから取得されて修正された EDID を含んでいます。取得されると、VGA EDID の以下のバイトが修正のために内部 ADuC7020 RAM へコピーされます。修正されると、(ADV7611 の内部 EDID を介して) HDMI ソースへ与えられます。

- バイト[0:19]、ヘッダ情報
- バイト[19:24]、基本的ディスプレイ情報
- バイト[25:34]、色度座標
- バイト[35:37]、確定したビットマップ設定 (全て ADV7611 によってサポートされています)

EDID のバイト 20 (ビデオ入力パラメータ) は、HDMI2VGA コンバータがデジタル・ビデオ入力であることを表示するために 0 へ修正されます。

EDID のバイト[38:54]には標準的なタイミング情報が含まれます。列挙されているどのモードも 165 MHz の最大ピクセル・クロック周波数を超えないことを保証するため、STD タイミング情報ブロックに列挙された各モードは、次式を使ってピクセル・クロック周波数が計算されます。

$$PCLK = (X \text{ 分解能} + 1) \times (Y \text{ 分解能} + 1) \times \text{垂直リフレッシュ・レート}$$

上の式はビデオを転送するのに必ず使う最小ピクセル周波数を見積もります。見積りは、ビデオにはライン毎に 1 ピクセル幅だけの水平 sync パルスが 1 個だけ、およびフレーム毎に 1 ラインだけの垂直ブランキング期間

(VBI) が含まれると仮定しています。現実のアプリケーションでは、このタイプのビデオは使用されず、見積りは単なる近似にすぎません。正確な PCLK 値に関しては、実際の VESA 規格に基づいた対照表を使用してください。

計算した PCLK 周波数が 165 MHz を超えると、そのビデオ・モードは EDID から除外されます。

EDID の次の部分(バイト[54:125])は 4 ブロックのディスクリプタ ([54:71]、[72:89]、[90:107]、および[108:125])によって占められています。アプリケーションは 4 つのディスクリプタの全てをチェックし、2 つのタイプのディスクリプタを識別します。

- ピクセル・クロック周波数の詳細タイミング・ディスクリプタ (最初の 2 バイトの少なくとも 1 つはゼロと異なる)
- モニタによってサポートされる最大ピクセル・クロック周波数のモニタ範囲ディスクリプタ (最初の 2 バイトはゼロ、4 番目のバイトは 253 に等しい)

詳細タイミング・ディスクリプタ (DTD) はモニタの本来のビデオ・タイミングを示します。最初の 2 バイトにはピクセル・クロック周波数の値が含まれます。それが 165 MHz を超えていると、ディスクリプタ全体が 640 × 480/60 Hz のビデオ・モードに適した DTD ブロックに置き換えられます。

モニタ範囲ディスクリプタにはモニタが扱える最大 PCLK 周波数に関する情報が含まれます。それが 165 MHz を超えている場合は 165 MHz に設定されます。

標準 EDID の最後のブロックには以下の 2 バイトが含まれます。

- バイト 126 は追加の EDID ブロックの数を与えます。アプリケーションはこのバイトを 1 で上書きし、追加の EDID を与えます。
- バイト 127 はチェックサム・バイトです。

追加の EDID ブロック (CEA-861 タイプ) は 128 バイト長で、サポートされているビデオ規格として 640 × 480 ピクセルを記述するとともに、オーディオ機能に関する情報を含んでいます。このブロックの主な目的として、HDMI ソースにオーディオ機能 (ステレオ LPCM、44.1 kHz、48 kHz、および 32 kHz、左前方と右前方のスピーカ付き) を知らせます。CEA-861 ブロックには、サポートされるビデオ規格 (標準 RGB とともに YCbCr444 や YCbCr422 など) に関する追加情報も含まれています。

詳細に関しては、<http://www.analog.com/CN0282-DesignSupport> の設計支援ファイルの C ソース・コードを参照してください。

HDMI ソースと VGA ディスプレイの検出

HDMI ケーブル信号からの 5 V 信号は、入ってくるビデオを VGA モニタに知らせるのに使用されます。ADuC7020 は VGA が接続されているものと仮定し、チェックを行いません。モニタの検出は EDID 情報を読み出すことで実現できます。PC アクノリッジがないと、モニタは接続されていないと見なすことができます。

HDMI ソース検出は不要です。HDMI コンテンツを受け取るように ADV7611 がプログラムされると、ケーブルが接続される度に、また入力ビデオ規格が変更されたときに作動します。ケーブルが外されると、HDMI レシーバは最後に受信されたビデオの解像度でブルー・スクリーンを表示します。

HDMI ソース検出は ADV7611 によって行われます。接続状態は IO マップのレジスタ 0x6F (デバイス・アドレス 0x98) を読み出すことによって判断することができます。

[Hardware User Guide \(UG-180\)](#) を参照してください。

HDMI2VGA コンバータの制限事項

データ・コンテンツの保護について考慮する必要があります。標準 VGA 信号は暗号化されていないビデオ信号で、アナログ・レコーダを使って記録することができ、コンテンツ保護機構が何もなくとも再生できます。したがって、VGA ビデオは著作権のあるものに対して安全ではありません。HDMI-to-VGA コンバータは元データに著作権のあるビデオ・ストリームのコンテンツ保護ができないので、それは受信できないようにしなければなりません。

ADV7611 はこの問題を解決します。2 つのシリコン・バージョン (ADV7611 と ADV7611-P) がリリースされています。ADV7611 は暗号化されたコンテンツの復号を可能にしますが、ADV7611-P にはその機能がなく、暗号化されていないビデオ・コンテンツだけを受信することができます。

まず、HDMI2VGA コンバータは ADV7611-P を使用する必要があります。

図 1 に示されている回路は、ユーザーが復号化されたビデオ・ストリームに容易にアクセスできないような方法で回路が修正される限りは、既存の VGA モニタ内で暗号化されたコンテンツを受信するように修正および改造することができます。

レイアウト時の考慮事項

ADV7611BSWZ-P と ADV7125BCPZ 間の配線に注意すれば、回路を 2 層ボードに構成することができます。

このボードは 165 MHz までのピクセル・クロック周波数のビデオ・ストリームに対して動作することが実証されています。PCB のボトム層は主に単一のグランド・プレーンで、いくつかのトレースがボトム層へ配線されています。トップ層とボトム層のグランドを接続する多数のビアにより、高速信号によるボードの電流トランジェント特性に起因するグランド・バウンスが最小に抑えられます。PCB のトップ面の写真を図 2 に示します。全体回路図、部品表 (BOM)、およびレイアウトの詳細に関しては、設計支援ファイル <http://www.analog.com/CN0282-DesignSupport> を参照してください。

実際のシステムに使用するときには、4 層 PCB の方がいくつかの利点があります。HDMI のコンプライアンス・テ

ストは、HDMI レシーバに入ってくる全ての TMDS

(transition-minimized differential signaling—遷移時間最短差動信号伝送方式) ラインの特性インピーダンスが $100\ \Omega \pm 10\%$ であることを要求します。トレースの特性インピーダンスの維持は、2 層 PCB に比べて 4 層 PCB の方が一般に簡単です。さらに、4 層 PCB は、電磁干渉 (EMI) / 無線周波数干渉 (RFI) の影響を避けるためや電磁コンプライアンス (EMC) を達成するための、より多くのオプションを提供します。

高速の立ち上がりエッジ、立ち下がりエッジを持つ高速デジタル信号は EMI/RFI の影響のリスクを生じます。ボード上の高速信号は、ADV7611 の出力を ADV7125 DAC の入力に接続するピクセル・バス・リンク上に主に存在します。直列抵抗をこれらのラインに追加して高速エッジを遅くすることで、EMI/RFI の影響を小さく抑えることができる場合もあります。2 層レイアウトでは、ADV7611 と ADV7125 の接続が比較的短いので、直列抵抗は不要です。

EMI/RFI 放射の影響を小さく抑えるため、ピクセル・バスのドライバとオーディオ出力の駆動強度を設定するオプションが与えられています。駆動強度の低減は ADV7611 の内部で達成されます。詳細については、UG-180 User Guide の Drive Strength Selection (駆動強度の選択) のセクションを参照してください。

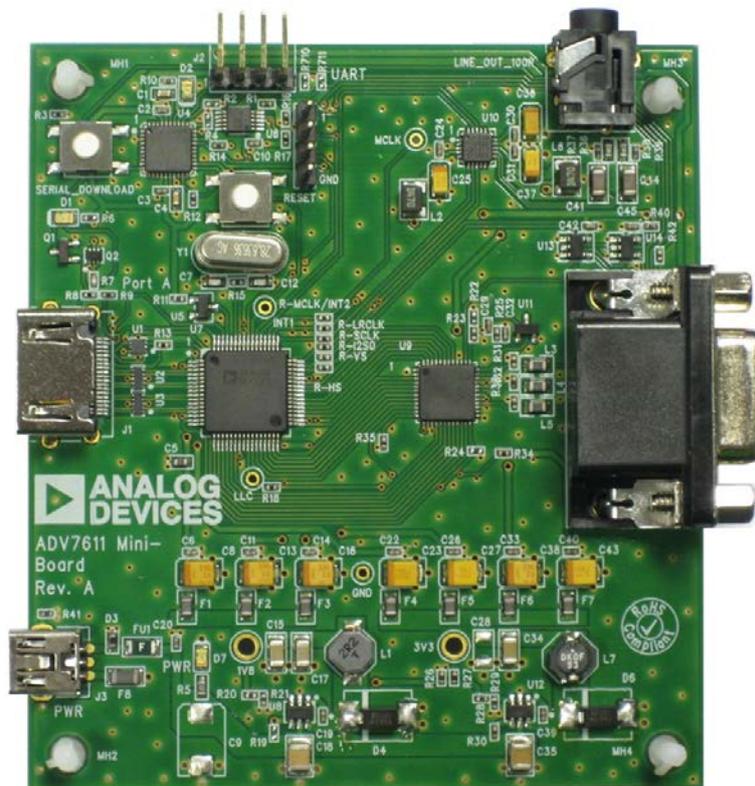


図 2. オーディオ抽出機能付き HDMI-to-VGA (HDMI2VGA) コンバータ (2 層 PCB)

評価とテスト

以下の HDMI ソースを使って回路をテストしました。

- DVD-S97 DVD/CD プレーヤ(640×480p)
- Dell E6520 ラップトップ(1280×1024 または 1600×1200 VGA モニタ分解能)
- Blu-ray Panasonic DMP-BDT100 (640×480p)
- Quantum Data 882 ビデオ・ジェネレータ(UXGA 1600×1200/60 Hz、8 bpp)

以下の VGA モニタを使って回路をテストしました。

- Dell 1908FP (最大 1280×1024/60 Hz)
- Dell 2007FP (最大 1600×1200/60 Hz)
- Sun Microsystems GDM-5010PT モニタ

ボードの評価中、評価用ボードのプログラミングとデバッグ情報および VGA モニタの EDID 情報の表示の両方に UART コネクタ (EVAL-ADuC-CABLE1Z) を使用しました。EVAL-ADuC-CABLE1Z は RS-232 レベル・シフトで、LVTTTL と RS-232 のロジック・レベル間のインターフェースを可能にします。

テストには、図 3 に示されているようにケーブルを接続して (VGA、HDMI、オーディオ出力、および USB)、リセット・ボタンを押す必要があります。

民生用ビデオ・プレーヤ (DVD または Blu-ray) は、通常は XGA、SXGA、UXGA などの VESA ビデオ分解能をサポートしていません。テストの間、それらのソースは標準 VGA を出力しました。

Dell E6520 ラップトップは本来 VESA 規格をサポートするビデオ・ソースとして使うことができ、HDMI2VGA コンバータによって与えられるコンテンツを正しく読み出します。これは、Dell 1908FP モニタの場合の 1280×1024/60 Hz、Dell 2007FP モニタの場合の 1600×1200/60 Hz のどちらかを出力します。

両方のビデオ・プレーヤとも EDID に従って LPCM オーディオ情報を供給し、オーディオ・コーデックにより問題なく復号化されて出力されました。

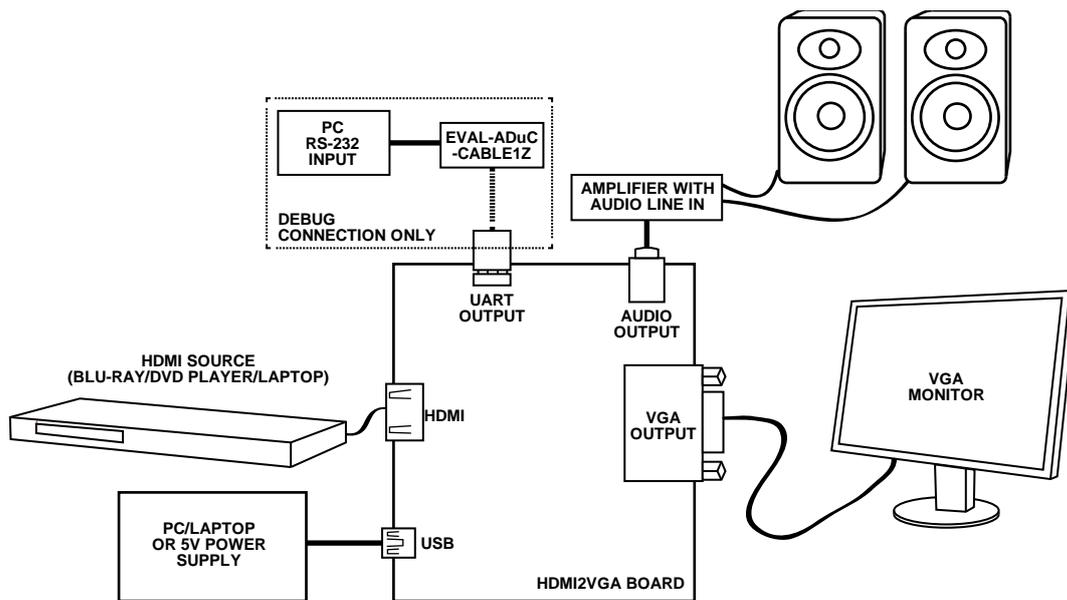


図 3. テスト・セットアップのブロック図

10892-003

さらに詳しい資料

CN-0282 Design Support Package :

<http://www.analog.com/CN0282-DesignSupport>

ADV7611 Design Support File on Engineer Zone:

<http://ez.analog.com/docs/DOC-1745>

Analog Dialogue 39-09 : 高速プリント回路基板 レイアウトの実務ガイド

MT-031 Tutorial : Grounding Data Converters and Solving the Mystery of “AGND” and “DGND”. Analog Devices, Inc., 2009.

MT-101 Tutorial : Decoupling Techniques. Analog Devices, Inc., 2009.

Howard Johnson, Martin Graham, High-Speed Digital Design, Prentice Hall, ISBN-10: 0133957241, ISBN-13: 978-0133957242.

Howard Johnson, Martin Graham, High Speed Signal Propagation, Prentice Hall, ISBN-10: 013084408X, ISBN-13: 978-0130844088.

VESA EDID Specification

CEA861 Specification

HDMI 1.4b Specification

データシートと評価ボード

ADV7611 データシート

ADV7125 データシート

ADuC7020 データシート

ADP2301 データシート

SSM2604 データシート

UG-180, User Guide for ADV7611

改訂履歴

7/12—Revision 0: 初版

FC は、フィリップス・セミコンダクターズ社（現在の NXP セミコンダクターズ）が開発した情報通信プロトコルです。

「Circuits from the Lab/実用回路集」はアナログ・デバイセズ社製品専用に作られており、アナログ・デバイセズ社またはそのライセンスの供与者の知的所有物です。お客様は製品設計で「Circuits from the Lab/実用回路集」を使用することはできませんが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセズ社の提供する情報は正確でかつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセズ社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセズ社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2012 Analog Devices, Inc. All rights reserved.

商標および登録商標は、それぞれの所有者の財産です。

CN10892-0-7/12(0)