



テスト済み回路設計集“Circuits from the Lab™”は共通の設計課題を対象とし、迅速で容易なシステム統合のために製作されました。さらに詳しい情報又は支援は www.analog.com/jp/CN0511 をご覧ください。

接続または参考にしたデバイス			
AD9166	DC~9GHz、ダイレクト RF 送信 (Tx) サブシステム	LT3090	-36V、600mA、負電圧のリニア電圧レギュレータ、プログラマブル電流制限付き
ADF4372	VCO 内蔵マイクロ波広帯域シンセサイザ	ADP7183	-300mA、超低ノイズ、高 PSRR の低ドロップアウト・リニア電圧レギュレータ
LTM8045	最大出力電流が 700mA の μ Module DC/DC コンバータ	ADM7150	800mA、超低ノイズ、高 PSRR の RF リニア電圧レギュレータ
LTC2928	マルチチャンネル電源シーケンサおよびスーパーバイザ	ADM7154	600mA、超低ノイズ、高 PSRR の RF リニア電圧レギュレータ
AD5693R	小型 16 ビット I ² C nanoDAC+、 ± 2 (16 ビット) LSB の INL 性能、2ppm/°C リファレンス内蔵	LTM4622	超薄型のデュアル 2.5A またはシングル 5A 降圧 DC/DC μ Module レギュレータ
ADP5073	1.2A、DC/DC 反転レギュレータ	ADP1761	1A、低入力電圧、低ノイズの CMOS リニア電圧レギュレータ

出力電力が ± 0.5 dB に補正された DC~5.5GHz の信号発生器

評価と設計支援

- ▶ 回路評価用ボード
 - ▶ CN-0511 リファレンス設計ボード (EVAL-CN0511-RP1Z)
- ▶ 設計および統合ファイル
 - ▶ 回路図、PCB レイアウト・データ、部品表

回路の機能とその利点

通信システムやレーダーといった RF システムの試験やデバッグには、低歪み、かつ低ノイズの高周波信号源が不可欠です。合成 RF 信号発生器は RF の試験で標準的に使用される装置ですが、歪みや広帯域ノイズを低く抑える必要があるときには、多くの場合、フィルタ処理を追加する必要があります。

図 1 に示すシステムは、DDS (ダイレクト・デジタル・シンセサイザ) アーキテクチャをベースとした、DC~5.5GHz で動作するフル機能のサイン波信号発生器です。クワッドスイッチ

DAC コアおよび統合化された出力アンプが、動作周波数範囲全体で極めて低い歪みを実現します。また、出力終端は 50 Ω に整合されています。

広帯域で振幅がキャリブレーションされているため、全動作周波数範囲で、出力電力 (0dBm~-40dBm) は ± 0.5 dB 以内を維持します。

リファレンス発振器とフェーズ・ロック・ループ (PLL) を含むクロック・ソリューションを内蔵しており、外部クロック源は不要です。電力はすべて Raspberry Pi プラットフォーム基板上から供給され、高い電源電圧変動除去比 (PSRR) のレギュレータとパッシブ・フィルタによって RF 性能へのパワー・コンバータの影響を最小限に抑えます。

この高集積化ソリューションにより、オープン・ソースを使用した小型・低コストのリファレンス設計で市販のベンチトップ信号発生器と同等の広い帯域幅と高精度な出力電力性能が得られます。

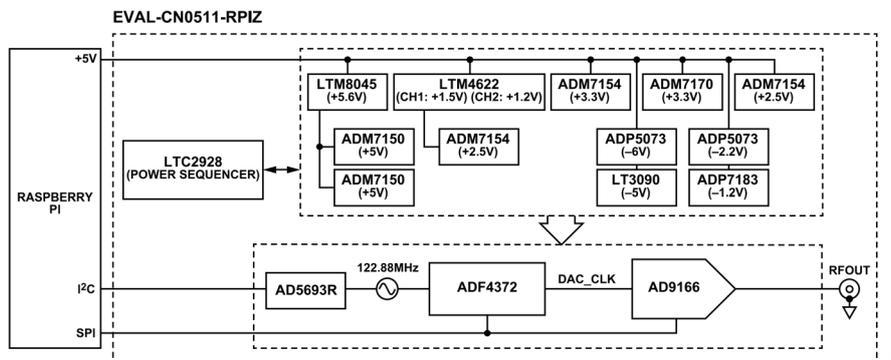


図 1. CN0511 の機能ブロック図

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

回路の説明

RF 信号発生器の動作

高周波数の RF 発生器、とりわけマイクロ波の周波数においては、これまでフェーズ・ロック・ループ (PLL) ベースのシンセサイザが使用されてきましたが、DAC ベースの DDS 技術には、PLL に対して、シンプルさ、低歪み、高分解能のチューニング、周波数変調・位相変調・振幅変調をほぼ瞬時にできること、などのメリットがあります。代表的な DDS ベースの信号発生器を **図 2** に示します。位相アキュムレータと振幅/サイン波コンバータによって数値制御発振器 (NCO) が構成されています。チューニング・ワードを位相アキュムレータに入力し、出力上昇率の傾きを決定します。アキュムレータの上位ビットは振幅/サイン波コンバータを通過して D/A コンバータに送られます。

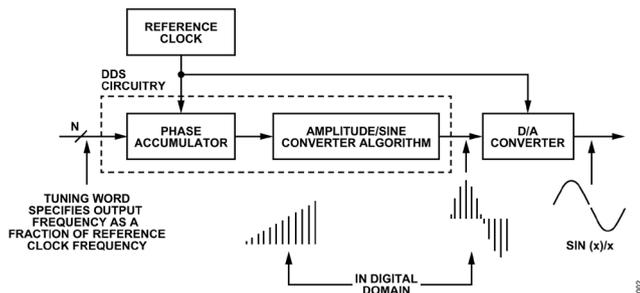


図 2. 代表的な DDS ベースの信号発生器

D/A コンバータ

AD9166 は DC~9GHz ベクトル信号発生器で、6GSPS (1x、ノンリターン・ゼロ) の DAC、8 レーン、12.5Gbps の JESD204B データ・インターフェース、複数の NCO を備えた DDS、および詳細な設定が可能なデジタル・データ・パス (インターポレーション・フィルタ、広帯域 FIR85 フィルタ、反転 SINC 補償、およびデジタル・ミキサーを内蔵) が集積されており、スペクトルの設計を柔軟に行えます。

AD9166 の DAC コアはクワッドスイッチ・アーキテクチャに基づいており、設定を変更することで DAC コアの有効更新レートを 6GHz の入力サンプリング・クロックから 12GSPS まで増やすことができます。DAC は、5GHz のシングル・トーン RF 出力で -143dBc/Hz のノイズ・スペクトル密度 (NSD) 性能を備えています。スプリアスフリー・ダイナミック・レンジ (SFDR) は、51MHz で 83dB、451MHz で 66dB、4.051GHz で 38dB (それぞれ代表値) です。

差動入力シングルエンド出力のバッファは高価な広帯域バランを不要にし、DC から 9GHz まで、DAC コアの全動作範囲をサポートします。DC カップリング出力は、外部バイアス・ティーや同様の回路の追加を必要とすることなくベースバンド波形の生成を可能にします。

AD9166 はリターン・ゼロおよびミックス・モードの動作にも対応しており、第 2、第 3、第 4 ナイキスト・ゾーンまで動作を拡張することができます。これらのモードにおける SINC のロールオフを **図 3** に示します。代表的な性能については、AD9166 のデータシートを参照してください。

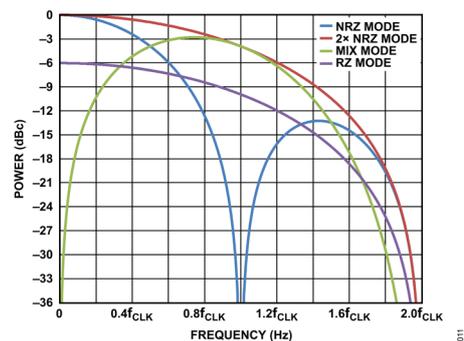


図 3. AD9166 の動作モード

JESD204B インターフェースを介してベースバンド・データを変調することを目的とする一方、データ入力をディスエーブルして DC 値と NCO 出力を混合することも可能です。これにより、AD9166 はシングルチップで DC~5.5GHz の低歪み、超低位相ノイズ RF 信号発生器として機能します。

出カインエーブル

一般的な信号発生器のアプリケーションでは、接続した高感度の RF デバイスが損傷を受けないように、出力をオン/オフ制御することが重要です。AD9166 の出力は、TX_ENABLE ピンを使用することで容易に DAC 出力のインエーブル/ディスエーブルが可能です。

TX_ENABLE ピンは、DAC 出力をインエーブル/ディスエーブルするタイミングの高精度設定、NCO 位相アキュムレータのリセット、DAC のフルスケール電流のランプ・アップ (およびランプ・ダウン) などの機能にも使用できます。TX_ENABLE の機能の詳細については、AD9166 のデータシートを参照してください。

振幅と周波数の制御

振幅出力

AD9166 の出力は、50Ω (DC 時) で内部終端されたシングルエンド出力で、広帯域 50Ω 環境とのインターフェースを容易にするためにバイポーラ出力段を備えています。**図 4** に、等価出力回路を示します。出力段は内部でバイアスされ終端されているので、外付けのバイアス部品や終端部品は必要なく、50Ω のグラウンド基準負荷を持つ下流側のデバイスに直接接続することができます。

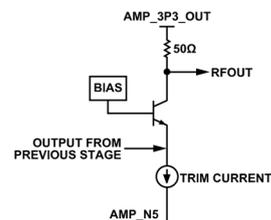


図 4. AD9166 の RFOUT の等価出力回路

NCO オンリー・モードには、実質的に次の 2 つのパラメータがあり、これによってサイン出力の振幅を制御します。

- ▶ DAC 出力電流 I_{OUTFS} はデジタル制御可能な電流リファレンスで、DAC のフルスケール出力電流を決定します。
- ▶ DC_TEST_DATA (DC テスト・データ・ワード) は 16 ビットのデジタル値で、NCO オンリー・モードのときには、バンド・データの代わりに NCO 出力をこの値に混合 (乗算) します。

I_{OUTFS} の値は、式 1 を使用して $ANA_FULL_SCALE_CURRENT$ レジスタを設定することで、8mA~40mA の範囲でデジタル的に調整できます。

$$I_{OUTFS} = \left(32mA \times \frac{ANA_FULL_SCALE_CURRENT}{1023} \right) + 8mA \quad (1)$$

ここで、
 $ANA_FULL_SCALE_CURRENT$ は DAC のアナログ・フルスケール電流の調整値、
 I_{OUTFS} は AD9166 のフルスケール出力電流 (単位: mA) です。

図 5 に、様々な I_{OUTFS} および DC_TEST_DATA 設定値での AD9166 の未補正出力を示します。上方の曲線は、 I_{OUTFS} と DC_TEST_DATA の両方の設定を最大値 (それぞれ 40mA と 32767) にしたときのものです。下方の青線は、 I_{OUTFS} は 40mA ですが DC_TEST_DATA を 16422 に設定しており、出力電力は 6dB 低減しています。下方の赤線は、 I_{OUTFS} を 20mA に設定し、 DC_TEST_DATA を最大値の 32767 に設定したもので、出力電力は 6.02dB 低減しています。

この 2 つのパラメータを考慮に入れたときの AD9166 のピーク to ピーク出力電圧は、式 2 で与えられます。

$$V_{OUT_{PP}} = I_{OUTFS} \times 50\Omega \times 0.8 \times \frac{DC_TEST_DATA}{32768} \quad (2)$$

ここで、
 $V_{OUT_{PP}}$ はピーク to ピーク出力電圧、
 DC_TEST_DATA はデジタル・スケーリング・ファクタ、
0.8 は AD9166 の出力アンプのゲインです。

出力 (単位: dBm) は、式 3 で計算できます。

$$dBm = 20 \times \log\left(\frac{V_{OUT_{PP}}}{0.63246}\right) \quad (3)$$

I_{OUTFS} の初期許容誤差は、40mA 設定時に -10.5%~+3.25%、8mA 設定時に -7.9%~+7.1% です。この許容誤差を考慮して、初期のキャリブレーションを実施することができます。

必要な出力振幅が 0dBm の場合、 DC_TEST_DATA を 32767 に設定し、振幅が目標値に達するまで I_{OUTFS} を下げます。通常、この場合の I_{OUTFS} は 16mA になります。

帯域の平坦性

CN0511 の帯域平坦性にはいくつかの要素が影響します。図 3 に示す SINC のロールオフの影響は避けられませんが、予測が可能です。また、出力インピーダンスも周波数と共に変化し、公称値は DC で 50Ω 、2.24GHz で $23.91 - j12.44\Omega$ 、4.22GHz で $11.2 + j3.91\Omega$ です (スミス・チャートについては AD9166 のデータシートを参照してください)。この出力インピーダンスの変化は、負荷時のインピーダンス・ミスマッチと共に出力振幅に対して周波数に依存した変化を生じさせます。

動作周波数範囲にわたる振幅出力の平坦性を求めるため、CN0511 の周波数応答を解析します。帯域の平坦性試験では、AD9166 を NCO オンリー・モードで動作させ、99MHz~5.8GHz の範囲を 2MHz ステップで掃引します。

図 5 に示したプロットは、 I_{OUTFS} と DC_TEST_DATA を様々な組み合わせで周波数を掃引したときの出力電力値です。CN0511 は 2GHz より低い周波数では比較的平坦な応答を示し、高周波数になるとロールオフし始め、5.8GHz では出力電力が約 -6dB 減少することが分かります。図 5 のプロットには、CN0511 とスペクトラム・アナライザの間のケーブル損失が含まれていないことに注意してください。

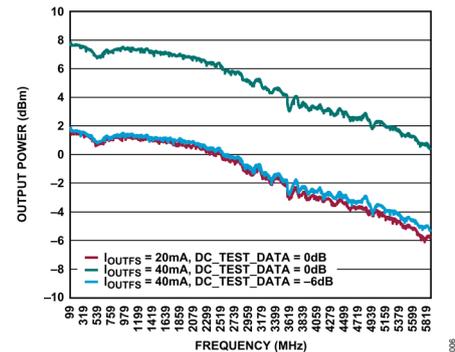


図 5. AD9166 の未補正出力電力と周波数の関係

出力電力のキャリブレーション

帯域平坦性は信号発生器のアプリケーションにおいて重要なパラメータであるため、広帯域で振幅のキャリブレーションを行って CN0511 の振幅誤差を補正します。CN0511 の動作周波数の全範囲を 100MHz ステップで掃引し、RF パワー・メータを使用して出力電力を測定します。0dBm、-10dBm、-20dBm、-30dBm、-40dBm の 5 つの出力電力でこの測定を繰り返して補正係数を求め、CN0511 の出力電力応答を平坦化します。各周波数において、32767 = 0dBm を基準に、必要な出力電力になるよう DC_TEST_DATA を設定します。その後、正しい出力電力に達するまで I_{OUTFS} が増加します。補正係数は内蔵の EEPROM に保存され、ソフトウェアによって振幅誤差を補正することにより、0dBm~-40dBm の範囲で +/-0.5dB 以下の平坦性が総帯域幅にわたり得られます。

図 6 に、代表的な CN0511 での、様々な出力電力レベルにおける広帯域で補正された帯域平坦性を示します。

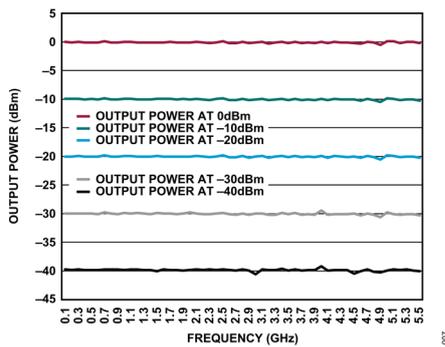


図 6. CN0511 の補正された出力電力と周波数の関係

周波数出力

AD9166 には、以下の 2 つの NCO 機能が実装されています。

- ▶ シングル・トーン生成用の 48 ビット、デュアルモジュラス NCO
- ▶ それぞれ 32 ビットの位相アキュムレータを内蔵する 32 個の NCO で構成された高速周波数ホッピング (FFH) NCO

AD9166 のメインの 48 ビット NCO は、デュアルモジュラス・モードで使用し、48 ビット精度を超えるフラクショナル周波数を生成します。AD9166 のプログラマブル・モジュラス機能は、式 4 を使用して分数 M/N を表せるように実装されています。

$$\frac{f_{CARRIER}}{f_{DAC}} = \frac{M}{N} = \frac{\left(X + \frac{A}{B}\right)}{2^{48}} \quad (4)$$

ここで、

- $f_{CARRIER}$ は出力周波数、
- f_{DAC} は DAC のサンプリング周波数、
- X は Frequency Tuning Word レジスタの設定値、
- A は Accumulator Delta レジスタの設定値、
- B は Accumulator Modulus レジスタの設定値、
- M および N は整数で、ナイキストのサンプリング条件を満たすため、

$$M < (N/2)$$

という関係になります。

式 4 の形は、X が整数部分を表し A/B が分数部分を表す複合周波数チューニング・ワードであることを示唆しています。X、A、B は、図 7 のモジュラス制御ロジックに入力します。48 ビットのモジュラス、12GHz の f_{DAC} では、周波数分解能は $\frac{12 \text{ GHz}}{2^{48}} = 0.000043\text{Hz}$ 、すなわち $43\mu\text{Hz}$ になります。

デュアルモジュラス・モードにすると更に周波数分解能を高くすることができます。モジュラス NCO モードの詳細については、AD9166 のデータシート、およびアプリケーション・ノート AN-953 を参照してください。

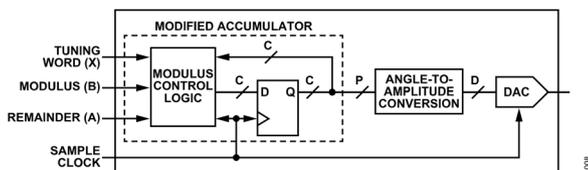


図 7. プログラマブル・モジュラス DDS のアーキテクチャ

FFH NCO モードでは、32 個の周波数チューニング・ワードを予めロードしておくことで、1 回のレジスタ書き込みで任意のワードを選択することができます。32 ビットの NCO の周波数分解能は、12GHz の f_{DAC} で 2.79Hz です。位相連続ホッピング、位相不連続ホッピング、および位相コヒーレント・ホッピング・モードが使用できます。100MHz のシリアル・ペリフェラル・インターフェース (SPI) では、最高 260ns のホッピングとドウェル時間が可能です。

図 8 に位相コヒーレント周波数ホッピングを示します。1 つの NCO チューニング・ワードに周波数 A がプログラムされ、他のワードに周波数 B がプログラムされています。位相コヒーレント・スイッチング・モードをイネーブルすると、NCO の位相アキュムレータすべてが同時にカウントを開始して、現在の NCO 出力が選択されているかに関わらず、すべてがカウントを続けます。このようにして、個々の NCO の周波数を選ぶことができ、これらの周波数は常に位相コヒーレントです。

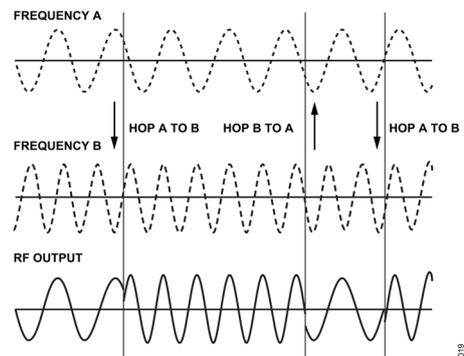


図 8. 位相コヒーレント周波数ホッピングの波形

システム・クロック

ADF4372 シンセサイザ

CN0511 は、外付けのループ・フィルタおよびリファレンス周波数を使用する場合、ADF4372 PLL を使用してフラクショナル N またはインテジャー N の周波数シンセサイザを実現することができます。最適な整数境界スプリアスと位相ノイズ性能を得るため、ADF4372 は REFP ピンに供給されるシングルエンドのリファレンス入力信号を使用します。ADF4372 には、RF8x ポートを使用して最大 8000MHz の基本周波数を出力する VCO が内蔵されています。更に、VCO 周波数を 1、2、4、8、16、32、または 64 分周の回路に接続することで、RF8x で最小 62.5MHz の RF 出力周波数を生成できます。

ADF4372 の RF8x 出力ピンのペアは、バイポーラ (NPN) 差動ペアのコレクタで、VCO のバッファ付き出力によって駆動されます。また 50Ω 抵抗を内蔵しています (図 9 参照)。消費電力と出力電力の間の条件を最適化するために、差動ペアのテール電流を設定できます。4 つの電流レベルを設定でき、これらのレベルから、約 -4dBm ~ +5dBm の出力電力レベルが得られます。

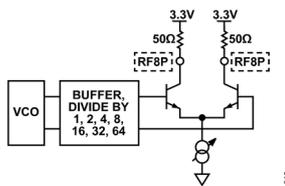


図 9. ADF4372 の RF8x 出力段

式 5 を使用して、ADF4372 シンセサイザの RF 出力周波数を設定します。

$$f_{RFOUT} = \left(INT + \frac{FRAC1 + \frac{FRAC2}{MOD2}}{MOD1} \right) \times \frac{f_{PFD}}{RF_Divider} \quad (5)$$

ここで、

- f_{RFOUT} は RF 出力周波数、
- INT は分周係数の整数値、
- FRAC1 はフラクショナル値、
- FRAC2 は補助フラクショナル値、
- MOD1 は固定の 25 ビット・モジュラス、
- MOD2 は補助モジュラス、
- RF_Divider は VCO 周波数を分周する出力分周比です。

f_{PFD} は位相周波数検出器の周波数で、式 6 を使用して求めることができます。

$$f_{PFD} = REF_{IN} \times \left(\frac{1 + D}{R \times (1 + T)} \right) \quad (6)$$

ここで、

- REF_{IN} はリファレンス周波数入力、
- D は REF_{IN} ダブラ・ビット、
- R はリファレンス分周係数、
- T はリファレンス 2 分周ビット (0 または 1) です。

リファレンス入力周波数

ADF4372 には、リファレンス入力周波数が必要です。これを乗算して 6GHz の AD9166 用クロックを生成します。

EVAL-CN0511-RPIZ には、1MHz オフセットで-166dBc/Hz の位相ノイズ性能を持つ、超低位相ノイズの 122.88MHz CMOS 電圧制御水晶発振器 (VCXO) が内蔵されています。この内蔵 VCXO により、高価な装置を追加する必要がなく、すぐに CN0511 を起動して評価することが可能です。

内蔵発振器の初期許容誤差は 20ppm (代表値) で、多くの試験/計測アプリケーションに適しています。更に高い精度が求められる場合は、電圧出力 DAC の AD5693R を使用すると VCXO クロック周波数を調整することができ、クロックをプログラマブルにトリミングすることで精度を向上させることが可能です。

その代わりに、周波数チューニング・ワードにオフセットを追加することによって AD9166 の出力周波数をトリミングすることもできます。48 ビットの NCO の分解能では 42.6μHz のトリミング周波数分解能を実現できます。

システム・ノイズの低減、周波数精度や周波数ドリフトの向上が求められる場合、あるいは CN0511 を外部の装置と同期する必

要がある場合には、外部リファレンス周波数をクロック・リファレンス・コネクタに入力することができます。外部クロック源は、リファレンス入力の最大周波数である 500MHz を超えてはなりません。

AD9166 のクロック・リファレンス入力

AD9166 は、差動クロック源やシングルエンド・クロック源と直接インターフェースを取ることのできる、低ジッタの差動クロック・レシーバーを内蔵しています。入力は 90Ω の公称インピーダンスで自己バイアスされているので、クロック源を CLK± 入力ピンに AC カップリングすることを推奨します。公称差動入力は 1Vp-p ですが、クロック・レシーバーは 250mVp-p から 2.0Vp-p までの範囲で動作可能です。

図 10 に、ADF4372 低位相ノイズ/低ジッタ PLL をベースとする AD9166 用クロック源を示します。

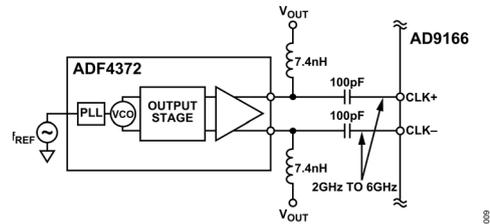


図 10. ADF4372 と AD9166 の間に接続する回路

クロック源の品質、および AD9166 クロック入力へのインターフェースは、AC 性能に直接影響します。ターゲット・アプリケーションの条件を満たす位相ノイズとスプリアス特性を備えたクロック源を選択してください。所定の周波数オフセットにおけるクロック源の位相ノイズとスプリアスは、出力信号に直接影響します。

性能の向上度合いは、外付け部品の位相バランスや内部クロック・パスによっても異なります。プロセスにばらつきがあると、同じ構成のデバイスであっても、その全体を通じた位相バランスに差異が生じます。したがって、より高いレベルのイメージ除去性能が求められる場合は、各システムを個別に補正すると良好な結果が得ることが可能になります。AD9166 は、Clock Phase Tune レジスタを使用して位相バランスを補正することができます。CLK+または CLK-には、20fF 刻みで最大 620fF を追加することができます。

電源アーキテクチャ

Raspberry Pi から電源を供給し、RF アンプがイネーブルになっている場合、このシステムは約 6W を消費します。図 11 は、スイッチとリニア電圧レギュレータそれぞれの効率と電力損失を表したシステムの電力マップです。

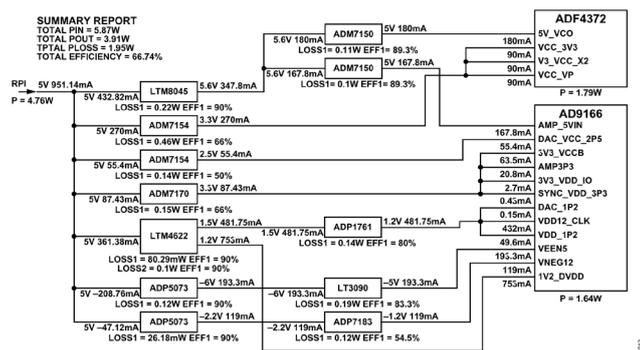


図 11. CN0511 のシステム電力ツリー

AD9166のクロック電源はデバイス上で最もノイズの影響を受けやすい電源であり、位相ノイズやその他のスペクトル成分が変調されて出力信号に直接現れます。変調ノイズが出力信号に直接現れるという点では、AD9166のDAC出力の電源レール(+2.5Vおよび-1.2V)とアンプの電源レール(+5V、+3.3V、および-5V)も懸念となる箇所です。

AD9166とADF4372の電力配分を表1に示します。システムの負荷条件に基づき、90%の効率を達成するため、スイッチング・レギュレータはLTM8045、LTM4622、およびADP5073が選択されています。DAC、アンプ、PLL、およびVCOに電力を供給する低ドロップアウト・リニア電圧レギュレータ(LDO)には、できる限り最高の位相ノイズ性能を得るため、超低ノイズ、高PSRRのADM7150、ADM7154、ADP1761といったデバイスが選択されています。

表 1. CN-0511 の電力配分および消費電力

RF Device	Switching Regulator	Linear Regulator	Voltage Supply (V)	I _{LOAD} (mA)	Power Consumed (W)
AD9166	LTM8045	ADM7150	5	167.8	0.84
		ADM7170	3.3	87.43	0.29
		ADM7154	2.5	55.4	0.14
	LTM4622 (CH1)	ADP1761	1.2	481.75	0.58
		None (CH2)	1.2	753	0.90
	ADP5073	ADP1783	-1.2	119	0.14
		LT3090	-5	193.3	0.97
ADF4372	LTM8045	ADM7150	5	180	0.90
		ADM7154	3.3	270	0.89

電源シーケンス

AD9166には、内部回路の損傷を防ぐために電源シーケンシングが必要です。図12に示すようにCN0511を正しい順序で起動するため、電源シーケンサ・チップのLTC2928を使用します。

LTC2928は最大4つの電圧レールを監視/管理し、パワー・オン時間を個々に制御します。他にも、低電圧および過電圧の監視とレポート、マイクロプロセッサのリセット生成などの監視機能をCN0511システムに提供します。

パワーアップ・シーケンスはV1からV3の順に行われます。各グループ内の電源は、同時にパワーアップしてセトリングする必要があります。各グループ内でセトリング時間の最も長い電源をモニタして、次のグループのシーケンシングへ移る前にすべての電源がその目標電圧にセトリングするようにします。CN0511ではパワーダウン・シーケンスに関する条件はありません。

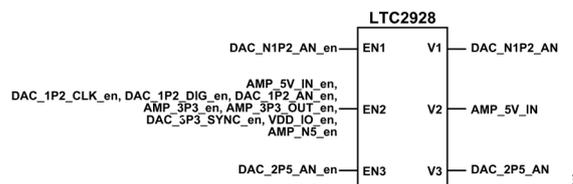


図 12. CN0511 の電源シーケンスの簡略図

熱に対する考慮事項

AD9166は、アプリケーションや設定にもよりますが、約4Wを消費します。AD9166は、露出ダイ・パッケージを使用することで熱抵抗を低減し、ダイを直接冷却できるようになっています。ヒート・シンクとファンを使用してパッケージの熱を放散させます。

図13と図14に、ヒート・シンクが無い場合とヒート・シンクを取り付けた場合の2つの条件でCN0511リファレンス設計をテストした結果を示します。サーマル・カメラが示す温度測定値は、CN0511が動作しているときの表面温度です。ヒート・シンクが無い場合、ADF4372デバイスが約86.5°Cの最も高い測定値を示しました。

ヒート・シンクを取り付けた場合、LTM4622が最も高い測定値を示し、約60.6°Cでした。

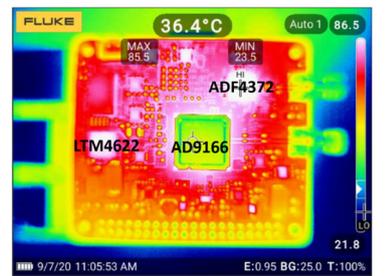


図 13. CN0511 にヒート・シンクを取り付けない場合の熱性能

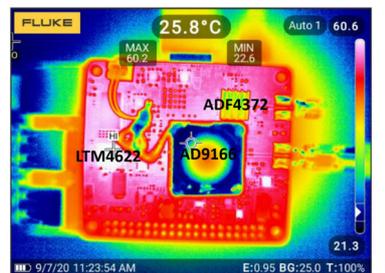


図 14. CN0511 にヒート・シンクを取り付けた場合の熱性能

ADF4372 と AD9166 には温度センサーが内蔵されており、ソフトウェアから読み出すことができるため、両デバイスのジャンクション温度もソフトウェアで読み出しました。ADF4372 と AD9166 の最大安全動作温度は、ジャンクション温度で決定されます。

表 2 に示すように、ヒート・シンクが無いと ADF4372 は最も高い温度の 95.5°C になります。これはまだ絶対最大動作温度の 105°C より低いものの、このときの周囲温度は約 25°C でした。もっと高い周囲温度で 105°C を超えないようにするには、ヒート・シンクが必要です。

表 2. 放熱試験の概要

Thermal Test	AD9166 Junction Temperature (°C)	ADF4372 Junction Temperature (°C)
CN0511 without Heat sink	42.5	95.5
CN0511 with Heat sink	39.4	63.5

ヒート・シンクを取り付けると、ADF4372 の動作温度は 63.5°C まで低下します (約 30°C の低下)。ヒート・シンクを取り付けることで ADF4372 のジャンクション温度が改善すると、結果的に位相ノイズも 2dBc/Hz から 3dBc/Hz 改善します。

レイアウト時の考慮事項

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。設計において熱性能を向上させるには、PCB のサーマル・パッドにサーマル・ビアを使用します。ビア直径は 0.3mm~0.33mm とし、ビア・バレルを 1 オンスの銅でメッキします。

最大限の性能と、より高い出力周波数が必要とされるアプリケーションでは、PCB 材料の選択が結果に大きく影響します。図 15 に PCB の層構成を示します。RF パターンが含まれる層には Rogers 4350 の誘電体材料を使用し、3GHz 以上の信号の減衰量を最小限に抑えると共に、RF 出力信号の完全性を確保します。

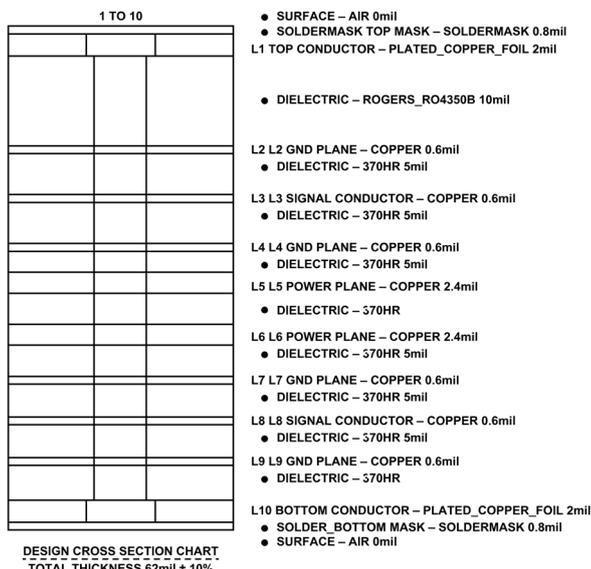


図 15. CN0511 PCB の層構成の断面図

バリエーション回路

AD9164 は、差動出力のダイレクト RF シンセサイザを必要とするアプリケーションにも使用できますが、この場合、出力側でインピーダンス・マッチングが必要です。

ノイズ性能は低下しますが、DAC のクロック・リファレンスとして VCO を高い周波数で動作させるために ADF4371 を使用することができます。

回路の評価とテスト

以下のセクションでは、一般的なセットアップとスタート手順の概略を説明します。ステップ・バイ・ステップの詳細な手順については、CN-0511 ユーザ・ガイドを参照してください。

必要な装置

- ▶ EVAL-CN0511-RPIZ
- ▶ Raspberry Pi 3B+
- ▶ マイクロ USB コネクタ付きの 5V、2.5A 電源 (RPI 3B+ の標準電源を推奨します)
- ▶ microSD カード (16GB 以上)
- ▶ ADI Kuiper Linux
- ▶ USB キーボードおよびマウス
- ▶ HDMI - HDMI ケーブル
- ▶ HDMI 入力ポート付きモニター
- ▶ SMA - SMA (オス) ケーブル
- ▶ スペクトラム・アナライザ: Keysight E5052B/R&S FSUP

開始にあたって

1. ADI Kuiper Linux のイメージ・ファイルを microSD カードに読み込みます。
2. microSD カードを Raspberry Pi 3B+ に挿入します。
3. 40 ピン・コネクタを使用して、EVAL-CN0511-RPIZ ボードを Raspberry Pi 3B+ の上面に接続します。
4. Raspberry Pi 3B+ とモニターを HDMI ケーブルで接続します。
5. Raspberry Pi 3B+ に USB キーボードとマウスを接続します。
6. 5V、2.5A 電源を Raspberry Pi 3B+ のマイクロ USB コネクタに接続します。
7. EVAL-CN0511-RPIZ と Keysight E5052B/R&S FSUP、または同等のスペクトラム・アナライザを SMA ケーブルで接続します。
8. ADI Kuiper Linux をブートすると、IIO Oscilloscope アプリケーションが起動します。
9. 次に、IIO Oscilloscope が CN0511 のソフトウェア・プラグインを起動します。周波数を 2.5GHz に、出力振幅を -10dBm に設定し、出力をイネーブルします。
10. スペクトラム・アナライザを使用して、2.5GHz の出力信号が -10dBm 付近になっていることを確認してください。

機能テストのセットアップ

Raspberry Pi は、40 ピン・コネクタの P3 を介して EVAL-CN0511-RPIZ と接続します (図 16 および図 17 参照)。

HDMI モニタ、USB 接続またはワイヤレス接続のキーボード/マウスなどの周辺機器もデバイスを設定するために必要です。

LAN ケーブルや WLAN を介してデバイスをインターネットに接続することにより、リモートでデバイスと接続する方法もあります。

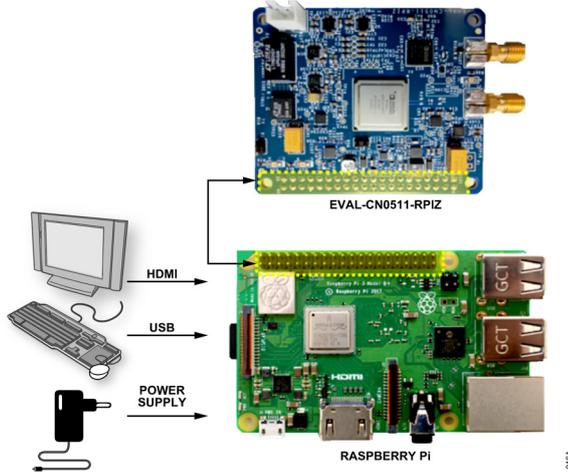


図 16. CN0511 のシステム・テストに必要な機器

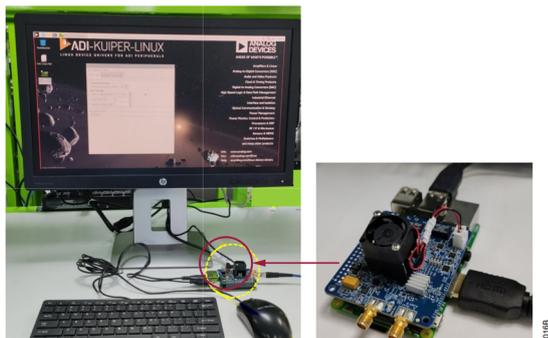


図 17. CN0511 システムのテスト・セットアップ

テスト結果

位相ノイズは、RF 信号発生器の性能を測る重要な指標です。位相ノイズは、キャリアからオフセットした周波数で測定した電力スペクトル密度と、キャリア信号の総電力との比で、信号の品質を表すものです。理想的な信号のスペクトラムを表示すると、すべてのエネルギーが単一の周波数に集中するように表されます。しかしながら、実際の信号スペクトルには分布があり、エネルギーも分散しています。信号の品質が向上するほど、エネルギーもキャリア周波数付近に集中するようになります。

一般に、位相ノイズは信号の位相における短時間のランダムな変動を表し、通常は 1Hz 帯域幅に正規化され、信号周波数からオフセットした周波数において信号振幅を基準とした値として表されます。時間領域では、位相ノイズはサイン波のゼロ交差におけるジッタとして現れます。

クロック源の品質、および AD9166 クロック入力へのインターフェースは、位相ノイズ性能に直接影響します。

所定の周波数オフセットにおけるクロック源の位相ノイズとスプリアスは、出力信号に直接影響します。

表 3. CN0511 の位相ノイズ・テストの設定

Device	Device Settings
AD9166	Buffer Amplifier: Enabled FIR85 Filter: Enabled Clock Sampling Rate: 6 GHz NCO Output Frequency: 100 MHz, 1 GHz, 4 GHz, 5 GHz, 5.5 GHz NCO Digital Scale: 0 dBm

図 18 に示すグラフは、EVAL-CN0511-RP1Z で測定した、0dBm 出力電力の単側波帯 (SSB) 位相ノイズと周波数オフセットの関係をプロットしたもので、内蔵の 122.88MHz VCXO を使用したときの CN0511 の位相ノイズを示しています。

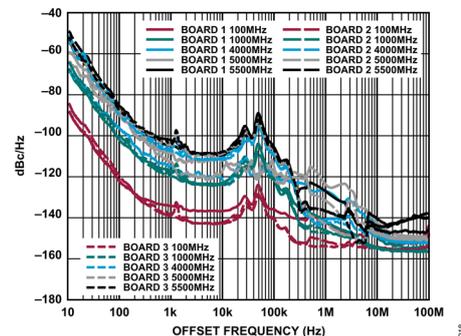


図 18. 単側波帯 (SSB) 位相ノイズと出力周波数の関係

更に詳しい資料

Jarrah Bergeron, 「電源ノイズやクロック・ジッタが高速 DAC に及ぼす影響、位相ノイズを解析／管理する」、アナログ・ダイアログ、51-03、2017年3月。

Brad Brannon, AN-756 アプリケーション・ノート、「サンプル化システムに及ぼすクロック位相ノイズとジッタの影響」、アナログ・デバイセス、2004年。

Rob Reeder, 「高速 ADC の電源回路設計で考慮すべきこと」、アナログ・デバイセス、2012年2月。

John Ardizzone, 「高速プリント回路基板レイアウトの実務ガイド」、アナログ・ダイアログ、39-09、2005年9月。

MT-031 チュートリアル、データ・コンバータのグラウンディングと、「AGND」および「DGND」に関する疑問の解消、アナログ・デバイセス。

MT-073 チュートリアル、High Speed Variable Gain Amplifiers (VGAs)、アナログ・デバイセス。

MT-101 チュートリアル、Decoupling Techniques、アナログ・デバイセス。

AN-953 チュートリアル、プログラマブルなモジュラスを採用したダイレクト・デジタル・シンセシス (DDS)、アナログ・デバイセス。

Eva Murphy, Colm Slattery, アプリケーション・エンジニアに尋ねる-33: ダイレクト・デジタル・シンセシスのすべて。

データシートと評価用ボード

[AD9166 データシート](#)

[AD9166 評価用ボード](#)

[ADP5073 データシート](#)

[ADP5073 評価用ボード](#)

[ADP7183 データシート](#)

[ADP7183 評価用ボード](#)

[LTC2928 データシート](#)

[LTC2928 評価用ボード](#)

[ADF4372 データシート](#)

[ADF4372 評価用ボード](#)

[ADM7150 データシート](#)

[ADM7150 評価用ボード](#)

[LTM8045 データシート](#)

[LTM8045 評価用ボード](#)

[ADM7154 データシート](#)

[ADM7154 評価用ボード](#)

[AD5693R データシート](#)

[AD5693R 評価用ボード](#)

[LTM4622 データシート](#)

[LTM4622 評価用ボード](#)

[ADP1761 データシート](#)

[ADP1761 評価用ボード](#)

[LT3090 データシート](#)

[LT3090 評価用ボード](#)

改訂履歴

05/2022—Revision 0: Initial Version



ESDに関する注意

ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

「Circuits from the Lab/実用回路集」はアナログ・デバイセス社製品専用で作られており、アナログ・デバイセス社またはそのライセンスの供与者の知的所有物です。お客さまは製品設計で「Circuits from the Lab/実用回路集」を使用することはできますが、その回路例を利用もしくは適用したことにより、特許権またはその他の知的所有権のもとでの暗示的許可、またはその他の方法でのライセンスを許諾するものではありません。アナログ・デバイセス社の提供する情報は正確かつ信頼できるものであることを期しています。しかし、「Circuits from the Lab/実用回路集」は現状のまま、かつ商品性、非侵害性、特定目的との適合性の暗示的保証を含むがこれに限定されないいかなる種類の明示的、暗示的、法的な保証なしで供給されるものであり、アナログ・デバイセス社はその利用に関して、あるいは利用によって生じる第三者の特許権もしくはその他の権利の侵害に関して一切の責任を負いません。アナログ・デバイセス社はいつでも予告なく「Circuits from the Lab/実用回路集」を変更する権利を留保しますが、それを行う義務はありません。商標および登録商標は各社の所有に属します。

©2022-2022 Analog Devices, Inc. All rights reserved. 商標および登録商標は各社の所有に属します。