

高分解能産業用アプリケーションに適した高精度シグナル・コンディショニング

著者： Gustavo Castro, Kristina Fortunado

はじめに

産業用計測/制御システムでは、ノイズの多い環境下でセンサーとのインターフェースを実装しなければならない場合がよくあります。センサーが生成する電気信号は一般に非常に微弱であるため、ノイズからその出力を抽出することは容易ではありません。増幅やフィルタリングなどのシグナル・コンディショニング技術は、システムの感度を高めることができるので、信号の抽出に有用です。この信号は、高性能 ADC を最大限利用するためにスケールリング/シフトすることができます。

このアプリケーション・ノートでは、センサーと高分解能 ADC 間のギャップを埋めるための汎用高精度シグナル・コンディショニング・フロントエンドを紹介します。この回路を解析することで、そのノイズの寄与、環境ノイズの除去、高感度測定能力について理解することができます。

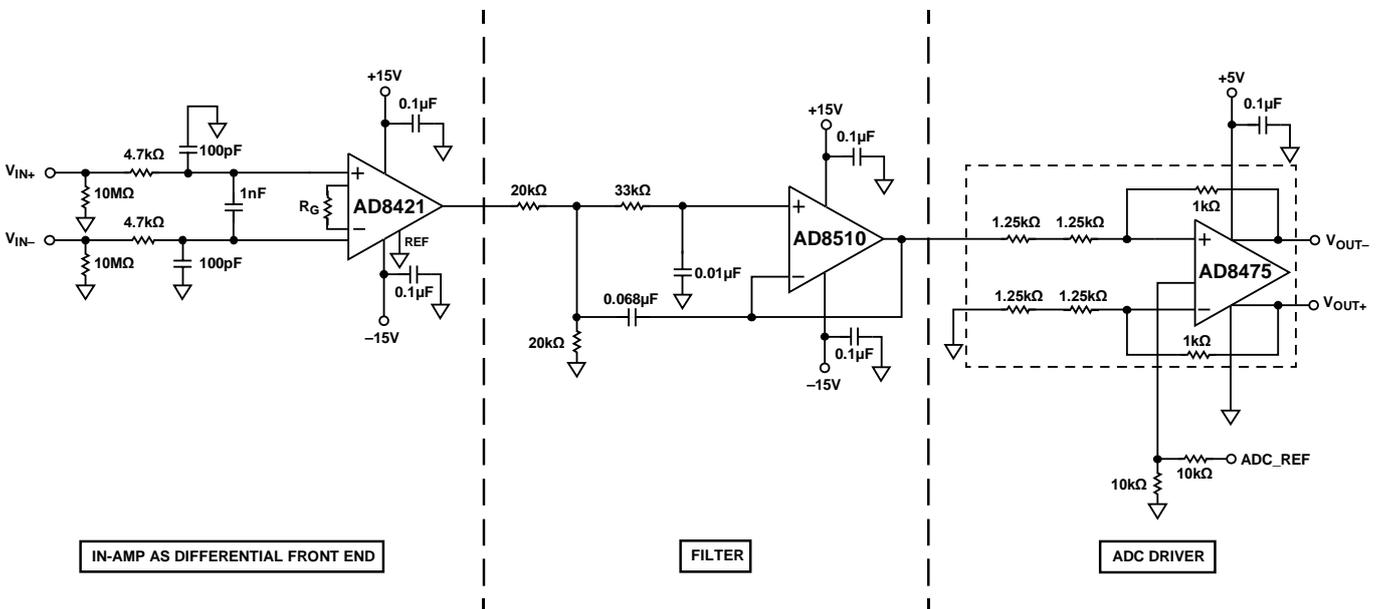


図 1. 高精度シグナル・コンディショニングの回路図

11795-001

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2013 Analog Devices, Inc. All rights reserved.

目次

はじめに.....	1	アンプ・ノイズに関する考慮事項.....	3
改訂履歴.....	2	総合システム性能.....	5
高精度シグナル・コンディショニング回路の説明.....	3	結論.....	7
		参考文献.....	7

改訂履歴

12/13—Revision 0: Initial Version

高精度シグナル・コンディショニング回路の説明

高精度シグナル・コンディショニング回路は、増幅、フィルタリング、ADC 駆動という 3 つの主要回路段から構成されます。回路は、これらの構成要素によって柔軟性が高くなります。

増幅は、差動フロントエンドを使用する最初の回路段で行われます。環境ノイズは一般に同相信号（電力線ノイズやグラウンド・ループなど）として現れるので、差動入力が高いノイズ除去特性を示します。この最初の回路段は広い入力範囲、調整可能なゲイン、高い同相ノイズ除去比（CMRR）を特徴としており、CMRR はゲインの増加に応じて大きくなります。二番目の回路段ではフィルタを使用し、最終回路段では ADC を駆動します。この最終段では、出力信号をシフト/スケールして ADC に出力するとともに、シングルエンド/差動変換も行います。

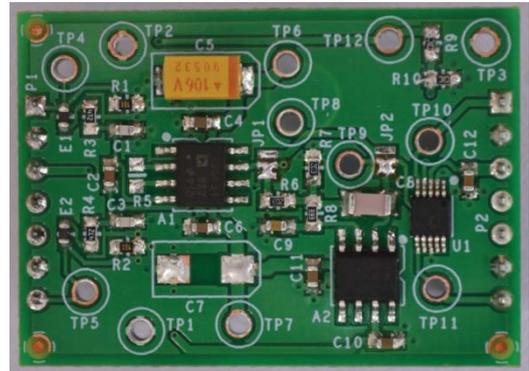


図 2. 高精度シグナル・コンディショニング回路ボード

高精度シグナル・コンディショニング回路の回路段

高精度シグナル・コンディショニングの回路図を図 1 に示します。この図の最初の領域では、低ノイズ計装アンプ AD8421 を使って増幅を行います。AD8421 の入力電圧ノイズ密度は $3 \text{ nV}/\sqrt{\text{Hz}}$ です。このアンプにより、システムはユニティ・ゲイン使用時に同相ノイズ除去比を 94 dB より大きくすることができます。ゲインは、1 個の抵抗を使って他の値に設定できます。この独自のピン配置と綿密に設計されたアーキテクチャにより、CMRR はゲインに応じて大きくなり、1,000 のゲインで 140 dB より増大することが保証されます。フロントエンド回路は、高周波ノイズによって測定が不正確になることを防ぐために、入力に RFI フィルタを備えています。

ノイズ帯域幅を制限してエイリアシングを回避するために、電圧ノイズ密度 $8 \text{ nV}/\sqrt{\text{Hz}}$ の低ノイズ JFET オペアンプ AD8510 でフィルタリングを行います。図 1 の中央部にあるこのデバイスは、コーナー周波数が 460 Hz の 2 ポール Sallen Key フィルタとして構成されています。このフィルタは当該周波数のみを通過させて、エイリアス周波数が ADC でサンプリングされるのを防ぎます。AD8421 からの信号は、2 個の $20 \text{ k}\Omega$ 抵抗で構成される抵抗分器器に送信され、2.5 V リファレンスを使用する ADC の入力にスケールされます。ユニティ・ゲイン構成のアンプと分器器を備えたこのフィルタ段は、トータル・ゲイン 0.5 に設定されています。

図 1 の右端の領域に示した AD8475 は、ゲイン 0.4 として構成された差動 ADC ドライバです。このドライバはシングルエンド/差動変換機能を備えており、その VOVM ピンによってユーザは出力信号を ADC に最適なレベルにシフトすることができます。この回路の場合、出力同相レベルは ADC で使用するリファレンス電圧の半分です。このため、ADC に入力される信号はダイナミック・レンジが最大となります。前段からのゲインを考慮すれば、シグナル・コンディショニング回路のゲインは 0.2 です。ADC で 2.5 V のリファレンスを使用するとき、この減衰係数で、 $\pm 10 \text{ V}$ の使用可能な入力範囲が得られます。

アンプ・ノイズに関する考慮事項

実際には、コンディショニング回路の予想のノイズ寄与を評価すれば、システムの実効分解能を計算できます。シグナル・コンディショニング回路は、アクティブ・デバイスという性質上、回路へのノイズの生成にも寄与します。

一例として、図 3 に AD8421 の電圧ノイズ密度（入力換算）のグラフを示します。

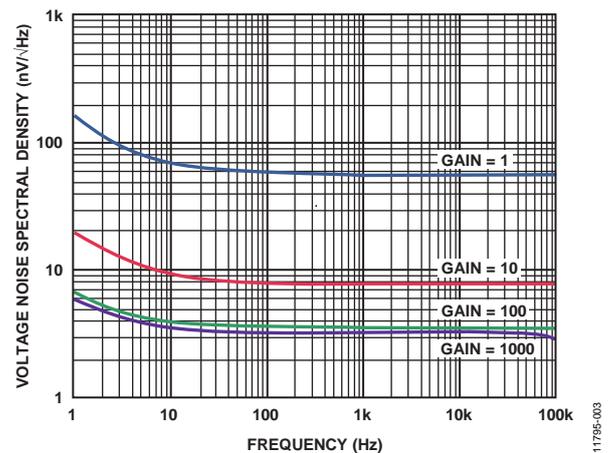


図 3. AD8421 の電圧ノイズ密度

アンプ・ノイズは、一般に $1/f$ ノイズとワイドバンド・ノイズから構成されます。 $1/f$ ノイズの特徴としては、周波数の低下に伴ってスペクトル密度が増大します。このノイズは一般に低周波に影響します。コーナー周波数の低いアンプでは、DC に近い低周波のアプリケーションでノイズが非常に小さくなります。これとは逆に、ワイドバンド・ノイズの場合は、上記以外の周波数域全般でスペクトル密度が一定になります。アプリケーションの総ノイズ寄与を計算するときは、動作帯域幅を考慮する必要があります。AD8421 の場合、コーナー周波数は 10 Hz です。

図 3 からは、ノイズが使用ゲインに影響されていることもわかります。計装アンプは、入力と出力の両方にノイズ成分があります。ゲインが増大すると、出力ノイズ成分はゲイン係数だけスケール・ダウンされ、全入力換算ノイズが低下します。

各成分のノイズとその他の成分のノイズは無相関です。したがって、回路に生じるノイズを得るには、それらの二乗和平方根 (RSS) を計算します (詳細は、技術記事 MS-2066 「Low Noise Signal Conditioning for Sensor-Based Circuits」を参照)。

回路の DC 性能を評価する際、アンプからのノイズ寄与については $1/f$ ノイズに主眼を置きます。ADC にはワイドバンド・ノイズを除去する働きも備わっているため、ワイドバンド・ノイズは考慮に入れませんが、 $0.1 \sim 10 \text{ Hz}$ のノイズ仕様にに基づき、各アンプの出力換算 (RTO) ノイズを表 1 に示します。このセクションではすべての分析で、AD8421 がゲイン状態 1 になるものと仮定しています。

表 1. ADC ドライバ用高精度シグナル・コンディショニング回路の総予想ノイズ

Part	Typical Noise ($\mu\text{V p-p}$)	Gain ¹	Noise RTO ($\mu\text{V p-p}$)
AD8421	2	0.2	0.4
AD8510	2.4	0.4	0.96
AD8475	2.5	1	2.5

¹ ゲインはアンプの出力から ADC の入力に換算されます。

高精度シグナル・コンディショニング回路の全 RSS 予想ノイズは、次式で求められます。

$$\text{Noise}_{PSC} = \sqrt{0.4^2 + 0.96^2 + 2.5^2}$$

$$\text{Noise}_{PSC} = 2.7 \mu\text{V p-p}$$

シグナル・コンディショニング回路を低ノイズ A/D コンバータ (ADC) に接続すればこのノイズを測定できます。AD7195 は、PGA を内蔵した 24 ビット・シグマ・デルタ ($\Sigma\Delta$) ADC です。リファレンスが 2.5 V のときの ADC の特性評価から、出力データレート (ODR) = 10 Hz で入力範囲 = $\pm 19.5 \text{ mV}$ における ADC のノイズ寄与は 63 nV p-p であることが確認できます (内部 PGA のゲインを 128 に設定)。この値は算出されたフロントエンド・ノイズの $2.7 \mu\text{V p-p}$ より 2 桁ほど小さい値なので、その寄与分は無視することができます。

実際のセットアップで高精度シグナル・コンディショニング回路からのノイズを確認する場合は、この前提を使用することができます。

図 4 に、モノリシック評価用ボードで AD7195 にインターフェースしているシグナル・コンディショニング回路を示します。システム・ノイズを測定するために、入力は短絡されて、グラウンドに接続されています。ノイズはランダムなので、ピーク to ピーク値と rms 値が測定されます。rms 値はガウス分布の標準偏差に相当します。これらの測定値は、評価用ボードのソフトウェアを使って収集できます。



図 4. ノイズ評価のセットアップ

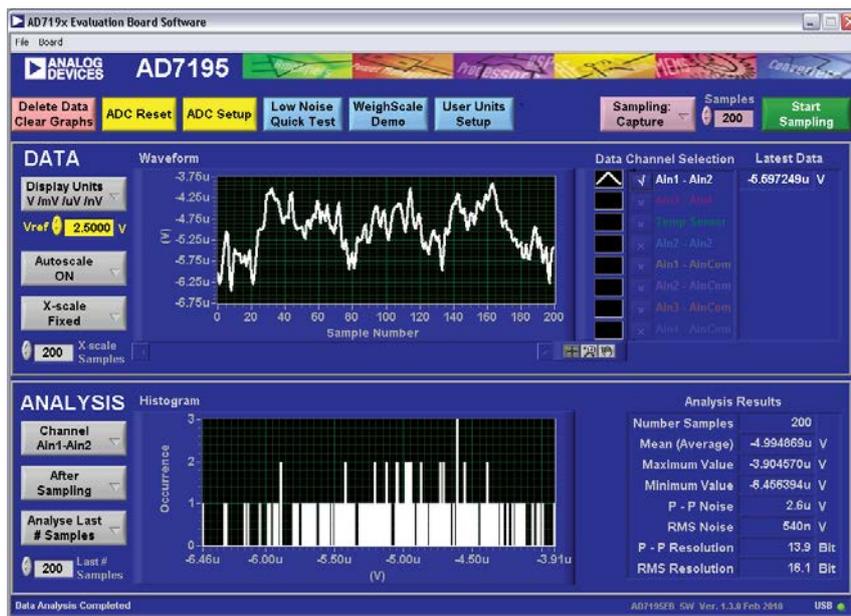


図 5. ODR = 10 Hz でのノイズ結果（内部 PGA ゲインを 128 に設定）

ノイズ測定結果を図 5 に示します。この場合、ADC の内部 PGA ゲインは 128、ODR は 10 Hz に設定されています。ノイズ測定値の $2.6 \mu\text{V p-p}$ と計算値の $2.7 \mu\text{V p-p}$ との間に相関があることが確認できます。これらの数値が、代表的な仕様を用いた場合に得られる期待性能です。

総合システム性能

システムの感度と実効分解能は、回路の内部ノイズによって決まります。高精度シグナル・コンディショニング回路を使って AD7195 を駆動するときにシステムがどのように動作するか予想する際には、ノイズの計算が適用されます。対象となる周波数帯域は $0.1 \sim 10 \text{ Hz}$ なので、計算したノイズ値が有効になるにはアキュジション時間が 10 秒でなければなりません。

非常に小さな信号を測定できるシステムは、大きな干渉信号が存在する状況においても、しかるべき性能を発揮することが求められます。同相ノイズ除去比はこの能力を数値で表すための性能指数であり、主に回路のフロントエンドによって決まります。

感度

ノイズの解析は、システムの感度を判定するために利用できます。ADC のノイズは、それを内部 PGA ゲイン 1 で使用するとき、システム・ノイズに寄与します。予想ノイズ値を表 2 に示します。

表 2. サンプリング・レートの変化に伴う予想ノイズ

Output Data Rate (Hz)	Front End ($\mu\text{V p-p}$)	ADC ($\mu\text{V p-p}$)	Expected Noise ¹ ($\mu\text{V p-p}$)
10	2.7	1.2	3.0
50	2.7	2.7	3.8
60	2.7	2.7	3.8

¹ 10 Hz と 50~60 Hz 間の帯域幅は無視できるので、計算には含まれません。

10 Hz ODR を例にとり、指定の構成に組み込まれた実際の装置上でノイズを測定しました。図 6 に示す $3.0 \mu\text{V p-p}$ の値と計算値との間には相関があります。

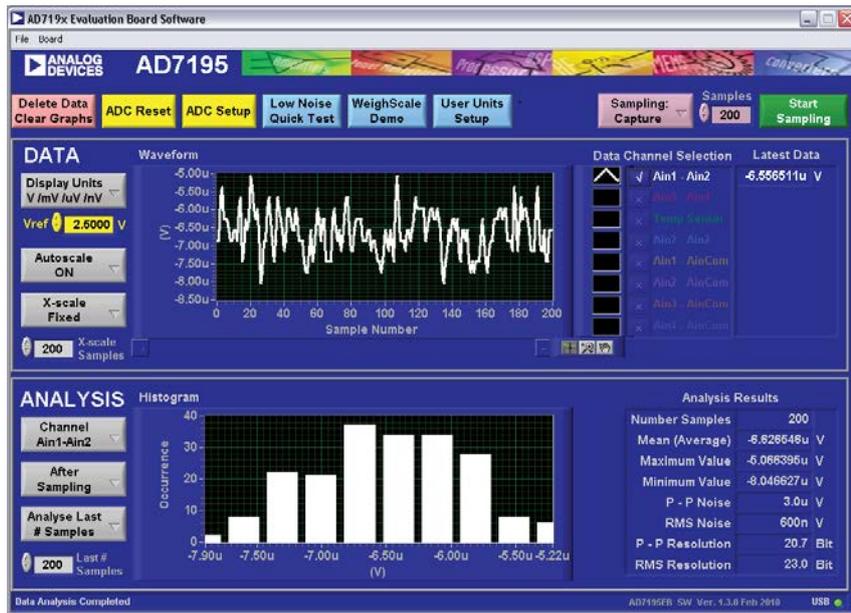


図 6. 10 Hz ODR 時のノイズ結果（内部 PGA ゲインを 1 に設定）

10 Hz ODR 時のデータが得られれば、算出した最大ノイズ値をシステムの入力に換算し、その感度、すなわち、システムが検出できる最小電圧変化を知ることができます。表 2 から、

$$V_{IN-Noise} = \frac{\text{Expected Output Noise}}{\text{Gain}}$$

$$V_{IN-Noise} = \frac{3 \mu\text{V p-p}}{0.2}$$

$$V_{IN-Noise} = 15 \mu\text{V p-p}$$

すなわち、システムがその入力の $15 \mu\text{V}$ の電圧変化を適正に検出できると考えられます。AD8421 はゲイン 1 で使用されているので、これは $\pm 12.5 \text{ V}$ の入力範囲に当てはまります。

したがって、感度がゲインに応じて増大するのは明らかです。ここで、AD8421 がゲイン 100 に設定されている場合を考えてみます。このゲインでは、入力範囲は $\pm 125 \text{ mV}$ であり、シグナル・コンディショニング回路の総ゲインは 20 です。ゲイン 100 での AD8421 のピーク to ピーク・ノイズは 70 nV p-p です。シグナル・コンディショニング回路のノイズ計算にこれを使うと、次のようになります。

$$\text{Noise}_{PSC} = \sqrt{(0.07 \times 20)^2 + (2.4 \times 0.4)^2 + (2.5 \times 1)^2}$$

$$\text{Noise}_{PSC} = 3 \mu\text{V p-p}$$

ADC からの $1.2 \mu\text{V p-p}$ のノイズを計算で考慮すると、予想の全システム・ノイズは $3.2 \mu\text{V p-p}$ となります。

システム感度は次のように計算できます。

$$V_{IN-Noise} = \frac{3.2 \mu\text{V p-p}}{20}$$

$$V_{IN-Noise} = 160 \text{ nV p-p}$$

システムの感度は、 $\pm 125 \text{ mV}$ の入力範囲で 160 nV p-p になります。これは、システム・ゲインの増大で感度がどのように増大するかを示しています。

ノイズ・フリー分解能

AD7195 で達成できるノイズ・フリー分解能を求める場合は、次の式を使用します。

$$\text{Noise-free Resolution} = \log_2 \frac{\text{Full-scale range}}{\text{p-p noise}}$$

ADC のバイポーラ入力が使用されているので、フルスケール・レンジはリファレンス電圧の 2 倍となります。これを前の式に代入すると、次のようになります。

$$\text{Noise-free Resolution} = \log_2 \left(\frac{2 \times 2.5 \text{ V}}{3 \times 10^{-6}} \right)$$

有効ビット数 (ENOB) としても表されるノイズ・フリー分解能は、AD8421 がユニティ・ゲインに設定されていると 20.7 ビットになります。このゲインを 100 に設定したとき、分解能はほとんど同じ 20.6 ビットになります。

値の異なるサンプリング・レートとゲインでも同じ分析を行って、システム性能の評価を行うことができます。これらの測定により、必要なアプリケーションに関して回路の能力を評価できます。

同相ノイズ除去比

感度や分解能を検討するという事は、内部ノイズを基準にシステム性能を示すことです。内部ノイズという点からシステム性能を評価するための優れた性能指数は同相ノイズ除去比です。

AD8421 は、フロントエンドとして回路の同相ノイズ除去比 (CMRR) をコントロールします。CMRR は同相ゲインに対する差動ゲインの比を表しています。これは数学的に次のように表すこともできます。

$$CMRR (dB) = 20 \log A_{diff} \frac{V_{CM}}{V_{OUT}}$$

ここで、

A_{diff} は差動ゲインです

V_{CM} はアンプの入力に存在する同相電圧です

V_{OUT} は同相電圧による出力電圧寄与分です

ここで、不要な同相電圧が両入力で 10 V p-p 信号を誘導するものと仮定します。AD8421 は最小 CMRR がゲイン 1 で 94 dB となります。この場合に、AD7195 の出力における環境ノイズの寄与分を求めることができます。

$$94 \text{ dB} = 20 \log \left[\left(1\right) \frac{10 \text{ V p-p}}{V_{OUT}} \right]$$

$$V_{OUT} = 200 \mu\text{V p-p}$$

AD8421 の出力では、同相ノイズによる 200 $\mu\text{V p-p}$ の出力電圧が認められます。回路の減衰機能により、これは AD7195 の入力で 40 $\mu\text{V p-p}$ に低下します。

これをゲイン設定値が 100 の AD8421 と比較すると、同じパラメータを使用した場合に、ADC 入力の同相ノイズは 40 $\mu\text{V p-p}$ レベルのままですが、感度は高くなります。これは、外部ノイズという点からゲインと CMRR の増大によって感度がいかに増大するかを示すものです。

この同相ノイズ (この最も一般的なノイズ源は電力線) はフロントエンドで大幅に除去された後に、AD7195 のノーマル・モード除去比 (NMRR) で更に減衰することができます。この減衰はデジタル・フィルタのノッチによるものです。ノッチの位置は 50 Hz

と 60 Hz のライン周波数に設定することができます。AD7195 は、sinc4 フィルタと 10 Hz の ODR を使用することで、100 dB より大きな NMRR を保証します。40 $\mu\text{V p-p}$ の同相ノイズ寄与分は 1 ナノボルト未満にまで引き下げられ、ライン・ノイズは回路によって効果的に除去されます。

結論

高精度シグナル・コンディショニング回路は、ノイズの多い環境においても当該信号を効果的に抽出することができます。性能を示す各パラメータ (感度、有効分解能、環境ノイズに対する堅牢性など) については、内部ノイズや同相ノイズ除去比に基づいて予測することができます。これらの特長は、システム性能を左右する重要な要素であると同時に、産業用アプリケーションを設計する上で有効な手がかりとなるものです。複数の異なる A/D コンバータをインターフェース部に使用すれば、システムのさらなる最適化が可能になります。

参考文献

AD7195 データシート、2010、アナログ・デバイセズ

AD8421 データシート、2012、アナログ・デバイセズ

AD8475 データシート、2011、アナログ・デバイセズ

AD8510 データシート、2009、アナログ・デバイセズ

Kitchin, Charles, Lew Counts 「設計者向け計装アンプ・ガイド (第 3 版)」アナログ・デバイセズ

Moghimi, Reza. 2010. *Low Noise Signal Conditioning for Sensor-Based Circuits*. MS-2066 Technical Article. Analog Devices, Inc.

Motchenbacher, C. D. and F. C. Fitchen. 1973. *Low-Noise Electronic Design*. New York: Wiley.

National Instruments, 2010 「デジタルマルチメータにおける測定の基礎知識」National Instruments からオンラインで入手可能

Ott, Henry, 1988 「実践ノイズ減衰技法 (第 2 版)」Wiley