日本語参考資料
最新版英語アプリケーション・ノートはこちら

ANALOG DEVICES

AN-1417
アプリケーション・ノート

AD4110-1 における過電圧耐性テスト

著者：Dan O'Donnell、Brendan Somers

はじめに

AD4110-1 は、センサー・タイプの柔軟性が求められる工業用プロセス・コントロール・システム向けの、全機能内蔵型、シングル・チャンネル、汎用入力の A/D フロント・エンドです。

高電圧入力では、電流信号または電圧信号をソフトウェアで完全に設定可能で、±20mA、±4mA～±20mA、±10V、および、すべての熱電対タイプなど、標準的なすべての工業用アナログ信号源に直接インターフェースすることができます。フィールド電源は、ループ駆動電流出力センサーに対して供給されます。測温抵抗体（RTD）および他の抵抗センサー用の様々な励起電流源が内蔵されています。内蔵の完全差動プログラマブル・ゲイン・アンプ（PGA）により、0.2～24 の範囲で 16 のゲイン設定が可能です。

高電圧入力は、電圧モードまたは電流モードのどちらかで起動するようにプログラムできます。電流モードにプログラムされた場合、システム電源がない場合でも、独自の入力回路アーキテクチャにより、ループ電流用の経路が形成されます。詳細については、AD4110-1 のデータシートを参照してください。

アプリケーションによっては、アナログ入力モジュールの入力がモジュール電源のレベルから外れた電圧（過電圧状態と呼ばれる）によって駆動された場合に、障害が発生することがあります。入力ピンが電源レールよりも 1 ダイオード・ドロップ分以上高くなると、入力アンプの内部ダイオードが順方向にバイアスされ、過電流が流れ、アンプが損傷することがあります。この損傷によって、電気仕様のパラメータが AD4110-1 のデータシートに仕様規定されている制限値の範囲外に変化したり、入力アンプが恒久的に故障したりすることがあります。

AD4110-1 は高電圧シリコン・プロセスで設計されており、外付けの抵抗とコンデンサ（RC）で構成されるローパス・フィルタ回路を使用することで、入力ピンで±30V DC の過電圧から保護することができます。また、ダイオードを負電源に接続する必要があります。

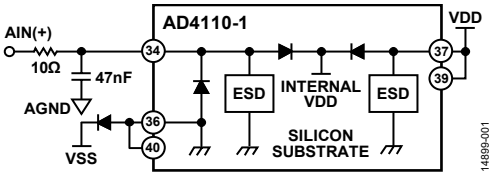

図 1. アナログ入力ピンの構成

このアプリケーション・ノートでは、データシートの過電圧保護に関する仕様を確認するためのテスト回路構成を概説します。AD4110-1 が動作可能なモードは、すべてテストしています。図 2 に示すように、ソケット付きの評価用ボードをテスト・ボードとして使用しました。動作モードの詳細については、AD4110-1 のデータシートを参照してください。

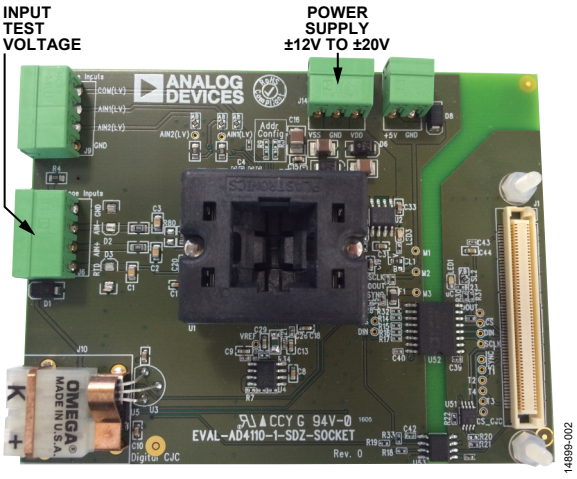

図 2. テスト・ボード

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル 10F
電話 03（5402）8200
大　阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪トラストタワー 10F
電話 06（6350）6868
名古屋営業所／〒451-6038　愛知県名古屋市西区牛島町 6-1　名古屋ルーセントタワー 38F
電話 052（569）6300

目次

はじめに 1
改訂履歴 2
テスト・システムとテスト方法.....3
テスト・システム.....3
テスト方法 3
結果の概要.....4
テスト結果.....5
電圧モード 5
電流モード.....6
2 線式 RTD モード.....7
3 線式 RTD モード.....8
4 線式 RTD モード.....10
フィールド電源モード 12
無電源モード（NPSM） 13

改訂履歴

3/2019—Revision 0: Initial Version

テスト・システムとテスト方法

テスト・システム

すべてのテスト構成で、EVAL-AD4110-1SDZ 評価用ボードのソケット付きバージョン（図 2 を参照）をテスト・ボードとして使用します。どのテスト構成でも、Keysight® N6705B（4 象限電源アナライザ）によってテスト・ボードに±20V が供給されます。ただし、±15V を使用するフィールド電源モード（FPSM）を除きます。TTi® CPX200D 電源（電流は 4A に制限される）により、すべてのテスト構成でテスト・ボードの入力端子に過電圧状態が加えられます。1 つのテスト構成につき、3 個のデバイスを 3 温度点（−40°C、+25°C、および+105°C）でテストしました。

テスト方法

テスト方法は、アナログ入力モジュールが様々な工業用センサーと接続され、通電中のシステム電源ケーブルと接触する可能性がある状況で、システムの設置中に起こり得る事項に基づいています。誤配線によって、システム電源がモジュールの入力端子に接続される可能性についてもテストしました。一般に、システム電源は+24V であり、±20%の許容誤差で仕様規定できるため、過電圧の範囲は±19.2V～±28.8V とすることができます。

図 4～図 35 に示すように、入力端子に短い間隔で 5 回連続して過電圧状態を加えます。このとき、正電圧と負電圧を繰り返し印加します。印加電圧がテスト・ボードのグラウンドに対してフロート状態のテスト構成では、ソース出力は 2 つの入力端子に同時に接続されます。印加電圧がテスト・ボードのグラウンドを基準とするテスト構成では、テスト・ボードの RTD（−）端子が最初に接続されます。RTD（−）端子は、100Ω の抵抗を介してテスト・ボードの AGND に接続されています（図 3 を参照）。

それぞれの AD4110-1 デバイスをテストした後に、過電圧状態が加えられたことによってデータシートの仕様が変わっていないことを確認するために、デバイスの出荷テスト・プログラムを実行します。AD4110-1 のデータシートにおけるアナログ入力の過電圧保護仕様は、すべてのテスト構成で、最も厳しいテスト結果に 2V のマージンを持たせて決定されています。表 1 にテスト結果を示します。

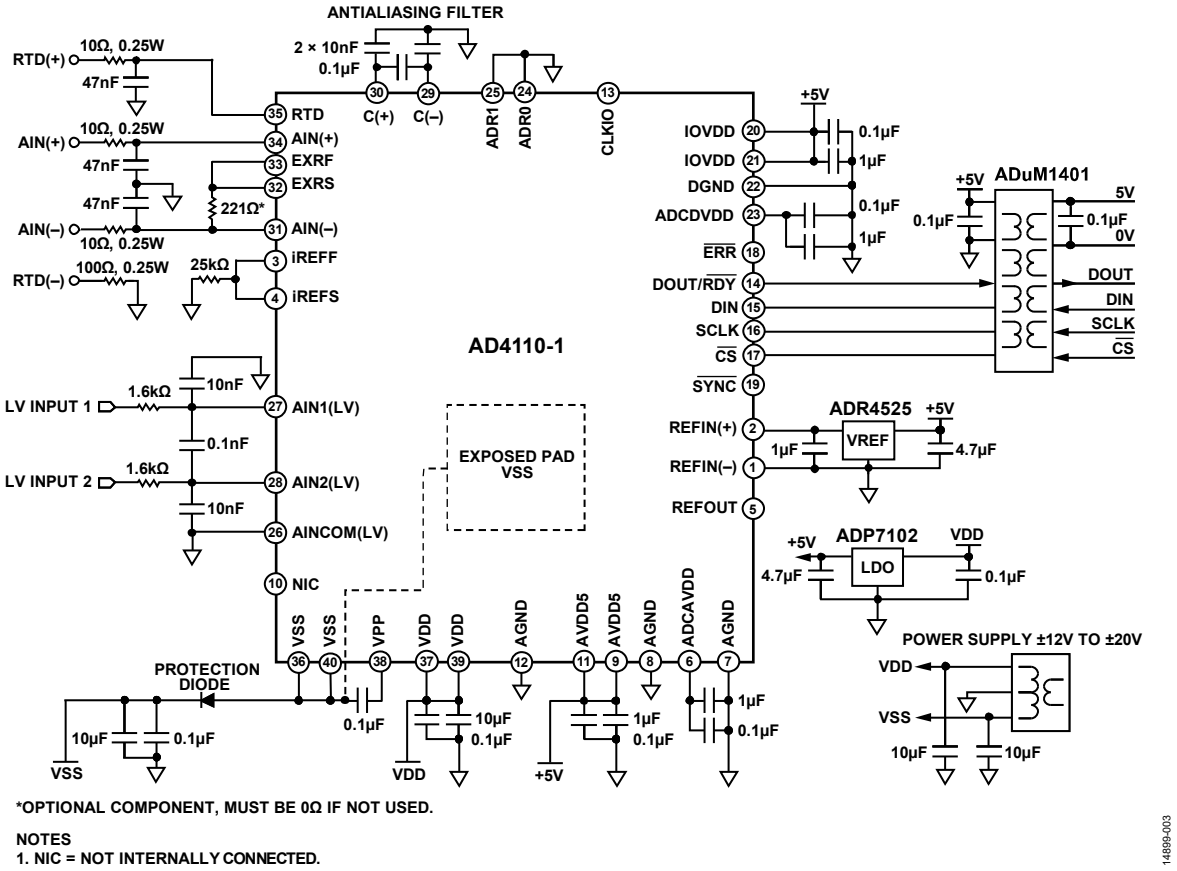

図 3. EVAL-AD4110-1SDZ テスト・ボードの回路図

結果の概要

AD4110-1 のデータシートにおける AIN（+）ピンと AIN（−）ピンのアナログ入力過電圧保護に関する仕様は、±30V に規定されており、すべてのテスト構成で、最も厳しいテスト結果に 2V のマージンを持たせて決定されています。全テスト結果の概要を表 1 に示します。印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。テスト構成図とテスト結果については、図 4〜図 35 を参照してください。

表 1 に示すように、AD4110-1 の仕様から外れなかった最低の印加過電圧状態は 32V で、フィールド電源モードに構成していた場合でした。この構成では電源が±15V に制限されているため、最も厳しい条件ではないことに注意してください。

AD4110-1 の仕様から外れなかった 2 番目に低い印加過電圧状態は–33V で、4 線式 RTD モードに構成されていた場合でした。この結果を検証するために、この構成で更に 30 個のデバイスをテストしました。このテストにより、データシートの過電圧保護に関する仕様を、3V のマージンを持たせて±30V に規定することができました。

表 1. 結果の概要

Test Configuration/Mode	Pass Level of Applied Input Voltage (V)[1]			
	RTD(+)	AIN(+)	AIN(−)	RTD(−)
Voltage	Not applicable	+40, −35	+40, −40	Not applicable
Current	Not applicable	+40, −35	+40, −40	Not applicable
2-Wire RTD	Not applicable	+40, −35	+40, −40	Not applicable
3-Wire RTD	+40, −40	+40, −35	+40, −40	Not applicable
4-Wire RTD	+40, −40	+40, −33	+40, −40	Not applicable
Field Power Supply Mode[2]	Not applicable	+40, −35	+32	Not applicable
No Power Supply Mode	Not applicable	40	40	Not applicable

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。
[2] このテスト構成では、VDD または VSS の電源電圧は±15V 以下に制限されています。

テスト結果

電圧モード

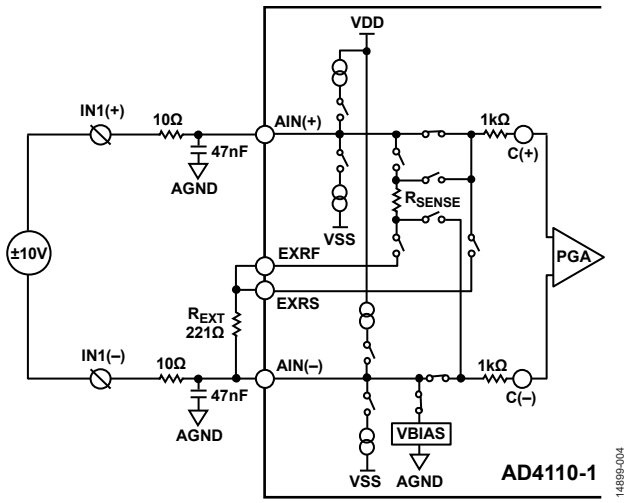

図 4. 代表的なアプリケーション図−電圧モード

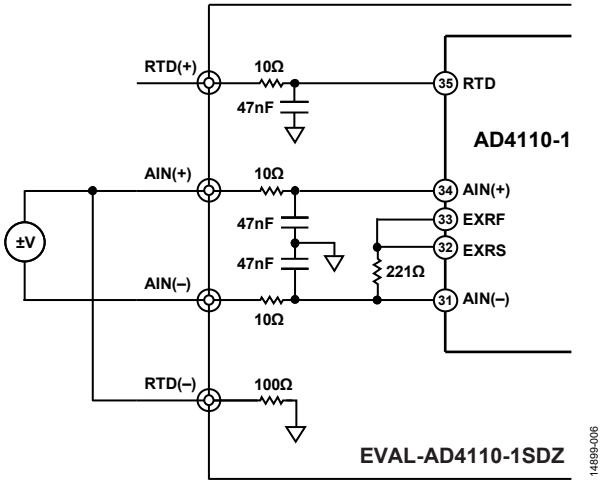

図 6. 電圧モード、テスト 3 とテスト 4

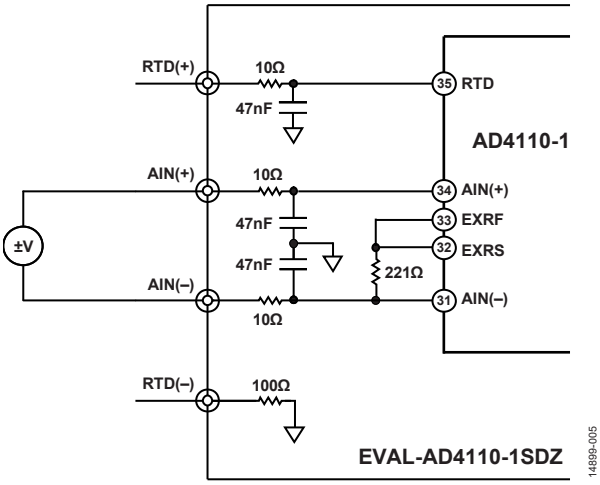

図 5. 電圧モード、テスト 1 とテスト 2

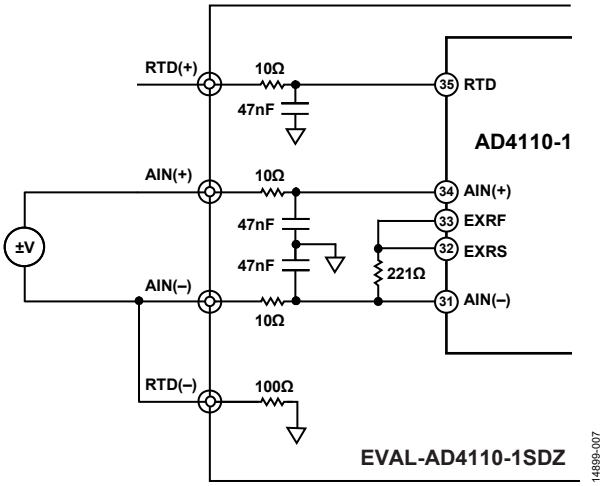

図 7. 電圧モード、テスト 5 とテスト 6

表 2. 電圧モード構成でのテスト結果

Test Number	Test Configuration	Pass Level of Applied Input Voltage (V)[1]			
		RTD(+)	AIN(+)	AIN(−)	RTD(−)
Test 1	See Figure 5	No connect	40	0	No connect
Test 2	See Figure 5	No connect	0	40	No connect
Test 3	See Figure 6	No connect	0	−40	0
Test 4	See Figure 6	No connect	0	40	0
Test 5	See Figure 7	No connect	40	0	0
Test 6	See Figure 7	No connect	−35	0	0

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。

電流モード

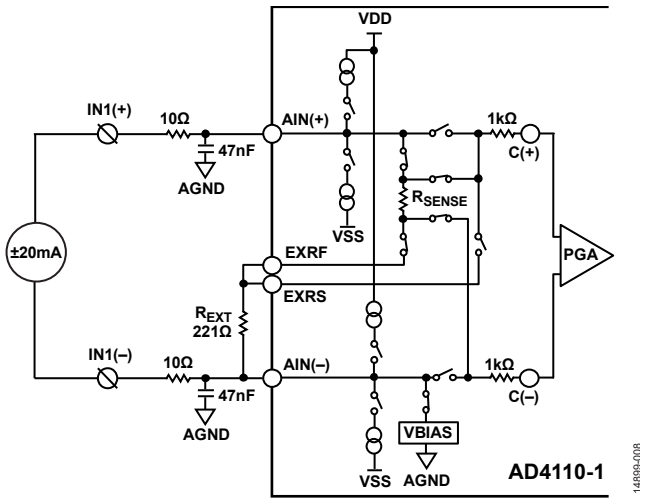

図 8. 代表的なアプリケーション図−電流モード

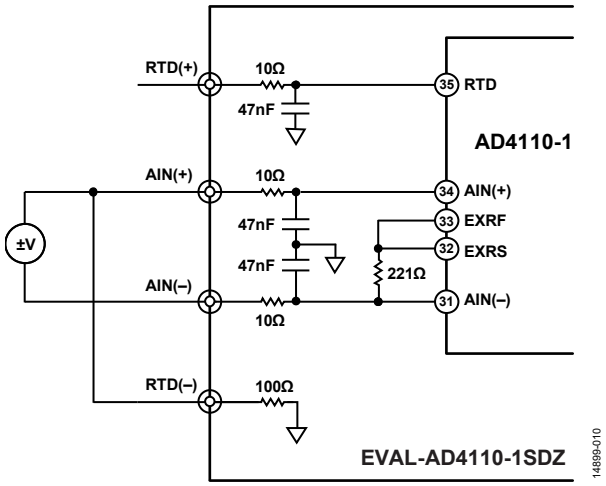

図 10. 電流モード、テスト 3 とテスト 4

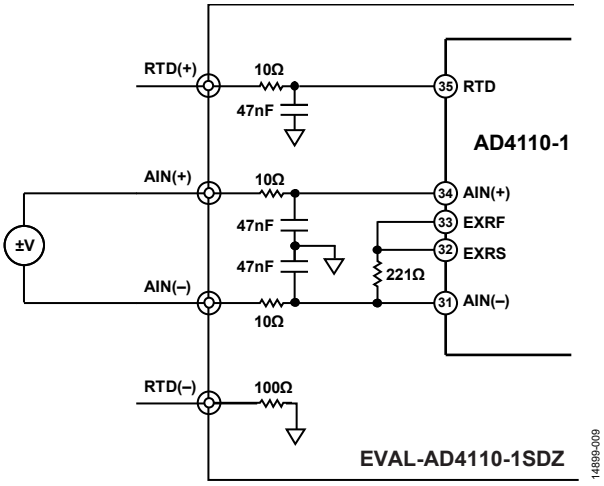

図 9. 電流モード、テスト 1 とテスト 2

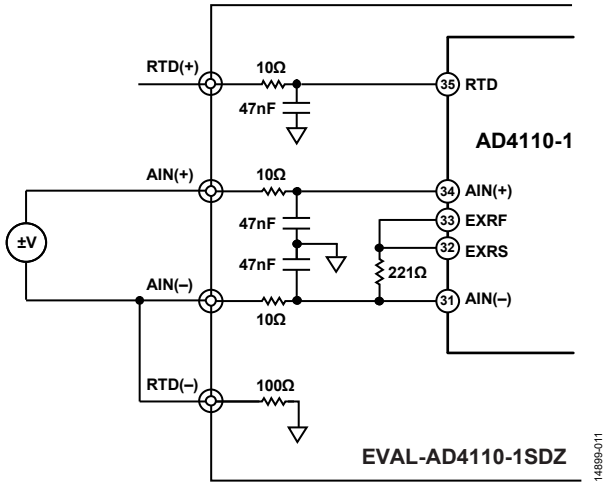

図 11. 電流モード、テスト 5 とテスト 6

表 3. 電流モード構成でのテスト結果

Test Number	Test Configuration	Pass Level of Applied Input Voltage (V)[1]			
		RTD(+)	AIN(+)	AIN(−)	RTD(−)
Test 1	See Figure 9	No connect	40	0	No connect
Test 2	See Figure 9	No connect	0	40	No connect
Test 3	See Figure 10	No connect	0	−40	0
Test 4	See Figure 10	No connect	0	40	0
Test 5	See Figure 11	No connect	40	0	0
Test 6	See Figure 11	No connect	−35	0	0

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。

2 線式 RTD モード

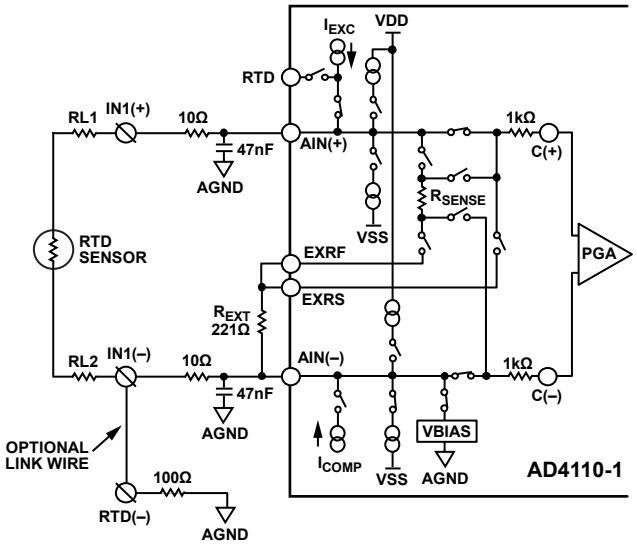

図 12. 代表的なアプリケーション図−2 線式 RTD モード

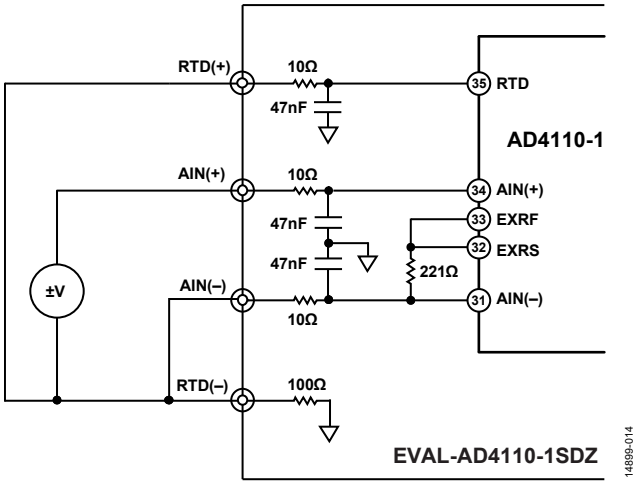

図 14. 2 線式 RTD モード、テスト 3 とテスト 4

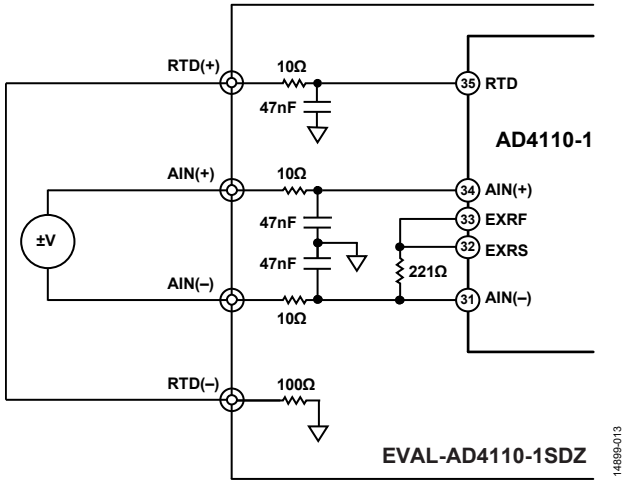

図 13. 2 線式 RTD モード、テスト 1 とテスト 2

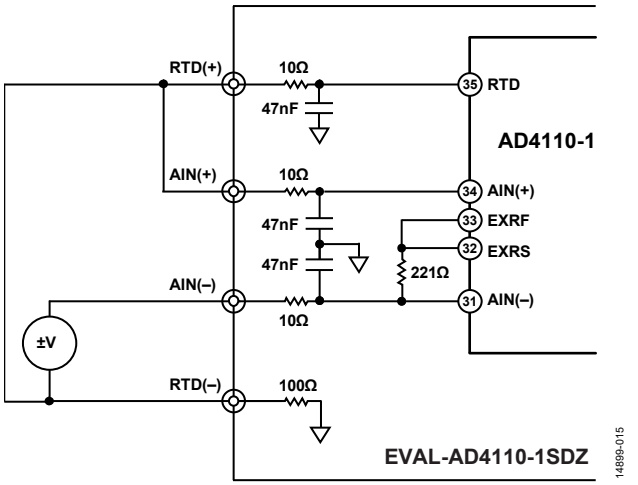

図 15. 2 線式 RTD モード、テスト 5 とテスト 6

表 4. 2 線式 RTD 構成でのテスト結果

Test Number	Test Configuration	Pass Level of Applied Input Voltage (V)[1]			
		RTD(+)	AIN(+)	AIN(−)	RTD(−)
Test 1	See Figure 13	0	40	0	0
Test 2	See Figure 13	0	0	40	0
Test 3	See Figure 14	0	+40	0	0
Test 4	See Figure 14	0	−35	0	0
Test 5	See Figure 15	0	0	40	0
Test 6	See Figure 15	0	0	−40	0

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。

3 線式 RTD モード

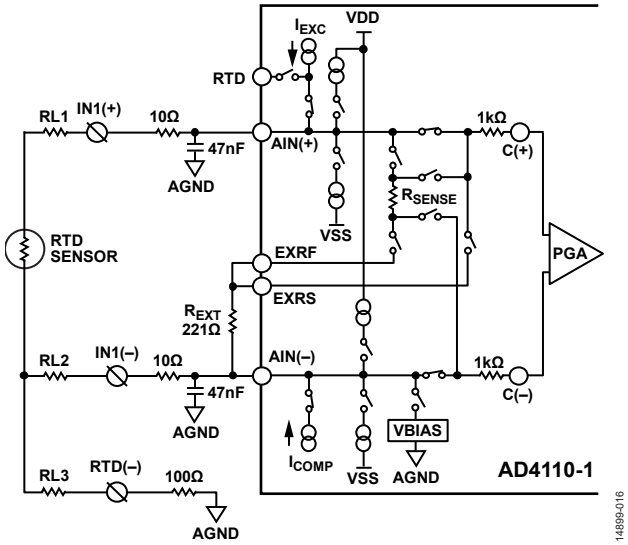

図 16. 代表的なアプリケーション図–3 線式 RTD モード

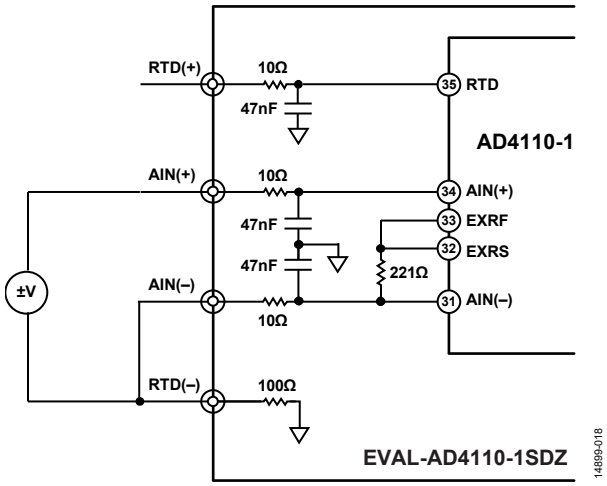

図 18. 3 線式 RTD モード、テスト 3 とテスト 7

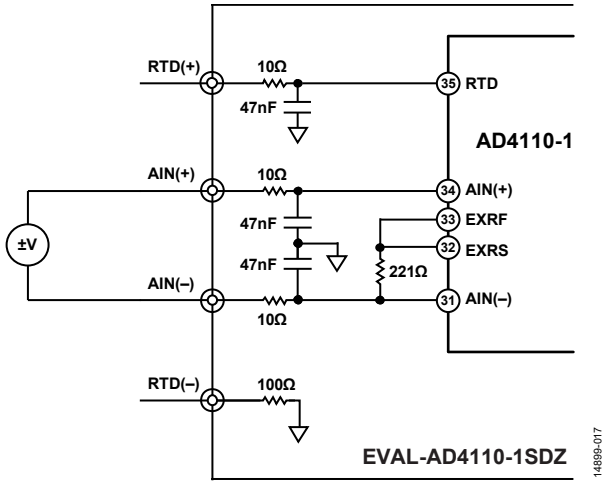

図 17. 3 線式 RTD モード、テスト 1 とテスト 2

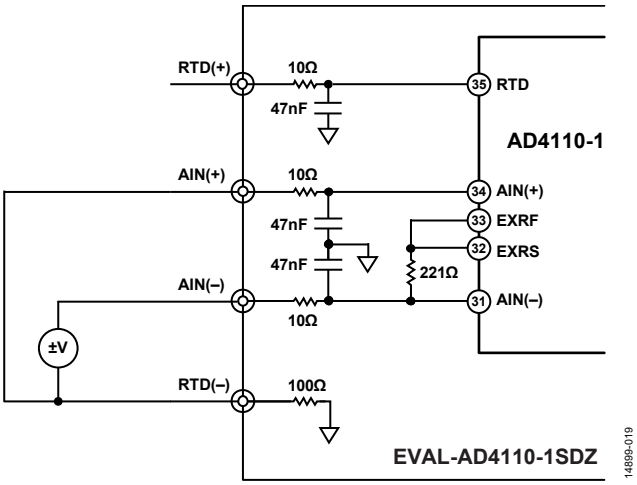

図 19. 3 線式 RTD モード、テスト 5 とテスト 6

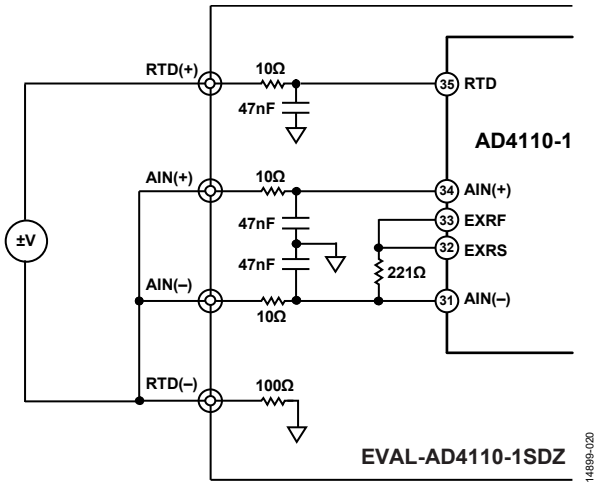

図 20. 3 線式 RTD モード、テスト 4 とテスト 8

表 5. 3 線式 RTD 構成でのテスト結果

Test Number	Test Configuration	Pass Level of Applied Input Voltage (V)[1]			
		RTD(+)	AIN(+)	AIN(−)	RTD(−)
Test 1	See Figure 17	No connect	40	0	No connect
Test 2	See Figure 17	No connect	0	40	No connect
Test 3	See Figure 18	No connect	40	0	0
Test 4	See Figure 20	No connect	0	40	0
Test 5	See Figure 19	40	0	0	0
Test 6	See Figure 19	−40	0	0	0
Test 7	See Figure 18	No connect	−35	0	0
Test 8	See Figure 20	No connect	0	−40	0

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。

4 線式 RTD モード

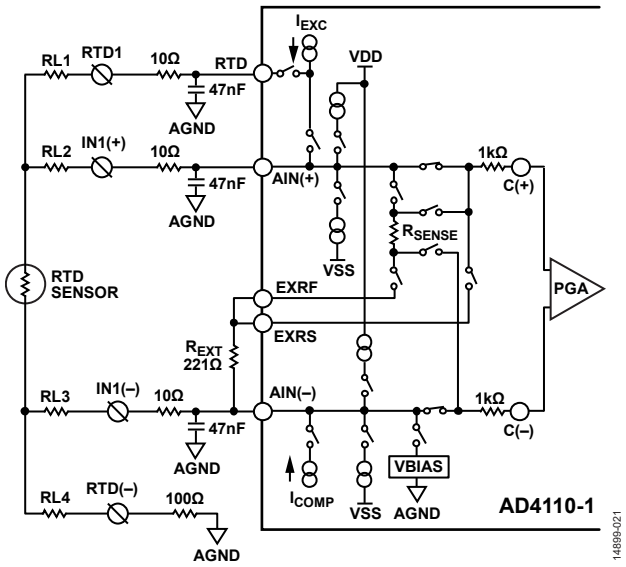

図 21. 代表的なアプリケーション図–4 線式 RTD モード

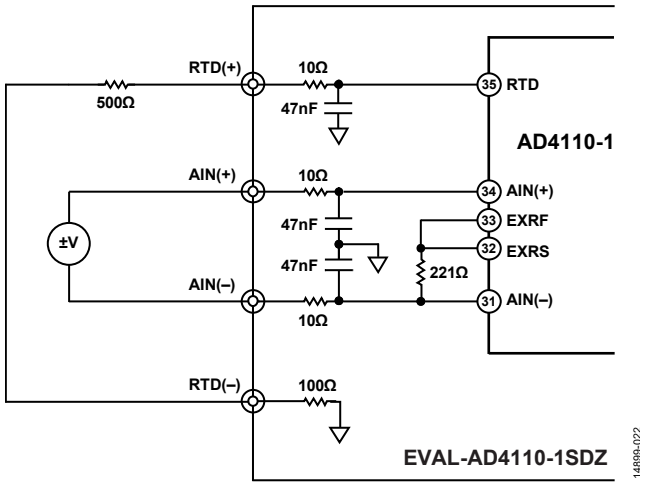

図 22. 4 線式 RTD モード、テスト 1 とテスト 2

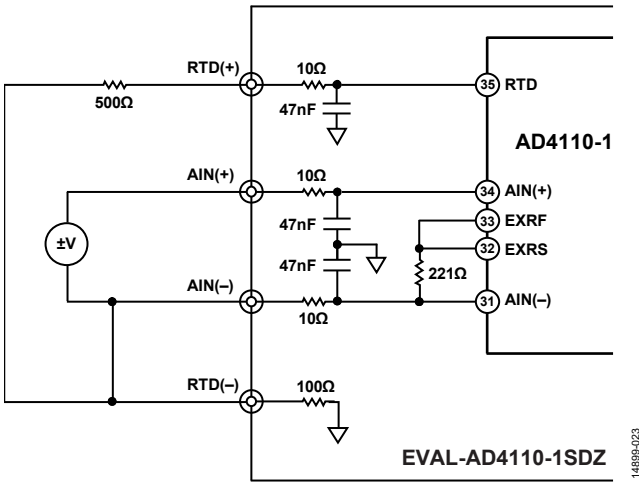

図 23. 4 線式 RTD モード、テスト 3 とテスト 8

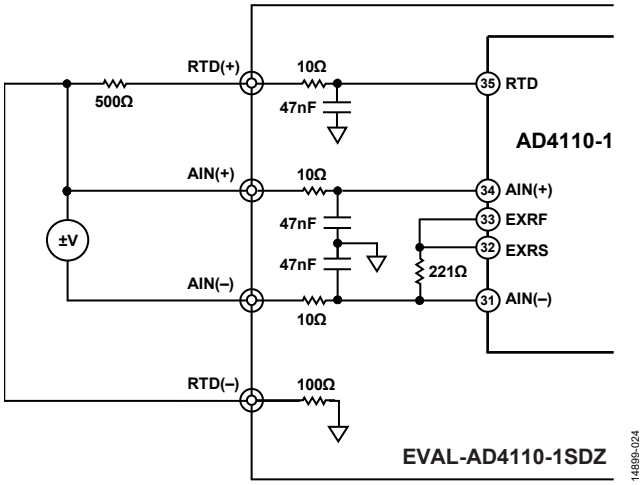

図 24. 4 線式 RTD モード、テスト 4 とテスト 9

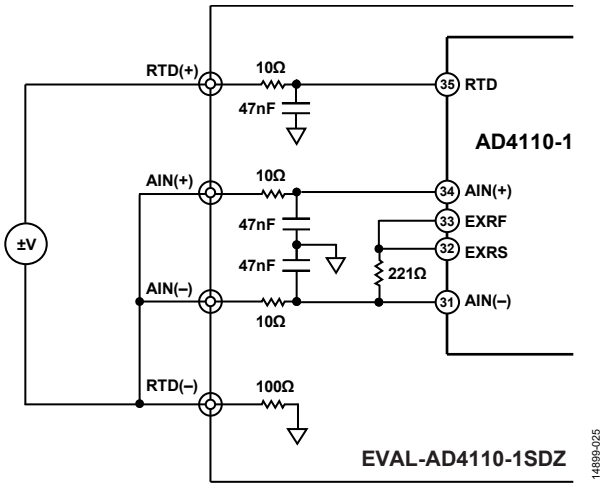

図 25. 4 線式 RTD モード、テスト 5 とテスト 10

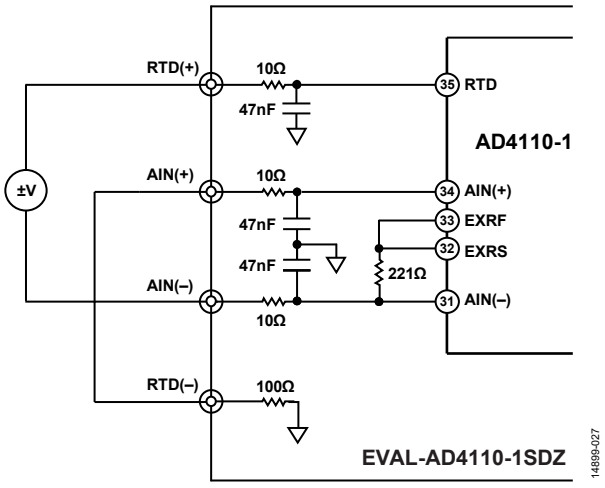

図 27. 4 線式 RTD モード、テスト 7 とテスト 11

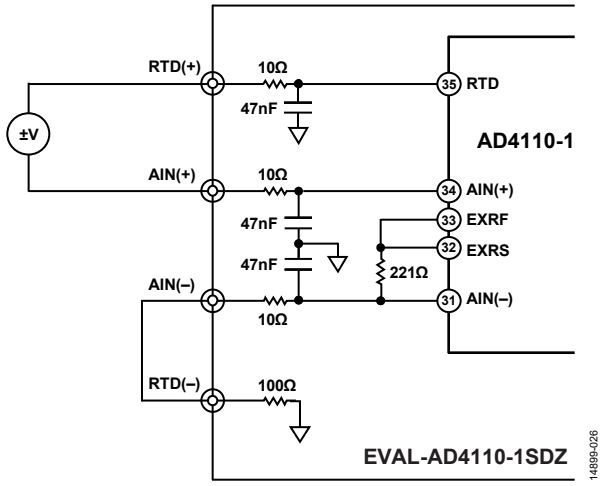

図 26. 4 線式 RTD モード、テスト 6 とテスト 12

表 6. 4 線式 RTD 構成でのテスト結果

Test Number	Test Configuration	Pass Level of Applied Input Voltage (V)[1]			
		RTD(+)	AIN(+)	AIN(−)	RTD(−)
Test 1[2]	See Figure 22	0	40	0	0
Test 2[2]	See Figure 22	0	0	40	0
Test 3[2]	See Figure 23	0	−33	0	0
Test 4[2]	See Figure 24	0	0	−40	0
Test 5	See Figure 25	−40	0	0	0
Test 6	See Figure 26	40	0	0	0
Test 7	See Figure 27	40	0	0	0
Test 8[2]	See Figure 23	0	40	0	0
Test 9[2]	See Figure 24	0	0	40	0
Test 10	See Figure 25	40	0	0	0
Test 11	See Figure 27	0	0	40	0
Test 12	See Figure 26	0	40	0	0

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。
[2] RTD 励起電流が 600µA に設定されたため、RTD（+）＝0.36V、および RTD（−）＝0.06V になりました。

フィールド電源モード

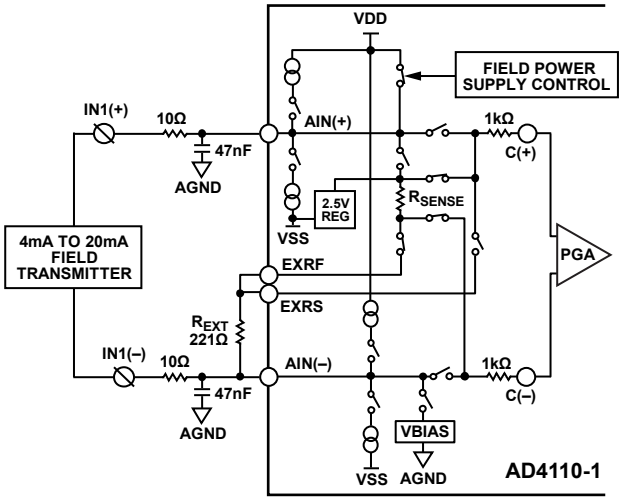

図 28. 代表的なアプリケーション図–フィールド電源モード

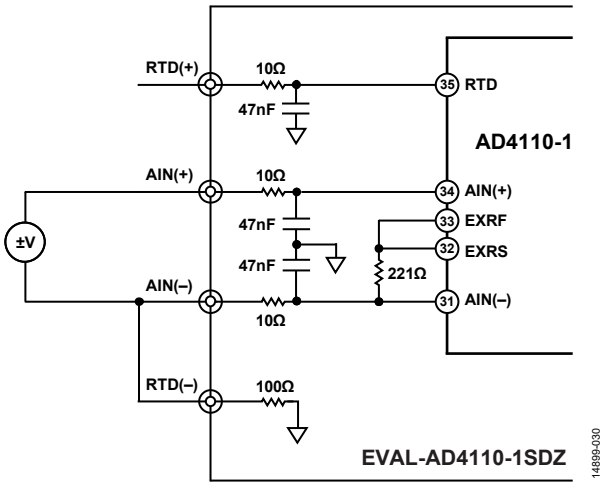

図 30. フィールド電源モード、テスト 3 とテスト 5

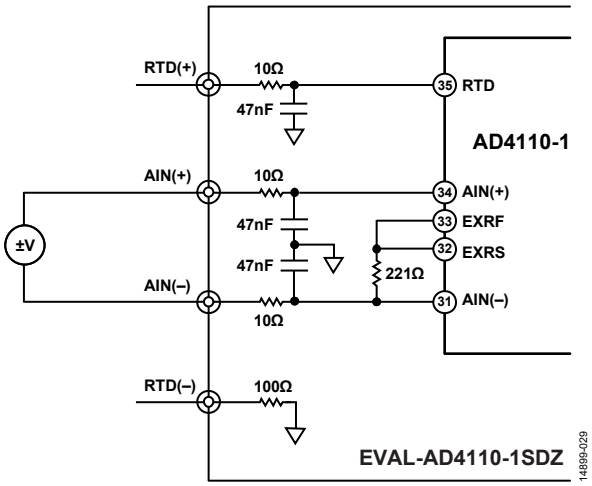

図 29. フィールド電源モード、テスト 1 とテスト 2

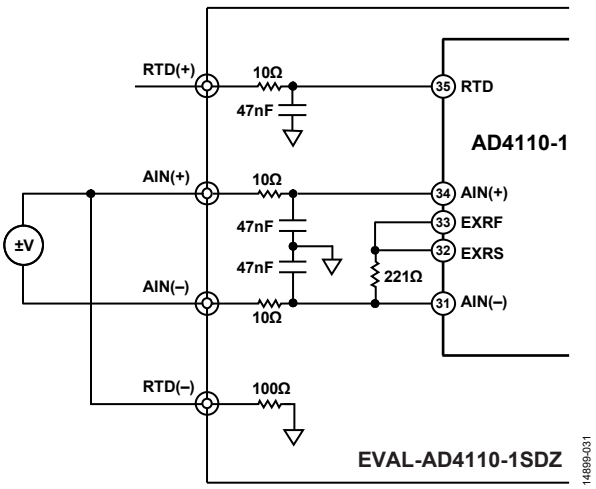

図 31. フィールド電源モード、テスト 4 とテスト 6

テスト結果

表 7 に示されているテスト構成では、VDD と VSS の電源電圧は ±15V 以下に制限されています。デフォルトの状態では、AIN（+）≈ VSS + 2.5V = −12.5V になります。RTD（−）ピンが 100Ω の抵抗を介して AGND に接続されている場合、AIN（+）ピンと AIN（−）ピンの電流はいずれも約 40mA に制限されています。

表 7. フィールド電源モード構成でのテスト結果

Test Number	Test Configuration	Pass Level of Applied Input Voltage (V)[1]			
		RTD(+)	AIN(+)	AIN(−)	RTD(−)
Test 1	See Figure 29	No connect	40	0	No connect
Test 2	See Figure 29	No connect	0	32	No connect
Test 3	See Figure 30	No connect	−35	0	0
Test 4	See Figure 31	No connect	0	40	0
Test 5	See Figure 30	No connect	40	0	0
Test 6	See Figure 31	No connect	0	40	0

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。

無電源モード（NPSM）

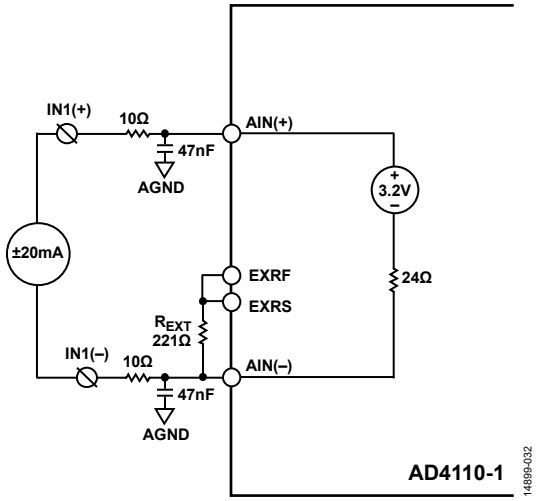

図 32. 代表的なアプリケーション図–電流モードでの NPSM

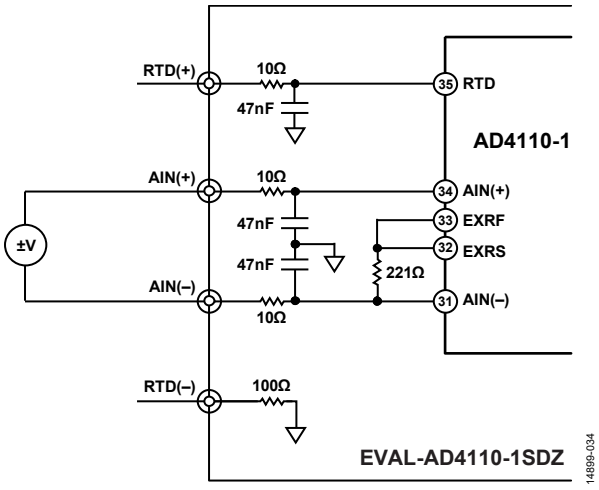

図 34. NPSM（電流モード）、テスト 1 とテスト 2

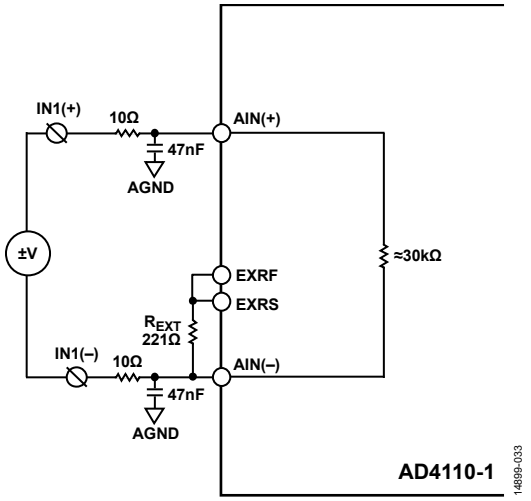

図 33. 代表的なアプリケーション図–電圧モードでの NPSM

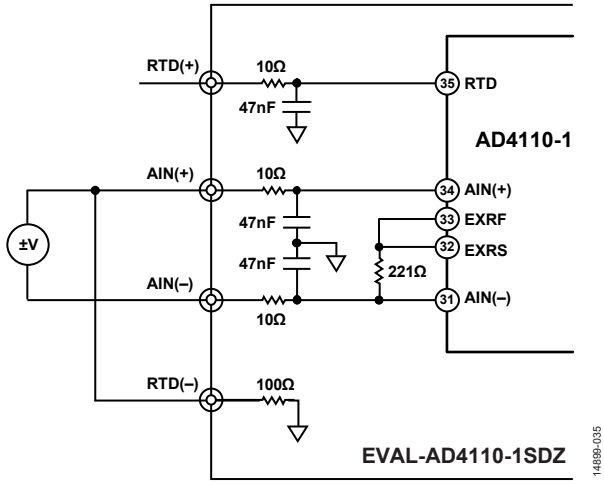

図 35. NPSM（電圧モード）、テスト 3 とテスト 4

NPSM テストの結果

VDD と VSS の電源端子は、オープン・サーキット状態です。

表 8. NPSM 構成でのテスト結果

Test Number	Test Configuration	Pass Level of Applied Input Voltage (V) [1]			
		RTD(+)	AIN(+)	AIN(−)	RTD(−)
Test 1	See Figure 34	No connect	40	0	No connect
Test 2	See Figure 34	No connect	0	40	No connect
Test 3	See Figure 35	No connect	40	0	No connect
Test 4	See Figure 35	No connect	0	40	No connect

[1] 印加入力電圧の合格レベルは、テスト後にデバイスがデータシートの仕様を満たす最大過電圧レベルです。