

電源過電圧に対して CMOS 回路を確実に保護する方法

著者 : Mike Byrne

はじめに

あらゆる IC プロセスにはプロセス固有のブレイクダウン電圧を持ち、そのためそのプロセスによって製造されるデバイスには、印加できる最大の電圧ストレスレベルが存在します。このことから、どの IC メーカーもデバイスの絶対最大定格仕様を規定していますが、これは基本的にデバイスのピンに印加できる最大電圧を示しています。デバイスの過電圧状態とは、この絶対最大定格を上回るストレス、すなわち電圧がデバイスに印加されている状態のことです。このアプリケーション・ノートでは、特に CMOS およびリニア・コンパチブル CMOS プロセス (LC²MOS) デバイスの電源端子における過電圧について解説します。

IC プロセスごとに固有のブレイクダウン電圧があるのは、トランジスタや埋込みツェナー・ダイオード、あるいはプロセス上のその他の内部素子が一定のブレイクダウン電圧を持つためです。デバイスの正電源端子 (V_{DD}) と負電源端子 (V_{SS}) の間にこのような内部素子が 1 個だけ接続されている場合には、もちろん $V_{DD} - V_{SS}$ の絶対最大定格電圧は素子のブレイクダウン電圧そのものになります。要求される IC 機能やダイ・サイズの制約、その他の要因でトレードオフができるのと同じように、IC 内部のどの単一素子の端子両端にも $V_{DD} - V_{SS}$ が直接加わらないようにできるわけではありません。そのためデバイス・メーカーは、デバイスが破壊に至らない電源端子間での有限の印加可能電圧値を設定することになります。このような理由により、デバイス・メーカーがデバイスの限界を定め、データシート上でブレイクダウン電圧よりも十分に低い値の絶対最大定格電圧を指定します。そのためユーザは、デバイスに印加される電圧が、絶対最大定格の範囲内に入るようにしなければなりません。さて、ここで問題になるのは何でしょうか？

電源スパイク

容易に制御可能な電源回路の電圧設定値は問題ではなく、問題は電源ラインに発生する電圧スパイクです。ほとんどのシステムにおいて、このような電圧スパイクが最も発生しやすいのは、電源のターンオン/ターンオフ時です。その他の電圧スパイク発生源としては、スイッチング電源を使用するときや、大型のモータが

近くにあるときなど、ノイズの多い環境でデバイスを動作させる場合が考えられます。このような場合は、電源回路の出カインピーダンス、電源に対する負荷条件、電源全体の設計によって、電源電圧がその公称値から大幅にオーバーシュートし、その際デバイスの絶対最大定格を超えてしまうことがあります (図 1 を参照)。

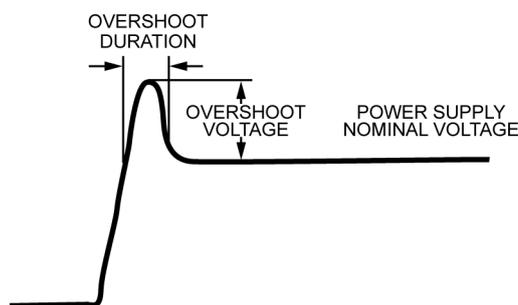


図 1. 電源のターンオン・スパイク

これまででは、ツェナー・ダイオードやショットキー・ダイオードなどの外部クランプ素子を使用して、電圧スパイクが生じる時間をできる限り短くし、デバイスの損傷を防止してきました。しかし、CMOS プロセスやリニア・コンパチブル CMOS (LC²MOS) プロセスで微細化が進むにつれて、製造されるデバイスはますます高速化してきました。これは通常動作では、速度や帯域幅などの面でユーザにとっては大きなメリットになります。しかしこの高速プロセスで製造される素子は、きわめて短時間の電源の過渡変動にも反応してしまいます。電源の過渡変動の発生時間が $1\mu\text{s}$ ないしそれ以下のレベルであっても、デバイスが応答してしまうことは珍しくありません。つまりツェナー・ダイオードやショットキー・ダイオードを使用して保護する従来の方法では、もはやデバイスを確実に保護するには十分ではありません。というのは、電圧スパイクや過渡変動に対するダイオードの応答は、通常、現在のデバイスの応答速度よりも遅く、何の保護にもならないためです。

過渡電圧サプレッサ

十分な保護を実現するためには、電圧スパイクや過渡変動に対して、保護用素子がきわめて速く反応する必要があります。このような機能に最適な素子が、過渡電圧サプレッサ TransZorb[®]です。TransZorb サプレッサは、PN シリコン型の過渡電圧サプレッサであり、サージ処理対応能力、きわめて短い応答時間、低い等価直列抵抗という特長があります。クランプ比（公称電圧に対するクランプ電圧の比）が小さくても、最短 1ns の応答時間で動作します。TransZorb を用いたデバイス保護のやり方は実際のアプリケーションによってさまざまですが、以下にそのいくつかの例について説明します。いずれにしても TransZorb とデバイス間の抵抗を減らすために、保護対象のデバイスのできるだけ近くに TransZorb を配置する必要があります。

単電源システム

まず、保護される CMOS デバイスが単電源で動作する場合です。この場合のブレイクダウン経路は、1本の電源ラインとデバイスのグラウンド間になります。このようなときにターンオン/ターンオフ・過渡変動からデバイスを確実に保護するには、図2のように電源ラインとグラウンドの間に過渡電圧サプレッサを1個接続するだけで十分です。電圧差を TransZorb がクランプすることによって、電源ラインまたはグラウンド上に生じる過渡変動からデバイスを保護します。TransZorb にはさまざまな電圧定格がありますが、一般的によく使用される電源電圧に対して推奨される TransZorb の製品番号を表 I に示します。

両電源システム

2番めは、デバイスが2系統の電源ラインで動作する場合です。この場合には、ブレイクダウン経路になりえるものがいくつか存在します。1つめは正電源ラインと負電源ラインの間、2つめは正電源ラインとグラウンドの間、3つめは負電源ラインとグラウンドの間です。この両電源システムの場合には、2種類の保護方法が考えられます。

場合によっては、図3のように2系統の電源ライン間に1個の TransZorb で接続するだけで、十分にデバイスを保護できます。この場合 TransZorb の定格電圧は、2つの電源電圧の合計に等しくなります。1個の TransZorb を配置する方法は、いずれかの電源でスパイクが発生したときでも、もう片方の電源の出力インピーダンスは低いままであることを前提としています。またスパイク発生時の電流増加分を、両電源がシンク（吸込み）またはソース（吐出し）できるということも想定しています。このような条件が成立していれば、どちらかの電源でスパイクが発生しても3つのブレイクダウン経路をすべて保護することができます。たとえば、正電源が+5V、負電源が-15Vの場合、TransZorb の定格電圧は20Vになります。+5V電源に+15Vのスパイクが発生すると、TransZorb がこのスパイクを吸収し、生じた電流を-15V電源でシンクさせて対応します。つまりこの場合は、-15V電源で電流増加分をシンクできなければなりません。それが可能であれば、-15V電源は

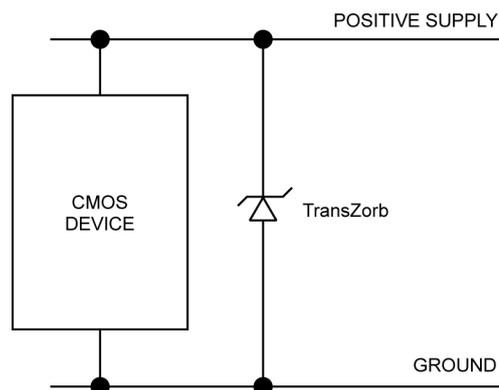


図2. 単電源システムにおける TransZorb の利用

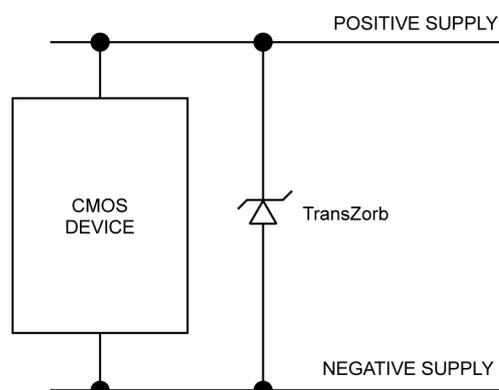


図3. 両電源、1個の TransZorb の配置

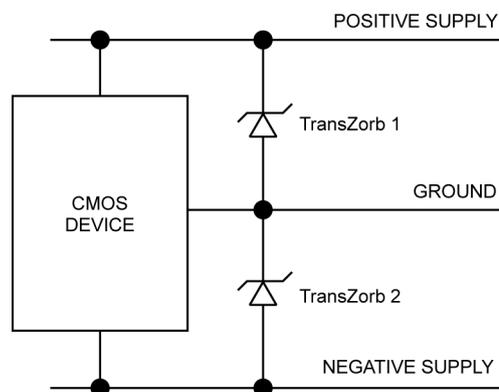


図4. 両電源、2個の TransZorb の配置

* TransZorb は General Semiconductor Industries, Inc. の登録商標です。

表 I. 図2と図4のための推奨 TransZorb

Power Supply Voltage	TransZorb Part Number (JEDEC Type Number)	Reverse Stand-Off Voltage	Maximum Clamping Voltage @ 1A [†]	Maximum Clamping Voltage @ 10A [†]
+5 V Supply	1N6373	+5 V	+7.1 V	+7.5 V
-5 V Supply	1N6373	-5 V	-7.1 V	-7.5 V
+12 V Supply	1N6376	+12 V	+16.1 V	+16.5 V
-12 V Supply	1N6376	-12 V	-16.1 V	-16.5 V
+15 V Supply	1N6377	+15 V	+20.1 V	+20.6 V
-15 V Supply	1N6377	-15 V	-20.1 V	-20.6 V

[†] ピーク・パルス電流です。

表 II. 図 3 のための推奨 TransZorb

Power Supply Voltage	TransZorb Part Number (JEDEC Type Number)	Reverse Stand-Off Voltage	Maximum Clamping Voltage @ 1A [†]	Maximum Clamping Voltage @ 10A [†]
±5 V	1N6375	10 V	13.7 V	14.1 V
+5 V, -12 V	1N6378	18 V	24.2 V	25.2 V
+5 V, -15 V	1N6379	22 V	29.8 V	32.0 V
+12 V, -5 V	1N6378	18 V	24.2 V	25.2 V
±12 V	1N6282A	25.6 V	32.0 V [‡]	33.0 V [‡]
+15 V, -5 V	1N6379	22 V	29.8 V	32.0 V
±15 V	1N6484A	30.8 V	38.5 V [‡]	39.5 V [‡]

[†] ピーク・パルス電流です。

[‡] 代表値です。この表に記載されている JEDEC 部品番号よりも低いクランプ電圧値の TransZorb もあります。

スパイク発生時でも-15V の電圧レベルを維持し、正電源は TransZorb によってこの-15V 電源を基準として 20V を上回ることはありません。つまり正電源は+5V を超えず、負電源は-15V から変化せず、3つのブレイクダウン経路がすべて保護できることとなります。表 II に、一般的な両電源電圧に対して推奨できる TransZorb の例を示します。

正電源と負電源の間に 1 個の TransZorb を配置する方法では、必ずしもデバイスを保護できない場合が 2 つあります。1 つめは、前述のとおり、スパイク発生時の電流増加分を片方の電源でシンク/ソースできない場合か、またはスパイク発生時にどちらかの電源が低い出力インピーダンスを維持できない場合です。このときは定常状態では低い出力インピーダンスが得られる電源であっても、電源のターンオン/ターンオフ時の過渡的なインピーダンスは、低くならない場合があることに注意してください。前と同じ例を用いて説明すると、必要なスパイク電流を-15V 側の電源がシンクできないと、この負電源は-15V に保たれていません。それでも TransZorb は 2 つの電源間をクランプしていますので、両電源間のブレイクダウン経路は保護されます。しかしこの場合はいずれの電源も、正しい電圧値はすでに維持できなくなります。負電源が電流をシンクできないために、たとえば-15V が-5V になったとすると、正電源は+15V になってしまいます。これによって、おそらく正電源とグラウンド間のブレイクダウン電圧を上回ってしまい、デバイスが損傷する恐れがあります。

2 つめは、スパイクが電源ラインではなくグラウンド・ラインで発生する場合です。たとえばグラウンド・ラインで+10V の正スパイクが生じて、TransZorb は作動しません。しかしグラウンドと負電源との電圧差は 25V になり、負電源とグラウンド間のブレイクダウン電圧を上回ってしまうことがあります。

このような場合は、図 4 に示す TransZorb を 2 個使用する方法を推奨します。この TransZorb を 2 個使用する方法では、グラウンドで発生した電圧スパイクに対しての保護のほか、スパイク時に発生する電流増加分をどちらかの電源でシンク/ソースできない場合でもデバイスを保護できます。この方法では個別に各電源を保護でき、スパイク電流をグラウンドに流せます。それぞれの電源からのブレイクダウン経路も、単電源システムの場合と同じように保護されます。それぞれの電源を保護することによって、2 つの電源間のブレイクダウンも保護されることになり、3 つのブレイクダウン経路がすべて保護できます。一般的な電源電圧に対する適切な TransZorb 値は、表 I のとおりです。

スイッチング電源/ノイズの多い環境

電源のターンオン/ターンオフ以外でも、電源のスパイクが発生する可能性があるのは、スイッチング電源を使用するアプリケーションの場合です。スイッチング電源は電圧を安定化させることは可能ですが、それでも 1 μ s 程度の短時間スパイクを除去するには十分でないことがあります。このようなスパイクがかなり大きく、エネルギーも相当なものがあると、デバイスが損傷する恐れがあります。このほかにも問題が生じる可能性があるのは、もともとノイズが多い環境下で使用するアプリケーションで、このようなノイズから電源ラインやグラウンドに対してスパイクが生じることがあります。この種のアプリケーションの例としては、大型モータがある環境や、産業用の環境でデバイスを動作させる場合などです。図 2、図 3、図 4 で電源のターンオン/ターンオフ、スパイクに対する保護として推奨した方法は、このスイッチング電源のスパイクや、ノイズの多い環境から生じる電源スパイクにも適用することができます。

このアプリケーション・ノートで説明した TransZorb を使用する方法によって、デバイスを電源の過電圧に対して保護することができます。しかしこのようにしても、推奨されている電源投入順序に従っていないければ、デバイスの損傷を防ぐことはできません。デバイスに規定された電源投入順序があるかどうか、または電源を入れてからデジタル入力端子を駆動しなければならないかの条件などについては、各メーカーのデータシートの絶対最大定格の項目を確認してください。