

**オペアンプの仕様を適用・測定するためのユーザズ・ガイド**

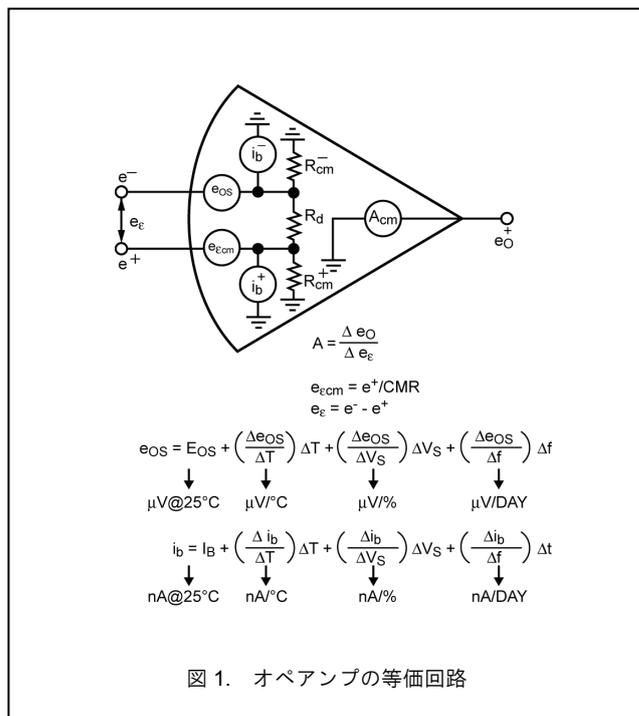
著者：Ray Stata

オペアンプの仕様については確立した基準がないため、ここでは、アナログ・デバイセズがオペアンプの特性を定義するために用いている用語を解説するとともに、公表されているデータを実際の回路に適用する際の注意事項について論じます。可能な限り、これらのパラメータの測定に用いたテスト回路も紹介します。これらのテスト回路は広範なオペアンプに適用できますが、FET 入力アンプ、チョッパ安定化アンプ、超高速オペアンプなどの特殊なアンプではテスト回路で推奨している回路の値を修正しなければならないことがあり、場合によっては、試験方法を変更しなければ仕様を測定できないことがあります。一般に、これらを測定するための電源はライン/ロードレギュレーションが約 0.1%、リップルは数ミリボルト以内でなければなりません。

図 1 は、オペアンプの簡略等価回路図です。この図には、ここで説明する多くの誤差源が示されています。オペアンプの仕様がクロードループ回路ではどのように作用するか予測するために、この図を参考にしてください。シングルエンド・アンプの場合は、+入力（非反転）は接地されると推定します。

**オープンループ・ゲイン**

オープンループ・ゲイン (A) は、出力電圧と図 1 に示す入力間の誤差電圧 (e<sub>e</sub>) の比です。通常、ゲインはDC (A<sub>0</sub>) でのみ規定しますが、ACアンプなど多くのアプリケーションでは、ゲインの周波数依存性も重要です。このため、オペアンプごとに標準的なオープンループ・ゲイン周波数応答が公表されています。大部分のアンプのオープンループ・ゲイン周波数応答は、だいたい 図 2 のように描けます。



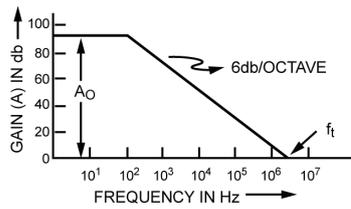


図 2. 標準的なオープンループ・ゲイン周波数応答

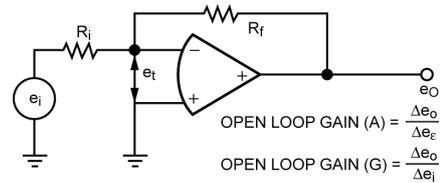


図 4. クローズドループ回路

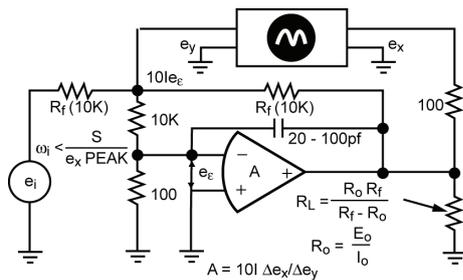


図 3. オープンループ・ゲインのテスト回路

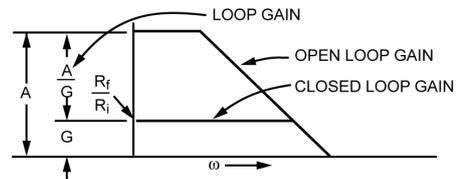


図 5. ループ・ゲインの決め方

オープンループ・ゲインは、負荷インピーダンス ( $R_L$ )、周囲温度、電源電圧によって変化します。一般的に、定格負荷条件と無負荷条件でのオープンループ・ゲインの差は、10 以上になることはないでしょう。大部分のオペアンプのゲイン温度係数は正の値であり、約 0.5~1%/°C です。またオープンループ・ゲインは電源電圧とともに約 2%/°C で変化します。アナログ・デバイスは、すべてのオープンループ・ゲインを定格負荷、25°C、定格電源電圧で規定しています。

図 3 は、全体の周波数範囲でオープンループ・ゲインを測定するための実用的な回路です。反転入力に接続されている分圧器が誤差電圧測定感度を 100 倍に上げてるので、100 万までのゲインを測定できます。オープンループ・ゲインは低周波数領域で一定なので、低周波数信号 (約 5Hz) で測定できます。分圧器は低ゲイン・アンプ (20,000 未満) には不要なこともあり、またオープンループ・ゲインは高周波では小さくなるので高周波での測定は推奨しません。

高いゲインを測定する上で問題になるのは、ノイズのピックアップです。ノイズが入らないように、テスト回路を十分にシールドする必要があります。高周波では、アンプのスルーレートを上回らないように出力電圧の振幅を小さくする必要があります。そのため、 $e_o(\text{peak}) < \text{スルーレート} / \omega_i$  となるように出力電圧を調整します。ここで、 $\omega_i$  はテスト周波数です。

## オープンループ・ゲインの重要性

オペアンプは、オープンループではほとんど使用されません。その代わりにアンプに負帰還を施すことで回路の精度を高めます。ここでクローズドループ・ゲイン (G) という 2 番目の用語が登場します。これは、帰還を持つ回路のゲインのことです。図 4 の単純な反転アンプでこれを示します。

直線性、ゲイン安定性、出力インピーダンス、ゲイン精度は、す

べて帰還の量によって改善します。図 5 は、オープンループ・ゲインとクローズドループ・ゲインの関係を示しています。

クローズドループ・ゲインに対するオープンループ・ゲインの超過分がループ・ゲインと呼ばれています。(dB の引算は算術の割算になります。) 帰還をすることによるオープンループ性能からの改善はループ・ゲインの大きさに比例します。標準的な精度を得るには一般的なルールとして、該当する周波数でオープンループ・ゲインをクローズドループ・ゲインより 100 倍大きくすることです。(つまりループ・ゲイン=100)。さらに精度を高めるには、ループ・ゲインを 1000 以上にします。前述したように、大部分のオペアンプのオープンループ・ゲイン安定性が約 1%/°C です。したがってループ・ゲイン=100 では、クローズドループ・ゲイン安定性が 100 倍向上し、0.01%/°C になります。同様に、ループ・ゲイン=100 で、クローズドループ出力インピーダンスはオープンループ出力インピーダンスの 1/100 以下になります。

## 定格出力電圧と定格出力電流

定格出力電圧 ( $E_o$ ) は、定格出力電流においてクリッピングや過度の非直線性が生じることなく達成できる最大のピーク出力電圧です。これは、定格電源電圧で測定します。それ以外の電源電圧では、出力は電源電圧から上下それぞれ約 4V 引いた電圧までシングします。また、負荷電流が小さくなると出力電圧の振幅が若干増加します。定格出力電流 ( $I_o$ ) は、定格出力電圧における出力電流の最小保証値です。負荷インピーダンスは  $E_o/I_o$  以下の値にすることもできますが、 $E_o$  が減少し、歪みが増加することがあり、オープンループ・ゲインも減少します。大きい容量性負荷を高周波数で駆動すると、負荷インピーダンスが低下し、やがて定格出力電流の値を超えることがあります。 $E_o$  と  $I_o$  の測定には、図 3 や図 6 などの回路を使用できます。

## ユニティ・ゲイン小信号応答

ユニティ・ゲイン小信号応答 ( $f_t$ ) は、オープンループ・ゲインが 1 (またはゼロ dB) になる周波数です (図 2 を参照)。「小信号」になっているのは、一般にスルーレート特性の限界に起因する歪みのために、高周波数においては大きい出力電圧振幅が得られないからです。したがって、 $f_t$  を測定したりオペアンプを高周波で使用するには、スルーレートの限界による歪みを避けるために、出力電圧振幅を制限する必要があります。つまり、ユニティ・ゲイン周波数 ( $f_t$ ) におけるサイン波信号用のピーク出力電圧 ( $e_o$ ) は、 $S/2\pi f_t$  よりも低い値でなければなりません。ここで、 $S$  はスルーレートです。

入力が対称の応答特性を持つアンプの場合、 $f_t$  を測定するには、図 6 の反転回路かまたは図 7 の非反転回路を使用します。チョップ安定化アンプやフィードフォワード型の広帯域アンプなどのように、一部のオペアンプは、高速応答が反転入力のみに限られるため、反転回路のみをテストし、使用することになります。図 6 のクロズドループ・ユニティ・ゲイン応答は、帰還回路の負荷のためにオープンループ・ユニティ・ゲイン応答の約半分になることを覚えておいてください。さらに、大きな値の帰還抵抗を使用したり、浮遊容量が加わると、クロズドループ応答が抑制されることがあります。したがって、できるだけ最小値の  $R_f$  を使用するべきです。この場合  $R_f$  値を決める目安として参考になるのは出力電流能力  $I_o$  です。

$f_t$  はユニティ・ゲイン帯域幅積とも言いますが、これはほかの周波数でのオープンループ・ゲインをこの値から予測できるためです。ただし、ゲイン帯域幅積が一定になるのは、6dB/オクターブでロールオフするアンプの場合だけです。もっと急峻にロールオフするアンプでは、ゲイン帯域幅積はゲインとともに増加します。このため、当社ではオープンループ周波数応答曲線を公表して、各周波数での標準的なゲインを示しています。

## フルパワー (大信号) 応答

オペアンプの大信号応答特性と小信号応答特性では、動的非直線性や過渡飽和によって大きく異なります。アンプは、小信号周波数帯域幅と同じような速さでは大信号の変化に追従できません。大信号応答を制限する最大の要因は、出力段のスルーレートの限界です。回路とトランジスタの容量を充放電する速度は、駆動回路の駆動能力によって制限されます。入力段の過電圧や同相電圧のスルーレートの制限によってアンプの入力段に過渡飽和が生じることもあります。しかし、出力段の飽和と比べれば、これが問題になることはめったにありません。

フルパワー応答 ( $f_p$ ) は、定格負荷、サイン波入力信号、ゲイン 1 の条件でスルーレートの限界による歪みを生じることなく、定格出力電圧 ( $\pm E_o$ ) が得られる最大周波数です。なお、この仕様は、ゲインの周波数特性と関係していません。代わりにスルーレートの限界に起因する出力信号の歪みだけを対象としています。サイン波信号の場合、最大の傾き (つまり電圧変化の割合) はゼロ交差で発生し、ピーク振幅と周波数に比例します。したがって、第一近似として、スルーレート ( $S$ ) とフルパワー応答 ( $f_p$ ) には式 1 の関係があることがわかります。

$$\left. \frac{de_o}{dt} \right|_{\max} = 2\pi f_p E_o = S \quad (\text{式 1})$$

電圧振幅を定格出力 ( $E_o$ ) 以下にしていくと、それに比例してスルーレート ( $S$ ) を大きくすることなく、動作周波数を増やすことができます。動作周波数をユニティ・ゲイン帯域幅 ( $f_t$ ) に近づけていったとき、その究極での電圧の大きさが、「小信号」ユニティ・ゲイン応答の最大ピーク振幅です。フルパワー応答を測定するのに反転パラメータまたは非反転パラメータのどちらを測定するかによって、図 6 または図 7 の回路が使用できます。入力過大電圧による出力段の飽和がスルーレート特性の限界の主原因である場合、どちらのテスト回路でも同等の結果が得られます。超高速アンプの場合、負荷容量と (または) 出力から反転入力間の容量によって明らかにスルーレートの低下が生じ、フルパワー応答が低下します。このような現象は、これらの容量を充電する際のアンプ出力電流の飽和に起因するので、こうした容量を小さく抑える必要があります。

出力歪みを測定するには、出力側に歪み計を使用するか、オシロスコープでリサージュ曲線のパターンを観測します。フルパワー特性に影響を与える歪みの大きさに関して、業界で広く認められている値は特にありませんが、1~3% といった値が妥当と思われる。細かいポイントですが、ここでクロズドループ出力歪みは帰還またはループ・ゲインの大きさに依ります。したがって、測定回路のクロズドループ・ゲインの大きさに依存することになります。フルパワー応答はループ・ゲインが最大になるユニティ・ゲインで測定するのが一般的です。クロズドループ・ゲインが高くなると、同じフルパワー応答周波数に対する出力歪みが増加します。

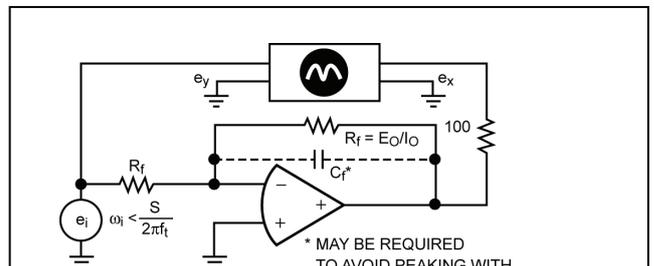


図 6.  $f_t$ ,  $f_p$ ,  $S$ ,  $T$  を測定するための反転回路

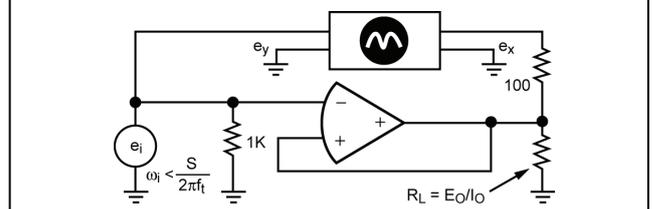


図 7.  $f_t$ ,  $f_p$ ,  $S$ ,  $T$ ,  $E_{cm}$  を測定するための非反転回路

多くのアプリケーションでは、フルパワー応答を上回ることによる歪みの増加は、気軽に無視できるかもしれませんが、しばしば見過ごされていますが、はるかに深刻な問題は、フルパワー応答を上回ったときに非対称な帰還信号波形の整流によって、あるいは加算点での大きく歪んだ信号による入力段での過電圧によって DC オフセット電圧が生じることです。

フルパワー応答を測定するにあたってはこれらの細かい問題やその他の付随する諸問題を考えると、図 8 の回路のほうがより満足する結果が得られるテスト回路と考えられます。オシロスコープで加算点の誤差電圧を観察することによって、より簡単に歪み信号が発見しやすくなり、測定から信号発生器の歪みを取り除き、周波数に依存する DC オフセットを簡単に観察できます。

## スルーレート

スルーレートの限界の原因については、前のセクションで説明しました。スルーレート (S) は、一般に  $V/\mu\text{sec}$  の単位で表し、大きいステップ変化に対する出力電圧の最大変化率と定義されます。

式 1 は、スルーレートを測定する便利な方法であり、まずフルパワー応答 ( $f_p$ ) を測定し、次に S を計算します。このテスト方法は、大部分のアプリケーションのほとんどのアンプで有効な結果を得られますが、式 1 の関係がすべての条件に当てはまるわけではありません。まずスルーレートは出力電圧の非線形関数であり、式 1 は出力が 0V においてのみのスルーレートを測定します。この二次的効果は、大部分のアプリケーションでは安心して無視できます。しかし、高速アンプなど、特定のアンプでは、スルーレートは  $f_p$  から予想される値より高くなる場合があります。このような場合、 $f_p$  は、大きな高周波誤差電圧の整流によって生成される DC オフセット誤差のような、スルーレート以外の要因によって制限されます。

さらに直接的なスルーレートを測定する方法は、図 6 または図 7 の入力に低周波数の矩形波 (約 100Hz) を印加し、得られたフルス

イングの出力電圧の 10% から 90% までの立上がり時間をオシロスコープで観測することです (図 9 を参照)。この場合浮遊容量に起因するスルーレートの低下を避けるため、小さな値の帰還抵抗を使用する必要があります。

オペアンプを適用するときには、アンプのスルーレート以上の立上がり時間の繰り返し波形の場合、加算点に電圧スパイクが発生することを思い出してください。これらのスパイクは一般に非対称であり、通常はアンプの入力回路によって非対称にクリッピングされます。これらの一方または両方の効果によって、出力に DC オフセットが生じます。

## 過負荷回復

過負荷回復時間 ( $\tau$ ) は、出力電圧が飽和状態から定格出力電圧  $E_o$  まで回復するために必要な時間と規定されています。このテストには図 6 または図 7 の回路を使用し、入力矩形波は、アンプ出力を飽和させるのに必要な電圧より 50% 大きくなるように調整しました。矩形波の周波数は約 100Hz に調整し、図 9 に示すように、2 現象オシロスコープで入出力信号を比較します。

アンプによっては、入力回路が (50k $\Omega$  を超える) 大きいインピーダンス (図 6 では加算インピーダンス、図 7 ではソース入力) であると過負荷回復時間が増加します。公表されている仕様は低インピーダンスに対してであり、帰還回路の浮遊容量によって低下しないものと推定されます。

通常、過負荷状態の回復時間は約 1 ミリ秒続きます。反転回路の場合、図 10 に示すように、外部クランプ回路を追加して過負荷回復時間を改善させることができます。この回路は、出力の飽和を防止し、過負荷回復時間に起因する遅延を防ぎます。適切な動作のための唯一の制約として、入力電流 ( $e_i/R_i$ ) を、大体定格出力電流  $I_o$  から負荷電流を引いた値よりも小さい電流値にすることです。クランプ回路は、非反転回路や差動回路では使用できません。

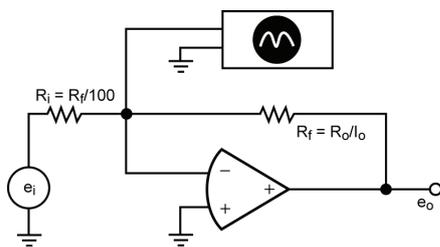


図 8. フルパワー応答の測定

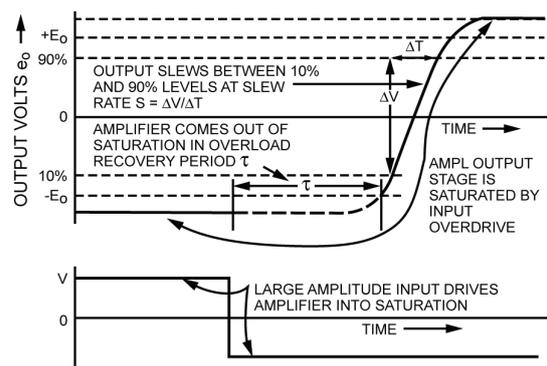


図 9. 過負荷回復とスルーレートの説明

## 初期オフセット電圧

オフセット電圧 ( $e_{os}$ ) は、任意の温度、電源電圧、時間で、出力をゼロにするためにゼロ・ソース・インピーダンスの信号源から入力に必要な電圧と定義されます (図 1 を参照)。初期オフセット電圧 ( $E_{os}$ ) は、25°C において定格電源電圧で規定されたオフセット電圧です。大部分のアンプでは、外付け調整用ポテンショメータで初期オフセットをゼロに調整することができるようになっています。アンプによっては、オペアンプ内部で調整が行われて、初期オフセットの最大値 (通常は  $\pm 1\text{mV}$ ) が保証されているものもあります。つまり、アプリケーションによっては、これらのオペアンプを使用すれば、外付け調整用ポテンショメータをなくすることができます。アナログ・デバイスは特注により  $\pm 1\text{mV}$  以下の初期オフセットに内部調整して出荷できます。初期オフセットは図 11 の回路で測定できますが、ここでは外付け調整用ポテンショメータの代わりに適切な固定抵抗を使用しています。電源電圧の印加後にオフセット電圧のウォームアップ・ドリフトがあるため、測定を行う前にアンプを 15 分以上安定させることを推奨します。

## 初期バイアス電流

バイアス電流 ( $i_b$ ) は、同相電圧を 0V と仮定し、任意の温度、電源電圧、時間で、出力をゼロにするために無限大のソース・インピーダンスの信号源から各々の入力に供給される電流と定義されます。差動アンプの場合、バイアス電流は、反転入力に  $i_b^-$ 、非反転入力に  $i_b^+$  で表されます。チョップ安定化アンプのようなシングルエンド・アンプの場合は、バイアス電流は反転入力のみを電流を表します。

初期バイアス電流 ( $i_b$ ) は、25°C、定格電源電圧、同相電圧 0V の条件で測定された各々の入力でのバイアス電流です。“0” から “+” 方向 (シンク) または “0” から “-” 方向 (ソース) の明示があるということは、初期バイアス電流を低減するための内部補償回路が使用されておらず、極性が常に既知であることを示しています。符号は、初期バイアス電流をゼロにするためにどちらの電源電圧に外部補償抵抗を接続するかを表しています。(±) という記号は、初期バイアス電流を低減するために内部補償回路を使用しており、残留バイアス電流がいずれの極性にもなり得ることを示しています。一般に、初期バイアス電流を補償しても、バイアス電流の温度係数にはほとんど影響がありません。図 11 の回路は、初期バイアス電流の測定に使用します。

## 初期の入力電流の差

入力電流の差 ( $i_d$ ) は、同相電圧を 0V と仮定して出力をゼロにするために必要な、無限大ソースインピーダンスの信号源からの各入力に供給されるバイアス電流間の差異です。差動アンプの入力回路は一般に対称型であるため、それぞれのバイアス電流は等しくなる傾向があり、又温度と電源電圧の変化に追従する傾向があります。初期バイアス電流が内部補償されていないと想定すると、一般的に、入力電流の差はいずれかの入力バイアス電流の 1/3~1/5 です。各入力端子から見たグラウンドへのインピーダンスが平衡している場合は、オフセット誤差とドリフト誤差はバイアス電流よりもこの入力電流の差に比例します。大部分のアプリケーションで、各入力で外部インピーダンスが平衡している場合には、初期バイアス電流を内部補償してるアンプを使用しても特に効果はありません。初期の入力電流の差 ( $I_d$ ) は 25°C、定格電源電圧で測定する入力電流の差ですが、図 11 の回路で測定できます。

\*以前はオフセット電流と言われていました。

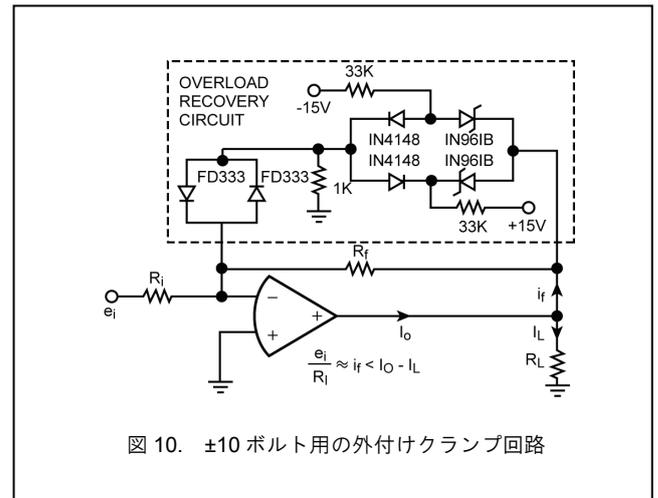


図 10.  $\pm 10$  ボルト用の外付けクランプ回路

## 温度ドリフト

オフセット電圧、バイアス電流、入力電流の差は、いずれも温度によってその初期値から変化、すなわち「ドリフト」します。これは大部分のアプリケーションで最も重要な誤差源です。これらのパラメータの温度係数 ( $\Delta e_{os}/\Delta T$ 、 $\Delta i_b/\Delta T$ 、 $\Delta i_d/\Delta T$ ) は、いずれも仕様温度範囲における平均の傾きで、温度範囲の上下限各々の温度での値を差し引き、温度変化で割算することによって求めます。一般的に、ドリフトは温度の非線形関数であり、傾きは通常の室内環境付近よりも温度の上下限值近くで大きくなります。温度ドリフト係数は、図 11 の回路によって測定します。アンプを使用して、アンプ自身の低レベル入力オフセット信号を測定しやすい出力電圧まで増幅します。ゲインは  $R_f/R_i$  の比に設定します。入力電流の差に起因するドリフトよりも電圧ドリフトのほうが小さくなるように (つまり  $R_s \times \Delta i_d/\Delta T \gg \Delta e_{os}/\Delta T$ )、入力電流測定用抵抗 ( $R_s$ ) を選択します。または電流ドリフトのデータから電圧ドリフトを引算する方法もあります。

公表されている電圧ドリフト仕様を使用する際の 1 つの問題点は、このデータが (モジュールの温度が均一と考えられる) 静的な温度状態にしか適用できないということです。大部分の差動アンプの電圧オフセットは、温度勾配の影響を非常に受けやすいものです。これは、ドリフト特性が、入力差動ペアの各トランジスタの大きいオフセットがキャンセルされるかどうか依存するためです。したがって、温度勾配が存在する環境では、電圧オフセットはドリフト係数から予想される値を超えることがあります。狭い温度範囲で低ドリフトが要求される場合は、均一な温度を保証するためにアンプの絶縁またはシールドを行うとよいでしょう。バイアス電流は温度勾配にそれほど目立った影響を受けません。たとえ影響があったとしても、入力電流の差の温度勾配に対する影響は電圧オフセットに比べはるかに少ないです。

FET アンプやバラクタ・ブリッジ型アンプのバイアス電流と入力電流の差は 10°C ごとに倍増するため、狭い動作温度範囲の場合を除いて、ドリフト係数の直線化にはほとんど意味がありません。

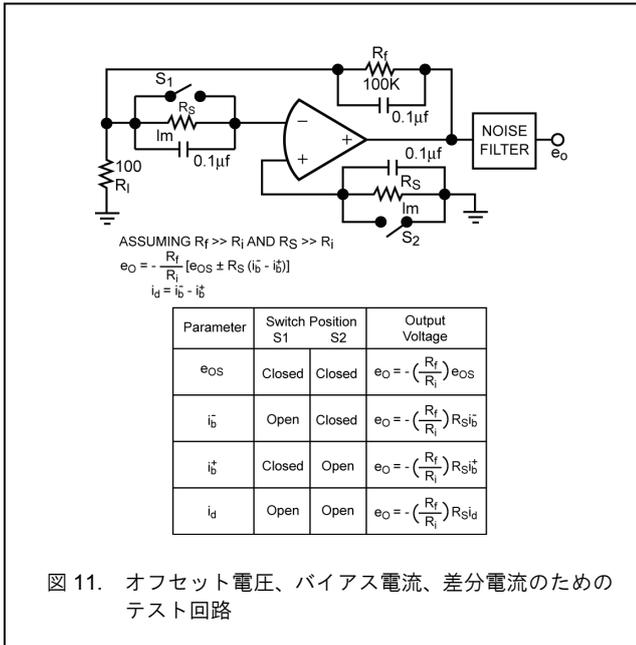


図 11. オフセット電圧、バイアス電流、差分電流のためのテスト回路

## 電源電圧変動の影響

電源電圧が変動すると、オフセット電圧、バイアス電流、入力電流の差も変化します。通常、この影響による誤差は、温度ドリフトに比べると無視できる値です。静止または DC 電圧の電源電圧係数 ( $\Delta e_{os}/\Delta V_s$ 、 $\Delta i_b/\Delta V_s$ 、 $\Delta i_d/\Delta V_s$ ) は、図 11 の回路を使用し、電源電圧を個々に  $\pm 1V$  変化させて測定します。

正と負の電圧を同じ量変化させるいわゆるトラッキング電源であれば電源電圧変動の影響が改善されると言われていますがそれは誤りです。正電源電圧変動係数は負電源電圧変動係数に比べてはるかに大きいので、一般的に電源をトラッキングしても効果はありません。電源での AC ノイズやリップルの除去は静止または DC 電圧の除去ほどよくできませんが、ほぼすべてのアンプで AC ノイズ除去は広範な周波数で  $1mV/V$  または  $60dB$  以上あります。

## 時間ドリフト

部品が古くなるにつれて、オフセット電圧、バイアス電流、入力電流の差は経時的に変化します。長期間にわたる静的データをとるのは、その部品が持つ固有の時間遅延があるので困難です。しかし、公表されているアンプの時間ドリフトは、直線的に累積することがないと言っても間違いありません。たとえば、チョップ安定化アンプ（ちなみに、このアンプは長期の安定性に関して一番優れています）の電圧ドリフトは一般に  $1\mu V/日$  とされていますが、30 日間にわたる累積ドリフトは通常  $5\mu V$  にもならず、1 年間でも  $15\mu V$  を上回ることはありません。

差動入力型アンプの長期電圧ドリフトは、主に入力差動ペアのコレクタ抵抗の経年変化に依存します。入力換算の経年変化係数は、コレクタ抵抗の約  $300\mu V/1\%$  の変化です。炭素被膜抵抗器が年間  $1\sim 2\%$  ずつ経年変化して、その結果  $300\sim 600\mu V$  のオフセット電圧変化になるということはおそらくないでしょう。コレクタ抵抗に

金属被膜抵抗を使用すると、コレクタ抵抗の長期安定性が大きく改善しほとんど問題なくなるので、その結果ベース・エミッタ間電圧の経年変化が決定的要因となります。金属被膜抵抗を用いれば、トランジスタ入力オペアンプのオフセット電圧の経年変化は年間約  $100\mu V$  になりますが、FET 入力オペアンプの経年変化のほうがいくぶん大きくなります。

差動入力アンプの長期バイアス電流安定性も、内部初期電流補償を行っている場合、抵抗安定性に依存します。この場合、数  $M\Omega$  の炭素被膜抵抗を使用し（なぜなら大きな値の金属被膜抵抗はありません）、約 90% のベース・バイアス電流を供給します。これらの抵抗が 1% 変化すると、指定された初期バイアス電流が約 9% 変化し、かなり大きいドリフトになることがあります。したがって、ある人は内部初期電流補償のないアンプのほうがバイアス電流の安定性がよいと結論づけています。内部初期電流補償のないアンプの場合、長期のバイアス電流安定性は主にトランジスタ（または FET デバイス）の安定性に依存し、これはおそらく 1% 以下でしょう。

## 入力インピーダンス

差動入力インピーダンス ( $R_d$ ) は、誤差電圧 ( $e_e$ ) が  $0V$  もしくは  $0V$  に非常に近いものと想定した場合の、 $25^\circ C$  で測定した 2 つの入力端子間のインピーダンスと定義されます（図 1 を参照）。シングルエンド・アンプの場合、非反転入力接地されているため、 $R_d$  は入力インピーダンスになります。最初の近似として、 $R_d$  と並列のコンデンサ ( $C_d$ ) によってダイナミック・インピーダンスを表すことができます。

差動入力インピーダンスは、測定が最も難しいパラメータのひとつで、特に高ゲイン、高インピーダンス型のアンプは困難です。一般的に、実験室環境で、ノイズを拾わないための防止策としてシールド機能を備えた特殊な設備を使って、経験豊かな技術者が行わなければこの測定はできません。このため、アナログ・デバイスを始め、多くのメーカーでは、このパラメータを生産ライン・ベースで測定することはほとんどありません。幸いにして、大部分の回路では、 $R_d$  が外部帰還インピーダンスと比べて大きい限り、閉ループ性能にほとんど影響しないため、 $R_d$  を正確に知る必要はありません。

図 12 の回路は、ノイズ低減に十分注意しながら  $R_d$  を測定する基本的な方法を示しています。これらの回路で、実際には  $R_d$  を反転入力同相入力インピーダンスとの並列の値として測定します。しかし、同相インピーダンスは一般に  $R_d$  の  $10\sim 100$  倍も大きいため、この誤差は無視できます。

同相入力インピーダンス ( $R_{cm}$ ) は、各入力とグラウンドまたは電源ラインとの間のインピーダンスであり、 $25^\circ C$  で規定されています（図 1 を参照）。大部分の回路では、反転入力同相インピーダンス ( $R_{cm}^-$ ) は、加算点に容量を追加する場合を除いてあまり重要ではありません。しかし、非反転入力同相インピーダンス ( $R_{cm}^+$ ) は、非反転回路のクロードループ入力インピーダンスの上限を設定します。ダイナミック・インピーダンスは、 $R_{cm}$  と並列のコンデンサ ( $C_{cm}$ ) によって表すことができますが、非反転入力通常  $5\sim 25pf$  の間です。

図 13 の回路を使用して、 $R_{cm}^+$  を最大約  $500M\Omega$  まで測定できます。 $1\sim 5Hz$  の発振器の周波数を使用し、出力側で 10% 低減するように  $R_s$  を調整します。これによって、 $R_{cm}^+ = 9R_s$  になります。このインピーダンスを超える場合は、抵抗  $R_s$  の代わりにピコアンメータを使

用し、同相入力電圧の関数としてのDCバイアス電流を測定することをお勧めします。

同相入力インピーダンスは、温度と同相入力電圧の非線形関数です。FETアンプの場合、同相入力インピーダンスは温度が10°C上昇するごとに1/2に減少します。

同相入力電圧の関数である  $R_{cm}$  は、同相入力電圧のゼロから  $\pm E_{cm}$  (最大同相電圧) までの変化に対する平均インピーダンスです。同相入力電圧がいくらか大きくなったときの  $R_{cm}$  の増加は、思ったほど大きくありません。特に FET 入力アンプの場合そのことが言えます。

### 入力間の最大電圧

ほとんどの動作条件では、入力間の誤差電圧 ( $e_e$ ) は、帰還によって 0V に非常に近い値に維持されます。しかし、電圧コンパレータや入力電圧の振幅が出力電圧が飽和する以上の大きさになった場合など、一部のアプリケーションでは、入力間の電圧が過大になることがあります。  $E_d$  は、アンプに永久的な損傷を与えることなく入力間に印加できる最大電圧です。アンプの保護を強化する方法として、入力端子の両端にバックツープック・ダイオードを並列配置することなどがあります。

### 最大同相電圧

差動入力アンプの場合、両方の入力の電圧をグラウンド電位より高くすることができます。同相入力電圧 ( $e_{cm}$ ) は、両方の入力電圧が同じとき、各入力に加わるグラウンド電位以上の電圧として定義されます。  $E_{cm}$  は、出力においてクリッピングや過度の非直線性が生じない前の、入力での最大ピーク同相入力電圧です。  $E_{cm}$  は、電圧フォロワ回路での最大入力電圧になります。(図7を参照)。

$E_{cm}$  は、図7の回路でオシロスコブを観察して歪み(約1~3%)が見られるまでピーク入力電圧(サイン波形)を上げていくことにより測定されます。非反転入力では、入力信号周波数がフルパワー応答周波数 ( $f_p$ ) を十分に下回ってなければなりません。

### 同相電圧除去

理想的なオペアンプは、入力間 ( $e^+ - e^-$ ) の差分電圧にのみ反応し、同相入力電圧(つまり、両方の入力と同じ電位)のよっては出力は発生しません。しかし、非反転入力と反転入力の間では若干ゲインが異なるため、同相入力電圧が出力で完全に削除されるわけではありません。出力同相誤差電圧を入力に換算した電圧を(ゲインで割算する)入力同相誤差電圧 ( $e_{ccm}$ ) と呼ぶとすると、同相除去比 (CMR) を同相電圧と同相誤差電圧の比と定義することができます。すなわち、 $CMR = e_{cm} / e_{ccm}$  になります。CMR を dB 単位で表すことがありますが、その場合は CMR は 10 を底とする log 値の 20 倍になります。図1の等価回路では、同相電圧除去に起因する誤差を、入力と直列に接続された電圧発生器 ( $e_{ccm}$ ) として示しています。なお、入力のいずれかが接地されると、同相入力電圧による誤差がゼロになります。したがって、非反転入力を接地する反転入力回路では同相入力誤差は発生しません。このため、CMR が問題となるのは、同相入力電圧が入力信号に正比例して変化する非反転入力回路と差動入力回路の場合だけです。この場合、 $e_{ccm}$  は回路全体の精度に影響を与える基本的な測定誤差になります。

たとえば、図14の回路の入力に10Vの信号 ( $e_i$ ) を印加した場合、同相入力電圧 ( $e_{cm}$ ) は入力電圧 ( $e_i$ ) に等しくなります。この場合アンプのCMRが5,000または74dBであれば、2mVの同相電圧 ( $e_{ccm}$ ) が発生するため、0.02%の測定誤差になります。



図 12. 差動インピーダンスのテスト回路

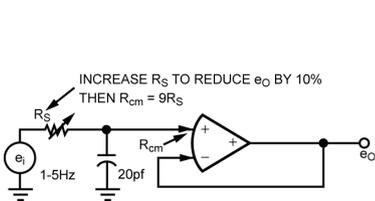


図 13. コモン・モード・インピーダンスのテスト回路

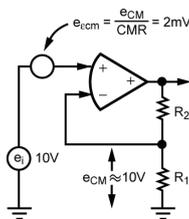


図 14. コモン・モード電圧の図解

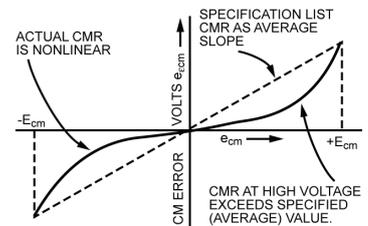


図 15. CM 電圧 対 CM 誤差

CMRを正確に規定することは、同相電圧誤差 ( $e_{\text{cm}}$ ) が同相入力電圧に対してかなり非線形関数の関係になることがあり、しかも温度によっても変化するので、非常に困難です。これは、特にFET入力アンプに当てはまります。図 15 に示すように、アナログ・デバイセスが公表しているCMRは上と下の最大同相入力電圧 ( $\pm E_{\text{cm}}$ ) で測定した値を使った平均値です。ただし、おそらくある程度同相入力電圧が大きくなるとCMRの増加は、規定の平均CMRより小さいでしょう。実際、同相電圧誤差が同相入力電圧の大きさに従って非線形に変化し、CMRが温度によって強く影響されなければ、この誤差源はそれほど重要にはならないでしょう。そうであれば、CMR誤差をゲイン誤差とみなすことができ、クローズドループ・ゲインの調整によって補正できるからです。したがって、実は多くのアプリケーションで、“同相誤差 ( $e_{\text{cm}}$ ) の直線性 対 同相入力電圧”の関係の方がCMRそのものよりも重要になります。

図 16 の回路は、CMR測定を行うと同様に、同相誤差の非直線性を測定するためのユニークな方法を示します。オシロスコプの表示は、図 15 のパターンと同じものになります。フローティング電源はシングルエンドのオシロスコプとして使用でき、ほぼすべての安定化電源には十分に絶縁されたフローティング出力があります。公表されているCMR仕様はDC入力信号にのみ適用されるため、5Hz以下の信号周波数で測定する必要があります。高周波域のCMRは仕様によって保証されていませんが、この回路で測定することができます。また、インピーダンスの不均衡に起因する同相誤差が増加しないように、テスト回路とアプリケーションの外部回路インピーダンスは同相インピーダンスに比べて小さいことを前提とします。

## 入力ノイズ

入力の電圧ノイズと電流ノイズの特性も、基本的には、オフセット電圧とバイアス電流の特性と同じように測定、規定、解析ができます。実際、オフセット電圧とバイアス電流のドリフトは、非常に低い周波数で発生するノイズと考えることができます。このため、図 1 の等価回路と図 11 のテスト回路の両方で、 $e_{\text{os}}$  を  $e_{\text{n}}$  (等価電圧ノイズ発生器) に置き換え、 $i_{\text{b}^-}$  と  $i_{\text{b}^+}$  を  $i_{\text{N}^-}$  と  $i_{\text{N}^+}$  (等価電流ノイズ発生器) に置き換えます。DCドリフトではなくノイズを

測定し、規定するということは、帯域幅を考慮しなければならないという点に大きな違いがあります。100Hz以下の低周波数では、1/fノイズが大勢を占めます。 $\sqrt{\text{Hz}}$  当たりのノイズが周波数に反比例して増加することになります。中域の周波数では、 $\sqrt{\text{Hz}}$  当たりのノイズは一定 (つまり「ホワイト」) になります。

ノイズを測定するために、図 11 の回路の出力にカットオフの急峻なバンドパス・フィルタを追加します。さらに、測定するノイズの帯域幅がオペアンプ、外付けフィードバック部品によって影響を受けないように、インピーダンス、ゲイン、コンデンサを調整する必要があります。非常に低い電流ノイズの測定は、感度を上げるのに大きな電流検出用抵抗が必要なことと浮遊容量の相互作用があるので、広帯域の測定が非常に難しくなります。

通常、2種類のノイズ測定が行われます。0.01~1Hzのバンドパス内の低周波数ノイズをストリップ・チャート・レコーダで測定し、3 $\sigma$ の不確実性でピーク to ピーク値を規定します。つまり観測されたピーク to ピーク値の99%が規定の限度内に収まるということです。5Hz~50kHzの帯域内の広帯域ノイズは、VTVM (できれば真のRMS型) で測定し、rms値として規定します。これらの測定で、電源ライン周波数や無線周波数のピックアップを避けるためにシールドリングが非常に重要になることは言うまでもありません。

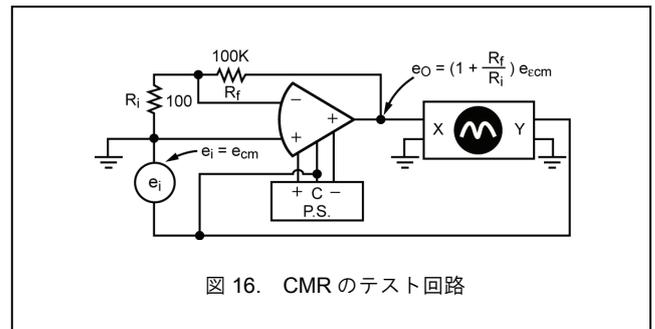


図 16. CMR のテスト回路