

特長

- 4線式タッチ・スクリーン・インターフェース
- 内部温度センサー：-40 ~ +85
- 2.5Vリファレンス内蔵
- バッテリー直接計測（0~6V）
- タッチ圧力計測
- 規定スループット・レート：125kSPS
- 単電源動作： $V_{CC} = 2.2 \sim 5.25V$
- 比例変換
- 高速シリアル・インターフェース
- プログラマブルな8または12ビットの分解能
- 補助アナログ入力を1本装備
- シャットダウン・モード：1 μA max
- 16ピンQSOPまたはTSSOPパッケージ

アプリケーション

- パーソナル・デジタル・アシスタント (PDA)
- スマート・ハンドヘルド・デバイス
- タッチ・スクリーン・モニター
- POS端末
- ページャー

概要

AD7873は、同期シリアル・インターフェースとタッチ・スクリーン駆動用の、ON抵抗の低いスイッチを内蔵した12ビット逐次比較型ADCです。AD7873は2.2~5.25V単電源で動作し、125kSPSを超えるスループット・レートを持っています。

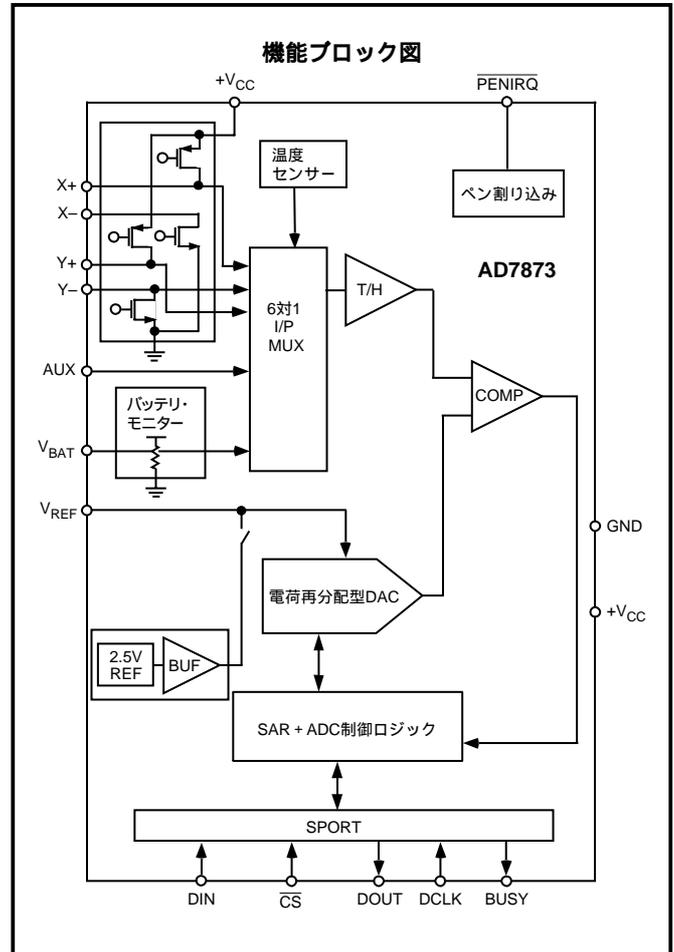
AD7873は、バッテリー直接計測、温度計測、タッチ圧力計測の機能を持っています。また、2.5Vリファレンスを内蔵しており、補助入力モード、バッテリー・モニター・モード、温度計測モードで使用できます。内部リファレンスは、使用しない場合、シャットダウンして消費電力を節減できます。1V ~ V_{CC} の外部リファレンス入力も使用でき、一方アナログ入力範囲は0V ~ V_{REF} です。AD7873には、消費電流を1 μA 未満に減少させるシャットダウン・モードがあります。

AD7873はスイッチ群を内蔵しています。低消費電力かつ高速動作なので、抵抗タッチ・スクリーンを持つPDA(パーソナル・デジタル・アシスタント)や、その他のポータブル装置のようなバッテリー駆動システムに最適です。AD7873は、16ピン0.15インチ・クォーター・サイズ・スモール・アウトライン(QSOP) または16ピン薄型シュリンク・スモール・アウトライン(TSSOP)パッケージを採用しています。

REV.0

アナログ・デバイセズ株式会社

機能ブロック図



製品のハイライト

- 内部スイッチ抵抗に起因する誤差をなくす、比例変換モードを使用
- 内部温度センサー：-40 ~ +85
- バッテリー・モニター入力
- タッチ圧力計測機能
- 低消費電力: 125kSPS、 $V_{CC} = 3.6V$ のとき、リファレンスOFFで最大1.37mW、リファレンスONで2.41mW (typ)
- パワーダウン動作
- アナログ入力範囲：0V ~ V_{REF}
- 融通性のあるシリアルI/Oポート

アナログ・デバイセズ社が提供する情報は正確で信頼できるものを期していますが、その情報の利用または利用したことにより引き起こされる第三者の特許または権利の侵害に関して、当社はいっさいの責任を負いません。さらに、アナログ・デバイセズ社の特許または特許の権利の使用を許諾するものでもありません。

本社 / 東京都港区海岸1-16-1 電話03 5402 8400 〒105-6891
 ニューピア竹芝サウスタワービル
 大阪営業所 / 大阪市淀川区宮原3-5-36 電話06 6350 868(代) 〒532-0003
 新大阪第二森ビル

AD7873

仕様

(特に指定のない限り、 $+V_{CC} = 2.7 \sim 3.6V$ 、 $V_{REF} =$ 内部または外部 $2.5V$ 、 $f_{DCLK} = 2MHz$ 、 $T_A = -40 \sim +85$)

パラメータ	AD7873A ¹	AD7873B ¹	単位	テスト条件 / コメント
DC精度				
分解能	12	12	ビット	
ノームス・コード	11	12	ビット min	
積分非直線性 ²	± 12	± 1	LSB max	
微分非直線性 ²		$-0.9 / +1.5$	LSB max	
オフセット誤差 ²	± 6	± 6	LSB max	$+V_{CC} = 2.7V$
ゲイン誤差 ²	± 4	± 4	LSB max	外部リファレンス
ノイズ	70	70	μV rms typ	
電源除去比	70	70	dB typ	
スイッチ・ドライバ				
ON抵抗 ²				
Y +、X +	5	5	typ	
Y -、X -	6	6	typ	
アナログ入力				
入力電圧範囲	$0 \sim V_{REF}$	$0 \sim V_{REF}$	V	
DCリーク電流	± 0.1	± 0.1	μA typ	
入力容量	37	37	pF typ	
リファレンス入 / 出力				
内部リファレンス電圧	2.45/2.55	2.45/2.55	V min/max	
内部リファレンス温度係数	± 15	± 15	ppm/ typ	
V_{REF} 入力電圧範囲	$1/V_{CC}$	$1/V_{CC}$	V min/max	
DCリーク電流	± 1	± 1	μA max	
V_{REF} 入力インピーダンス	1	1	G typ	$\overline{CS} = GND$ または $+V_{CC}$ 、内部リファレンス使用時260 (Typ)
温度計測				
温度範囲	$-40 / +85$	$-40 / +85$	min/max	
分解能				
差動計測 ³	1.6	1.6	typ	
シングル変換計測 ⁴	0.3	0.3	typ	
精度				
差動計測 ³	± 2	± 2	typ	
シングル変換計測 ⁴	± 2	± 2	typ	
バッテリー・モニター				
入力電圧範囲	$0 / +6$	$0 / +6$	V min/max	
入力インピーダンス	10	10	k typ	サンプリング、バッテリー・モニターOFF時1G
精度	± 2.5	$+2$	% max	外部リファレンス
	± 3	± 3	% max	内部リファレンス
ロジック入力				
入力ハイ電圧、 V_{INH}	2.4	2.4	V min	
入力ロー電圧、 V_{INL}	1.4	1.4	V max	
入力電流、 I_{IN}	± 1	± 1	μA max	10nA (Typ) $V_{IN} = 0V$ または $+V_{CC}$
入力容量、 C_{IN}^5	10	10	pF max	
ロジック出力				
出力ハイ電圧、 V_{OH}	$V_{CC} - 0.2$	$V_{CC} - 0.2$	V min	$I_{SOURCE} = 250 \mu A$ 、 $V_{CC} = 2.2 \sim 5.25V$
出力ロー電圧、 V_{OL}	0.4	0.4	V max	$I_{SINK} = 250 \mu A$
PENIRQ出力ロー電圧、 V_{OL}	0.4	0.4	V max	ブルアップ抵抗100k、 $I_{SINK} = 250 \mu A$
フローティング状態リーク電流	± 10	± 10	μA max	
フローティング状態出力容量 ⁵	10	10	pF max	
出力コーディング		自然2進数		
変換レート				
変換時間	12	12	最大DCLKサイクル数	
トラック / ホールド・アクイジション時間	3	3	最小DCLKサイクル数	
スループット・レート	125	125	kSPS max	

パラメータ	AD7873A ¹	AD7873B ¹	単位	テスト条件 / コメント
電源条件				
+V _{CC} (定格性能)	2.7/3.6	2.7/3.6	Vmin/max	2.2~5.25Vで動作
I _{CC} ⁶				各デジタルI/P = 0VまたはV _{CC}
ノーマル・モード (f _{SAMPLE} = 125kSPS)	380	380	μA max	内部リファレンスOFF。V _{CC} = 3.6V、240 μA typ
	670	670	μA typ	内部リファレンスON。V _{CC} = 3.6V
ノーマル・モード (f _{SAMPLE} = 12.5kSPS)	170	170	μA typ	内部リファレンスOFF。V _{CC} = 2.7V、 f _{DCLK} = 200kHz
ノーマル・モード (スタティック)	150	150	μA typ	内部リファレンスOFF。V _{CC} = 3.6V
	580	580	μA typ	内部リファレンスON。V _{CC} = 3.6V
シャットダウン・モード (スタティック)	1	1	μA max	200nA typ
消費電力⁶				
ノーマル・モード (f _{SAMPLE} = 125kSPS)	1.368	1.368	mW max	V _{CC} = 3.6V。内部リファレンスをディスエーブル
	2.412	2.142	mW typ	V _{CC} = 3.6V。内部リファレンスをイネーブル
シャットダウン	3.6	3.6	μW max	V _{CC} = 3.6V

注

1. 温度範囲：A、Bバージョン：-40 ~ +85
 2. 用語集を参照してください。
 3. Temp0とTemp1間の差を計測。キャリブレーション不要。
 4. 温度ドリフト：-2.1mV/
 5. 25 でサンプル・テストを行って適合性を保証。
 6. 消費電力とスループット・レートの関係の節を参照。
- 仕様は予告なく変更されることがあります。

タイミング特性¹

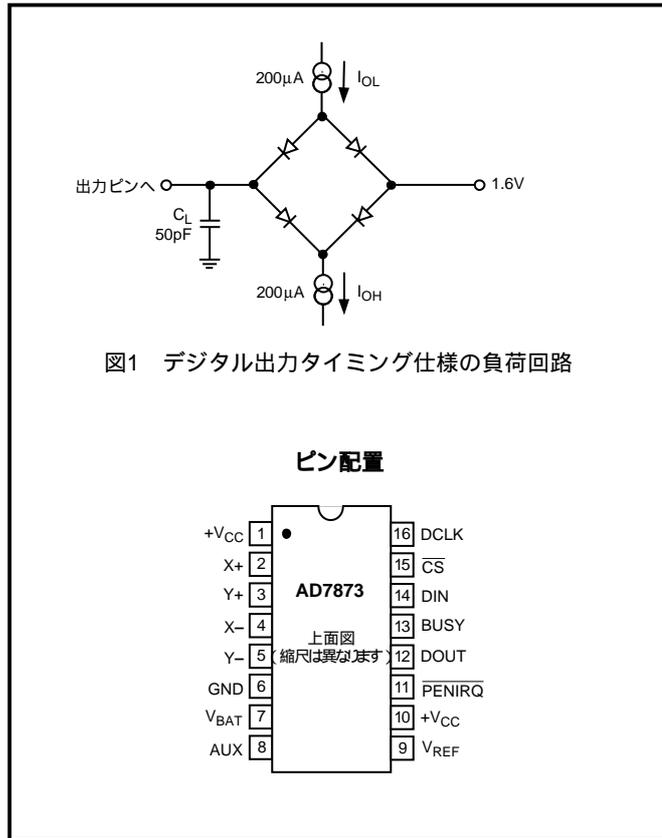
(特に指定のない限り、T_A = T_{MIN} ~ T_{MAX}、V_{CC} = 2.7 ~ 5.25V、V_{REF} = 2.5V)

パラメータ	T _{MIN} 、T _{MAX} での規定値	単位	説明
f _{DCLK} ²	10 2	kHz min MHz max	
t _{ACQ}	1.5	μs min	アキュジション時間
t ₁	10	ns min	CS立ち下がりエッジから最初のDCLK立ち上がりエッジまで
t ₂	60	ns max	CS立ち下がりエッジからBUSY スリーステート・ディスエーブルまで
t ₃ ³	60	ns max	CS立ち下がりエッジからDOUT スリーステート・ディスエーブルまで
t ₄	200	ns min	DCLKのハイパルス幅
t ₅	200	ns min	DCLKのローパルス幅
t ₆	60	ns max	DCLK立ち下がりエッジからBUSY立ち上がりエッジまで
t ₇	10	ns min	DCLK立ち上がりエッジまでのデータ・セットアップ時間
t ₈	10	ns min	データ有効からDCLKホールド・タイムまで
t ₉ ³	200	ns max	DCLK立ち下がりエッジからのデータ・アクセス時間
t ₁₀	0	ns min	CS立ち上がりエッジからDCLK無視まで
t ₁₁	100	ns max	CS立ち上がりエッジからBUSYの高インピーダンスまで
t ₁₂ ⁴	100	ns max	CS立ち上がりエッジからDOUTの高インピーダンスまで

注

1. 25 でサンプル・テストを行って適合性を保証。すべての入力信号はtr = tf = 5ns (V_{CC}の10~90%)で規定し、1.6Vの電圧レベルからの時間とします。
 2. DCLK入力のマーク/スペース比は40/60 ~ 60/40。
 3. 図1に示す負荷回路で測定。出力が0.4Vまたは2.0Vと交叉するまでに必要な時間と定義します。
 4. t₁₂は、図1の負荷回路でデータ出力が0.5V変化するときを要する時間の測定値から導出。この測定値に外挿を行い、50pFコンデンサの充/放電の影響を除去してあるため、タイミング特性に記載するt₁₂はデバイスの真のバス開放時間であることを意味し、バスの負荷に無関係であることを意味します。
- 仕様は予告なく変更されることがあります。

AD7873



絶対最大定格¹ (特に指定のない限り、 $T_A = 25^\circ\text{C}$)

- GNDを基準とする $+V_{CC}$ - 0.3 ~ +7V
 - GNDを基準とするアナログ入力電圧 - 0.3V ~ $V_{CC} + 0.3V$
 - GNDを基準とするデジタル入力電圧 - 0.3V ~ $V_{CC} + 0.3V$
 - GNDを基準とするデジタル出力電圧 - 0.3V ~ $V_{CC} + 0.3V$
 - GNDを基準とする V_{REF} - 0.3V ~ $V_{CC} + 0.3V$
 - 電源ピン以外の全ピンの入力電流² $\pm 10\text{mA}$
- 動作温度範囲

- 商用 (A, Bバージョン) - 40 ~ + 85
- 保管温度範囲 - 65 ~ + 150
- 接合温度 150
- QSOPパッケージ、TSSOPパッケージのワット損 450mW
- JA熱インピーダンス 149.97 /W (QSOP)
- 150.4 /W (TSSOP)
- JC熱インピーダンス 38.8 /W (QSOP)
- 27.6 /W (TSSOP)

ピン温度、ハンダ処理

- 蒸着 (60秒) 215
- 赤外線 (15秒) 220

注

1. 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。
2. 最大100mAまでの過渡電流ではSCRラッチ・アップは生じません。

オーダー・ガイド

製品モデル	範囲	直線性誤差 (LSB) ¹	パッケージ・オプション ²	ブランド情報
AD7873ARQ	- 40 ~ + 85	± 2	RQ-16	AD7873ARQ
AD7873ARQ-REEL	- 40 ~ + 85	± 2	RQ-16	AD7873ARQ
AD7873ARQ-REEL7	- 40 ~ + 85	± 2	RQ-16	AD7873ARQ
AD7873ARU ³	- 40 ~ + 85	± 2	RU-16	AD7873ARU
AD7873ARU-REEL ³	- 40 ~ + 85	± 2	RU-16	AD7873ARU
AD7873ARU-REEL7 ³	- 40 ~ + 85	± 2	RU-16	AD7873ARU
AD7873BRQ	- 40 ~ + 85	± 1	RQ-16	AD7873BRQ
AD7873BRQ-REEL	- 40 ~ + 85	± 1	RQ-16	AD7873BRQ
AD7873BRQ-REEL7	- 40 ~ + 85	± 1	RQ-16	AD7873BRQ
EVAL-AD7873CB ⁴	評価ボード			
EVAL-CONTROL BRD2 ⁵	コントローラ・ボード			

注

1. 直線性誤差は、積分直線性誤差を意味します。
2. RQ = QSOP = 0.15インチ・クォーター・サイズ・スモール・アウトライン・パッケージ、RU = TSSOP。
3. 製品の供給状況についてはお問い合わせください。
4. これは単独の評価ボードとしても、または評価/デモ目的の評価ボード・コントローラと組み合わせても使用できます。
5. このボードを使うと、PCからの制御と、CB略号が付くすべてのアナログ・デバイス評価ボードとの通信が可能です。

注意

ESD (静電放電) の影響を受けやすいデバイスです。4000Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることがあります。本製品には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電を受けたデバイスには回復不可能な損傷が発生することがあります。このため、性能低下や機能喪失を回避するために、適切なESD予防措置をとるようお奨めします。



ピン機能の説明

ピン番号	記号	機能
1, 10	+V _{CC}	電源入力。AD7873の+V _{CC} 範囲は2.2~5.25Vです。両+V _{CC} ピンは一緒に接続します。
2	X+	X+位置入力。ADC入力チャンネル1。
3	Y+	Y+位置入力。ADC入力チャンネル2。
4	X-	X-位置入力。
5	Y-	Y-位置入力。ADC入力チャンネル3。
6	GND	アナログ・グラウンド。AD7873上の全回路に対するグラウンドリファレンスポイント。全アナログ入力信号と外部リファレンス信号はこのGND電圧を基準とします。
7	V _{BAT}	バッテリー・モニター入力。ADC入力チャンネル4。
8	AUX	補助入力。ADC入力チャンネル5。
9	V _{REF}	AD7873のリファレンス出力。代わりに外部リファレンスをこの入力に接続することができます。外部リファレンスの電圧範囲は1.0V~+V _{CC} です。AD7873の性能は、2.5Vで規定されています。2.5Vの内部リファレンスがこのピンに出力されるため、デバイスの外部で使用することもできます。このリファレンス出力をシステム内の他の場所に接続するときは、バッファを介して接続してください。0.1μFコンデンサをこのピンとGNDの間に接続して、システム・ノイズの影響を抑えることを推奨します。
11	PENIRQ	ピン割り込み。CMOSロジックのオープン・ドレイン出力（10~100kΩの外部プルアップ抵抗が必要）。
12	DOUT	データ出力。ロジック出力。AD7873の変換結果がシリアル・データ・ストリームとしてこのピンから出力されます。ビットはDCLK入力の立ち上がりエッジで出力されます。CSがハイのときは、この出力は高インピーダンスになります。
13	BUSY	ビジー出力。ロジック出力。CSがハイのときは、この出力は高インピーダンスになります。
14	DIN	データ入力。ロジック入力。AD7873のコントロール・レジスタに書き込むデータをこのピンに入力します。DCLKの立ち上がりエッジでレジスタに入力されます（コントロール・レジスタの節参照）。
15	CS	チップ・セレクト入力。アクティブ・ローのロジック入力。この入力は、AD7873の変換開始とシリアル入/出力レジスタのイネーブルの2つの機能を持っています。
16	DCLK	外部クロック入力。ロジック入力。DCLKは、このデバイスからデータをアクセスする際のシリアル・クロックになります。このクロック入力は、AD7873の変換プロセスのクロック・ソースとしても使われます。

用語集

積分非直線性

ADC伝達関数の両端を結ぶ直線からの最大偏差をいいます。伝達関数の両端とは、ゼロスケール（最初のコード遷移より1LSB下のポイント）とフルスケール（最後のコード遷移より1LSB上のポイント）をいいます。

微分非直線性

ADCの2つの隣接コード間における1LSB変化の、測定値と理論値の差をいいます。

オフセット誤差

理論値AGND + 1 LSBと最初のコード遷移（(00...000）から（00...001））との差をいいます。

ゲイン誤差

オフセット誤差調整後の最後のコード遷移（(111...110）から（111...111））と理論値（V_{REF} - 1LSB）との差をいいます。

トラック/ホールド・アクイジション時間

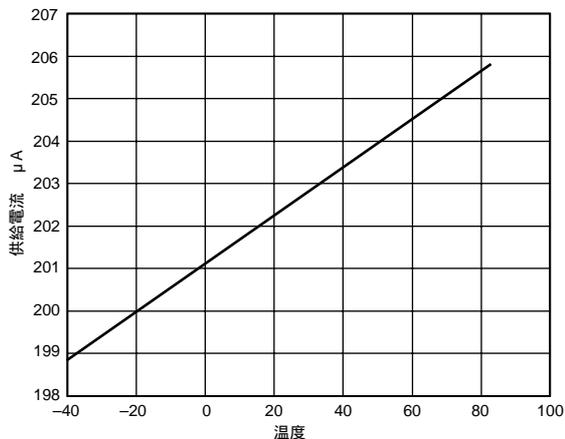
STARTビット検出後の、DCLKの5番目の立ち上がりエッジで、トラック/ホールド・アンプはアクイジション位相に入ります。DCLKの3サイクルがトラック/ホールド・アクイジション時間として使われ、規定の最大DCLK周波数においても、この時間内に入力信号は12ビット・レベルまで到達します。詳細については、アナログ入力の節を参照してください。

ON抵抗

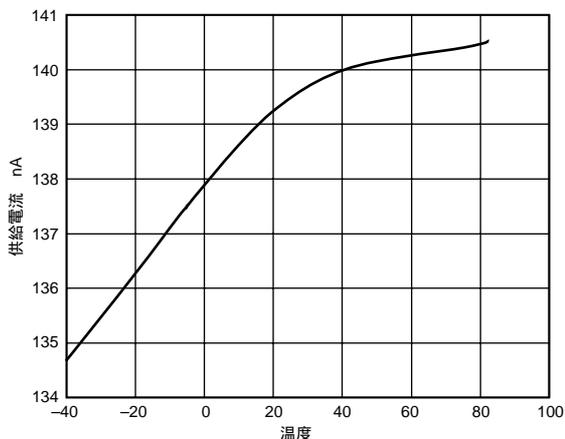
スイッチ・ドライバのドレイン/ソース間の抵抗値。

AD7873 代表的な性能特性

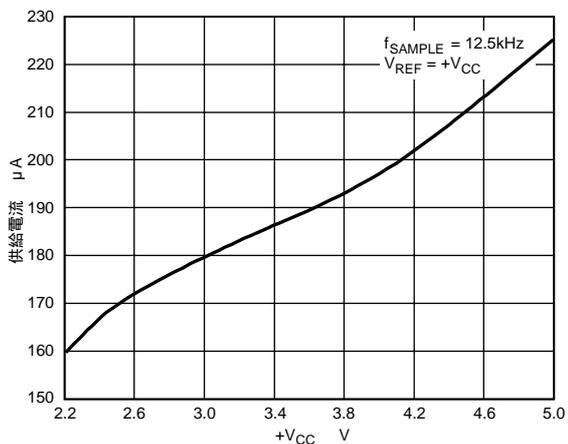
(特に指定のない限り $T_A = 25$ 、 $+V_{CC} = 2.7V$ 、 $V_{REF} = 2.5V$ 、 $f_{SAMPLE} = 125kHz$ 、 $f_{DCLK} = 16$ 、 $f_{SAMPLE} = 2MHz$)



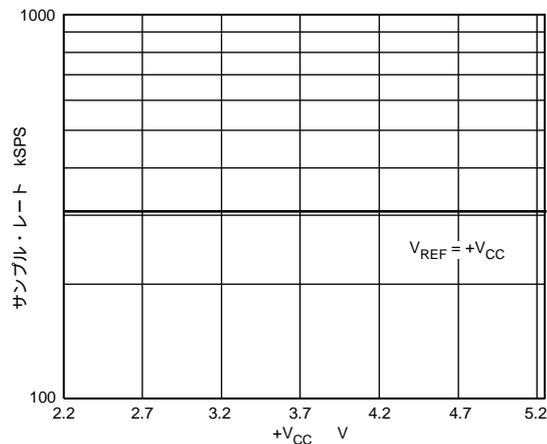
特性1 供給電流対温度



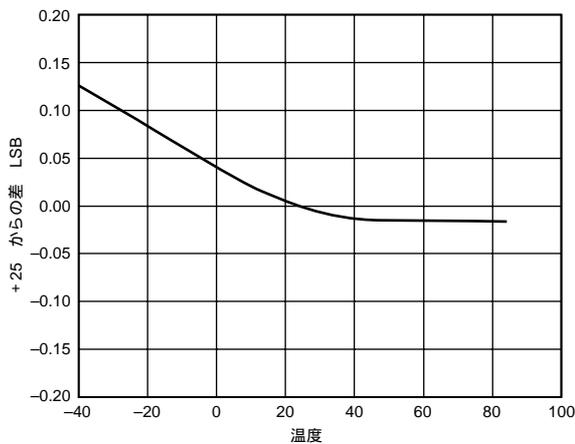
特性4 パワーダウン供給電流の温度特性



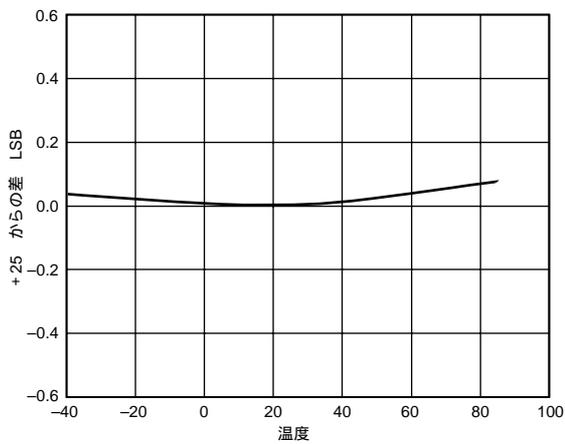
特性2 供給電流対 +VCC



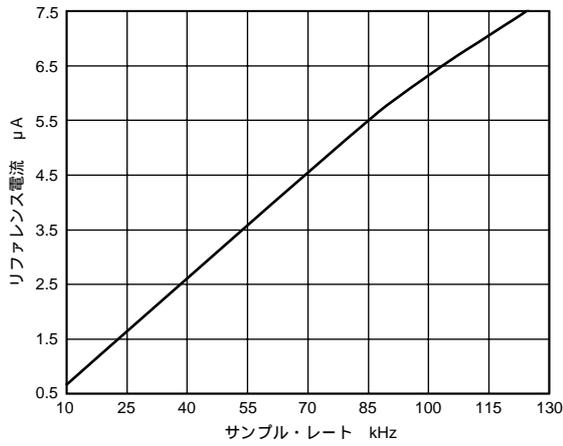
特性5 最大サンプル・レート対 +VCC



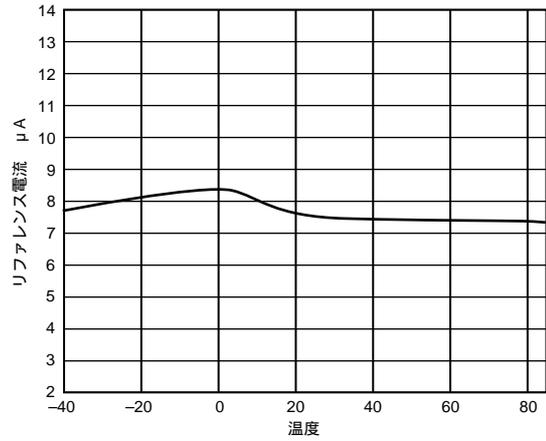
特性3 ゲインの温度特性



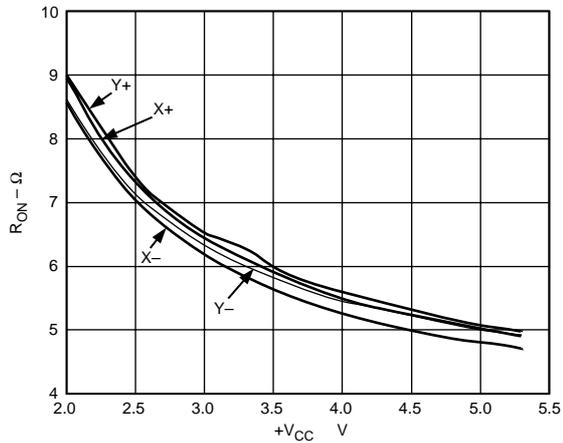
特性6 オフセットの温度特性



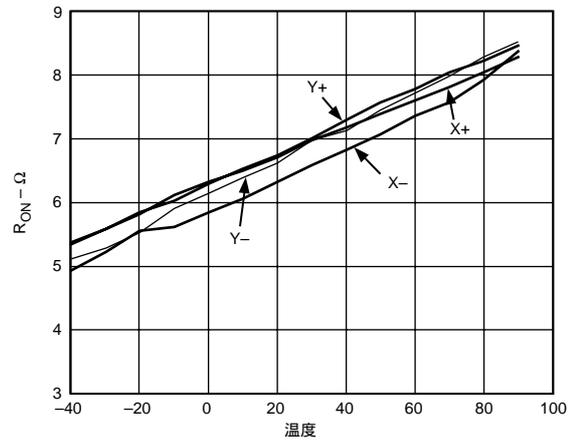
特性7 リファレンス電流 対 サンプル・レート



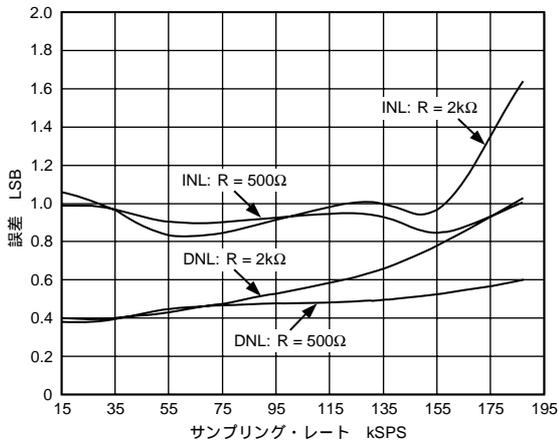
特性10 リファレンス電流 対 温度



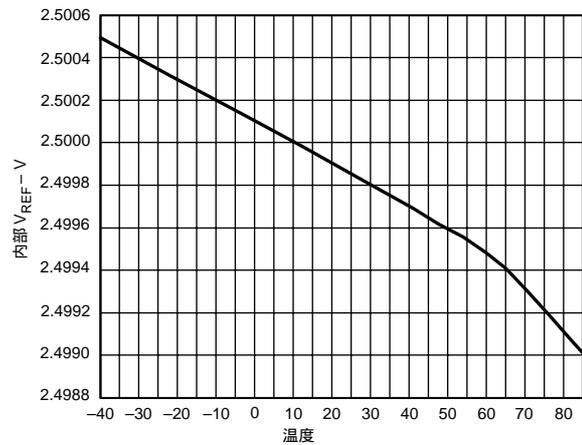
特性8 スイッチのON抵抗 対 +V_{CC}
(X+とY+は+V_{CC}ピン基準、X-とY-はGND基準)



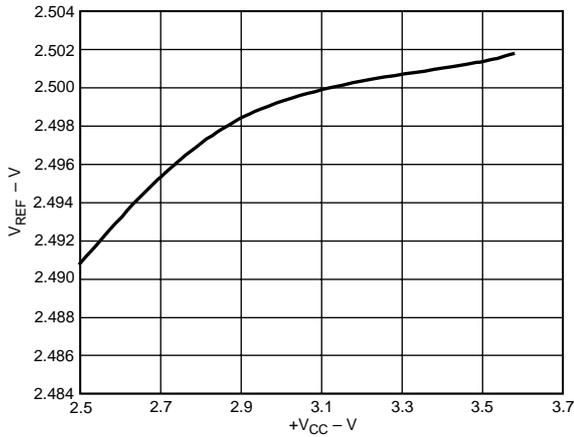
特性11 スイッチのON抵抗 対 温度
(X+とY+は+V_{CC}ピン基準、X-とY-はGND基準)



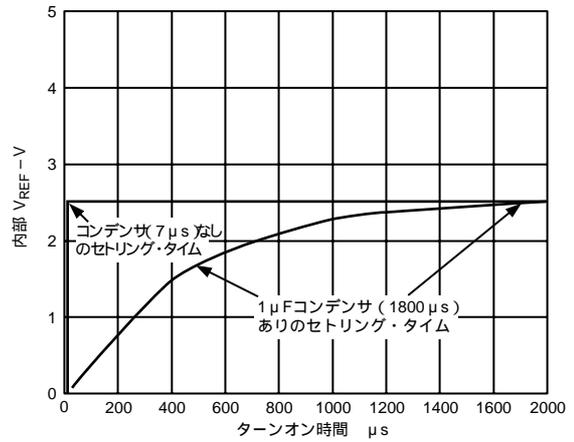
特性9 最大サンプリング・レート 対 R_{IN}



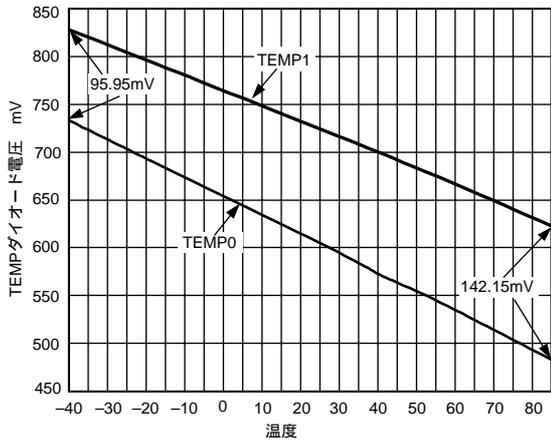
特性12 内部V_{REF}の温度特性



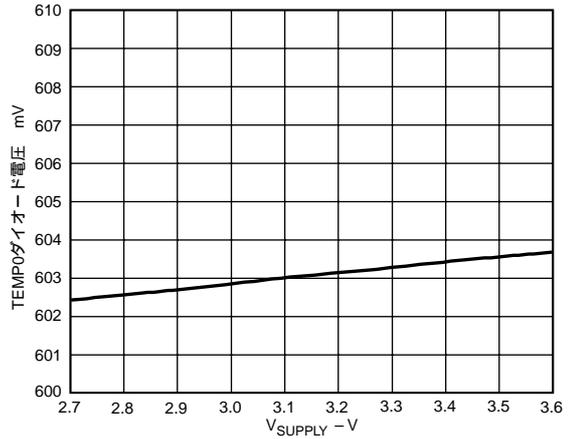
特性13 内部 V_{REF} 対 $+V_{CC}$



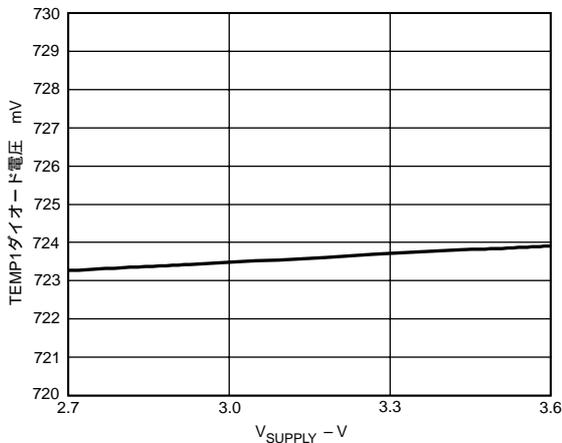
特性16 内部 V_{REF} 対 ターンオン時間



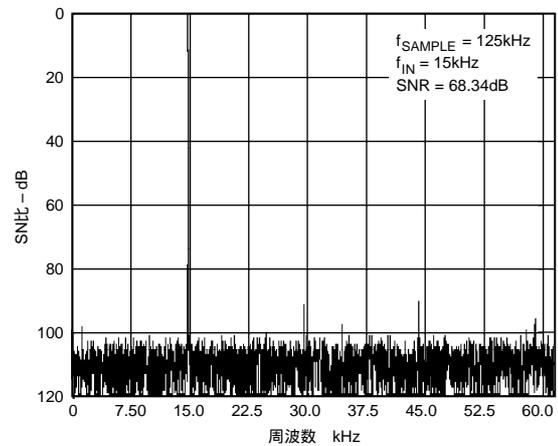
特性14 TEMPダイオード電圧 対 温度 (2.7V電源)



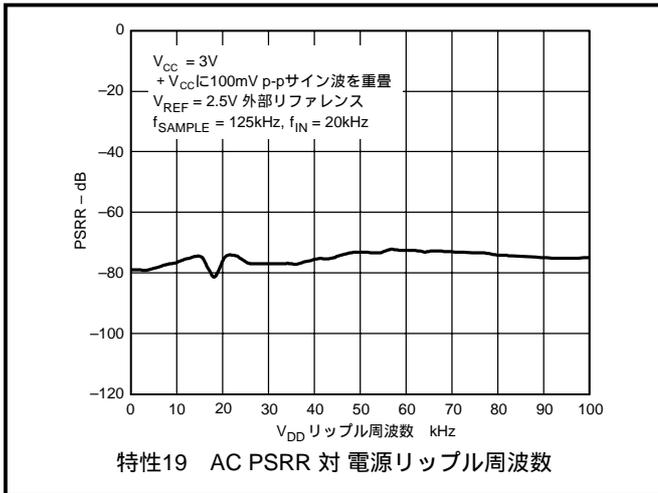
特性17 Temp0ダイオード電圧 対 電源電圧 (25)



特性15 Temp1ダイオード電圧 対 電源電圧 (25)



特性18 補助チャンネルのダイナミック性能



特性18に、サンプル・レート125kHzと入力周波数15kHzにおける、AD7873の補助チャンネルに対する代表的なFFTプロットを示します。特性19に、AD7873の電源変動除去比とV_{DD}電源周波数の関係を示します。電源変動除去比は、ADC出力でのフルスケール周波数fの電力と、周波数f_sでADCのV_{CC}電源に加えられた100mVのサイン波の電力との比として定義されます。

$$PSRR \text{ (dB)} = 10 \log (P_f / P_{f_s})$$

P_f = ADC出力における周波数fの電力、P_{f_s} = ADCのV_{CC}電源に加えられた周波数f_sの電力。100mVピークtoピークのサイン波をV_{CC}電源に重畳します。電源には、10 μFと0.1 μFのデカップリング・コンデンサを使用しています。

回路情報

AD7873は、高速かつ低消費電力の12ビット単電源A/Dコンバータです。AD7873は電源電圧2.2 ~ 5.25Vで動作できます。5V電源または3V電源で動作させた場合、AD7873は2MHzクロックで125kSPSのスループット・レートが可能です。

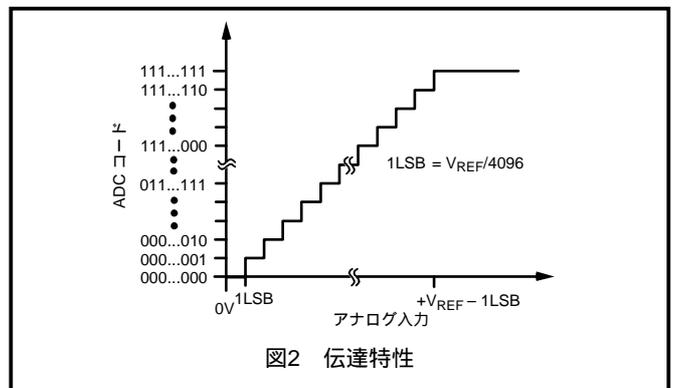
AD7873は、トラック / ホールド、マルチプレクサ、A/Dコンバータ、リファレンス、温度センサー、シリアル・インターフェースを小型の16ピンQSOPパッケージまたはTSSOPパッケージに組み込んでおり、代替ソリューションに比べて、大幅な省スペース化を提供します。シリアル・クロック入力(DCLK)は、デバイスからのデータ読み出しに使用し、さらに逐次比較型A/Dコンバータのクロック・ソースとしても使われます。アナログ入力範囲は0V ~ V_{REF}です(外付けV_{REF}は1V ~

+V_{CC}が可能)。AD7873は2.5Vリファレンスを内蔵しており、このリファレンスはバッファを介して外部でも使用できます。

ADCに対するアナログ入力の内蔵マルチプレクサを介して行われます。このアナログ入力としては、パネル座標(X、Y、Z)、バッテリー電圧、またはチップ温度が可能です。マルチプレクサは低抵抗スイッチで構成されており、これらのスイッチにより非選択のADC入力チャンネルが電力を供給すること、および対応するピンが外部デバイスに対するグラウンドを提供することが可能になります。測定方法によっては、スイッチのON抵抗が誤差の原因となることがあります。ただし、コンバータに対する差動入力と差動電圧アーキテクチャを使用すると、この誤差は無視できます。

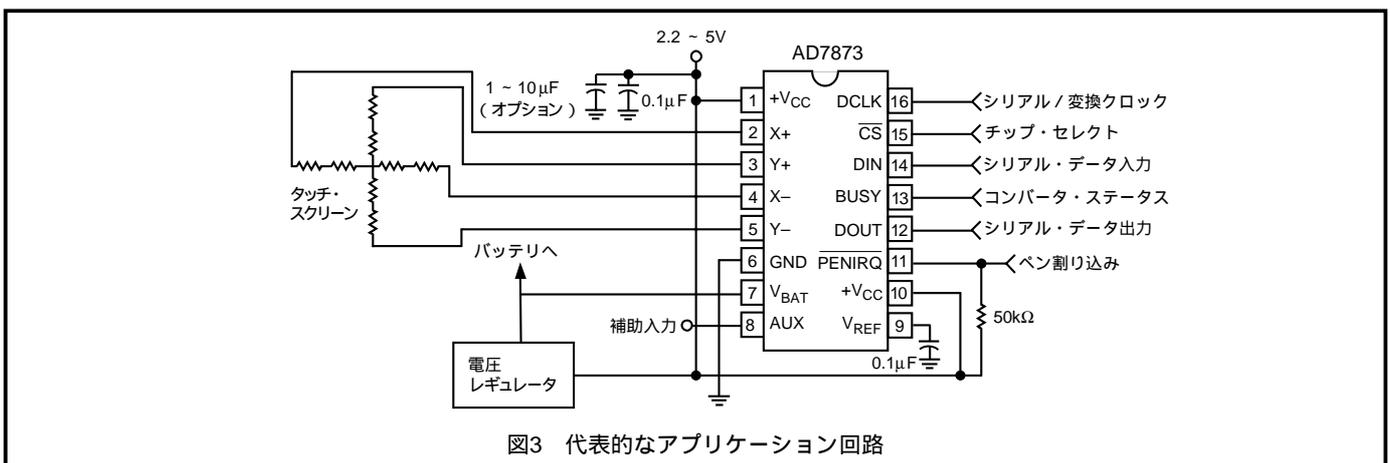
ADCの伝達関数

AD7873の出力コーディングは自然2進数です。コード遷移はLSBの連続する整数倍値(1LSB、2LSBなど)で発生します。LSBサイズ = V_{REF} / 4096です。AD7873の理論上の伝達特性を図2に示します。



代表的な接続図

図3に、タッチ・スクリーン制御アプリケーションにおけるAD7873の代表的な接続図を示します。AD7873はリファレンスを内蔵していますが、1V ~ +V_{CC}の外付け低インピーダンス電源でこれを上書きできます。リファレンス値がコンバータの入力範囲を決定します。変換結果は、1回の変換に使用されるクロック数に応じて、MSBを先頭にし、残りの11ビットと3ビットのゼロがその後について出力されます(シリアル・インターフェースの節参照)。消費電力が問題となるアプリケーションの場合は、パワー・マネジメント・オプションを使って低消費電力性能を向上できます。使用可能なパワー・マネジメント・オプションについては、表IIIを参照してください。



AD7873

アナログ入力

図4に、AD7873のアナログ入力構造の等価回路を示します。この回路図には、入力マルチプレクサのブロック図、A/Dコンバータの差動入力、差動リファレンスも示してあります。表1に、コントロール・レジスタ内のSER/DFRビットをハイとローに設定した場合の各アナログ入力に対応するマルチプレクサ・アドレスを示します。コントロール・ビットは、DINピンを経由してデバイスにシリアルに入力されます。コントロール・レジスタの詳細については、コントロール・レジスタの節を参照してください。

コンバータがホールド・モードになると、+IN入力と-IN入力の電圧差が内部コンデンサ・アレイに入力されます（図4参照）。アナログ入力の入力電流は、デバイスの変換レートに依存します。サンプル周期中に、信号源は内部サンプリング・コンデンサ（37pF typ）を充電する必要があります。コンデンサが充電されると、入力電流は流れなくなります。アナログ信号源からコンバータへの電荷移動レートは、変換レートの関数になります。

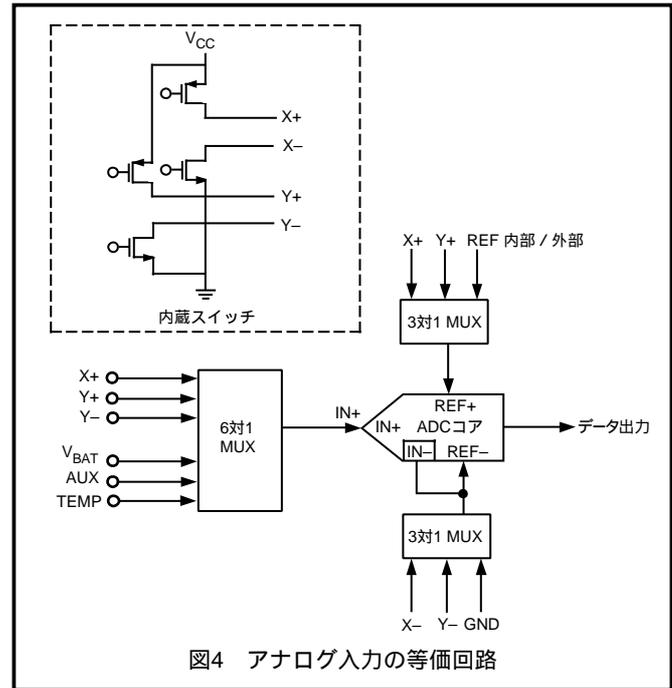


図4 アナログ入力の等価回路

表1 アナログ入力、リファレンス、タッチ・スクリーン制御

A2	A1	A0	SER/DFR	アナログ入力	Xスイッチ	Yスイッチ	+ REF*	- REF*
0	0	0	1	TEMP0	オフ	オフ	V_{REF}	GND
0	0	1	1	X+	オフ	オン	V_{REF}	GND
0	1	0	1	VBAT	オフ	オフ	V_{REF}	GND
0	1	1	1	X+ (Z1)	X + オフ X - オン	Y + オン Y - オフ	V_{REF}	GND
1	0	0	1	Y- (Z2)	X + オフ X - オン	Y + オン Y - オフ	V_{REF}	GND
1	0	1	1	Y+	オン	オフ	V_{REF}	GND
1	1	0	1	AUX	オフ	オフ	V_{REF}	GND
1	1	1	1	TEMP1	オフ	オフ	V_{REF}	GND
0	0	0	0	無効アドレス。テスト・モード：Temp0ダイオードをPENIRQピンに出力。				
0	0	1	0	X+	オフ	オン	Y+	Y-
0	1	0	0	無効アドレス				
0	1	1	0	X+ (Z1)	X + オフ X - オン	Y + オン Y - オフ	Y+	X-
1	0	0	0	Y- (Z2)	X + オフ X - オン	Y + オン Y - オフ	Y+	X-
1	0	1	0	Y+	オン	オフ	X+	X-
1	1	0	0	出力識別コード1000 0000 0000。				
1	1	1	0	無効アドレス。テスト・モード：Temp1ダイオードをPENIRQピンに出力。				

*内部ノードであるため、ユーザーから直接アクセスできません。

アキュイジション時間

トラック / ホールド・アンプは、STARTビット検出後の、DCLKの5番目の立ち下がりエッジでトラックング・モードに入ります(図13参照)。トラック / ホールド・アンプが入力信号を取り込むときに要する時間は、37pFの入力容量を充電する速度に依存します。ゼロ・ソース・インピーダンスを持つアナログ入力では、DCLKの3サイクルで十分に12ビット・レベルの信号を入力できます。ソース・インピーダンス R_{IN} を持つアナログ入力に対しては、実際に必要なアキュイジション時間は次式で計算されます。

$$t_{ACQ} = 8.4 \times (R_{IN} + 100) \times 37\text{pF}$$

ここで R_{IN} は入力信号のソース・インピーダンスで100、37pFは入力RC。使用するDCLK周波数に応じて、種々のソース・インピーダンス値を持つアナログ入力信号を入力するために、DCLKの3サイクルが十分な場合と、十分でない場合があります。

タッチ・スクリーンの設定

アプリケーションによっては、外部コンデンサをタッチ・スクリーン間に接続して、ノイズ(例えばLCDパネルまたはバックライト回路で発生する)を除去する必要があります。これらのコンデンサ値により、パネルがタッチされたときのセトリング・タイム条件が発生します。セトリング・タイムは一般にゲイン誤差として表されます。これらの問題を最小化または解消する方法がいくつかあります。問題になるのは、ADCのサンプリング時点までに入力信号やリファレンス、またはこの両方が最終値にセトリングしないことです。さらに、リファレンスが変換サイクル中も変化することです。必要なタッチ・スクリーン・セトリング・タイムに対するDCLKを停止または低速にすることが、1つのオプションとして考えられます。この方法では、入力とリファレンスがアキュイジション時間内に安定することが可能になります。この方法では、シングル・エンド・モードと差動モードの両方に対してこの問題が解消されます。

他のオプションとしては、タッチ・スクリーンに対してAD7873を差動モードでのみ動作させて、タッチ・スクリーン・ドライバをONに維持して、AD7873がパワーダウン・モードに入らないように設定することです(PD0 = PD1 = 1)。必要なセトリング・タイムとAD7873データ・レートに応じて、複数の変換が必要になることがあります。必要な回数の変換が行われた後、AD7873を直前の計測でパワーダウン状態にできます。最後の方法は、15 DCLKサイクル・モードを使う方法です。この方法ではプロセッサが停止を命じるまでタッチ・スクリーン・ドライバをONに維持します。

内部リファレンス

AD7873は2.5Vリファレンスを内蔵しています。この内部リファレンスは V_{REF} ピンに出力されており、外部で使用できますが、バッファを介して取り出す必要があります。内蔵リファレンスは、パワーダウン・アドレスPD1 = 1を使ってターンオン / オフできます(表IIIおよび図5参照)。リファレンスは、一般に、バッテリー・モニターや温度計測でのシングル・エンド・モードで、補助入力の使用時に使われます。最適なタッチ・スクリーン性能は、差動モ

ドを使用した際に得られます。2.5Vリファレンスのパワーアップ時間は、負荷なしの場合 $10\mu\text{s}$ (typ)ですが、最適性能を得るためには $0.1\mu\text{F}$ のコンデンサを V_{REF} ピンに接続することを推奨します。このコンデンサはパワーアップ時間に影響を与えません(特性16を参照)。

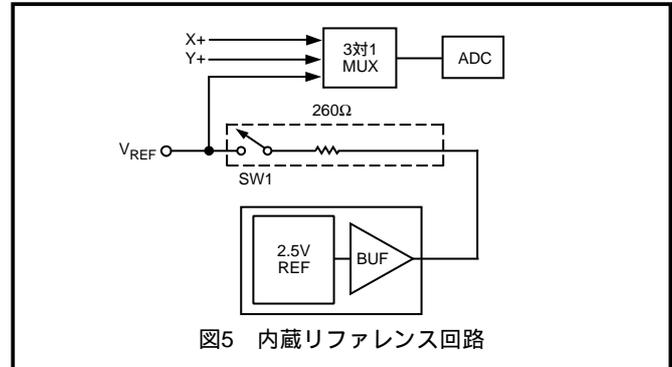


図5 内蔵リファレンス回路

リファレンス入力

+ REFと - REFの電位差がアナログ入力範囲を決定します(図4参照)。AD7873は、 $1\text{V} \sim +V_{CC}$ の範囲のリファレンス入力で作動します。図5に、AD7873の内蔵リファレンス回路を示します。AD7873の内部リファレンスは、外部リファレンスで上書きできます。最適性能を得るためには、外部リファレンスを入力するときには、内部リファレンスをディスエーブルにしてください。これは、内部リファレンスのディスエーブル時には図5のAD7873内SW1がオープンになるためです。リファレンスがイネーブルにされている限り、内蔵リファレンスは常に V_{REF} ピンに出力されています。内部リファレンス・イネーブル時の V_{REF} ピンから見た入力インピーダンスは約260Ωです。リファレンス・ディスエーブル時の V_{REF} ピンから見た入力インピーダンスは G_{REF} の値になります。タッチ・スクリーン計測を行うときは、変換は差動(比例)モードまたはシングル・エンド・モードで行えます。コントロール・レジスタ内のSER/DFRビットを“1”に設定すると、シングル・エンド変換が実行されます。図6に、シングル・エンドY座標計測用の設定を示します。X+入力はA/Dコンバータに接続し、Y+ドライバとY-ドライバはターンオフ、X+の電圧をデジタル化します。変換は、GNDと V_{REF} を基準とするADCにより行われます。 V_{REF} には内部リファレンスまたは外部から V_{REF} ピンに入力された電圧を使用でき、パワー・マネジメント・ビット PD0とPD1の設定により選択されます(表II参照)。このモードの利点は、データの取り込みが完了したときに、外部タッチ・スクリーンに対する電源のスイッチをターンオフして消費電力を節約できることです。ただし、YドライバのON抵抗が入力される電圧に影響を与えます。タッチ・スクリーン抵抗は、メーカーに応じて200 ~ 900Ωの範囲になります。したがって、スイッチのON抵抗が約60Ωの場合、タッチ・スクリーン上のペン位置によらずフルスケール電圧およびゼロスケール電圧は入力できません。AD7873向けの推奨最小タッチ・スクリーン抵抗は約70Ωです。したがって、この動作モードでは、電圧によっては内部スイッチ間で失われてしまう場合があります。さらに他の誤差原因がある場合には、温度と電源の全範囲で、内部スイッチ抵抗がタッチ・スクリーンの抵抗を計測できない場合があります。

AD7873

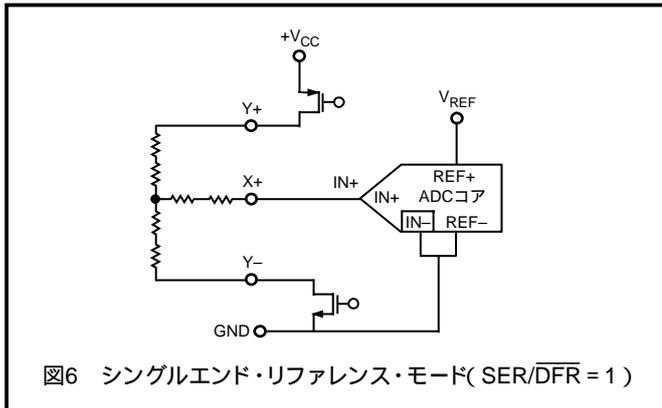


図6 シングルエンド・リファレンス・モード (SER/DFR = 1)

この状況に対する代替案としては、SER/DFRビットをローに設定することです。ここでもY座標の計測を考えますが、今度はADCの+REFノードと-REFノードは直接Y+ピンとY-ピンに接続されます。これはA/Dコンバータが比例変換動作を行うことを意味します。変換結果は常に外部抵抗の%値になります。この値は、内部スイッチのON抵抗に対する変化とは無関係になります。図7に、Y座標の比例計測用の設定を示します。

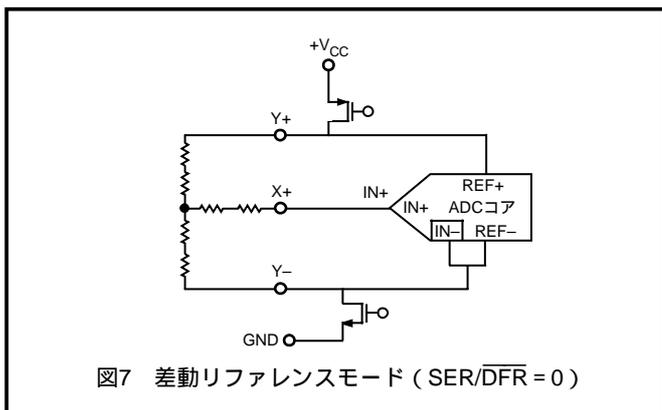


図7 差動リファレンスモード (SER/DFR = 0)

この動作モードの欠点は、アキュイジション位相と変換プロセスの両方で、外部タッチ・スクリーンの電源がONのままになることです。このために変換中に供給電流が流れます。

温度計測

AD7873には、シングル変換法と差動変換法の2種類の温度計測オプションがあります。両方法とも内蔵のダイオード計測に基づきます。

シングル変換法では、固定のキャリブレーション温度でダイオード電圧がデジタル化されて記録されます。後続のダイオードのポーリングにより、キャリブレーション温度ダイオードの結果から、外挿により周囲温度の計算を行います。ここでは、約 -2.1mV/ のダイオード温度ドリフトを仮定しています。この方法では、約0.3 の分解能と±3 の予測精度が得られます。

差動変換法では、2ポイントを計測します。最初の計測は、固定のバイアス電流をダイオードに流して行い、2つ目の計測は同一ダイオードに整数倍の固定バイアス電流を流して行います。

これらのダイオード測定における電位差は絶対温度に比例し、次式で得られます。

$$V_{BE} = (kT/q) \times (\ln N)$$

ここで、 V_{BE} はダイオード電圧、 N はバイアス電流の倍率、 k はボルツマン定数、 q は電子の電荷です。この方法では、±2 のさらに正確な絶対温度計測が得られますが、分解能は約1.6 に低下します。電流倍率を105 (AD7873での代表値)として、ボルツマン定数 $k = 1.38054 \times 10^{-23}$ エレクトロンV / 華氏温度、電子の電荷 $q = 1.602189 \times 10^{-19}$ とすると、周辺温度 T () は次のように計算されます。

$$V_{BE} = (kT/q) \times (\ln N)$$

$$T = (V_{BE} \times q) / (k \times \ln N)$$

$$T = 2.49 \times 10^3 \times V_{BE} - 273K$$

V_{BE} は、最初の変換値と2番目の変換値との差から計算されます。

図8に、温度計測モードのブロック図を示します。

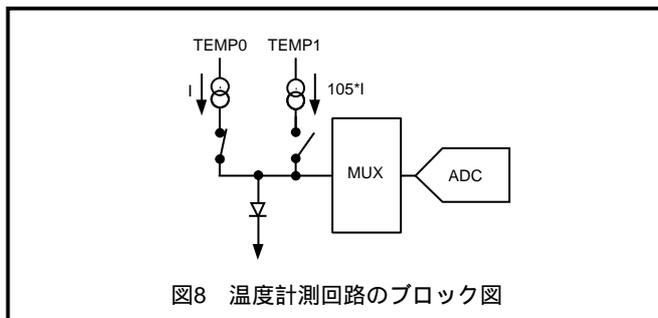


図8 温度計測回路のブロック図

バッテリー計測

AD7873は、0~6Vのバッテリー電圧を監視できます。図9に、 V_{BAT} ピンを使用するバッテリー電圧モニターのブロック図を示します。AD7873の+ V_{CC} に対する電圧はDC/DCレギュレータを使って所望の電源電圧に維持され、一方、レギュレータに対する入力監視されます。 V_{BAT} のこの電圧を4分割して、6Vのバッテリー電圧がADCに1.5Vとして入力されるようにします。消費電力を節約するため、 V_{BAT} の電圧をサンプリングするときだけ分割器をONにします。表Iに、バッテリー計測の実行に必要なコントロール・ビットの設定を示します。

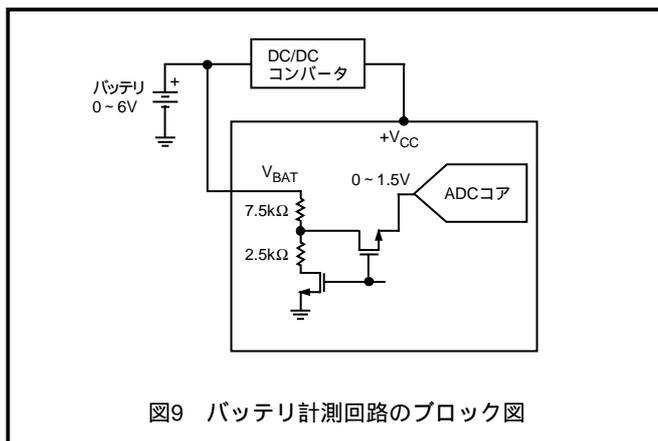


図9 バッテリー計測回路のブロック図

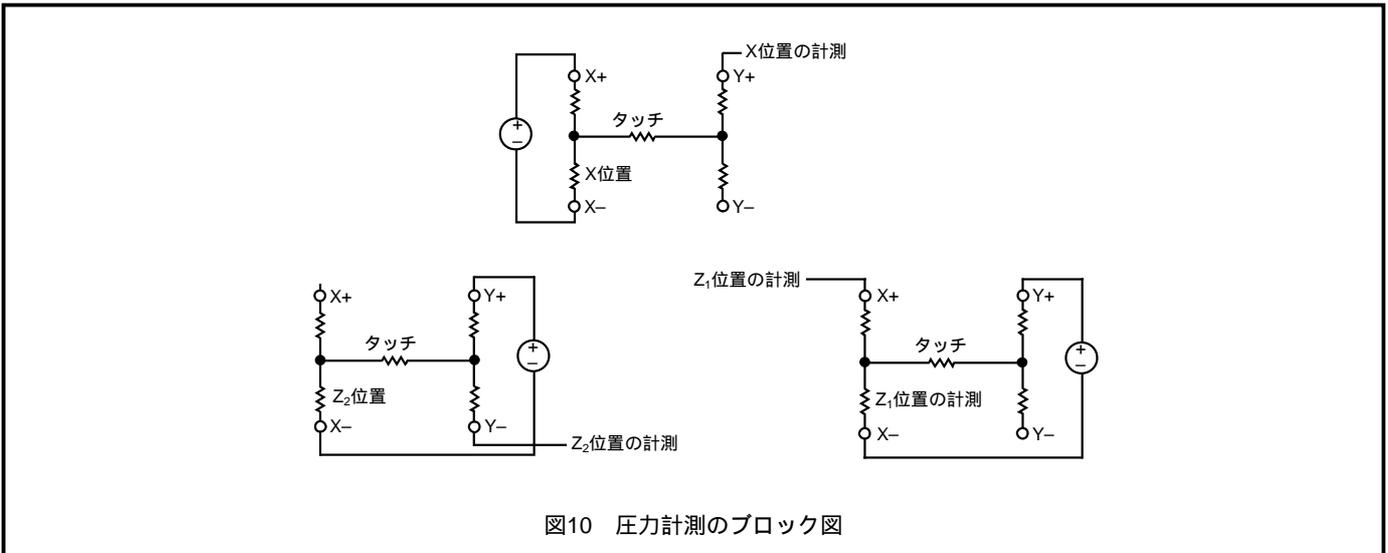


図10 圧力計測のブロック図

圧力計測

ペンまたは指でタッチ・スクリーンに加えられた圧力をAD7873を使って計測できます。簡単な計算が必要です。この計測に対しては8ビット分解能モードで十分ですが、次の計測に対しては12ビット分解能モードで示してあります。XプレートとYプレート間のコンタクト抵抗を計測します。この方法は、押された領域のサイズと加えられた圧力を正しく表示できます。タッチした面積は、物体が接触している面積に比例します。この抵抗 (R_{TOUCH}) の大きさは、2つの方法で計算できます。

最初の方法では、Xプレート・タブレットの全抵抗値が既知である必要があります。X位置、Z₁位置、Z₂位置を計測する3回のタッチ・スクリーン変換が必要です (図10参照)。次式を使ってタッチ抵抗を計算します。

$$R_{TOUCH} = (R_{XPLATE}) \times (X_{POSITION} / 4095) \times [(Z_2 / Z_1) - 1]$$

2つ目の方法では、Xプレート・タブレットとYプレート・タブレットの抵抗値が既知である必要があります。X位置、Y位置、Z₁位置を計測する3回のタッチ・スクリーン変換が必要です (図10参照)。

次式を使ってタッチ抵抗を計算します。

$$R_{TOUCH} = \{ (R_{XPLATE} / Z_1) \times (X_{POSITION} / 4095) \times [(4096 / Z_1) - 1] \} - \{ R_{YPLATE} \times (Y_{POSITION} / 4095) \}$$

ペン割り込み要求

ペン割り込みの等価出力回路を図11に示します。+V_{CC}と、このCMOSロジックのオープン・ドレイン出力の間にプルアップ抵抗 (10~100k) を接続して、PENIRQ出力が常にハイになるようにします。PENIRQがイネーブルにされているとき (表III参照)、AD7873に接続されているタッチ・スクリーンにペンまたは指が触れると、PENIRQ出力がローになり、マイクロプロセッサに対する割り込みが開始され、コントロール・ワードが書き込まれて、AD7873が変換を開始します。この出力はパワーダウン中の変換の間にもイネーブルにでき (表III参照)、スクリーンにタッチされたときのパワーアップを可能にします。外部リファレンスが規定の12または8ビット・レベルに設定されていれば、パワーアップ後の最初のタッチ・スクリーン座標変換結果が有効になります。

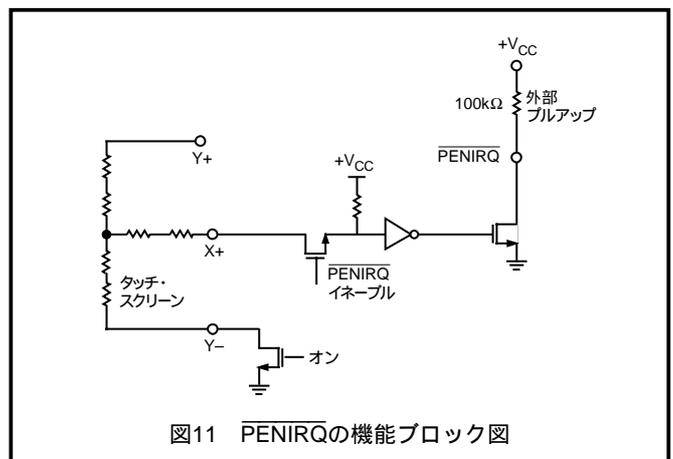


図11 PENIRQの機能ブロック図

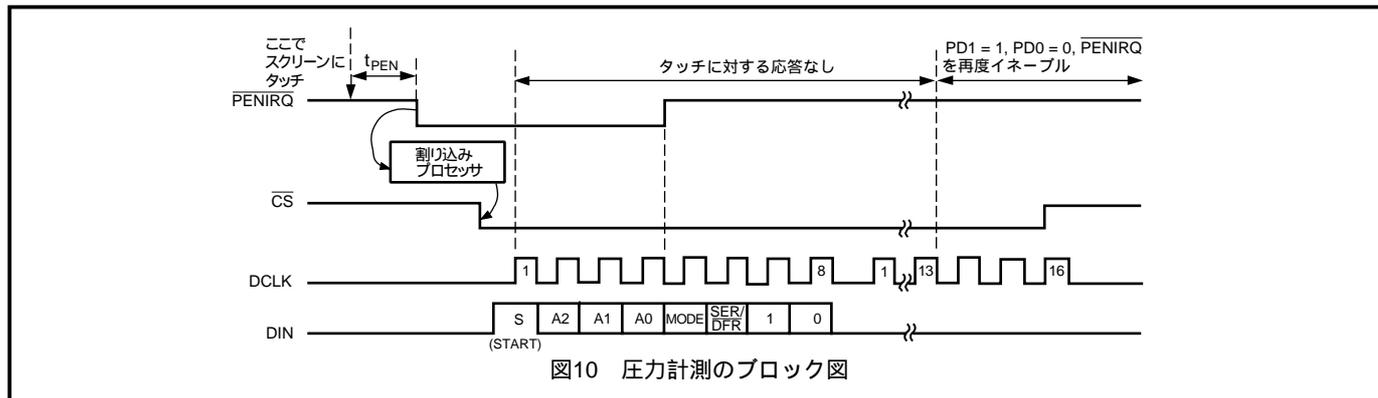


図12は、PENIRQ機能が直前の書き込みで既にイネーブルにされている場合、またはパワーアップ直後でデフォルトとしてPENIRQがイネーブルにされている場合を示しています。スクリーンにタッチすると、時間 t_{PEN} 後にPENIRQ出力がローになります。タッチ・スクリーン容量が10 nFの場合、この遅延は約5 μ sであり、実際に使用するタッチ・スクリーン抵抗に応じて変化します。一度STARTビットが検出されると、ペン割り込み機能がディスエーブルにされて、PENIRQがスクリーンのタッチにตอบสนองしなくなります。STARTビットが発生した後の4番目のDCLKの立ち下がりがエッジまで、PENIRQ出力はローを維持します。この4番目のDCLKの立ち下がりがエッジで、タッチ・スクリーン容量の値には無関係に直ちにPENIRQがハイに戻ります。これは、ペン割り込み機能が再度イネーブルにされた事に関係なく、パワーダウン・ビットがコントロール・レジスタにまだロードされていないためです。PENIRQが再度イネーブルにされたか否かに無関係に、PENIRQ出力は常にハイになります(ノーマル・ハイ)。図12に示すようにPENIRQが再度イネーブルにされる場合は、変換完了後に、PENIRQ出力が再度スクリーン・タッチにตอบสนองします。DCLKの4番目の立ち下がりがエッジでPENIRQが直ちにハイに戻ることは、マイクロプロセッサまたはDSPでの擬似割り込みの発生をユーザーが防止しなければならないことを意味します。この擬似割り込みは、変換動作中にPENIRQピンがローに留まっている間に、マイクロプロセッサ/DSPの割り込み要求ラインがマスクされないときに発生します。AD7843が次のSTARTビットを検出すると、PENIRQ機能は再度ディスエーブルにされます。

コントロール・レジスタの書き込み動作がデータ読み出しと重なると、STARTビットは常に変換完了前に検出され、コントロール・レジスタ内でPENIRQ機能がディスエーブルにされていても、変換が完了する前にSTARTビットにより再度ディスエーブルにされてしまいます。したがって、PENIRQ機能をこのモードでは実質的に使えません。ただし変換は連続的に発生するため、PENIRQ機能は不要であり、冗長な機能となります。

コントロール・レジスタ

DINピンを使ってADCに書き込まれるコントロール・ワードを表IIIに示します。このコントロール・ワードは、変換の開始、チャンネル・アドレス指定、ADC変換分解能、設定、AD7873のパワーダウンを指定します。表IIIに、コントロール・ワード内の各コントロール・ビットの順序と説明を示します。

STARTビット

この先頭のSビットは、コントロール・ワードの開始を表し常に“1”に設定されます。AD7873はこのスタート・ビットが検出されるまで、DINライン上の入力を無視します。

チャンネル・アドレス指定

コントロール・レジスタの次の3ビット(A2、A1、A0)は、入力マルチプ

レクザ(表Iと図4参照) タッチ・スクリーン・ドライバ、リファレンス入力のアクティブ入力チャンネルを選択します。

MODE

このMODEビットは、A/Dコンバータの分解能を設定します。このビットが“0”のときは、以降の変換は12ビット分解能になります。このビットが“1”のときは、以降の変換は8ビット分解能になります。

SER/DFR

このSER/DFRビットは、リファレンスモードを制御します。リファレンスモードとしては、シングル・エンド(“1”)または差動(“0”)が選択できます。差動モードは、比例変換モードとも呼ばれます。このモードは、X位置、Y位置、タッチ圧力の計測に適しています。リファレンスはスイッチ・ドライバの電圧から導出され、タッチ・スクリーンに出力される電圧とほぼ等しい電圧になります。この場合、A/Dコンバータのリファレンスはタッチ・スクリーンに加わる電圧と等しいため、リファレンスを分離する必要はありません。シングル・エンド・モードでは、コンバータのリファレンスは常に V_{REF} ピンとGNDピンとの間の電位差になります。詳細については、表Iおよび図4～図7を参照してください。

位置、Y位置、タッチ圧力をシングル・エンド・モードで計測する場合、最大のダイナミックレンジを得るために外付けのリファレンスまたは $+V_{CC}$ が必要です。これらのシングル・エンド計測に内部リファレンスを使うこともできますが、ダイナミックレンジの低下が発生します。外付けのリファレンスを使用する場合は、AD7873も外部リファレンスから電源を得る必要があります。デバイスが必要とする供給電流は非常に小さいため、高精度リファレンスをAD7873の電源として使用できます。このリファレンスはタッチ・スクリーン(5～10mAの電流が必要)に対する電源としても使う必要があります。1個のリファレンスREF19xで最大30mAを供給できるので、ADCとタッチ・スクリーンの両方の電源として使用できます。ただし、ADCに対する入力電圧がリファレンスすなわち電源電圧を超えないように注意してください。最大定格の節を参照してください。

注: 差動モードは、X位置、Y位置、タッチ圧力の計測のみに使用できます。これ以外のすべての計測はシングル・エンド・モードで行う必要があります。

PD0およびPD1

コントロール・レジスタ内のパワー・マネジメント・ビット(PD0とPD1)の設定により、パワー・マネジメント・オプションを選択できます。表IIIに、使用可能なオプションと内部リファレンス構成の一覧を示します。内部リファレンスはA/Dコンバータと無関係にON/OFFでき、パワー・マネジメント・オプションを使った各変換の間に消費電力を節約できます。

表 II コントロール・レジスタ・ビットの機能説明

MSB		表 II コントロール・レジスタ・ビットの機能説明						LSB	
S	A2	A1	A0	MODE	SER/DFR	PD1	PD0		
ビット	記号	コメント							
7	S	スタート・ビット。DIN上のコントロール・ワードの開始を示します。新しいコントロール・ワードは、12ビット変換モードではDCLKの15サイクル毎に、8ビット変換モードではDCLKの11サイクル毎に開始できます。							
6-4	A2-A0	チャンネル選択ビット。この3ビットのアドレス・ビットとSER/DFRビットの組み合わせにより、マルチプレクサ入力、スイッチ入力、リファレンス入力の設定を制御します（表I参照）。							
3	MODE	12/8ビット変換選択ビット。このビットは、以降の変換の分解能を制御します。このビットが“0”のときは、以降の変換は12ビット分解能になり、“1”のときは以降の変換は8ビット分解能になります。							
2	SER/DFR	シングルエンド/差動リファレンス選択ビット。アドレス・ビット（A2～A0）との組み合わせにより、マルチプレクサ入力、スイッチ入力、リファレンス入力の設定を制御します（表I参照）。							
1,0	PD1, PD0	パワー・マネジメント・ビット。これらの2ビットにより、AD7873のパワーダウン・モードを指定します（表III）。							

表 III パワー・マネジメント・オプション

PD1	PD0	$\overline{\text{PENIRQ}}$	説明
0	0	イネーブル	この設定を行うと、PD1が“0”に設定されると、直ちに内蔵リファレンスがパワーダウンします。ADCは変換と変換の間だけパワーダウンします。PD0=0のときは、変換を実行し、その変換が完了した後に（あるいは $\overline{\text{CS}}$ の立ち上がりエッジが最初に発生した場合はそのときに）ADCがパワーダウンします。次の変換の開始時に、ADCは瞬時にフルパワーアップします。これは、デバイスを差動モードで使用する場合、または外部リファレンスを使用する場合、動作を保証するために遅延を設けることが不要で、最初の変換が直ちに有効になることを意味しています。パワーダウン中はYスイッチはONになっています。デバイスが差動タブレット変換を実行するときは、PD1ビットとPD0ビットがこの設定にある場合、リファレンスとリファレンスバッファはパワーアップしません。
0	1	イネーブル	この設定では、リファレンスが直ちにOFFとなり、ADCは固定的にONに設定されます。デバイスが差動タブレット変換を実行するときは、PD1ビットとPD0ビットがこの設定にある場合、リファレンスとリファレンスバッファはパワーアップしません。
1	0	イネーブル	この設定ではリファレンスがONになり、各変換の間にADCはパワーダウンします。ADCは変換と変換の間のみパワーダウンします。PD0=0のときは、変換を実行し、その変換が完了した後に（あるいは $\overline{\text{CS}}$ の立ち上がりエッジが最初に発生した場合はそのときに）ADCがパワーダウンします。次の変換の開始時に、ADCは瞬時にフル・パワーアップします。リファレンスは固定的にパワーアップしているため、動作を保証するための遅延の追加は不要です。
1	1	ディスエーブル	この設定では、デバイスが常時パワーアップした状態になります。リファレンスとADCはONになります。

AD7873

消費電力とスループット・レートとの関係

変換を行わないときにAD7873のパワーダウン・オプションを使うことにより、デバイスの平均消費電力を低いスループット・レートで節約できます。図13に、DCLK周波数を2MHzに維持したときにスループット・レートの減少とともに、デバイスがパワーダウン状態に留まる時間が長くなり、平均消費電流が小さくなる様子を示します。

例えば、AD7873がスループット・レート10kSPSかつDCLK = 2MHzの24DCLK連続サンプリング・モードで動作し、デバイスは変換と変換の間にパワーダウン・モードに置かれる場合(PD0、PD1 = 0、0) すなわち、ADCは変換と変換の間にシャットダウンするが、リファレンスは固定的にパワーダウンされている場合、消費電流は次のように計算されます。DCLK = 2MHzでの通常動作時の消費電流は210 μ A ($V_{CC} = 2.7V$) となります。外部リファレンスを使用する場合は、ADCのパワーアップ時間は瞬時であり、変換時の消費電流210 μ Aになります。この動作モードでは、スタート・ビットが検出された後の、DCLKの4番目の立ち上がりエッジでデバイスがパワーアップします。変換が完了するDCLKの20番目の立ち上がりエッジでデバイスはパワーダウン状態に戻ります。これは、各変換サイクルで、DCLKの16サイクル間(8 μ s)に210 μ Aしか消費しないことを意味します。スループット・レートが10kSPSの場合は、サイクル・タイムは100 μ sとなり、各サイクルの平均消費電力は $(8/100) \times (210 \mu A) = 16.8 \mu A$ になります。

シリアル・インターフェース

図14に、AD7873のシリアル・インターフェースの代表的な動作を示します。シリアル・クロックは変換クロックとして使用され、AD7873に入/出力される情報の転送制御にも使用されます。1回の変換にはDCLKの24サイクルが必要とされます。

\overline{CS} 信号が、データ転送と変換プロセスを開始させます。 \overline{CS} の立ち上がりエッジにより、BUSY出力とシリアル・バスはスリーステート状態から抜け出ます。DCLKの最初の8サイクルを使って、DINピンを経由してコントロール・レジスタに対する書き込みが行われます。コントロール・レジスタは各ビットが入力されたタイミングで1回だけ更新されます。

コンバータは以降の変換で設定する入力マルチプレクサとスイッ

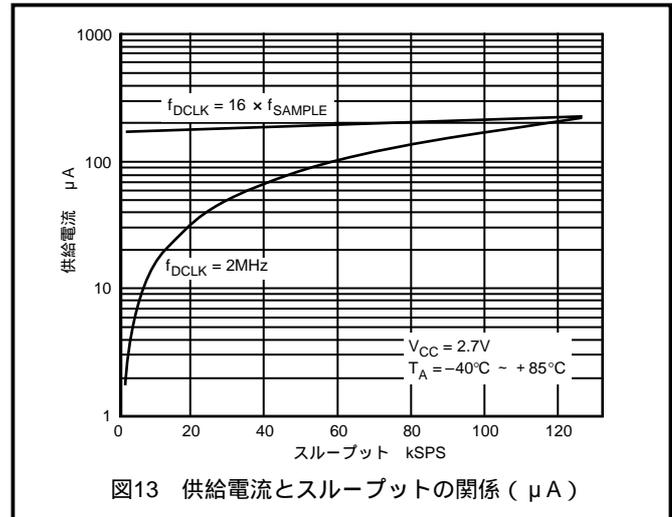


図13 供給電流とスループットの関係 (μA)

チの十分な情報を持ち、コンバータはアキュイジション・モードに入り、必要に応じて内部スイッチをターンオンします。アキュイジション・モードでは、リファレンス入力データを更新します。アキュイジションでのDCLKの3サイクル後に、コントロール・ワードがすべて入力され(パワー・マネジメント・ビットが更新されます) コンバータが変換モードに入ります。この時点で、トラック / ホールドはホールド・モードになり、入力信号がサンプルされて、BUSY出力がハイになります (BUSYはDCLKの次の立ち上がりエッジでローに戻ります) シングル・エンド・モード、バッテリー・モニター・モード、または温度計測モードの場合、内部スイッチもこの時点でターンオフします。

DCLKの次の12サイクルを使って変換が行われ、変換結果が出力されます。変換が比例変換である場合(SER/DFR = ロー) 内部スイッチは変換中ONになります。DCLKの13番目のサイクルを使って、DSP / マイクロコントローラはLSBを入力します。さらにDCLKの3サイクルを使って後縁の3ビットのゼロを出力して、DCLKで24サイクルを要する転送を完了します。DCLKの24サイクルはDSPから入力されます。あるいは、マイクロコントローラから8クロック・サイクルの3回のバーストにより入力されます。

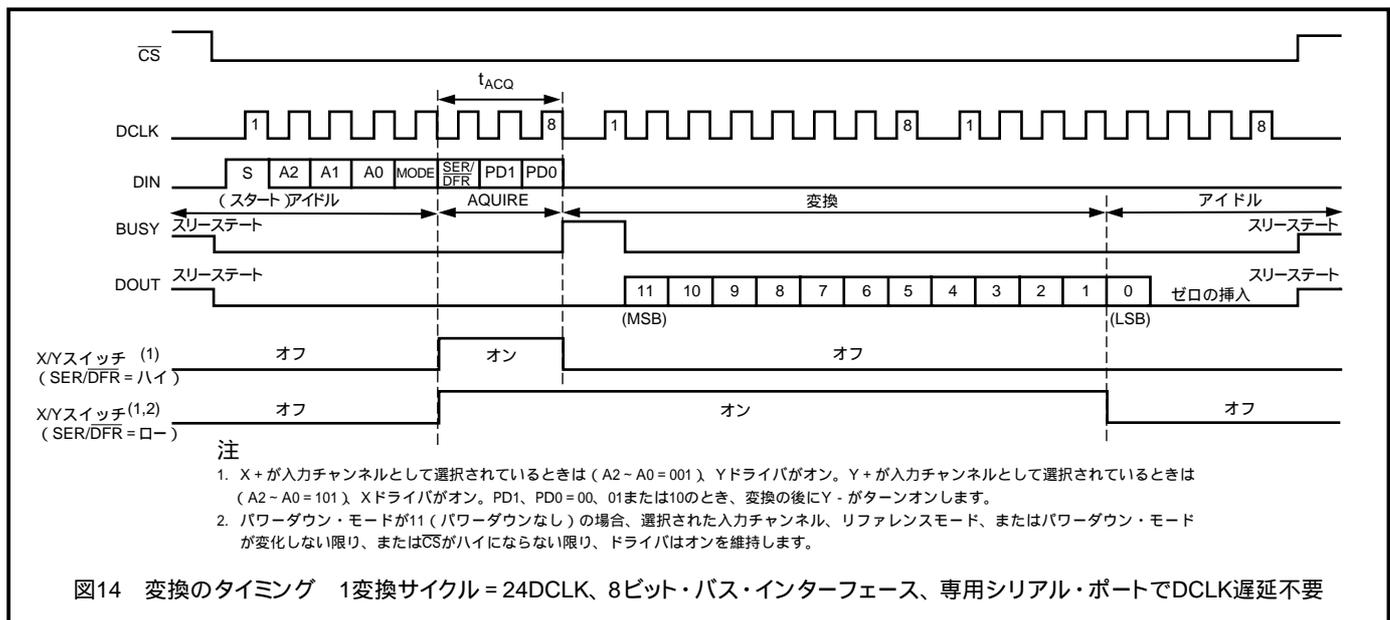


図14 変換のタイミング 1変換サイクル=24DCLK、8ビット・バス・インターフェース、専用シリアル・ポートでDCLK遅延不要

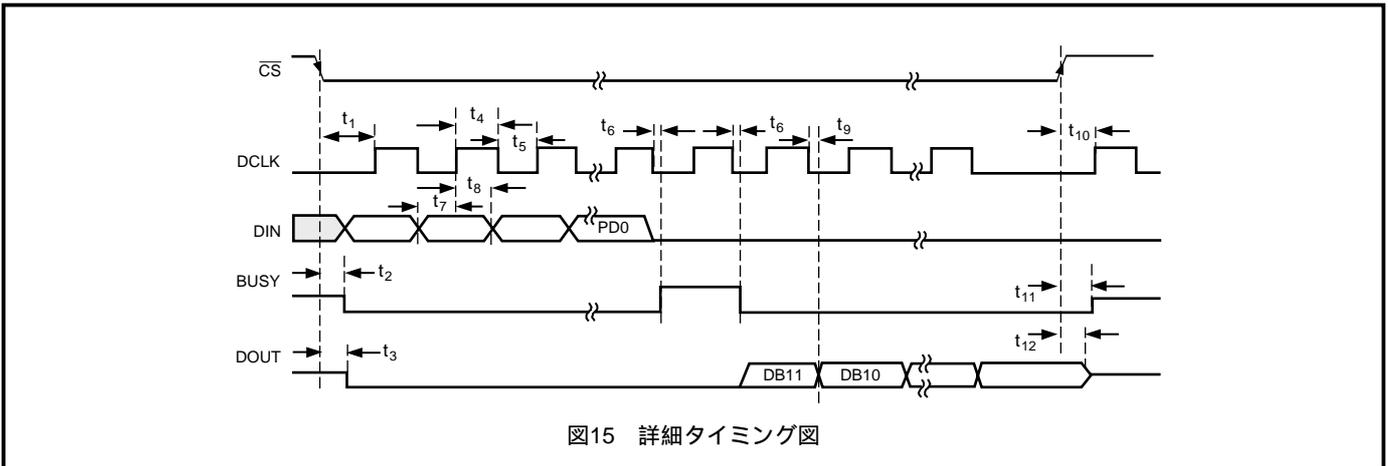


図15 詳細タイミング図

シリアル・インターフェースの詳細タイミング

図15に、AD7873に対するシリアル・インターフェースの詳細なタイミング図を示します。コントロール・レジスタへの情報の書き込みは、データ転送中のDCLKの最初の8個の立ち上がりエッジで行われます。コントロール・レジスタへの書き込みは、DIN上でSTARTビットが検出されたときのみ行われ（コントロール・レジスタの節参照）それ以降の変換もSTARTビットの有無に依存します。データがデバイスに書き込まれるとき、DCLKの8サイクル中、DOUTラインはローに駆動されます。変換結果のMSBはDCLKの9サイクル目の立ち下がりエッジで出力され、DCLKの10サイクル目の立ち上がりエッジで有効になるため、MSBの前には9ビットのゼロが出力されます。すなわち、DCLKで24個の変換サイクル内にDOUTライン上に出力されるデータは、先頭に9ビットのゼロ、その後ろに12ビットのデータと3ビットのゼロが続く形式になることを表しています。

\overline{CS} の立ち上がりエッジにより、バスとBUSY出力がスリーステートに戻り、DINラインは無視され、その時点で変換が進行中のときはこの変換も中止されます。

ただし、変換サイクルが完了した後に \overline{CS} がハイにされない場合は、次の変換を開始するSTARTビットを待ちます。これは、 \overline{CS} が一度ローになると、デバイスは各STARTビットを検出し、その後でDIN上のコントロール・ワードを入力するため、各変換が必ずしも \overline{CS} によりフレーム化される必要がないことを意味しています。AD7873が12ビット変換モードの場合、2番目のSTARTビットは、DIN上でコントロール・ワードが入力された後に7個のDCLKパルスが経過する

まで検出されません。すなわち、次のSTARTビットは、コントロール・ワードがデバイスに書き込まれた後の8個目のDCLK立ち上がりエッジで入力できることとなります（15クロック・サイクルの節参照）。デバイスが8ビット変換モードの場合、2番目のSTARTビットは、DIN上でコントロール・ワードが入力された後に3個のDCLKパルスが経過するまで検出されません。すなわち、次のSTARTビットは、コントロール・ワードがデバイスに書き込まれた後の4個目のDCLK立ち上がりエッジで入力できることとなります。

STARTビットは変換中に検出できるため、次の変換に対するコントロール・ワードを現在の変換中に入力でき、AD7873は変換サイクルをDCLKの24サイクル未満で完了できます。

1サイクル16クロック

次の変換に対するコントロール・ビットは、現在の変換と重なることができるため、変換はDCLKの各16サイクル毎に可能になります（図16）。このタイミング図は、プロセッサとコンバータ間の各バイト（8DCLK）転送の間に、他のシリアル・ペリフェラルとの通信の可能性も示しています。ただし、変換は十分短いタイム・フレームに完了して、変換結果に歪みを与える容量での減衰効果が生じないようにしてください。他のシリアル通信がバイト転送の間に行われている場合、AD7873が完全にパワーアップしている必要があることに注意してください。

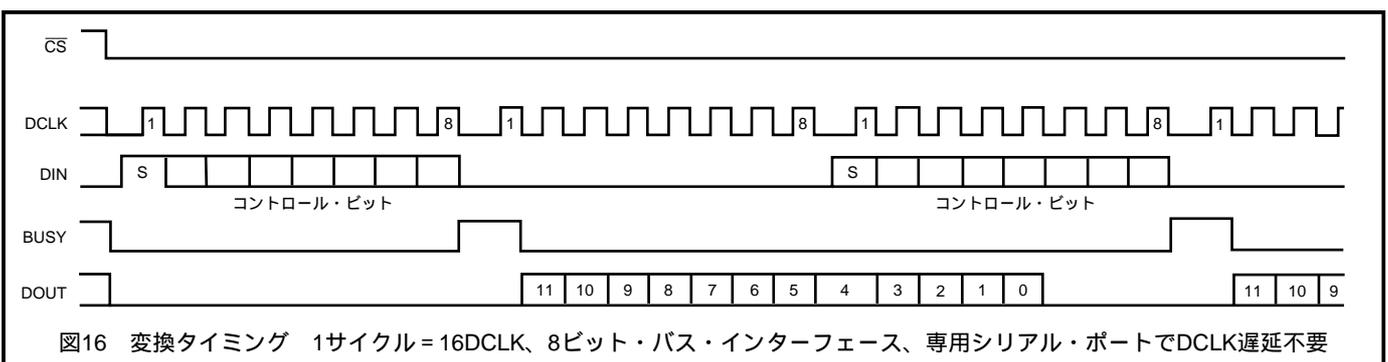
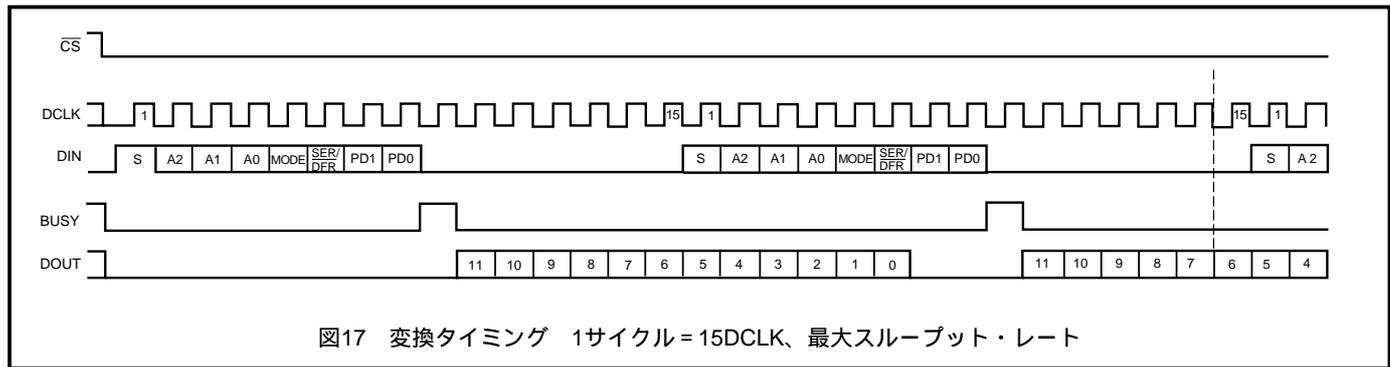


図16 変換タイミング 1サイクル=16DCLK、8ビット・バス・インターフェース、専用シリアル・ポートでDCLK遅延不要

AD7873



1サイクル15クロック

図17に、AD7873を最も高速で動作させる方法を示します。多くのマイクロコントローラまたはDSPは一般に1シリアル転送当たり15クロック・サイクルを発生しないため、この方式では動作しません。ただし、DSPによっては、1サイクル当たりのクロック数がプログラマブルなものもあり、さらに、この方式はFPGA（フィールド・プログラマブル・ゲート・アレイ）またはASIC（特定アプリケーション向け集積回路）と動作させることができます。1サイクル16クロックのケースでのように、次の変換に対するコントロール・ビットを現在の変換と重ねることができるため、DCLKで各15サイクル毎に12DCLKを使って変換を行い、3DCLKを使ってアナログを入力できます。これにより、実効的にAD7873のスループット・レートをDCLK = 2MHzで1サイクル16DCLKでテストした仕様値を超える値に上げることができます。

8ビット変換

AD7873は、12ビット・モードの代わりに8ビット・モードで動作するようにも設定できます。この設定はコントロール・レジスタ内のMODEビットを“1”に設定します。このモードを使うと、8ビット分解能で十分な場合に、より高速なスループット・レートが可能です。8ビット・モードを使用すると、変換は12ビット・モードの場合より4クロック・サイクル早く完了します。この方式は12クロック転送が可能なシリアル・インターフェースで使用できます。あるいは3回の8クロック転送中に2回の変換を行うことができます。スループット・レートは変換サイクルが短くなるため25%改善されますが、8ビットでセトリングすれば良いためAD7873の内部セトリング・タイムには余裕ができ、変換自体はより高速なクロック変換レートで可能です。クロック・レートは、50%も上げることができます。より高速なクロック・レートと、より少ないクロック・サイクル数の組み合わせにより、変換レートが倍になります。

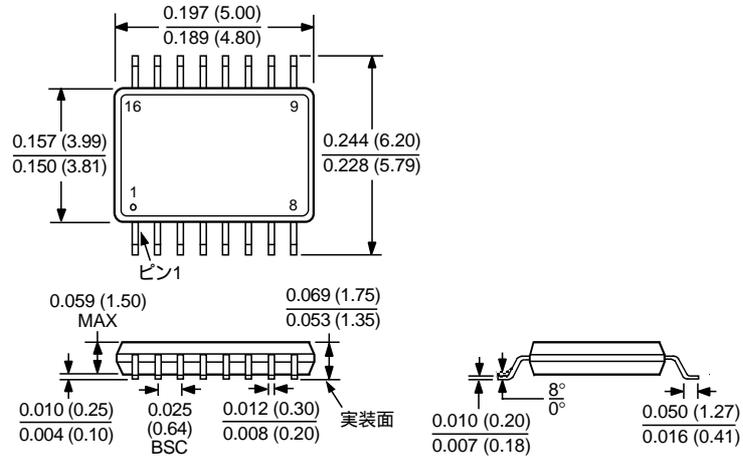
グラウンドとレイアウト

AD7873についてのグラウンドとレイアウトの詳細については、テクニカル・ノート『Layout and Grounding Recommendations for Touch Screen Digitizers』を参照してください。

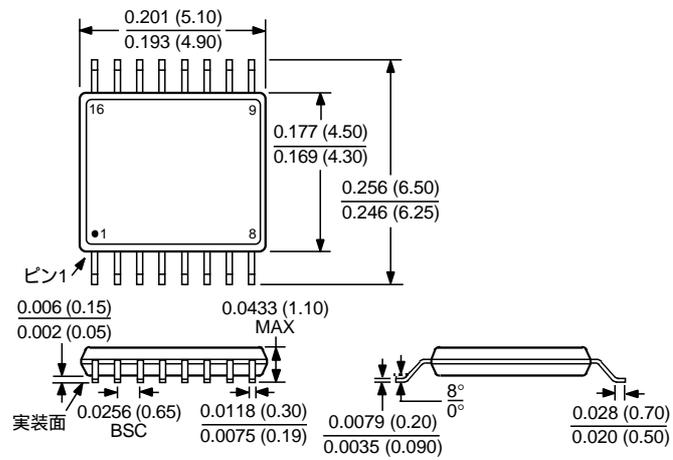
外形寸法

サイズはインチと (mm) で示します。

16ピンQSOP (RQ-16)



16ピンTSSOP (RU-16)



AD7873

TDS01/2001/1000

PRINTED IN JAPAN

