



単電源、レール to レール 低消費電力 FET 入力のおペアンプ

データシート

AD820

特長

真の単電源動作

- レール to レールの出力振幅
- グラウンド未満まで拡張された入力電圧範囲
- 単電源機能：5V~30V
- デュアル電源機能：±2.5V~±15V

優れた負荷駆動能力

- 350pF までの容量性負荷駆動
- 15mA の最小出力電流

低消費電力を実現する優れた AC 性能

- 最大静止電流：800μA
- ユニティ・ゲイン帯域幅：1.8MHz
- スルー・レート：3V/μs

優れた DC 性能

- 最大入力オフセット電圧：800μV
- オフセット電圧ドリフト：2μV/°C (代表値)
- 最大入力バイアス電流：25pA

低ノイズ：13nV/√Hz (10kHz 時)

アプリケーション

- バッテリー駆動の高精度計測器
- フォトダイオードのプリアンプ
- アクティブ・フィルタ
- 12ビット~14ビットのデータ・アキュジション・システム
- 医療用計測機器
- 低消費電力リファレンスおよびレギュレータ

概要

AD820 は、高精度低消費電力の FET 入力オペアンプで、5V~36V の単電源または±2.5V~±18V のデュアル電源で動作できます。入力電圧範囲が負側レール未満まで拡張可能な真の単電源動作能力を備えているため、単電源モードでグラウンド未満の入力信号に対応できます。出力電圧振幅は各レールの 10mV 以内までに対応でき、最大限の出力ダイナミック・レンジが得られます。

最大 800μV のオフセット電圧、2μV/°C のオフセット電圧ドリフト、25pA (代表値) 未満の入力バイアス電流、低入力電圧ノイズなどの特長により、最大 1GΩ のソース・インピーダンスで DC 精度を実現しています。1.8MHz のユニティ・ゲイン帯域幅、10kHz 時に-93dB の THD、3V/μs のスルー・レートが、800μA の低電源電流で実現されます。AD820 は、最大で 350pF の直接容量性負荷を駆動し、最小出力電流は 15mA です。これにより、幅広い負荷条件に対応できます。この AC 性能と DC 性能の組み合わせと優れた負荷駆動能力により、このオペアンプは単電源アプリケーションで極めて多様な使い方ができます。

AD820 には 2 つの性能グレードがあります。A グレードおよび B グレードは-40°C~+85°C の工業用温度範囲で定格が規定されています。また、AD820 には、プラスチック DIP (PDIP)、表面実装 (SOIC)、MSOP の 3 種類の 8 ピン・パッケージのオプションがあります。

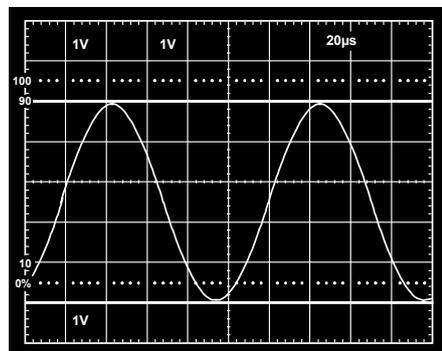


図 3. ゲインが 2 のアンプ、 $V_S = 5V$ 、 $0V$ 、 $V_{IN} = 2.5V$ (1.25V を中心とするサイン波)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. H

©2018-2020 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル 10F
電話 03 (5402) 8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー 10F
電話 06 (6350) 6868
名古屋営業所 / 〒451-6038 愛知県名古屋市西区牛島町 6-1 名古屋ルーセントタワー 38F
電話 052 (569) 6300

目次

特長	1	アプリケーション情報	17
アプリケーション	1	入力特性	17
ピン配置	1	出力特性	18
概要	1	単電源半波/全波整流器	18
改訂履歴	2	4.5V 低ドロップアウト、低消費電力リファレンス	19
仕様	3	低消費電力 3 次サレン・キー・ローパス・フィルタ	19
絶対最大定格	9	オフセット電圧の調整	20
熱抵抗	9	外形寸法	21
ESD に関する注意	9	オーダー・ガイド	22
代表的な性能特性	10		
		Added Table 5; Renumbered Sequentially	9
		Changes to Figure 26	13
		Changes to Figure 27	14
		Changed Application Notes Section to Applications Information Section	16
		Changes to Figure 40, Figure 41, and Figure 42	17
		Changes to Figure 44	18
		Moved Offset Voltage Adjustment Section	19
		Updated Outline Dimensions	20
		Added Figure 49; Renumbered Sequentially	21
		Changes to Ordering Guide	21
		2/07—Rev. D to Rev. E	
		Updated Format	Universal
		Updated Outline Dimensions	21
		Changes to the Ordering Guide	22
		5/02—Rev. C to Rev. D	
		Change to SOIC Package (R-8) Drawing	15
		Edits to Features	1
		Edits to Product Description	1
		Delete Specifications for AD820A-3 V	5
		Edits to Ordering Guide	6
		Edits to Typical Performance Characteristics	8

仕様

$V_S = 0V, 5V$ (特に指定のない限り、 $T_A = 25^\circ C$ 、 $V_{CM} = 0V$ 、 $V_{OUT} = 0.2V$)。

表 1.

Parameter	Conditions	AD820A			AD820B			Unit
		Min	Typ	Max	Min	Typ	Max	
DC PERFORMANCE								
Initial Offset			0.1	0.8		0.1	0.4	mV
Maximum Offset over Temperature			0.5	1.2		0.5	0.9	mV
Offset Drift			2			2		$\mu V/^\circ C$
Input Bias Current	$V_{CM} = 0 V$ to 4 V		2	25		2	10	pA
At T_{MAX}			0.5	5		0.5	2.5	nA
Input Offset Current			2	20		2	10	pA
At T_{MAX}			0.5			0.5		nA
Open-Loop Gain	$V_{OUT} = 0.2 V$ to 4 V $R_L = 100 k\Omega$	400	1000		500	1000		V/mV
T_{MIN} to T_{MAX}		400			400			V/mV
	$R_L = 10 k\Omega$	80	150		80	150		V/mV
T_{MIN} to T_{MAX}		80			80			V/mV
	$R_L = 1 k\Omega$	15	30		15	30		V/mV
T_{MIN} to T_{MAX}		10			10			V/mV
NOISE/HARMONIC PERFORMANCE								
Input Voltage Noise								
f = 0.1 Hz to 10 Hz			2			2		μV p-p
f = 10 Hz			25			25		nV/\sqrt{Hz}
f = 100 Hz			21			21		nV/\sqrt{Hz}
f = 1 kHz			16			16		nV/\sqrt{Hz}
f = 10 kHz			13			13		nV/\sqrt{Hz}
Input Current Noise								
f = 0.1 Hz to 10 Hz			18			18		fA p-p
f = 1 kHz			0.8			0.8		fA/ \sqrt{Hz}
Harmonic Distortion	$R_L = 10 k\Omega$ to 2.5 V							
f = 10 kHz	$V_{OUT} = 0.25 V$ to 4.75 V		-93			-93		dB
DYNAMIC PERFORMANCE								
Unity Gain Frequency			1.8			1.8		MHz
Full Power Response	V_{OUT} p-p = 4.5 V		210			210		kHz
Slew Rate			3			3		V/ μs
Settling Time	$V_{OUT} = 0.2 V$ to 4.5 V							
To 0.1%			1.4			1.4		μs
To 0.01%			1.8			1.8		μs
INPUT CHARACTERISTICS								
Common-Mode Voltage Range ¹								
T_{MIN} to T_{MAX}		-0.2		+4	-0.2		+4	V
CMRR	$V_{CM} = 0 V$ to 2 V	66	80		72	80		dB
T_{MIN} to T_{MAX}		66			66			dB
Input Impedance								
Differential			$10^{13} 0.5$			$10^{13} 0.5$		ΩpF
Common Mode			$10^{13} 2.8$			$10^{13} 2.8$		ΩpF

Parameter	Conditions	AD820A			AD820B			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT CHARACTERISTICS								
Output Saturation Voltage ²								
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 20 \mu A$		5	7		5	7	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 20 \mu A$		10	14		10	14	mV
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 2 \text{ mA}$		40	55		40	55	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 2 \text{ mA}$		80	110		80	110	mV
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 15 \text{ mA}$		300	500		300	500	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 15 \text{ mA}$		800	1500		800	1500	mV
Operating Output Current T_{MIN} to T_{MAX}		15			15			mA
Short-Circuit Current		12			12			mA
Capacitive Load Drive			25			25		mA
			350			350		pF
POWER SUPPLY								
Quiescent Current	T_{MIN} to T_{MAX}		620	800		620	800	μA
Power Supply Rejection T_{MIN} to T_{MAX}	$V_{+} = 5 \text{ V to } 15 \text{ V}$	70	80		66	80		dB
		70			66			dB

¹これは関数的な仕様です。入力コモンモード電圧を $((V_{+}) - 1V) \sim V_{+}$ の範囲で駆動する場合、アンプの帯域幅は減少します。コモンモード電圧を正電源より1V低く設定した場合、コモンモード誤差電圧は通常5mV未満です。

² $V_{OL} - V_{EE}$ は、可能な最低出力電圧 (V_{OL}) と負電源レール (V_{EE}) の差で定義されます。 $V_{CC} - V_{OH}$ は、可能な最高出力電圧 (V_{OH}) と正電源電圧 (V_{CC}) の差で定義されます。

$V_S = \pm 5V$ (特に指定のない限り、 $T_A = 25^\circ C$ 、 $V_{CM} = 0V$ 、 $V_{OUT} = 0V$)。

表 2.

Parameter	Conditions	AD820A			AD820B			Unit
		Min	Typ	Max	Min	Typ	Max	
DC PERFORMANCE								
Initial Offset			0.1	0.8		0.3	0.4	mV
Maximum Offset over Temperature			0.5	1.5		0.5	1	mV
Offset Drift			2			2		$\mu V/^\circ C$
Input Bias Current	$V_{CM} = -5 V$ to $+4 V$		2	25		2	10	pA
At T_{MAX}			0.5	5		0.5	2.5	nA
Input Offset Current			2	20		2	10	pA
At T_{MAX}			0.5			0.5		nA
Open-Loop Gain	$V_{OUT} = -4 V$ to $+4 V$ $R_L = 100 k\Omega$	400	1000		400	1000		V/mV
T_{MIN} to T_{MAX}		400			400			V/mV
	$R_L = 10 k\Omega$	80	150		80	150		V/mV
T_{MIN} to T_{MAX}		80			80			V/mV
	$R_L = 1 k\Omega$	20	30		20	30		V/mV
T_{MIN} to T_{MAX}		10			10			V/mV
NOISE/HARMONIC PERFORMANCE								
Input Voltage Noise								
f = 0.1 Hz to 10 Hz			2			2		μV p-p
f = 10 Hz			25			25		nV/ \sqrt{Hz}
f = 100 Hz			21			21		nV/ \sqrt{Hz}
f = 1 kHz			16			16		nV/ \sqrt{Hz}
f = 10 kHz			13			13		nV/ \sqrt{Hz}
Input Current Noise								
f = 0.1 Hz to 10 Hz			18			18		fA p-p
f = 1 kHz			0.8			0.8		fA/ \sqrt{Hz}
Harmonic Distortion	$R_L = 10 k\Omega$							
f = 10 kHz	$V_{OUT} = \pm 4.5 V$		-93			-93		dB
DYNAMIC PERFORMANCE								
Unity Gain Frequency			1.9			1.8		MHz
Full Power Response	$V_{OUT} p-p = 9 V$		105			105		kHz
Slew Rate			3			3		V/ μs
Settling Time	$V_{OUT} = 0 V$ to $\pm 4.5 V$							
To 0.1%			1.4			1.4		μs
To 0.01%			1.8			1.8		μs
INPUT CHARACTERISTICS								
Common-Mode Voltage Range ¹								
T_{MIN} to T_{MAX}		-5.2		+4	-5.2		+4	V
CMRR	$V_{CM} = -5 V$ to $+2 V$	66	80		72	80		dB
T_{MIN} to T_{MAX}		66			66			dB
Input Impedance								
Differential			$10^{13} 0.5$			$10^{13} 0.5$		ΩpF
Common Mode			$10^{13} 2.8$			$10^{13} 2.8$		ΩpF

Parameter	Conditions	AD820A			AD820B			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT CHARACTERISTICS								
Output Saturation Voltage ²								
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 20 \mu A$		5	7		5	7	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 20 \mu A$		10	14		10	14	mV
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 2 \text{ mA}$		40	55		40	55	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 2 \text{ mA}$		80	110		80	110	mV
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 15 \text{ mA}$		300	500		300	500	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 15 \text{ mA}$		800	1500		800	1500	mV
Operating Output Current T_{MIN} to T_{MAX}		15			15			mA
Short-Circuit Current		12	30		12	30		mA
Capacitive Load Drive			350			350		pF
POWER SUPPLY								
Quiescent Current	T_{MIN} to T_{MAX}		650	800		620	800	μA
Power Supply Rejection T_{MIN} to T_{MAX}	$V_{+} = 5 \text{ V to } 15 \text{ V}$	70	80		70	80		dB
		70			70			dB

¹ これは開散的な仕様です。入力コモンモード電圧を $(V_{+}) - 1V \sim V_{+}$ の範囲で駆動する場合、アンプの帯域幅は減少します。コモンモード電圧を正電源より 1V 低く設定した場合、コモンモード誤差電圧は通常 5mV 未満です。

² $V_{OL} - V_{EE}$ は、可能な最低出力電圧 (V_{OL}) と負電源レール (V_{EE}) の差で定義されます。 $V_{CC} - V_{OH}$ は、可能な最高出力電圧 (V_{OH}) と正電源電圧 (V_{CC}) の差で定義されます。

$V_S = \pm 15V$ (特に指定のない限り、 $T_A = 25^\circ C$ 、 $V_{CM} = 0V$ 、 $V_{OUT} = 0V$)。

表 3.

Parameter	Conditions	AD820A			AD820B			Unit
		Min	Typ	Max	Min	Typ	Max	
DC PERFORMANCE								
Initial Offset			0.4	2		0.3	1.0	mV
Maximum Offset over Temperature			0.5	3		0.5	2	mV
Offset Drift			2			2		$\mu V/^\circ C$
Input Bias Current	$V_{CM} = 0 V$		2	25		2	10	pA
	$V_{CM} = -10 V$		40			40		pA
At T_{MAX}	$V_{CM} = 0 V$		0.5	5		0.5	2.5	nA
Input Offset Current			2	20		2	10	pA
	At T_{MAX}		0.5			0.5		nA
Open-Loop Gain	$V_{OUT} = -10 V$ to $+10 V$							
	$R_L = 100 k\Omega$	500	2000		500	2000		V/mV
T_{MIN} to T_{MAX}		500			500			V/mV
T_{MIN} to T_{MAX}	$R_L = 10 k\Omega$	100	500		100	500		V/mV
		100			100			V/mV
T_{MIN} to T_{MAX}	$R_L = 1 k\Omega$	30	45		30	45		V/mV
		20			20			V/mV
NOISE/HARMONIC PERFORMANCE								
Input Voltage Noise								
	$f = 0.1 Hz$ to $10 Hz$		2			2		μV p-p
$f = 10 Hz$			25			25		nV/ \sqrt{Hz}
$f = 100 Hz$			21			21		nV/ \sqrt{Hz}
$f = 1 kHz$			16			16		nV/ \sqrt{Hz}
$f = 10 kHz$			13			13		nV/ \sqrt{Hz}
Input Current Noise								
	$f = 0.1 Hz$ to $10 Hz$			18		18		fA p-p
$f = 1 kHz$			0.8			0.8		fA/ \sqrt{Hz}
Harmonic Distortion	$R_L = 10 k\Omega$							
	$V_{OUT} = \pm 10 V$		-85			-85		dB
DYNAMIC PERFORMANCE								
Unity Gain Frequency			1.9			1.9		MHz
Full Power Response	$V_{OUT} p-p = 20 V$		45			45		kHz
Slew Rate			3			3		V/ μs
Settling Time	$V_{OUT} = 0 V$ to $\pm 10 V$							
	To 0.1%		4.1			4.1		μs
	To 0.01%		4.5			4.5		μs
INPUT CHARACTERISTICS								
Common-Mode Voltage Range ¹								
	T_{MIN} to T_{MAX}	-15.2		+14	-15.2		+14	V
CMRR	$V_{CM} = -15 V$ to $+12 V$	70	80		74	90		dB
	T_{MIN} to T_{MAX}	70			74			dB
Input Impedance								
	Differential		$10^{13} 0.5$			$10^{13} 0.5$		ΩpF
Common Mode			$10^{13} 2.8$			$10^{13} 2.8$		ΩpF

Parameter	Conditions	AD820A			AD820B			Unit
		Min	Typ	Max	Min	Typ	Max	
OUTPUT CHARACTERISTICS								
Output Saturation Voltage ²								
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 20 \mu A$		5	7		5	7	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 20 \mu A$		10	14		10	14	mV
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 2 \text{ mA}$		40	55		40	55	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 2 \text{ mA}$		80	110		80	110	mV
$V_{OL} - V_{EE}$ T_{MIN} to T_{MAX}	$I_{SINK} = 15 \text{ mA}$		300	500		300	500	mV
$V_{CC} - V_{OH}$ T_{MIN} to T_{MAX}	$I_{SOURCE} = 15 \text{ mA}$		800	1500		800	1500	mV
Operating Output Current T_{MIN} to T_{MAX}		20			20			mA
Short-Circuit Current		15	45		15	45		mA
Capacitive Load Drive			350			350		pF
POWER SUPPLY								
Quiescent Current	T_{MIN} to T_{MAX}		700	900		700	900	μA
Power Supply Rejection T_{MIN} to T_{MAX}	$V_{+} = 5 \text{ V to } 15 \text{ V}$	70	80		70	80		dB
		70			70			dB

¹ これは関数的な仕様です。入力コモンモード電圧を $(V_{+} - 1V) \sim V_{+}$ の範囲で駆動する場合、アンプの帯域幅は減少します。コモンモード電圧を正電源より1V低く設定した場合、コモンモード誤差電圧は通常5mV未満です。

² $V_{OL} - V_{EE}$ は、可能な最低出力電圧 (V_{OL}) と負電源レール (V_{EE}) の差で定義されます。 $V_{CC} - V_{OH}$ は、可能な最高出力電圧 (V_{OH}) と正電源電圧 (V_{CC}) の差で定義されます。

絶対最大定格

表 4.

Parameter	Rating
Supply Voltage	±18 V
Internal Power Dissipation	
8-Lead PDIP (N)	1.6 W
8-Lead SOIC_N (R)	1.0 W
8-Lead MSOP (RM)	0.8 W
Input Voltage ¹	((V+) + 0.2 V) to (V-) - 20 V
Output Short-Circuit Duration	Indefinite
Differential Input Voltage	±30 V
Storage Temperature Range	
8-Lead PDIP (N)	-65°C to +125°C
8-Lead SOIC_N (R)	-65°C to +150°C
8-Lead MSOP (RM)	-65°C to +150°C
Operating Temperature Range	
AD820A/AD820B	-40°C to +85°C
Lead Temperature(Soldering, 60 sec)	260°C

¹ 入力特性のセクションを参照してください。

熱抵抗

θ_{JA} は最も厳しい条件、すなわち、回路基板に表面実装パッケージをハンダ付けした状態で仕様規定されています。

表 5. 熱抵抗

Package Type	θ_{JA}	Unit
8-Lead PDIP (N)	90	°C/W
8-Lead SOIC_N (R)	160	°C/W
8-Lead MSOP (RM)	190	°C/W

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

代表的な性能特性

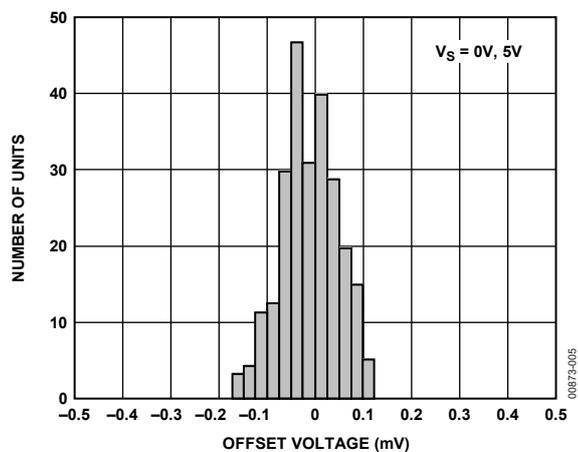


図 4. オフセット電圧の代表的な分布 (248 ユニット)

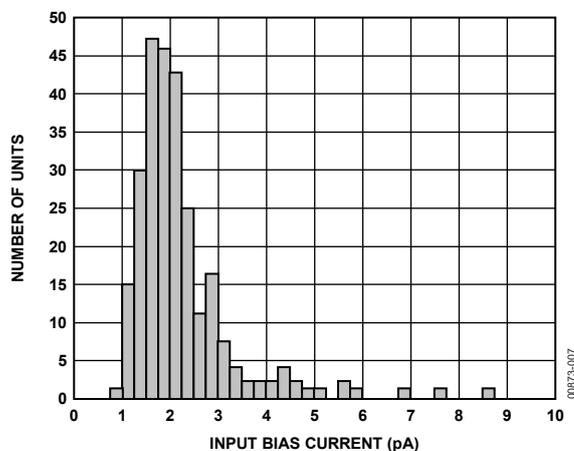


図 6. 入力バイアス電流の代表的な分布 (213 ユニット)

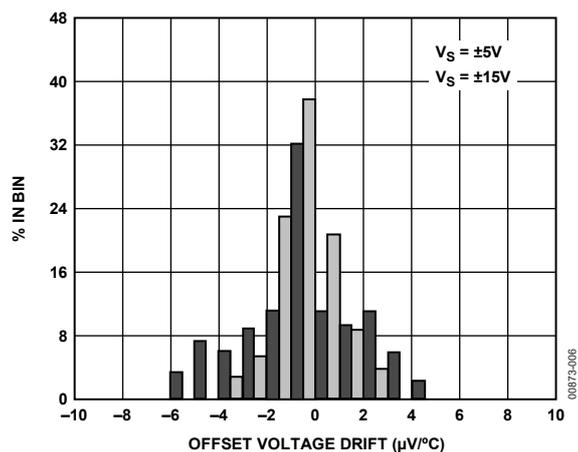


図 5. オフセット電圧ドリフトの代表的な分布 (120 ユニット)

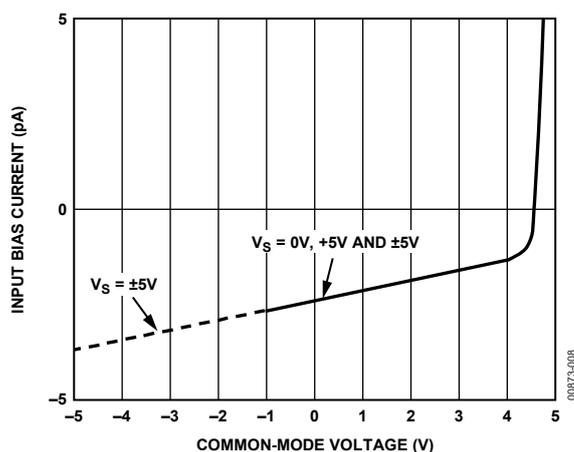


図 7. 入力バイアス電圧とコモンモード電圧の関係、
 $V_S = +5V, 0V$ および $V_S = \pm 5V$

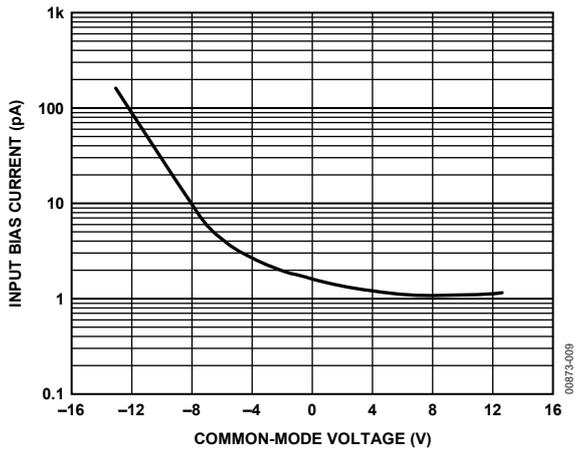


図 8. 入力バイアス電流とコモンモード電圧の関係、 $V_S = \pm 15V$

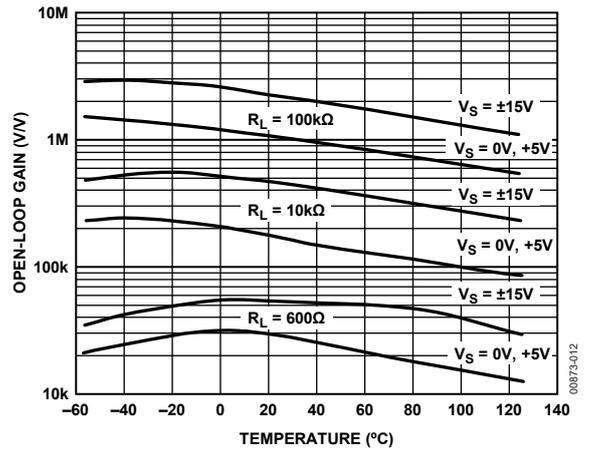


図 11. オープンループ・ゲインと温度の関係

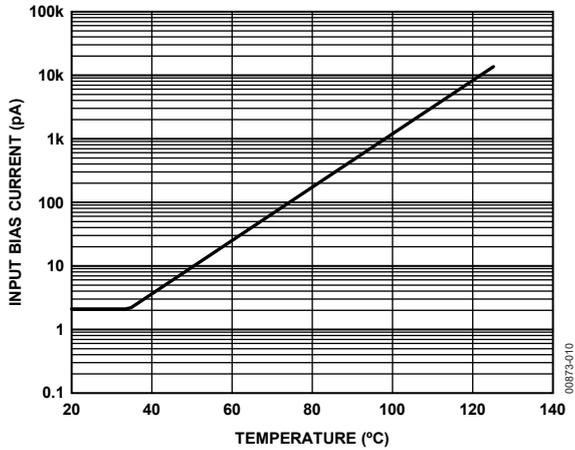


図 9. 入力バイアス電流と温度の関係、 $V_S = 5V$ 、 $V_{CM} = 0V$

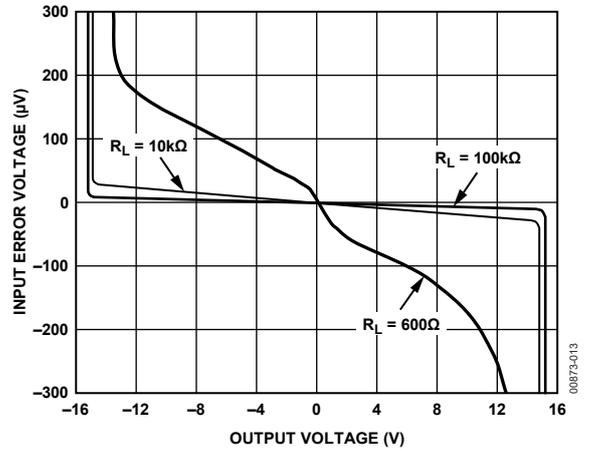


図 12. 様々な抵抗性負荷に対する入力電圧と出力電圧の関係

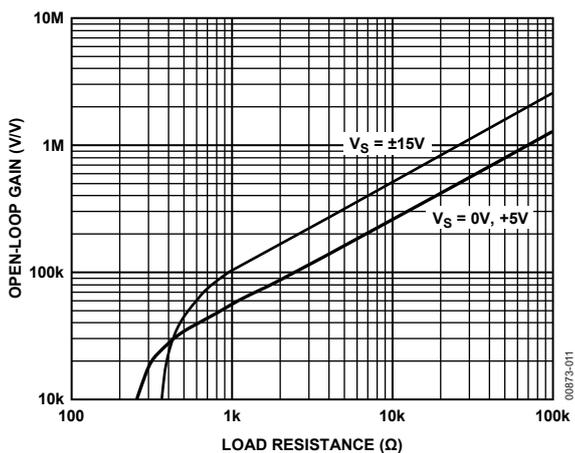


図 10. オープンループ・ゲインと負荷抵抗の関係

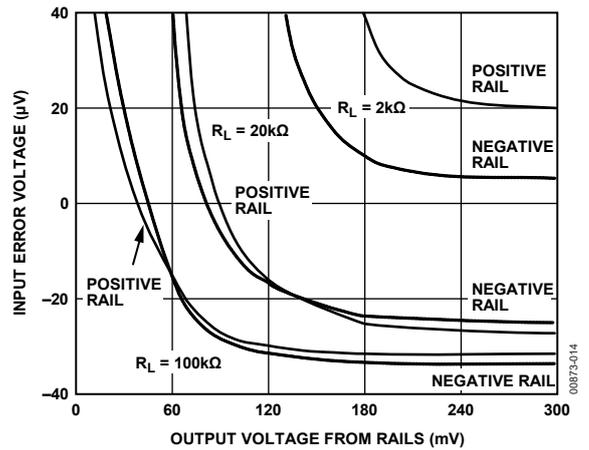


図 13. 様々な抵抗性負荷に対する入力誤差電圧といずれかの電源レールから 300mV 以内での出力電圧の関係、 $V_S = \pm 5V$

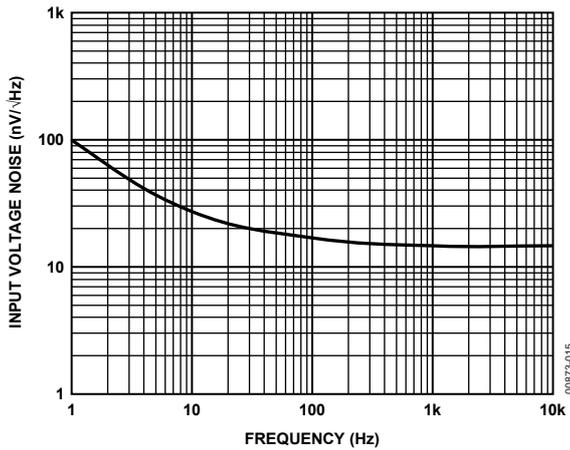


図 14. 入力電圧ノイズと周波数の関係

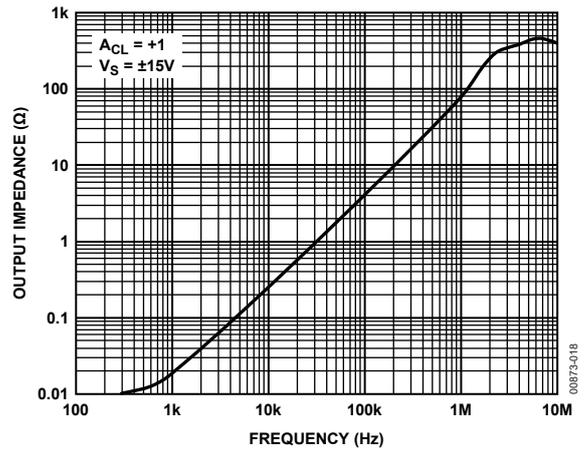


図 17. 入力インピーダンスと周波数の関係

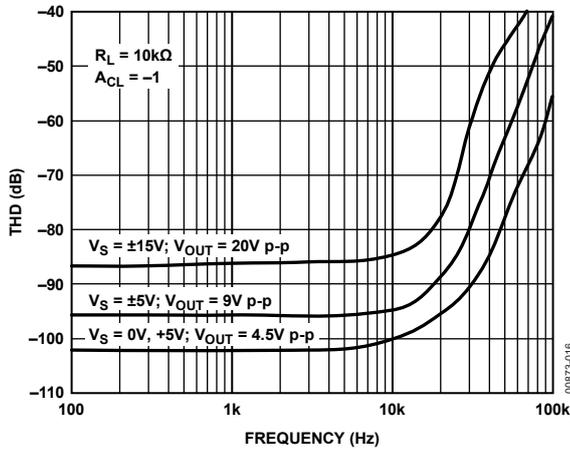


図 15. 全高調波歪み (THD) と周波数の関係

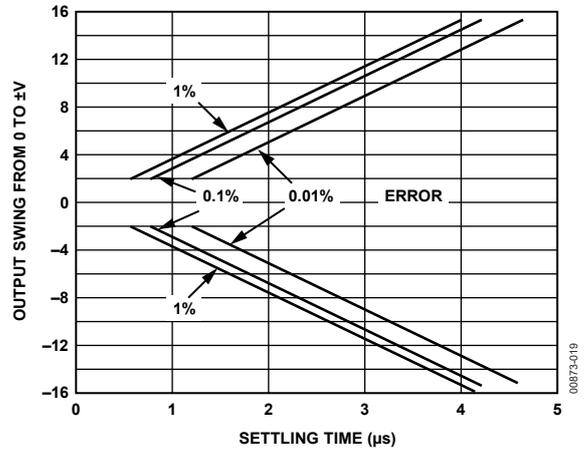


図 18. 出力振幅および誤差とセトリング時間の関係

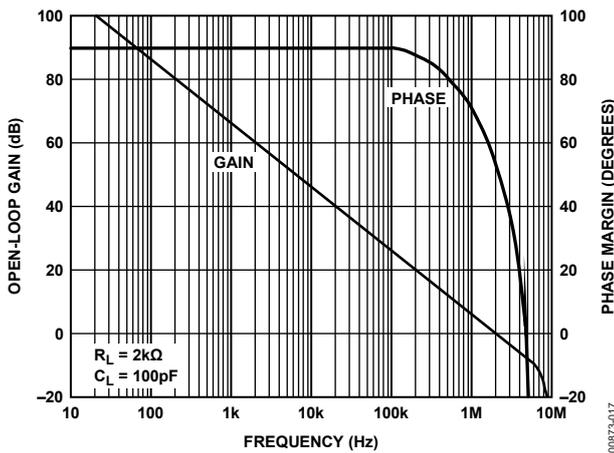


図 16. オープンループ・ゲインおよび位相マージンと周波数の関係

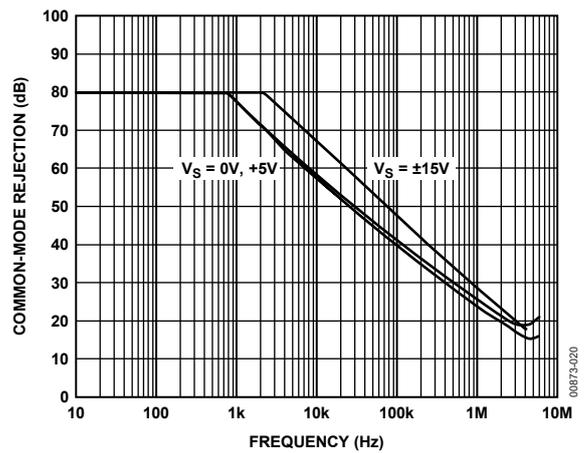


図 19. 同相ノイズ除去と周波数の関係

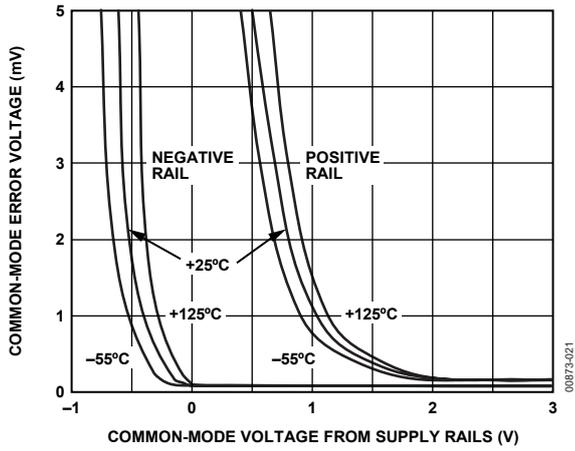


図 20. 絶対コモンモード誤差と電源レール基準のコモンモード電圧 ($V_S - V_{CM}$) の関係

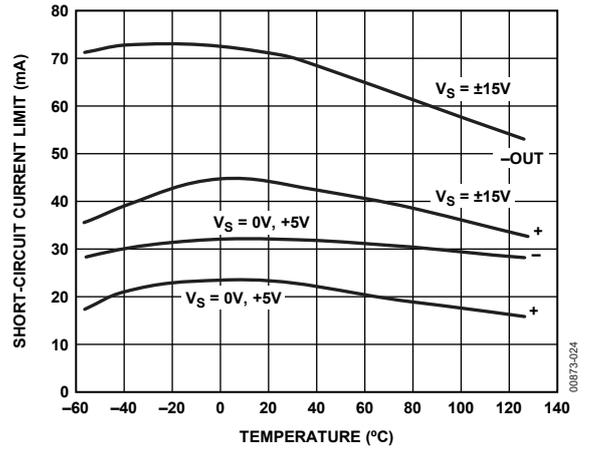


図 23. 短絡電流制限値と温度の関係

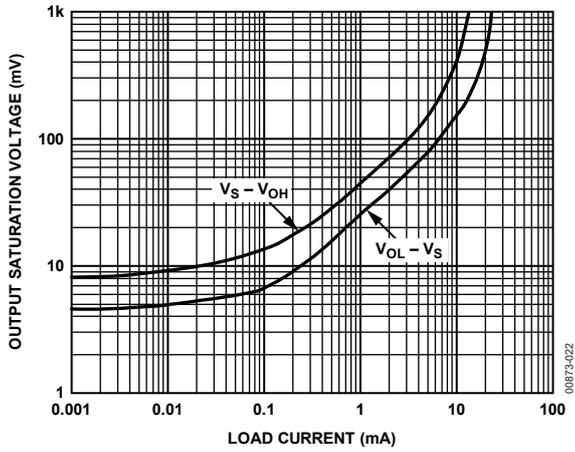


図 21. 出力飽和電圧と負荷電流の関係

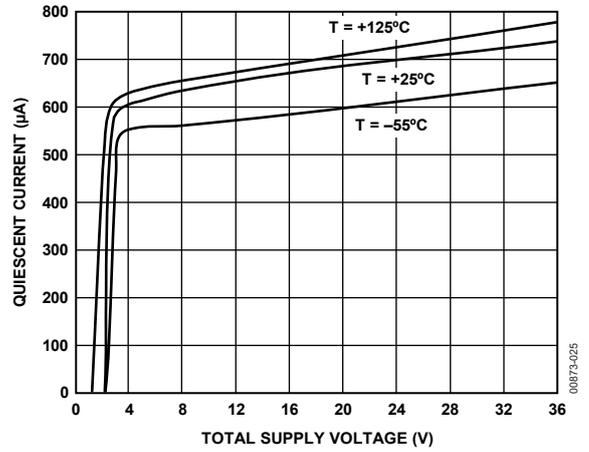


図 24. 様々な温度に対する静止電流と電源電圧の関係

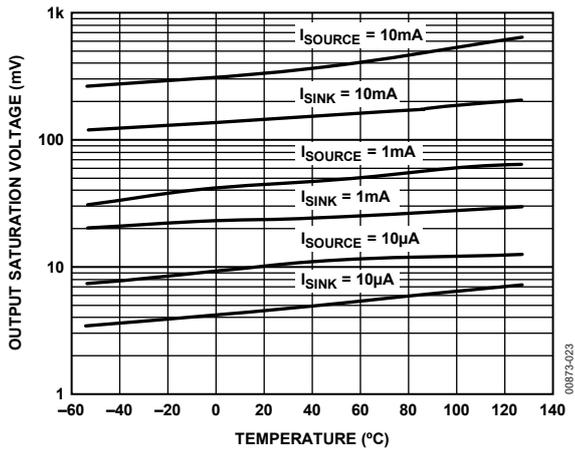


図 22. 出力飽和電圧と温度の関係

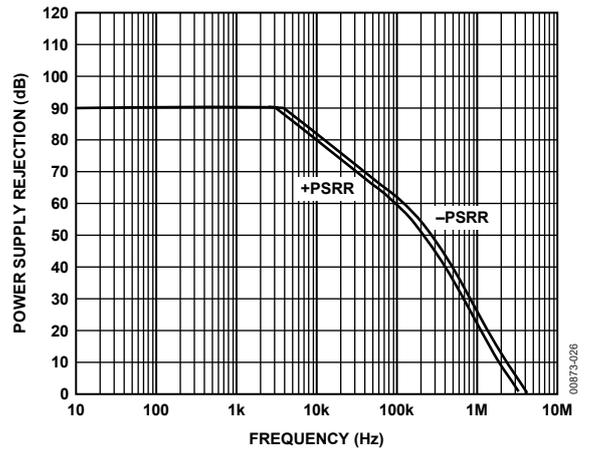


図 25. 電源電圧除去と周波数の関係

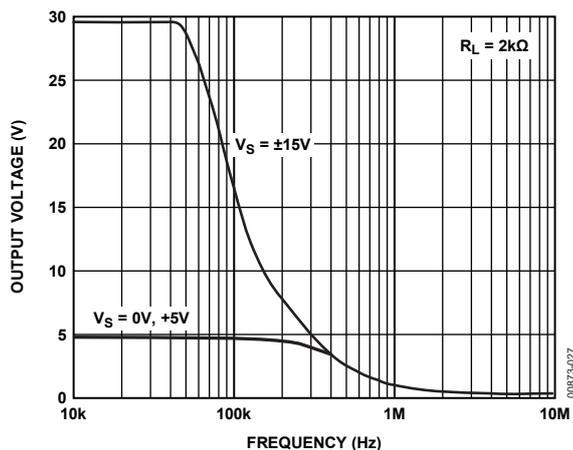


図 26. 大信号周波数応答

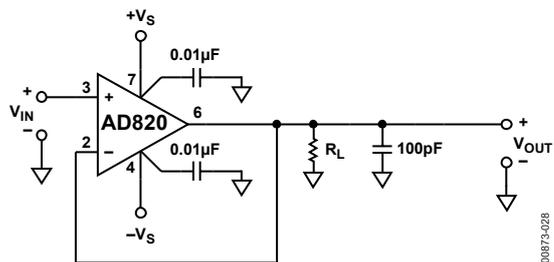


図 27. ユニティ・ゲイン・フォロワ、図 28～図 32 に使用

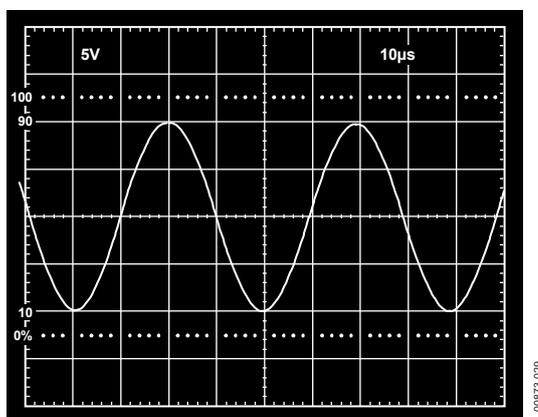


図 28. 20V、25 kHz サイン波入力、
ユニティ・ゲイン・フォロワ、 $R_L = 600\Omega$ 、 $V_S = \pm 15V$

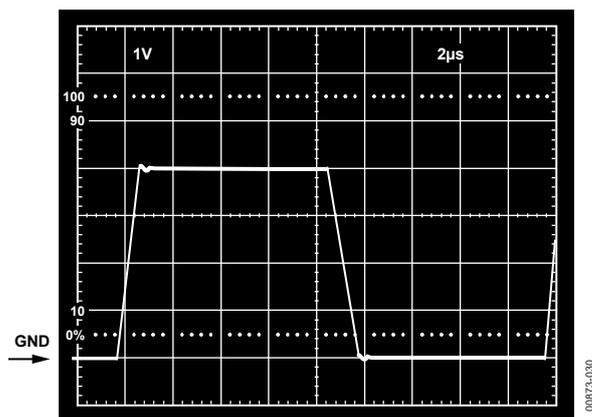


図 29. $V_S = 5V$ 、 $0V$ 、 $0V \sim 4V$ ステップに対する
ユニティ・ゲイン・フォロワの応答

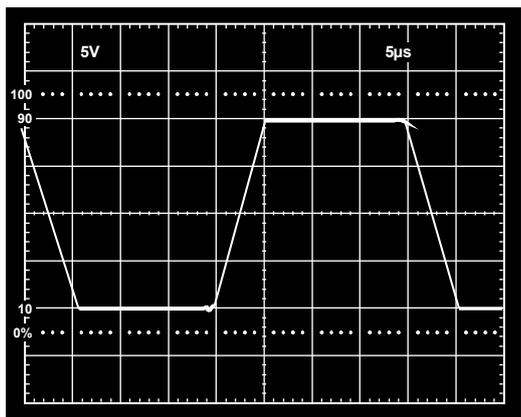


図 30. 大信号応答のユニティ・ゲイン・フォロワ、 $V_S = \pm 15V$ 、 $R_L = 10k\Omega$

00873-031

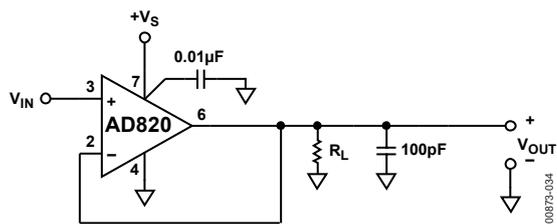


図 33. ユニティ・ゲイン・フォロワ、図 34 に使用

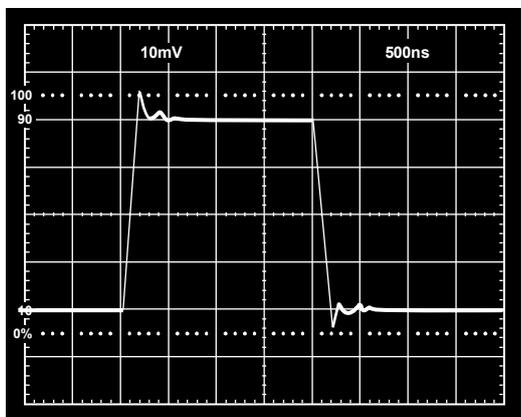


図 31. 小信号応答のユニティ・ゲイン・フォロワ、 $V_S = \pm 15V$ 、 $R_L = 10k\Omega$

00873-032

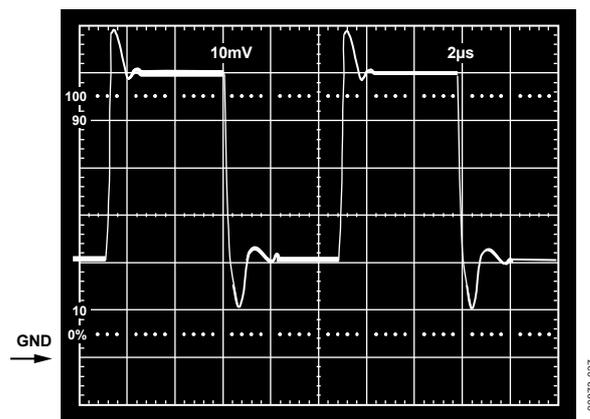


図 34. $V_S = 5V$ 、 $0V$ 、グラウンドより $40mV$ 上を中心とする $40mV$ ステップに対するユニティ・ゲイン・フォロワの応答

00873-037

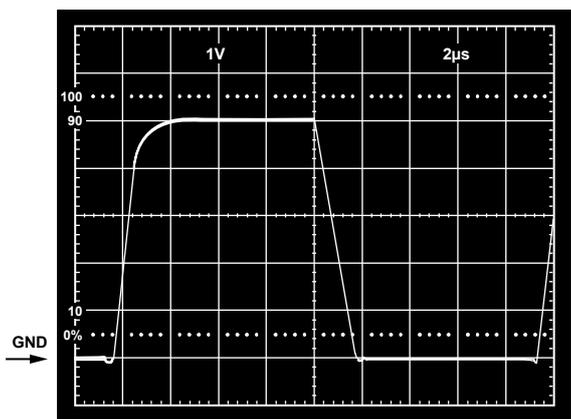


図 32. $V_S = 5V$ 、 $0V$ 、 $0V \sim 5V$ ステップに対するユニティ・ゲイン・フォロワの応答

00873-033

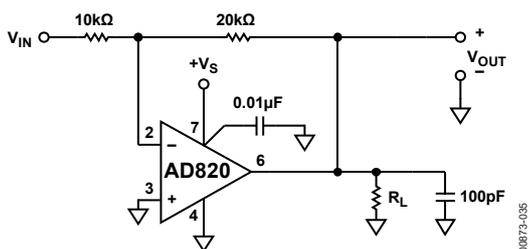


図 35. ゲインが 2 のインバータ、図 36 および 図 37 に使用

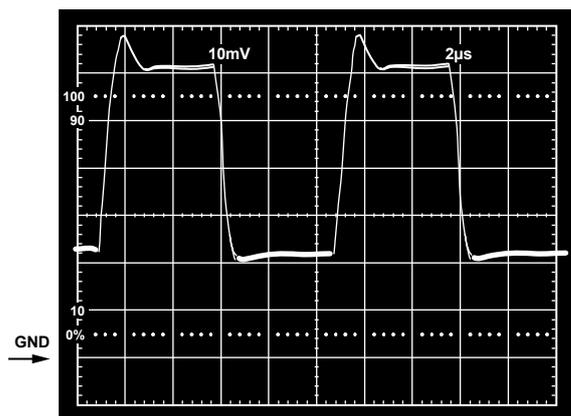


図 37. $V_S = 5V$ 、 $0V$ 、グラウンドより $20mV$ 下を中心とする $20mV$ ステップに対するゲイン 2 のインバータの応答

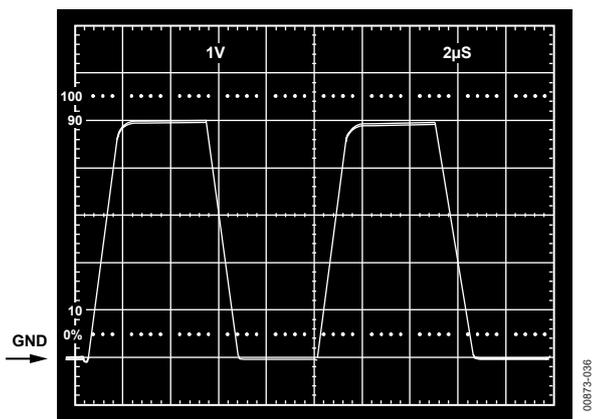


図 36. $V_S = 5V$ 、 $0V$ 、グラウンドより $-1.25V$ 下を中心とする $2.5V$ ステップに対するゲイン 2 のインバータの応答

アプリケーション情報

入力特性

AD820では、NチャンネルJFETを使用して低オフセット、低ノイズ、高インピーダンスの入力段を構成しています。最小入力コモンモード電圧は、 $-V_S$ より0.2V低い値から $+V_S$ より1V低い値にわたっています。正の電源レールのより近くまで入力電圧を駆動すると、アンプ帯域幅の損失が生じ（図29と図32の大信号応答を比較するとわかります）、図20に示すように、コモンモード電圧誤差が増加します。

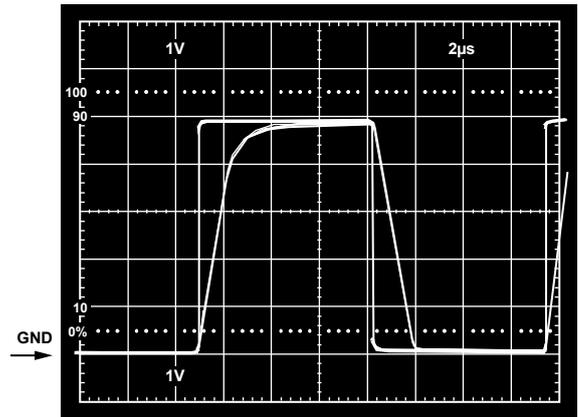
AD820は $+V_S$ 以下の入力電圧に対し位相反転を示すことはありません。図38aに、 $0V \sim 5V$ ($+V_S$)の矩形波に対するAD820電圧フォロワの応答を示します。入力と出力がほぼ重なっています。出力の極性は $+V_S$ までの入力極性に追従し、位相反転は生じません。4Vを超える入力では帯域幅が減少するため、出力波形がなまります。入力電圧が $+V_S$ を超える場合、AD820の正側入力に直列に抵抗を接続すると位相反転を防止できますが、入力電圧ノイズは増加します。これを図38bに示します。

入力段にはNチャンネルJFETが採用されているため、通常動作時の入力電流は負になり、電流は入力端子から流れ出します。入力電圧を $+V_S - 0.4V$ より高い電圧に駆動した場合、内部デバイスのジャンクションが順方向バイアスとなるため、入力電流は反転します。これを図7に示します。

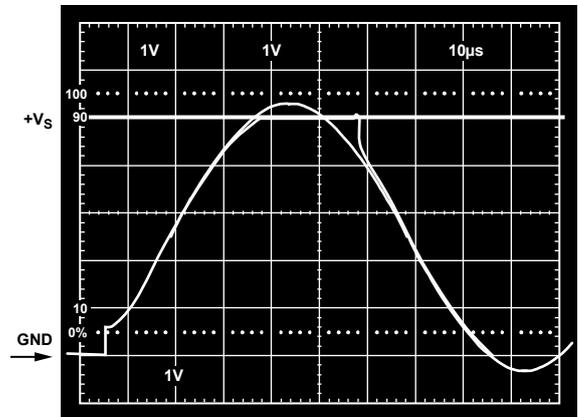
入力電圧が正電源を300mVより多く上回る可能性がある場合、または $\pm V_S = 0V$ のときにAD820に入力電圧が印加される場合、電流制限抵抗をAD820の入力に直列に接続する必要があります。10秒より長くこのような状態で放置するとAD820が損傷を受ける可能性があります。1k Ω の抵抗を使用すると、アンプは10Vまでの連続的な過電圧に耐えるようになり、入力電圧ノイズの増加も無視できる量にとどまります。

入力電圧が $-V_S$ を下回る場合は事情がまったく異なります。正電源と入力端子間の合計電圧が36V未満である限り、アンプは負電源を20V下回る入力電圧に安全に対応できます。更に、入力段は通常、入力電圧範囲にわたりピコアンペア・レベルの入力電流を維持します。

AD820は、13nV/ $\sqrt{\text{Hz}}$ の広帯域入力電圧ノイズ向けに設計されており、低い周波数まで低ノイズ性能を維持します（図14を参照）。このノイズ性能と入力電流および電流ノイズが小さいという特長により、10k Ω を超えるソース抵抗および1kHzを超える信号帯域幅を使用するアプリケーションに対し、AD820のノイズは無視できる水準となります。これを図39に示します。



(a)



(b)

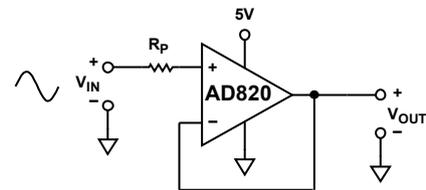


図 38. (a) $R_P = 0\Omega$ 、 $V_{IN} = 0V \sim +V_S$ での応答
(b) $V_{IN} = 0V \sim +V_S + 200mV$ 、
 $V_{OUT} = 0V \sim +V_S$ 、 $R_P = 49.9k\Omega$

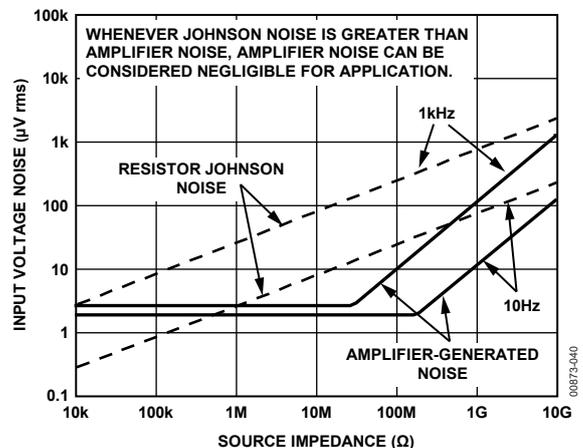


図 39. 総ノイズとソース・インピーダンスの関係

出力特性

AD820 独自のバイポーラ・レール to レール出力段の電圧振幅は、外部に抵抗性負荷がない場合、負電源から 5mV 以内、正電源から 10mV 以内の範囲です。AD820 のおおよその出力飽和抵抗値は 40Ω (ソース) または 20Ω (シンク) です。より大きな電流負荷を駆動する場合は、この値を使用して出力飽和電圧を見積もることができます。例えば、5mA をソースする場合、正電源レールに対する飽和電圧は 200mV です。また、5mA をシンクする場合は、負電源レールに対する飽和電圧は 100mV となります。

アンプのオープンループ・ゲイン特性は、図 10～図 13 に示すように、抵抗性負荷の関数として変化します。負荷抵抗が 20kΩ を超える場合、出力電圧がいずれかの電源から 180mV の値に駆動されるまで、AD820 の入力誤差電圧は実質的に変化しません。

AD820 の出力が出力飽和電圧に対して過剰な値で駆動されると、入力から 2μs 以内に回復が行われ、アンプのリニア動作領域に復帰します。

直接的な容量性負荷はアンプの実効出力インピーダンスと相互作用し、アンプの帰還ループに追加の極を形成します。これは、パルス応答における過度のピーキングまたは安定性低下の原因となる可能性があります。最も厳しいケースは、アンプをユニティ・ゲイン・フォロワとして使用する場合があります。図 40 に、350pF を駆動するユニティ・ゲイン・フォロワとしての AD820 のパルス応答を示します。このオーバーシュート量は、約 20° の位相マージンを示すもので、システムは安定していますが、エッジに近づいています。ループ・ゲインを小さくしその結果ループ帯域幅がより小さい構成にすると、容量性負荷の影響に対する感度は大幅に減少します。図 41 は、ノイズ・ゲインと AD820 の位相マージンが 20° になる容量性負荷の関係を示すグラフです。ゲインは、使用する帰還ネットワークが示す帰還減衰係数の逆数です。

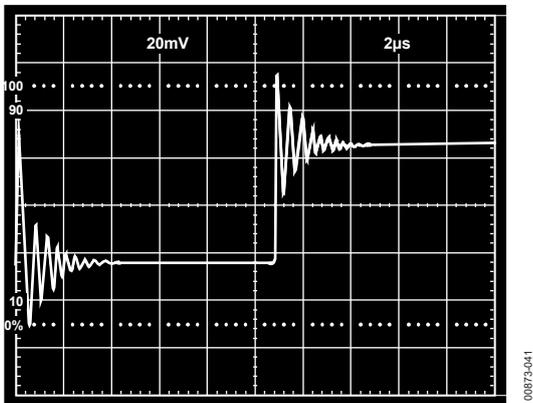


図 40. 350pF の容量性負荷を駆動するユニティ・ゲイン・フォロワとしての AD820 の小信号応答

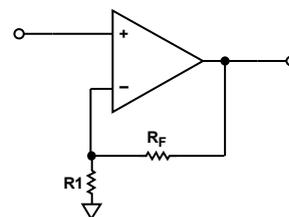
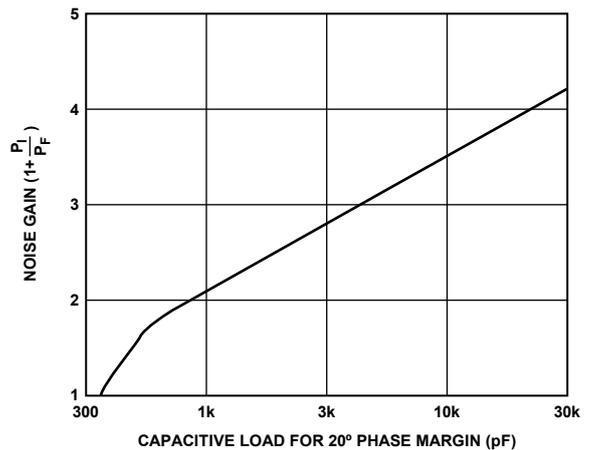


図 41. ノイズ・ゲインと容量性負荷許容値の関係

図 42 に、ユニティ・ゲイン・フォロワの容量性負荷駆動能力を拡張できる構成を示します。これらのコンポーネント値を用いると、回路は 5000pF を 10% のオーバーシュートで駆動できます。

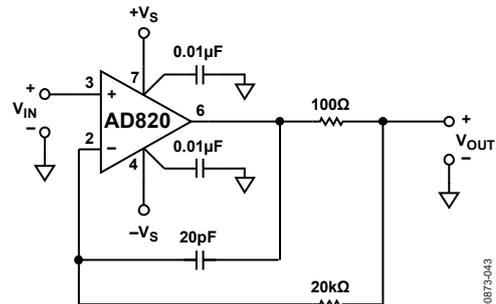


図 42. ユニティ・ゲイン・フォロワの容量性負荷駆動能力を 350pF 以上に拡張する構成

単電源半波／全波整流器

ユニティ・ゲイン・フォロワとして構成され単電源で動作する AD820 は、簡素な半波整流器として使用できます。負電源を下回る電圧で駆動された場合でも、AD820 の入力は数 pA レベルの入力電流を維持します。この整流器はその動作を活用し、正電源を 1V 上回る値から負電源を 20V 下回る値までの範囲の入力電圧に対し 10¹¹Ω を超える入力インピーダンスを維持します。

図 43 に示す全波／半波整流器は、次のように動作します。つまり、VIN がグラウンドより高い場合、R1 はユニティ・ゲイン・フォロワ A1 とアンプ A2 のループを介してブートストラップされます。これにより、A2 の両入力は等しくなり、その結果、R1 と R2 には電流が流れず、回路の出力は入力に追従します。VIN

がグラウンド未満の電圧の場合、A1 の出力はグラウンドになります。アンプ A2 の非反転入力に A1 のグラウンド・レベル出力となるため、A2 はユニティ・ゲイン・インバータとして動作します。したがって、ノード C は入力に全波整流されたものとなります。ノード B は入力にバッファ処理され半波整流されたものとなります。使用する電圧源に応じて、最大±18V の入力電圧を整流できます。

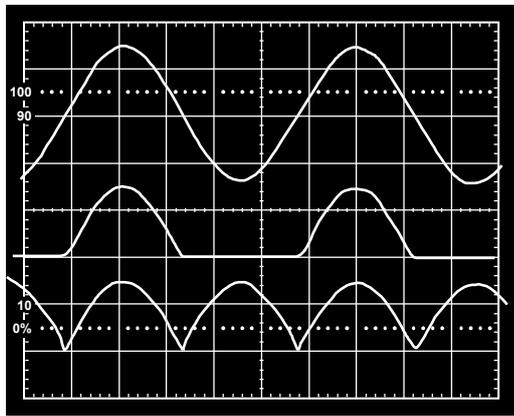
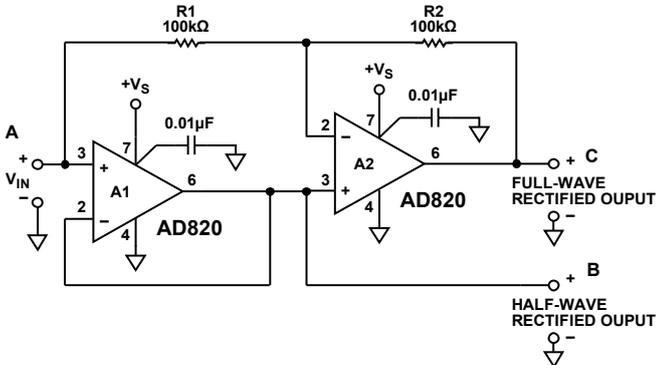


図 43. 単電源半波/全波整流器

4.5V 低ドロップアウト、低消費電力リファレンス

AD820 のレール to レール性能を使用すると低ドロップアウト性能が得られ、低電圧単電源で駆動される低消費電力リファレンス回路を実現できます。図 44 は 4.5V リファレンスを示したもので、AD820 および低消費電力 2.5V バンド・ギャップ・リファレンス AD680 を使用しています。R2 と R3 によって、4.5V 出力を実現するのに必要な 1.8 のゲインが設定されています。R1 と C2 がローパス RC フィルタを形成し、AD680 からのノイズの影響を低減します。

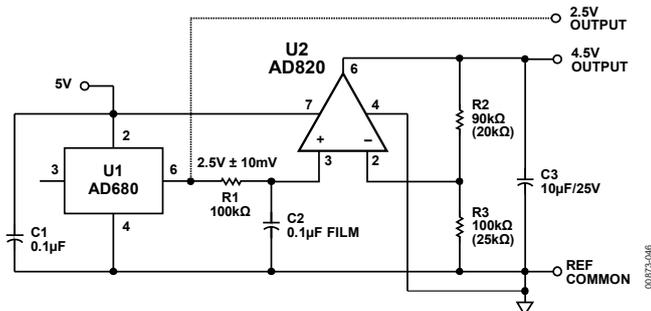


図 44. 単電源 4.5V 低ドロップアウト・リファレンス

負荷が 1mA の場合、このリファレンスは最低 4.7V の単電源で 4.5V の出力を維持します。負荷電流に 1mA から 10mA へのステップ変化があった場合の回復トランジェントの振幅は 20mV 以下で、数 μs でセトリングします。ノイズ帯域幅が 25kHz の場合の出力電圧ノイズは 10μV rms 未満です。

低消費電力 3 次サレン・キー・ローパス・フィルタ

AD820 は入力インピーダンスが高いため、アクティブ・フィルタに最適です。高い値の抵抗を使用すると、1μF を大きく下回るコンデンサで低周波数フィルタを構築できます。AD820 の pA レベルの入力電流により、DC 誤差を最小限に抑えることができます。

図 45 に、10Hz の 3 次サレン・キー・フィルタの例を示します。R1 に大きな値を使用しているため、信号源の抵抗との相互作用が最小限に抑えられています。この種のフィルタでは、ポール配置によってフィルタの 2 次部に関連する Q が最小化されています。それによって、抵抗 R1、抵抗 R2、抵抗 R3 からのノイズの影響によるピーキングがなくなり、フィルタ固有の出力電圧ノイズが最小限に抑えられます。

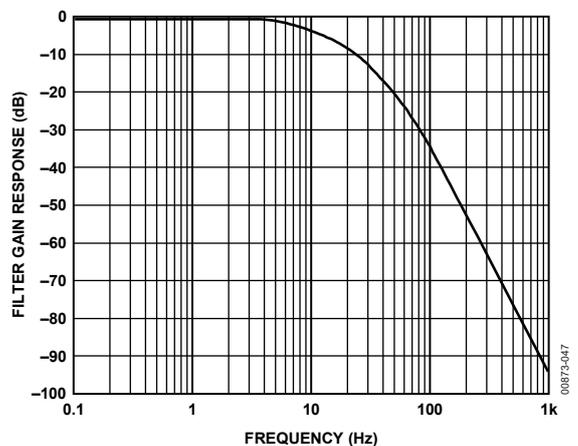
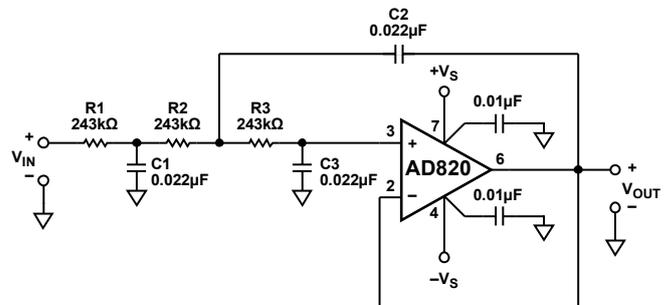


図 45. 10Hz のサレン・キー・ローパス・フィルタ

オフセット電圧の調整

AD820 のオフセット電圧は低いため、通常、外部からオフセット電圧をヌル化する必要はありません。図 46 に、プラスチック DIP にパッケージされた AD820 に推奨される手法を示します。この方法でオフセット電圧を調整すると、オフセット電圧の温度ドリフトは、生じたオフセット 1mV につき $4\mu\text{V}/^\circ\text{C}$ だけ変化します。これらのヌル・ピンは、8 ピン SOIC パッケージおよび MSOP パッケージの AD820 には機能しません。

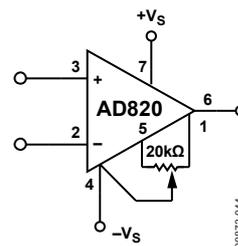
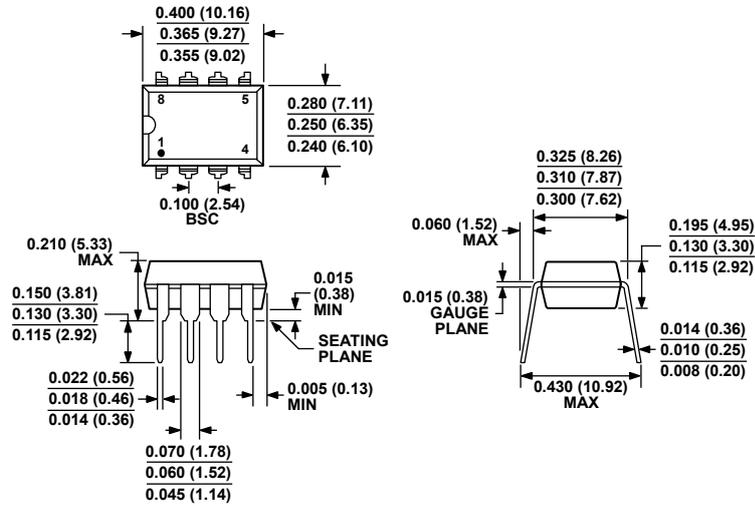


図 46. オフセットのヌル化

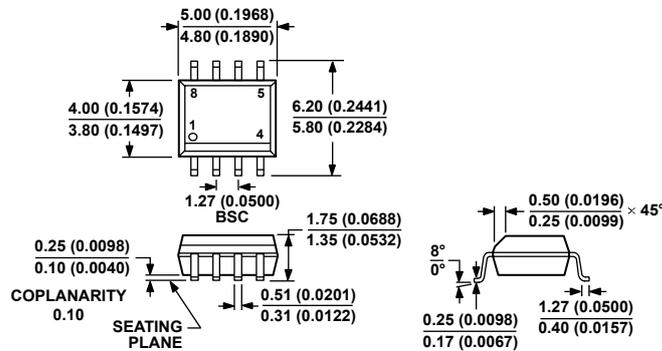
外形寸法



COMPLIANT TO JEDEC STANDARDS MS-001
 CONTROLLING DIMENSIONS ARE IN INCHES; MILLIMETER DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF INCH EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN. CORNER LEADS MAY BE CONFIGURED AS WHOLE OR HALF LEADS.

070606-A

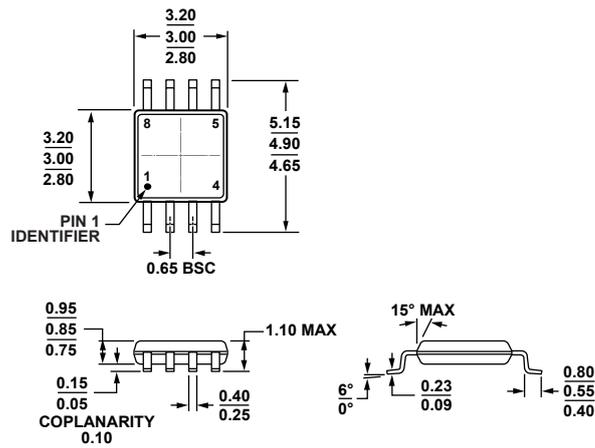
図 47. 8ピン、プラスチック・デュアル・インライン・パッケージ [PDIP] ナロー・ボディ (N-8) 単位：インチ (括弧内は mm)



COMPLIANT TO JEDEC STANDARDS MS-012-AA
 CONTROLLING DIMENSIONS ARE IN MILLIMETERS; INCH DIMENSIONS (IN PARENTHESES) ARE ROUNDED-OFF MILLIMETER EQUIVALENTS FOR REFERENCE ONLY AND ARE NOT APPROPRIATE FOR USE IN DESIGN.

012407-A

図 48. 8ピン、標準スモール・アウトライン・パッケージ [SOIC_N] ナロー・ボディ (R-8) 単位：mm (括弧内はインチ)



COMPLIANT TO JEDEC STANDARDS MO-187-AA

10-07-2009-B

図 49.8 8 ピン、ミニ・スモール・アウトライン・パッケージ [MSOP] (RM-8)
単位：mm

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Package Option	Branding
AD820AN	-40°C to +85°C	8-Lead PDIP	N-8	
AD820ANZ	-40°C to +85°C	8-Lead PDIP	N-8	
AD820AR	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820AR-REEL	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820AR-REEL7	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820ARZ	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820ARZ-REEL	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820ARZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820ARMZ	-40°C to +85°C	8-Lead MSOP	RM-8	A2L
AD820ARMZ-RL	-40°C to +85°C	8-Lead MSOP	RM-8	A2L
AD820ARMZ-R7	-40°C to +85°C	8-Lead MSOP	RM-8	A2L
AD820BR	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820BR-REEL	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820BRZ	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820BRZ-REEL	-40°C to +85°C	8-Lead SOIC_N	R-8	
AD820BRZ-REEL7	-40°C to +85°C	8-Lead SOIC_N	R-8	

¹ Z = RoHS 準拠製品

メモ

メモ

メモ