50 MHz～2 GHzの直交復調器

ADL5387

特長

動作 RF 周波数
　50 MHz～2 GHz
2×f_{LO}の LO 入力
　100 MHz～4 GHz
入力 IP3: 900 MHz で 31 dBm
入力 IP2: 900 MHz で 62 dBm
入力 P1dB: 900 MHz で 13 dBm
ノイズ係数(NF)
　140 MHz で 12.0 dB
　900 MHz で 14.7 dB
電圧変換ゲイン> 4 dB
直交復調精度
　位相精度: 約 0.4°
　振幅バランス: 約 0.05 dB
復調帯域幅:約 240 MHz
ベースバンド I/Q 駆動: 200 Ω で 2 V p-p
5 V 単電源動作

機能ブロック図

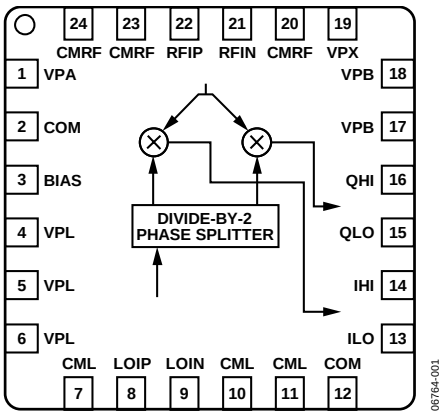

図 1.

アプリケーション

QAM/QPSK RF/IF 復調器
W-CDMA/CDMA/CDMA2000/GSM
マイクロウエーブのポイント-(複数)ポイント間無線
ブロードバンド・ワイヤレスおよび WiMAX
ブロードバンド CATV

概要

ADL5387 は、50 MHz～2 GHz の RF/IF 入力周波数レンジをカバーする広帯域直交 I/Q 復調器です。ADL5387 復調器は、NF = 13.2 dB、IP1dB = 12.7 dBm、450 MHz で IIP3 = 32 dBm により、要求の厳しいインフラストラクチャ・ダイレクト・コンバージョンの要求に適する優れたダイナミック・レンジを提供します。差動 RF/IF 入力は優れた 50 Ω 広帯域入力インピーダンスを提供するため、最適性能を得るため 1:1 バランから駆動するのが最適です。

ローカル発振器(LO)での直交発生に 2 分周法を使って、超広帯域動作を実現しています。広い範囲の LO レベルで優れた復調精度を持ち、振幅と位相のバランスはそれぞれ約 0.05 dB と約 0.4°です。復調された同相(I)差動出力と直交(Q)差動出力は、バッファ付きで 4 dB 以上の電圧変換ゲインを提供します。バッファ付きベースバンド出力は、200 Ω の 2 V p-p 差動信号を駆動することができます。

平衡デザインにより、2 次歪みの影響が小さくなっています。LO ポートから RF ポートへのリークは−70 dBc 以下です。I 出力と Q 出力での差動 DC オフセットは 10 mV 以下です。この両ファクタは、60 dBm を超える優れた IIP2 仕様に寄与しています。

ADL5387 は、4.75 V～5.25 V の単電源で動作します。電源電流は、BIAS ピンとグラウンドとの間に接続する外付け抵抗を使って調整可能です。

ADL5387 は、アナログ・デバイセズの最新シリコン・ゲルマニウム・バイポーラ・プロセスで製造され、露出パドル付きの 24 ピン LFCSP を採用しています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2007 Analog Devices, Inc. All rights reserved.

Rev. 0

アナログ・デバイセズ株式会社

本　　社／〒105-6891　東京都港区海岸 1-16-1　ニューピア竹芝サウスタワービル
電話 03（5402）8200
大阪営業所／〒532-0003　大阪府大阪市淀川区宮原 3-5-36　新大阪 MT ビル 2 号
電話 06（6350）6868

目次

特長 1
アプリケーション 1
機能ブロック図 1
概要 1
改訂履歴 2
仕様 3
絶対最大定格 5
ESD の注意 5
ピン配置およびピン機能説明 6
代表的な性能 7
f_{RF} = 140 MHz の分布 10
f_{RF} = 450 MHz の分布 11
f_{RF} = 900 MHz の分布 12
f_{RF} = 1,900 MHz の分布 13
回路説明 14
LO インタフェース 14
V/I コンバータ 14
ミキサー 14
エミッタ・フォロア・バッファ 14
バイアス回路 14
アプリケーション情報 15
基本接続 15
電源 15
局部発振器(LO)入力 15
RF 入力 16
ベースバンド出力 16
誤差ベクタ振幅(EVM)性能 17
低 IF でのイメージ除去比 18
ベースバンド・インターフェースの例 18
キャラクタライゼーション・セットアップ 21
評価ボード 23
外形寸法 26
オーダー・ガイド 26

改訂履歴

10/07—Revision 0: Initial Version

仕様

特に指定のない限り、V_S = 5 V、T_A = 25°C、f_{RF} = 900 MHz、f_{IF} = 4.5 MHz、P_{LO} = 0 dBm、BIAS ピンはオープン、Z_O = 50 Ω、、ベースバンド出力は 450 Ω の差動負荷。

表 1.

Parameter	Condition	Min	Typ	Max	Unit
OPERATING CONDITIONS					
LO Frequency Range	External input = 2xLO frequency	0.1		4	GHz
RF Frequency Range		0.05		2	GHz
LO INPUT	LOIP, LOIN				
Input Return Loss	AC-coupled into LOIP with LOIN bypassed, measured at 2 GHz		−10		dB
LO Input Level		−6	0	+6	dBm
I/Q BASEBAND OUTPUTS	QHI, QLO, IHI, ILO				
Voltage Conversion Gain	450 Ω differential load on I and Q outputs (@ 900 MHz)		4.3		dB
	200 Ω differential load on I and Q outputs (@ 900 MHz)		3.2		dB
Demodulation Bandwidth	1 V p-p signal 3 dB bandwidth		240		MHz
Quadrature Phase Error	@ 900 MHz		0.4		Degrees
I/Q Amplitude Imbalance			0.1		dB
Output DC Offset (Differential)	0 dBm LO input		±5		mV
Output Common-Mode			VPOS − 2.8		V
0.1 dB Gain Flatness			40		MHz
Output Swing	Differential 200 Ω load		2		V p-p
Peak Output Current	Each pin		12		mA
POWER SUPPLIES	VPA, VPL, VPB, VPX				
Voltage		4.75		5.25	V
Current	BIAS pin open		180		mA
	RBIAS = 4 kΩ		157		mA
DYNAMIC PERFORMANCE @ RF = 140 MHz	RFIP, RFIN				
Conversion Gain			4.7		dB
Input P1dB (IP1dB)			13		dBm
Second-Order Input Intercept (IIP2)	−5 dBm each input tone		67		dBm
Third-Order Input Intercept (IIP3)	−5 dBm each input tone		31		dBm
LO to RF	RFIN, RFIP terminated in 50 Ω, 1xLO appearing at the RF port		−100		dBm
RF to LO	LOIN, LOIP terminated in 50 Ω		−95		dBc
I/Q Magnitude Imbalance			0.05		dB
I/Q Phase Imbalance			0.2		Degrees
LO to I/Q	RFIN, RFIP terminated in 50 Ω, 1xLO appearing at the BB port		−39		dBm
Noise Figure			12.0		dB
Noise Figure under Blocking Conditions	With a −5 dBm interferer 5 MHz away		14.4		dB
DYNAMIC PERFORMANCE @ RF = 450 MHz					
Conversion Gain			4.4		dB
Input P1dB (IP1dB)			12.7		dBm
Second-Order Input Intercept (IIP2)	−5 dBm each input tone		69.2		dBm
Third-Order Input Intercept (IIP3)	−5 dBm each input tone		32.8		dBm
LO to RF	RFIN, RFIP terminated in 50 Ω, 1xLO appearing at the RF port		−87		dBm
RF to LO	LOIN, LOIP terminated in 50 Ω		−90		dBc
I/Q Magnitude Imbalance			0.05		dB
I/Q Phase Imbalance			0.6		Degrees
LO to I/Q	RFIN, RFIP terminated in 50 Ω, 1xLO appearing at the BB port		−38		dBm
Noise Figure			13.2		dB
DYNAMIC PERFORMANCE @ RF = 900 MHz					

Parameter	Condition	Min	Typ	Max	Unit
Conversion Gain			4.3		dB
Input P1dB (IP1dB)			12.8		dBm
Second-Order Input Intercept (IIP2)	−5 dBm each input tone		61.7		dBm
Third-Order Input Intercept (IIP3)	−5 dBm each input tone		31.2		dBm
LO to RF	RFIN, RFIP terminated in 50 Ω, 1xLO appearing at the RF port		−79		dBm
RF to LO	LOIN, LOIP terminated in 50 Ω		−88		dBc
I/Q Magnitude Imbalance			0.05		dB
I/Q Phase Imbalance			0.2		Degrees
LO to I/Q	RFIN, RFIP terminated in 50 Ω, 1XLO appearing at the BB port		−41		dBm
Noise Figure			14.7		dB
Noise Figure under Blocking Conditions	With a −5 dBm interferer 5 MHz away		15.8		dB
DYNAMIC PERFORMANCE @ RF = 1900 MHz					
Conversion Gain			3.8		dB
Input P1dB (IP1dB)			12.8		dBm
Second-Order Input Intercept (IIP2)	−5 dBm each input tone		59.8		dBm
Third-Order Input Intercept (IIP3)	−5 dBm each input tone		27.4		dBm
LO to RF	RFIN, RFIP terminated in 50 Ω, 1xLO appearing at the RF port		−75		dBm
RF to LO	LOIN, LOIP terminated in 50 Ω		−70		dBc
I/Q Magnitude Imbalance			0.05		dB
I/Q Phase Imbalance			0.3		Degrees
LO to I/Q	RFIN, RFIP terminated in 50 Ω, 1xLO appearing at the BB port		−43		dBm
Noise Figure			16.5		dB
Noise Figure under Blocking Conditions	With a −5 dBm interferer 5 MHz away		18.7		dB

絶対最大定格

表 2.

Parameter	Rating
Supply Voltage VPOS1、VPOS2、VPOS3	5.5 V
LO Input Power	13 dBm (re: 50 Ω)
RF/IF Input Power	15 dBm (re: 50 Ω)
Internal Maximum Power Dissipation	1100 mW
θ_{JA}	54°C/W
Maximum Junction Temperature	150°C
Operating Temperature Range	−40°C to +85°C
Storage Temperature Range	−65°C to +125°C

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

ESD の注意

ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

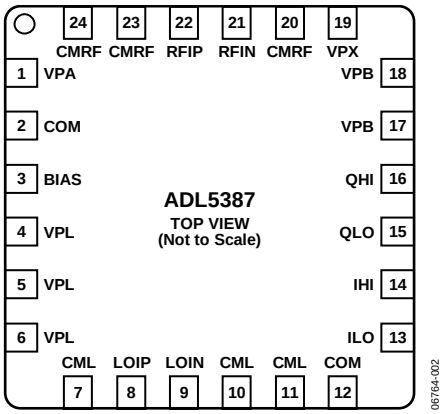

図 2.ピン配置

表 3.ピン機能の説明

ピン番号	記号	説明
1、4～6、17～19	VPA、VPL、VPB、VPX	電源。それぞれ LO、IF、バイアス、ベースバンド・セクションの正電源。これらのピンは、適切なサイズのコンデンサでボード・グラウンドへデカップリングする必要があります。
2、7、10～12, 20、23、24	COM、CML、CMRF	グランド。低インピーダンスのグラウンド・プレーンへ接続します。
3	BIAS	バイアス制御。BIAS と COM の間に抵抗を接続して、ミキサー・コア電流を削減することができます。このピンのデフォルト設定はオープン。
8、9	LOIP、LOIN	局部発振器。2×LO 周波数の外部 LO 入力。LOIP に 0 dBm のシングルエンド LO を 1000 pF のコンデンサを介して入力することができます。LOIN は AC グラウンドを行う必要があります。ここでも 1000 pF を使用します。これらの入力は、バランを使って差動で駆動することもできます(推奨バランは M/A-COM ETC1-1-13)。
13～16	ILO、IHI、QLO、QHI	I チャンネルおよび Q チャンネルのミキサー・ベースバンド出力。これらの出力は、50 Ω の差動出力インピーダンスを持っています(ピンあたり 25 Ω)。これらのピンのバイアス・レベルは VPOS − 2.8 V です。各出力対の振幅は 200 Ω 負荷で 2 V p-p (差動)が可能です。出力の 3 dB 帯域幅は 240 MHz です。
21、22	RFIN、RFIP	RF 入力。RF 入力には 1:1 バラン(推奨バランは M/A-COM ETC1-1-13)を介してシングルエンドの 50 Ω 信号を入力することができます。グラウンド基準のインダクタも RFIP ピンと RFIN ピンに接続する必要があります(推奨値= 120 nH)。
	EP	露出パドル。低インピーダンスのグラウンド・プレーンへ接続します。

代表的な性能

特特に指定のない限り、V_S = 5 V、T_A = 25°C、LO 駆動レベル= 0 dBm、R_{BIAS}=オープン。

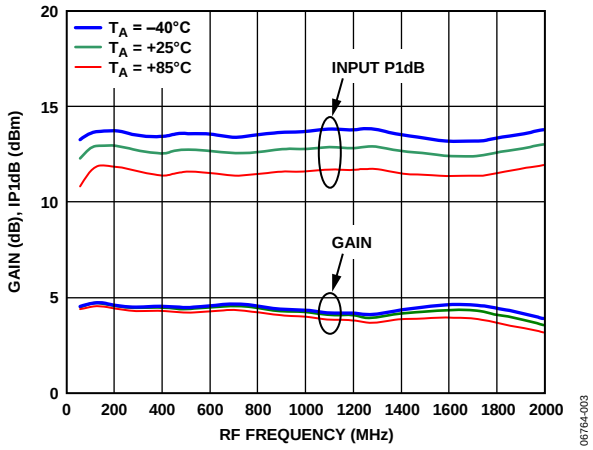

図 3.変換ゲインおよび入力 1 dB 圧縮ポイント(IP1dB)対 RF 周波数

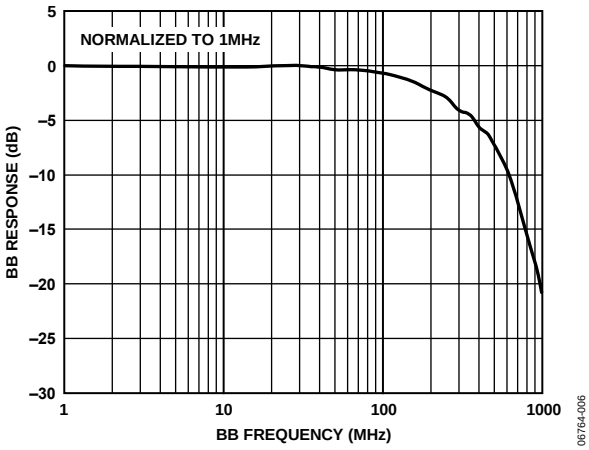

図 6.正規化 I/Q ベースバンドの周波数応答

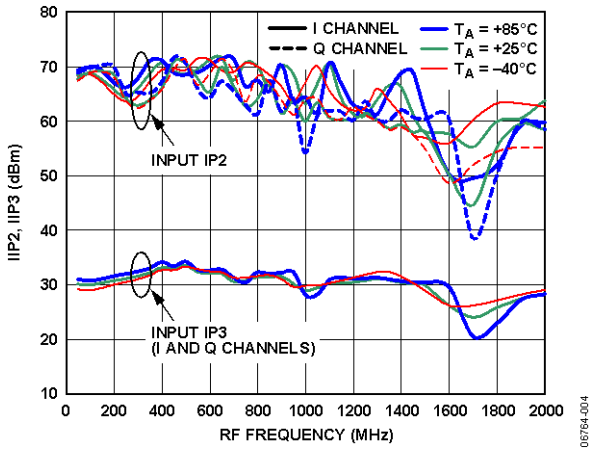

図 4.入力 3 次インターセプト(IIP3)および
入力 2 次インターセプト・ポイント(IIP2)対 RF 周波数

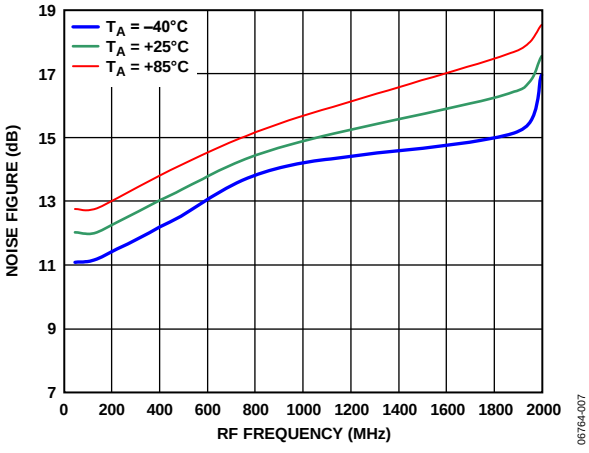

図 7.ノイズ係数対 RF 周波数

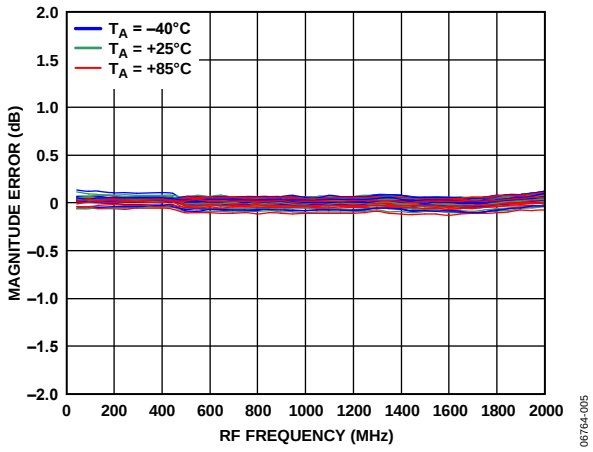

図 5.I/Q ゲイン・ミスマッチ対 RF 周波数

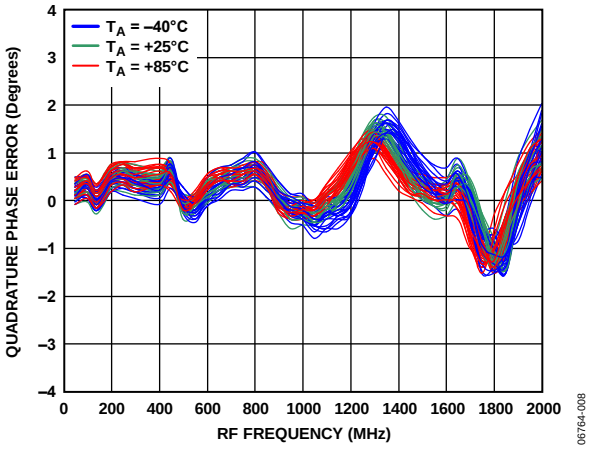

図 8.I/Q 直交位相誤差対 RF 周波数

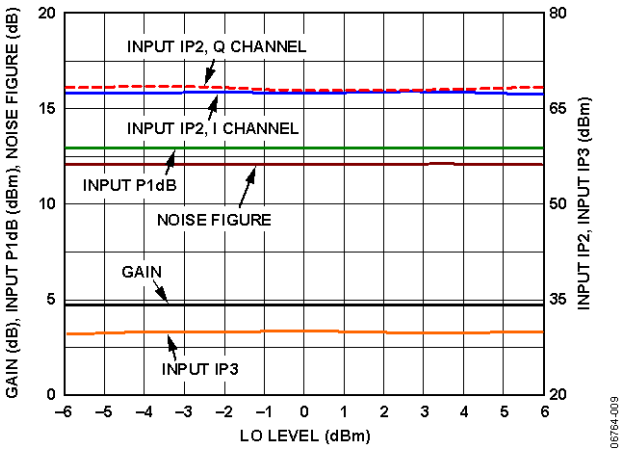

図 9.変換ゲイン、ノイズ係数、IIP3、IIP2、IP1dB 対 LO レベル、f_{RF} = 140 MHz

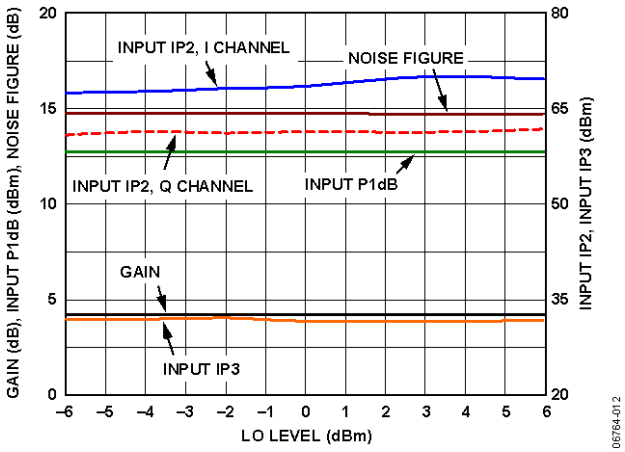

図 12.変換ゲイン、ノイズ係数、IIP3、IIP2、IP1dB 対 LO レベル、f_{RF} = 900 MHz

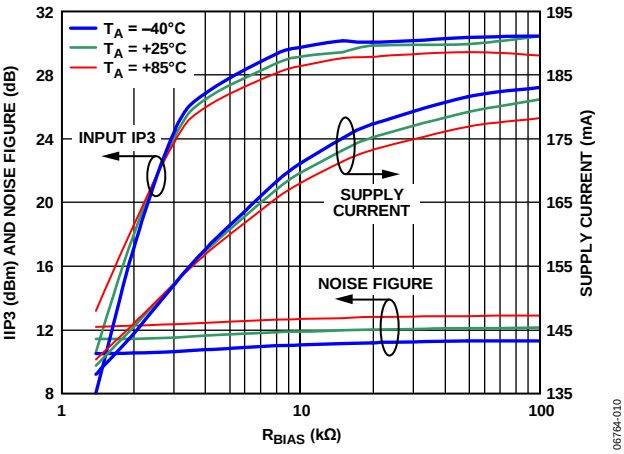

図 10.ノイズ係数、IIP3、電源電流対 R_{BIAS}、f_{RF} = 140 MHz

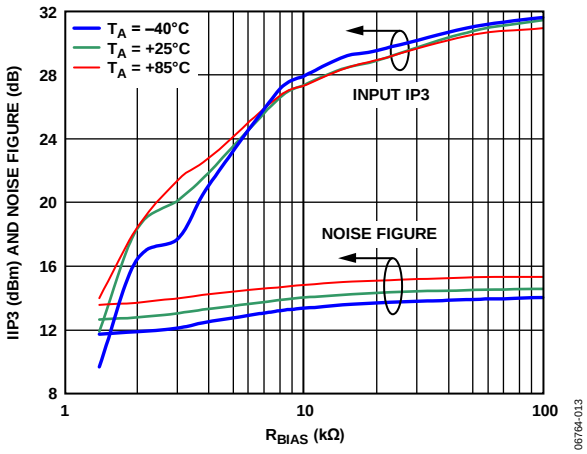

図 13.IIP3、ノイズ係数対 R_{BIAS}、f_{RF} = 900 MHz

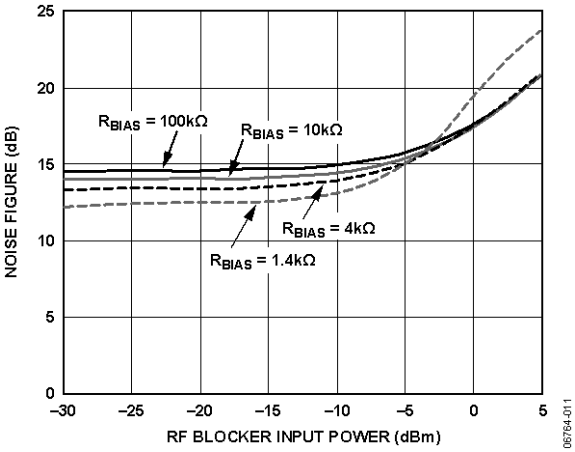

図 11.ノイズ係数対入力ブロッカ・レベル、f_{RF} = 900 MHz (RF ブロッカ 5 MHz オフセット)

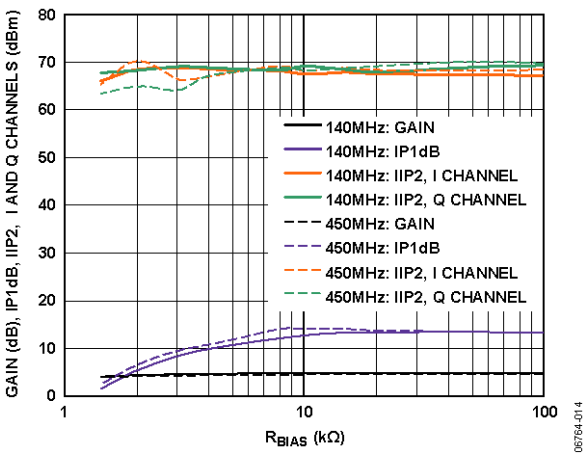

図 14.変換ゲイン、IP1dB、IIP2 I チャンネル、IIP2 Q チャンネル対 R_{BIAS}

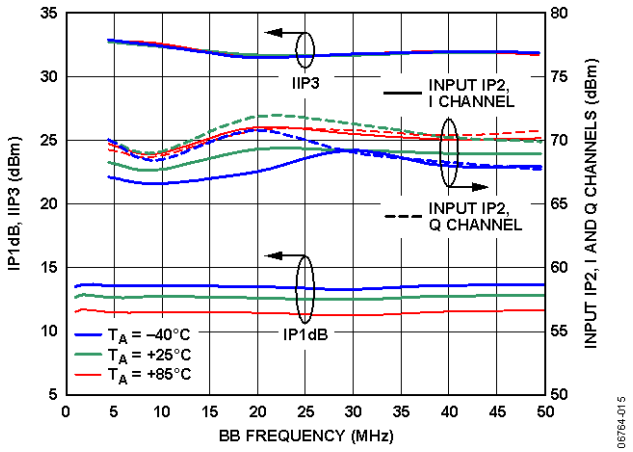

図 15.IIIP3、IIP2、IP1dB 対ベースバンド周波数

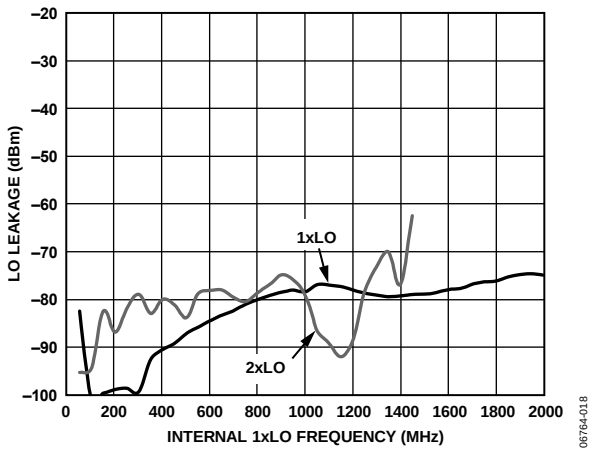

図 18.LO-RF 間リーク対内部 1xLO 周波数

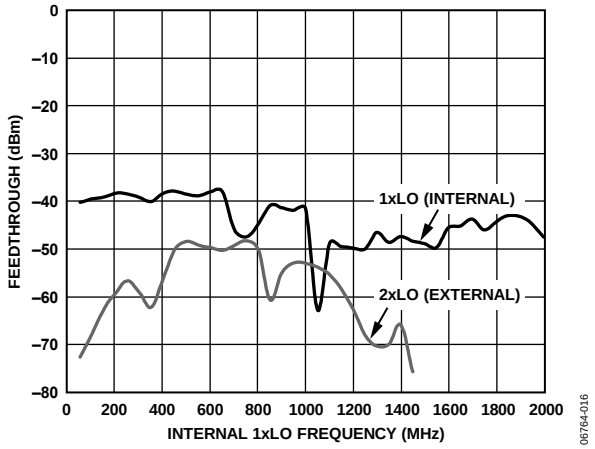

図 16.LO-BB 間フィードスルー対 1xLO 周波数 (内部 LO 周波数)

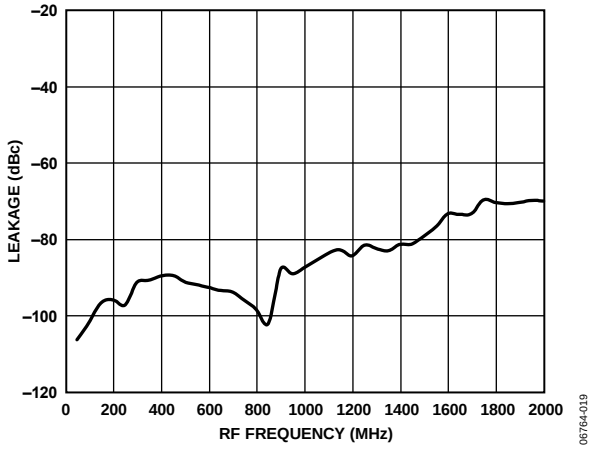

図 19.RF-LO 間リーク対 RF 周波数

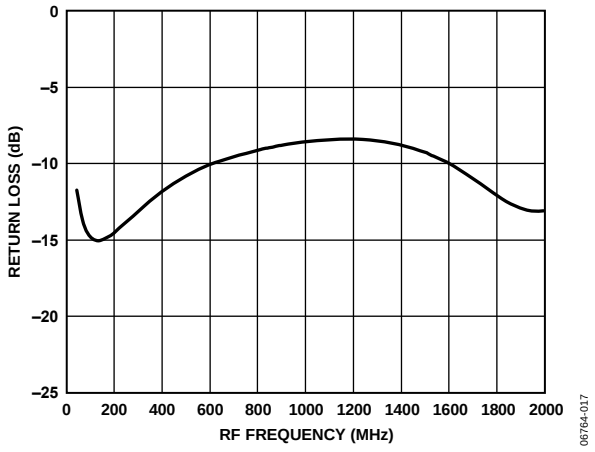

図 17.RF ポート・リターン損失対 RF 周波数
ETC1-1-13 バランと 120 nH バイアス・インダクタを使用してキャラクタライゼーション・ボード上で測定

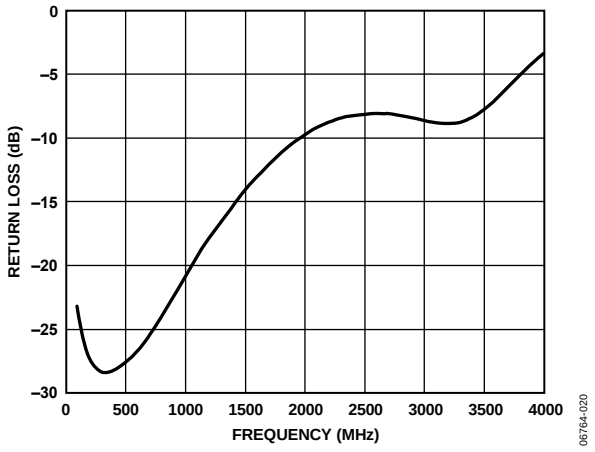

図 20.シングルエンド LO ポートのリターン損失対 LO 周波数、LOIN をグラウンドへ AC 結合

f_{RF} = 140 MHz の分布

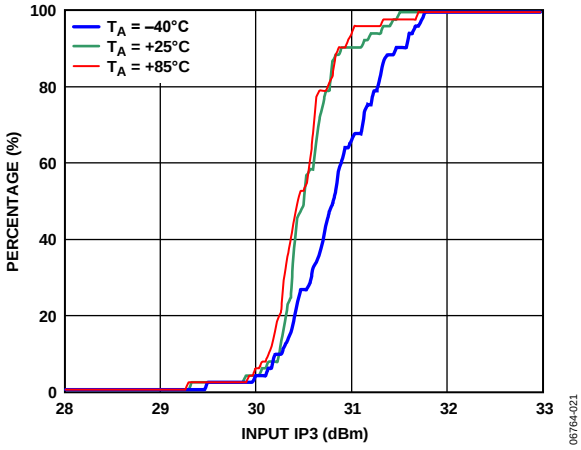

図 21.IIP3 の分布

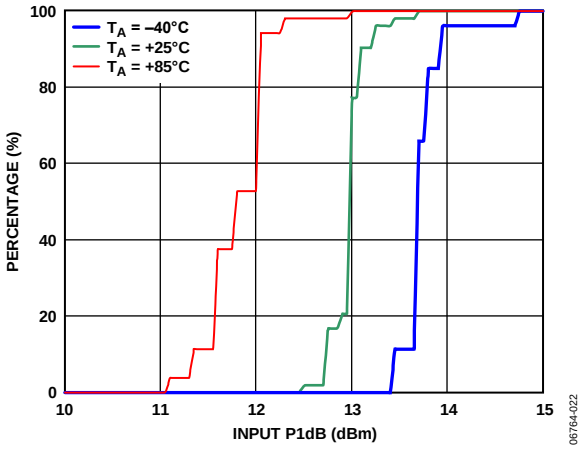

図 22.IP1dB の分布

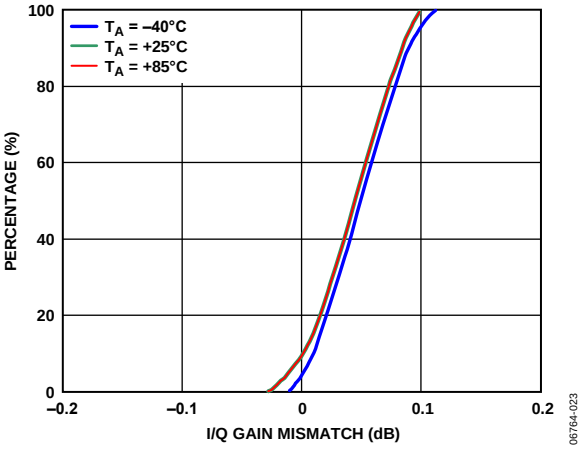

図 23.I/Q ゲイン・ミスマッチの分布

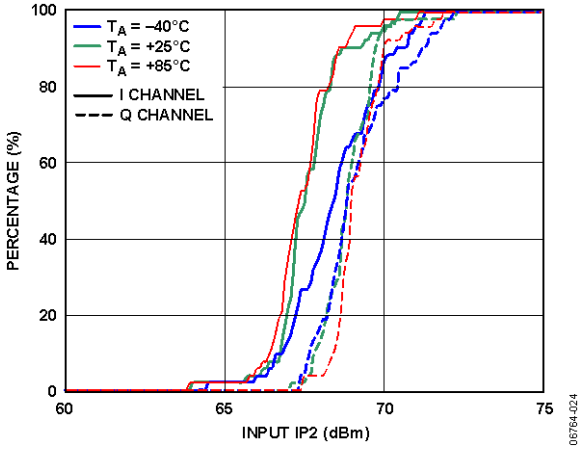

図 24. I チャンネルと Q チャンネルの IIP2 分布

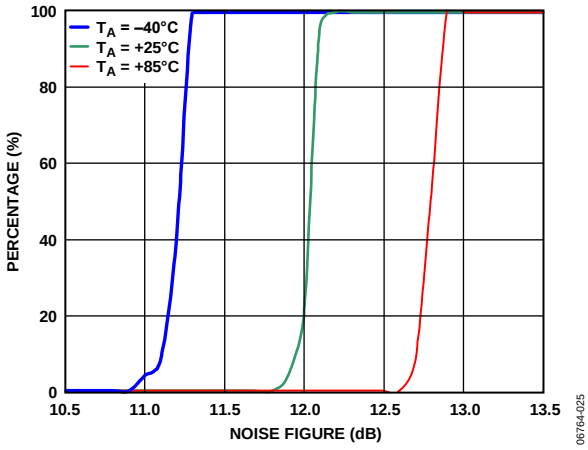

図 25.ノイズ係数の分布

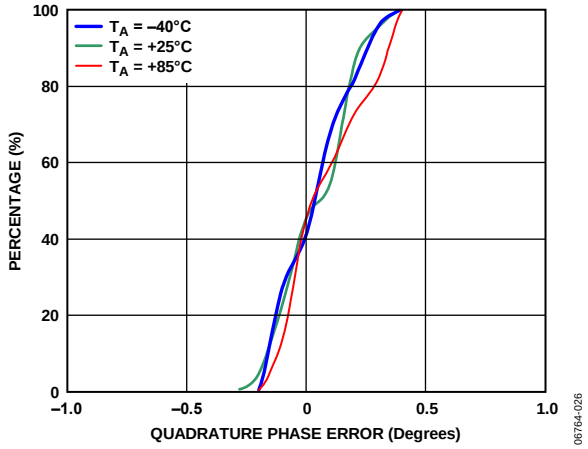

図 26.I/Q 直交誤差の分布

f_{RF} = 450 MHz の分布

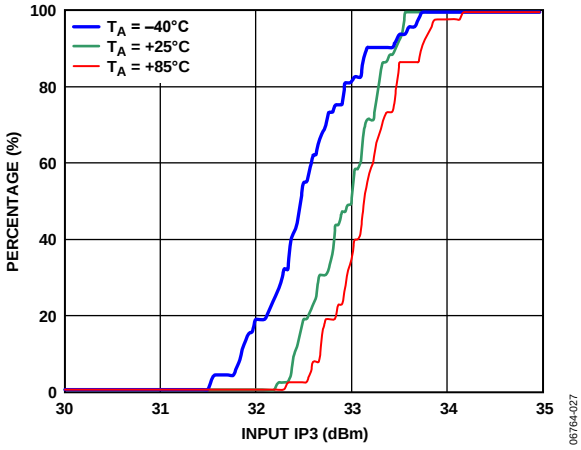

図 27.IIP3 の分布

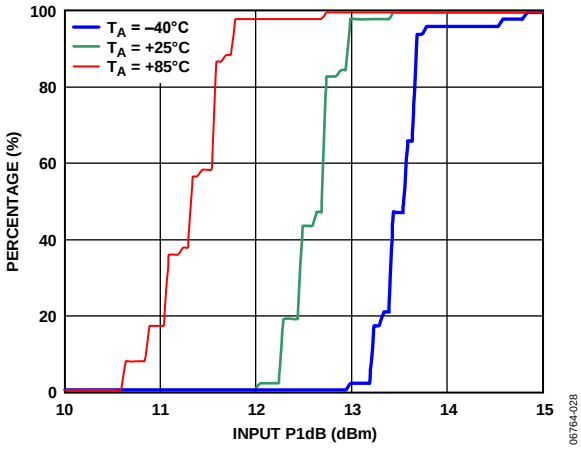

図 28.IP1dB の分布

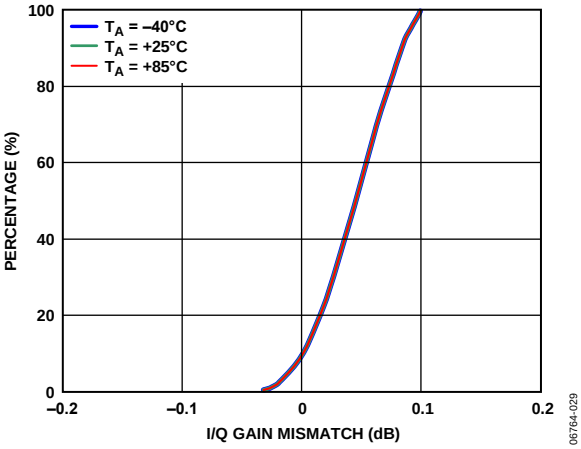

図 29.I/Q ゲイン・ミスマッチの分布

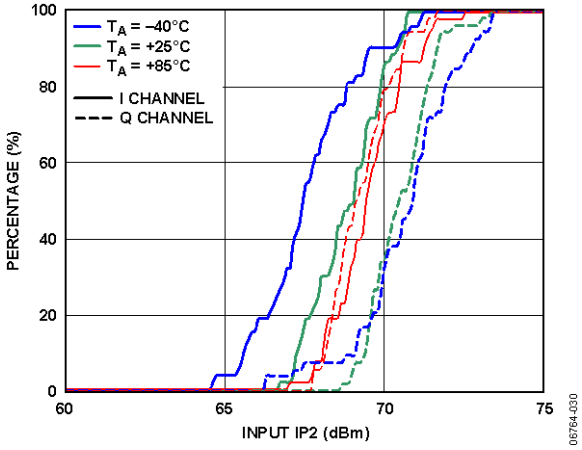

図 30. I チャンネルと Q チャンネルの IIP2 分布

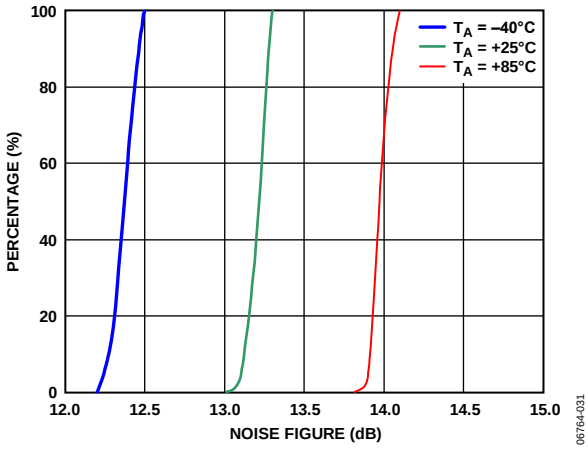

図 31.ノイズ係数の分布

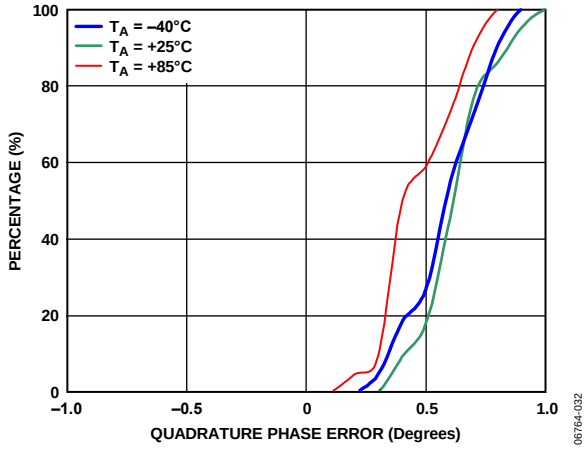

図 32.I/Q 直交誤差の分布

f_{RF} = 900 MHz の分布

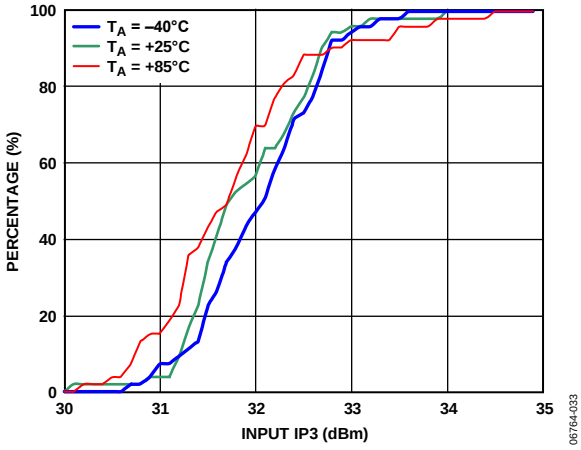

図 33.IIP3 の分布

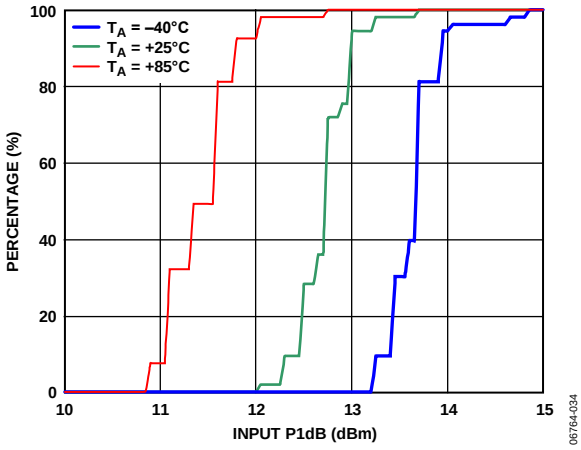

図 34.IP1dB の分布

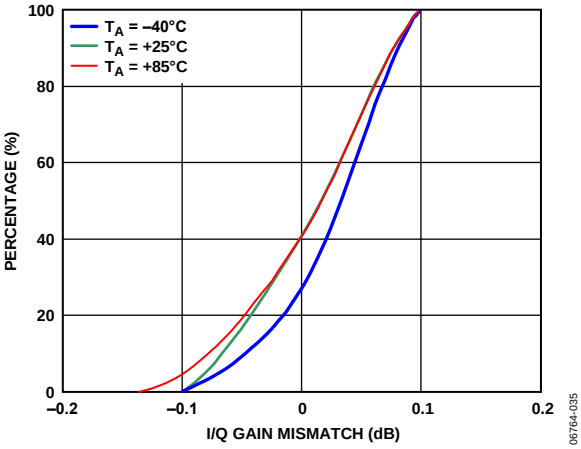

図 35.I/Q ゲイン・ミスマッチの分布

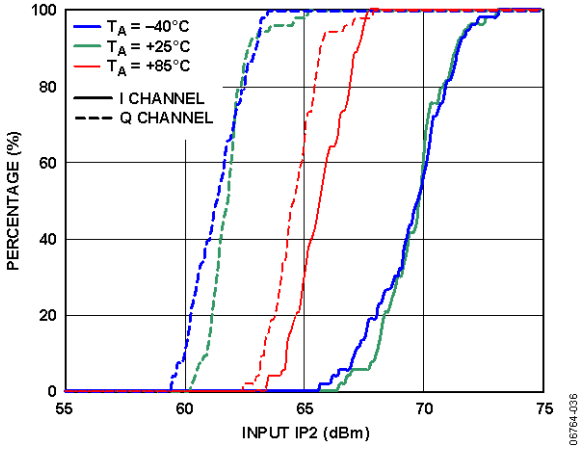

図 36. I チャンネルと Q チャンネルの IIP2 分布

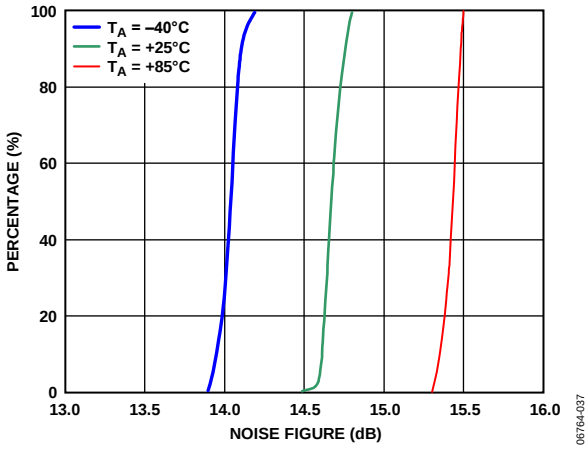

図 37.ノイズ係数の分布

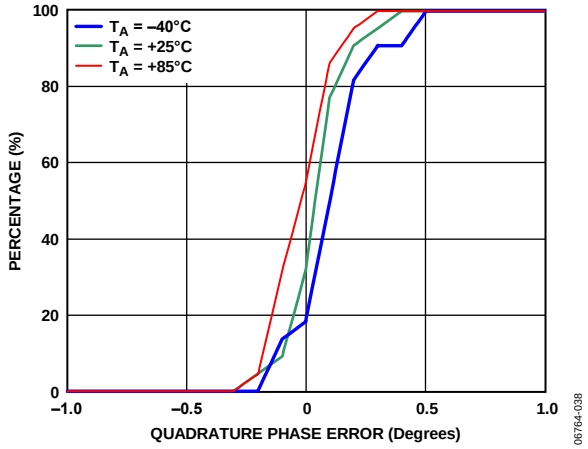

図 38.I/Q 直交誤差の分布

f_{RF} = 1,900 MHz の分布

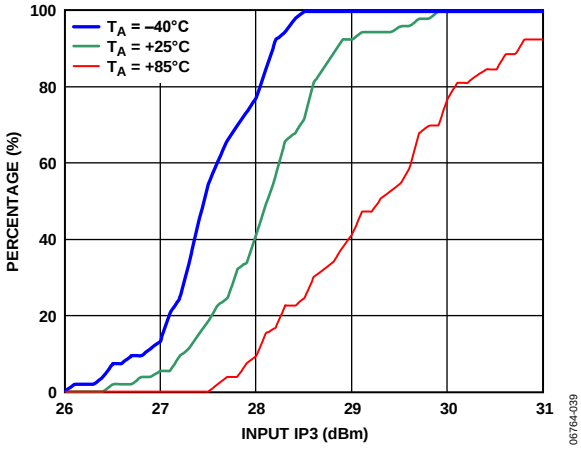

図 39.IIP3 の分布

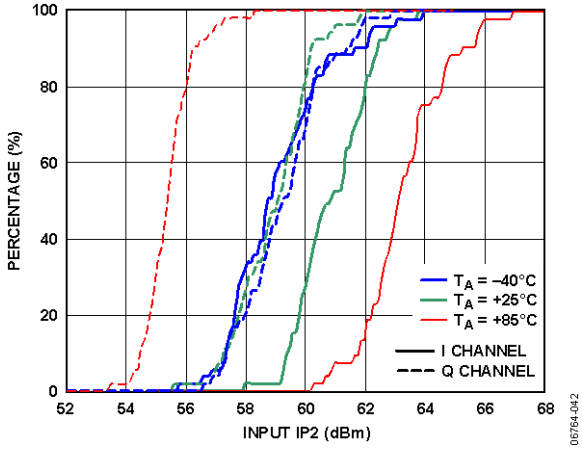

図 42. I チャンネルと Q チャンネルの IIP2 分布

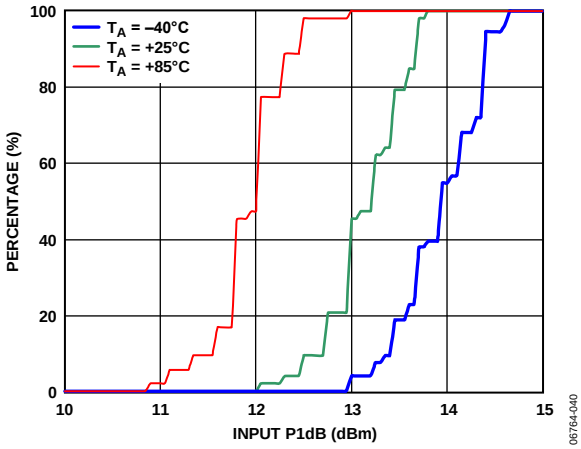

図 40.IP1dB の分布

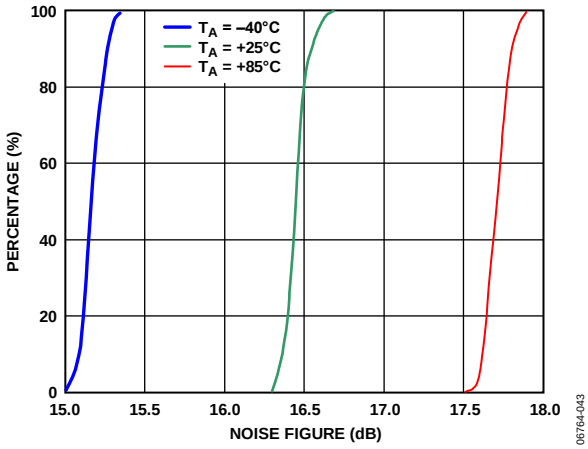

図 43.ノイズ係数の分布

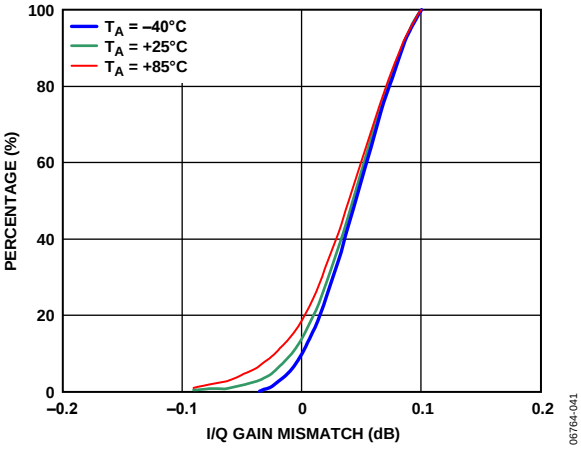

図 41.I/Q ゲイン・ミスマッチの分布

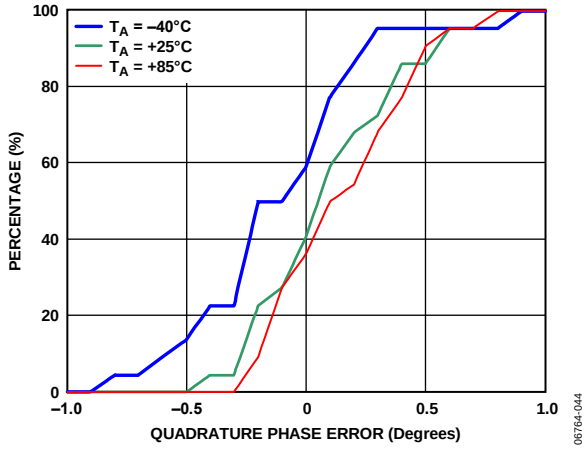

図 44.I/Q 直交誤差の分布

回路説明

ADL5387 は、ローカル発振器(LO)インターフェース、RF 電圧/電流(V/I)コンバータ、ミキサー、差動エミッタ・フォロア出力、バイアス回路の 5 つのセクションに分けることができます。デバイスの詳しいブロック図を**図 45** に示します。

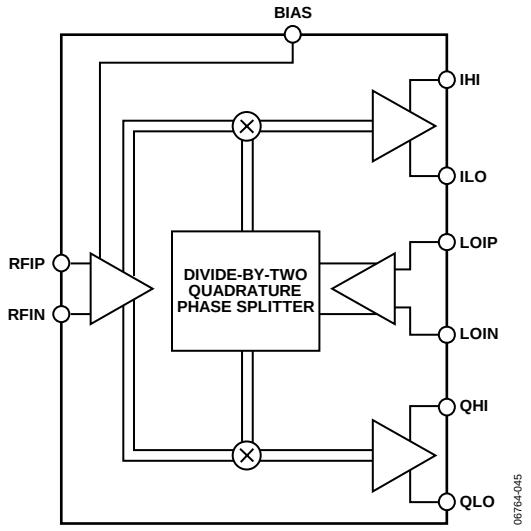

図 45.ブロック図

LO インタフェースは互いに 90 度ずれた 2 つの LO 信号を発生して、2 つのミキサーを直交駆動します。RF 信号は V/I コンバータで電流に変換されて 2 つのミキサーに入力されます。ミキサーの差動 I の出力と Q 出力は、エミッタ・フォロアでバッファされています。各セクションへのリファレンス電流は、バイアス回路により発生されます。以下に各セクションについて詳しく説明します。

LO インタフェース

LO インターフェースは、バッファ・アンプ、その後ろに続く 1/2 入力周波数の互いに直交する 2 つのキャリアを発生する周波数分周器から構成されています。各キャリアは増幅された後にダブル・バランスド・ミキサーを駆動するため振幅制限されます。

V/I コンバータ

差動 RF 入力信号は抵抗を使用する共通ベース・ステージに入力され、ここで差動入力電圧から出力電流へ変換されます。出力電流は、ミキサー・ステージで 2 つの 1/2 周波数の LO キャリアを変調します。

ミキサー

ADL5387 は、同相チャンネル(I チャンネル)用と直交チャンネル(Q チャンネル)用に 2 つのダブル・バランスド・ミキサーを内蔵しています。これらのミキサーは、4 個のトランジスタを交差接続したギルバート・セル・デザインを採用しています。2 つのミキサーの出力電流は、2 本の負荷抵抗を使って加算され、後続のエミッタ・フォロア・バッファに入力されます。

エミッタ・フォロア・バッファ

出力エミッタ・フォロアは、差動の I 入力信号と Q 入力信号をチップ外部に出力します。出力インピーダンスは内蔵の 25 Ω 直列抵抗で設定され、各ベースバンド・ポートに対して 50 Ω の差動出力インピーダンスになります。固定出力インピーダンスと負荷インピーダンスは、電圧デバイダを構成するため、実効ゲインが小さくなります。たとえば、500 Ω の差動負荷では、高い差動負荷インピーダンス(10 kΩ)より 1 dB 小さい実効ゲインになります。

バイアス回路

バンド・ギャップ・リファレンス回路は、他のセクションで使う絶対温度に比例(PTAT)し、かつ温度に依存しないリファレンス電流を発生します。ミキサー電流は、BIAS ピンとグラウンドとの間に接続した外付け抵抗で小さくすることができます。BIAS ピンをオープンにすると、ミキサーは最大電流で動作するため、最大のダイナミック・レンジになります。ミキサー電流は、グラウンドとの間に抵抗を接続することにより小さくできるので、全体の消費電力、ノイズ係数、IIP3 を小さくすることができます。これらの各パラメータの効果を**図 10**、**図 13**、**図 14** に示します。

アプリケーション情報

基本接続

図 47 に ADL5387 の基本接続図を示します。

電源

ADL5387 の公称電源電圧は 5 V であり、VPA、VPB、VPL、VPX の各ピンに接続します。グラウンドは、COM、CML、CMRF の各ピンに接続します。各電源ピンは、2 個のコンデンサを使ってデカップリングする必要があります(推奨コンデンサ値は 100 pF と 0.1 µF)。

局部発振器(LO)入力

LO ポートは、シングルエンドで駆動します。LO 信号は、1000 pF コンデンサを LOIP ピンに直接接続して AC 結合する必要があります。また、LOIN ピンは 1000 pF コンデンサを使ってグラウンドへ AC 結合します。LO ポートは、広帯域の 50 Ω マッチ用にデザインされているので、100 MHz～4 GHz で優れたリターン損失を示します。LO リターン損失を**図 20** に、LO 入力構成を**図 46** に、それぞれ示します。

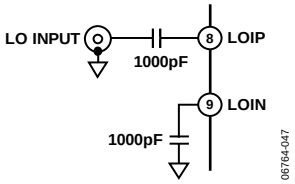

図 46. LO のシングルエンド駆動

推奨 LO 駆動レベルは、−6 dBm～+6 dBm です。デバイス入力での LO 周波数は、ミキサー・コアで必要とされる LO 周波数の 2 倍である必要があります。入力 LO 周波数レンジは、100 MHz～4 GHz です。

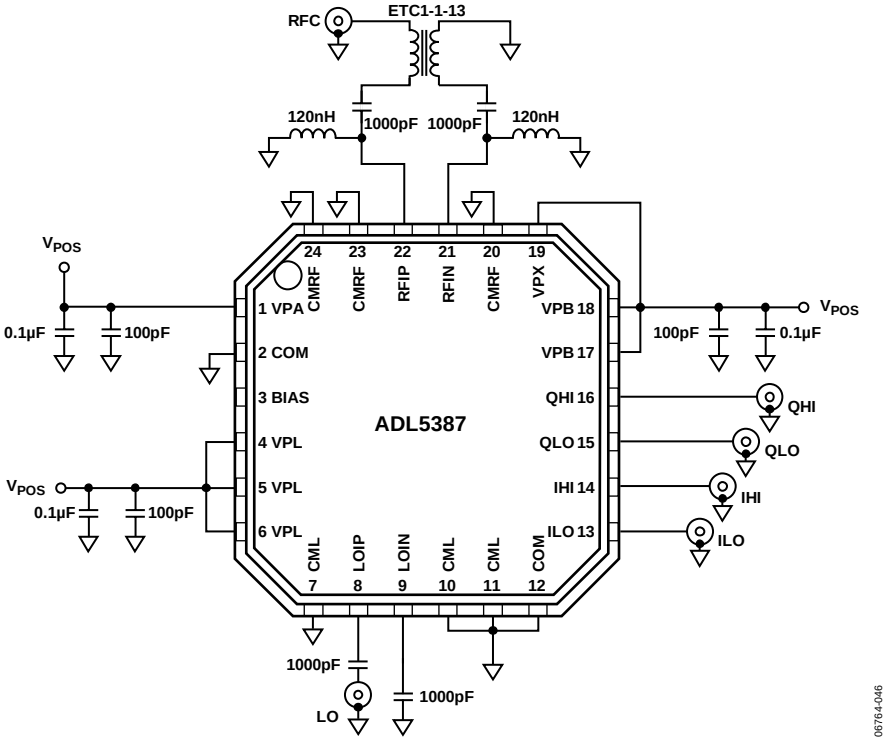

図 47.ADL5387 の基本接続図

RF 入力

RF 入力は約 50 Ω の差動入力インピーダンスを持っています。最適性能を得るためには、RF ポートをバランを介して差動で駆動する必要があります。推奨バランは M/A-COM ETC1-1-13 です。デバイスの RF 入力は 1000 pF のコンデンサで AC 結合する必要があります。グラウンド基準のチョーク・インダクも、適切なバイアスを得るため RFIP ピンと RFIN ピンに接続する必要があります。(推奨値= 120 nH、Coilcraft 社製 0402CS-R12XJL)。このアプリケーション用に適切なするチョーク・インダクタを選択するときは、幾つかの重要な点を考慮する必要があります。まず、インダクタは各 RF 入力ピン(RFIP、RFIN)からの約 40 mA の DC 電流を処理できる必要があります(推奨 0402 インダクタの定格電流は 50 mA)。チョーク・インダクタの目的は、グラウンドへの非常に小さい抵抗の DC パスと RF 周波数で高い AC インピーダンスを提供して、RF 入力インピーダンスに影響を与えないようにすることです。チョーク・インダクタは RF 入力周波数より大きい自己共振周波数を持つため、チョークは誘導性を維持するので RF 周波数での AC インピーダンス(jωL)の予測が可能になります**図 48** に RF 入力の構成を示します。

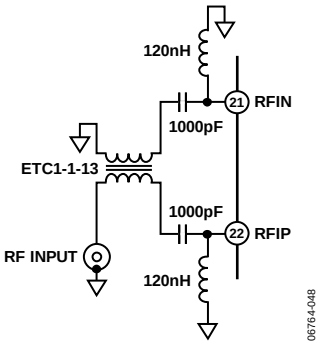

図 48.RF 入力

差動 RF ポートのリターン損失は、**図 49** に示すようにキャラクタライズされています。

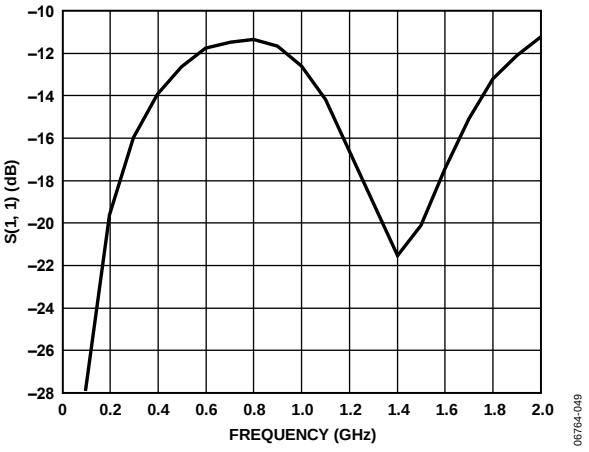

図 49.差動 RF ポートのリターン損失

ベースバンド出力

ベースバンド出力の QHI、QLO、IHI、ILO は、固定インピーダンスを持つポートです。各ベースバンド対は、50 Ω の差動出力インピーダンスを持っています。出力は、200 Ω と低い差動負荷(リニアリティとゲインはある程度低下します)または ADC で一般的な高インピーダンス差動負荷(500 Ω 以上のインピーダンスでは優れた同じリニアリティが得られます)で取り出すことができます。TCM9-1 9:1 バランは、差動 IF 出力をシングルエンドへ変換します。50 Ω 負荷の場合、このバランはデバイスに対して 450 Ω 負荷になります。これら出力の最大リニア電圧振幅は差動 2 V p-p (typ)です。これらのピンのバイアス・レベルは VPOS − 2.8 V です。出力の 3 dB 帯域幅は 240 MHz です。**図 50** に、ベースバンド出力の構成を示します。

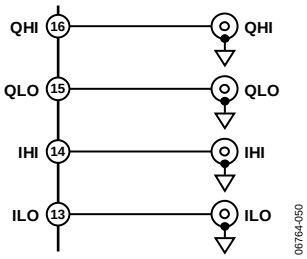

図 50.ベースバンド出力の構成

誤差ベクタ振幅(EVM)性能

EVM は、デジタル無線のトランスミッタまたはレシーバの性能を評価する測度です。レシーバが受信する信号は、理論位置ですべてのコンステレイション・ポイントを持ちますが、実装での種々の不完全性(たとえば、キャリア・リーク、位相ノイズ、直交誤差)により実際のコンステレイション・ポイントは理論位置からずれます。

ADL5387 は、種々の変調方式に対して優れた EVM 性能を示します。**図 51** に 16 QAM 変調方式とゼロ IF ベースバンドを採用するポイント・ツー・ポイント・アプリケーションに対して入力電力レンジでの EVM 性能を示します。ADL5387 の差動 DC オフセットは、数 mV のオーダーです。ただし、ベースバンド出力を 10 µF のコンデンサで AC 結合すると、DC オフセットをなくすることに役立ち、EVM 性能を向上させることができます。10 MHz BW 信号、10 µF の AC 結合コンデンサ、500 Ω の差動負荷では、約 64 Hz のハイパス・コーナー周波数になり、ベースバンド信号から吸収される変調信号エネルギは微小になります。ベースバンド出力に AC 結合コンデンサを使用すると、低入力電力レベルでダイナミック・レンジを狭くすることがある DC オフセット効果をなくすることができます。

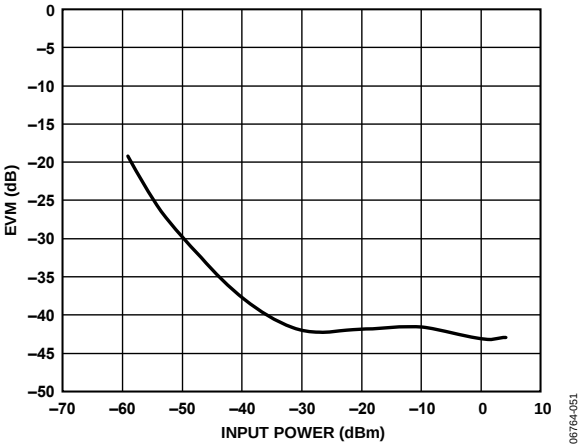

図 51.16 QAM 10 Msym/s 信号(AC 結合ベースバンド出力)の EVM 対入力電力、RF = 140 MHz、IF = 0 Hz

図 52 に、IEEE 802.16e WiMAX 信号を使って、AC 結合時の ADL5387 の EVM 性能を示します。

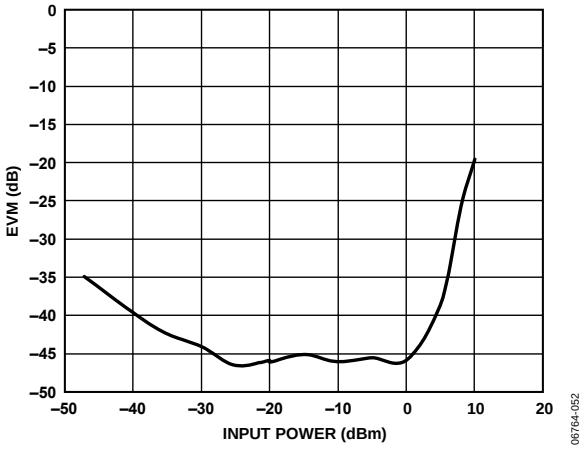

図 52.RF = 750MHz MHz、IF = 0 Hz、EVM 対 16 QAM 10 MHz 帯域幅モバイル WiMAX 信号の入力電力(AC 結合ベースバンド出力)

図 53 に、広い RF 入力電力レンジでの WCDMA 信号のゼロ IF EVM 性能を示します。

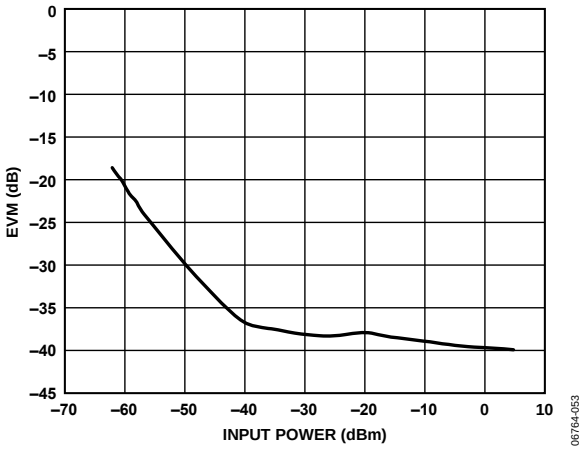

図 53.RF = 1950 MHz、IF = 0 Hz、EVM 対 WCDMA の入力電力(AC 結合ベースバンド出力)

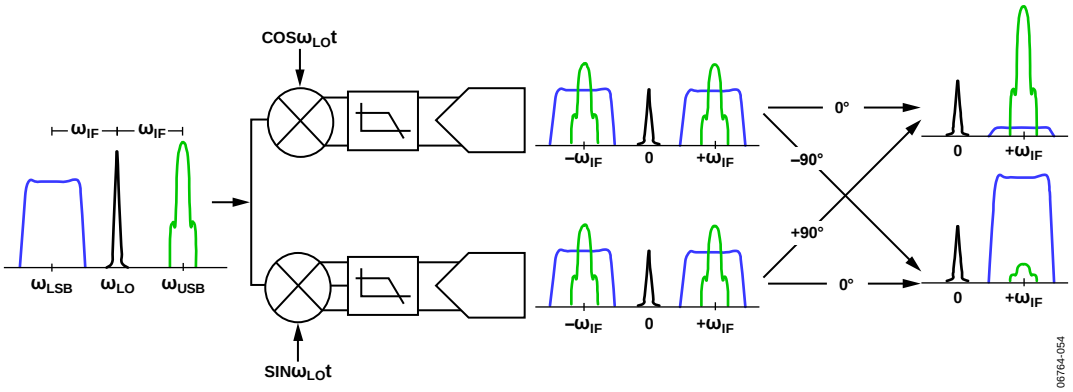

図 54.イメージ問題の説明

低 IF でのイメージ除去比

イメージ除去比とは、イメージ周波数から発生した中間周波数信号レベルに対する所望の入力周波数から発生した中間周波数(IF) 信号レベルの比を意味します。イメージ除去比はデシベルで表します。イメージ電力が所望信号の電力より大きくなってダウン・コンバージョン・プロセスを損なうことがあるため、適切なイメージ除去比は非常に重要です。**図 54** に、イメージの問題を示します。上側サイドバンド(下側サイドバンド)が必要とするバンドである場合、Q チャンネル(I チャンネル)へ 90°シフトすると、下側サイドバンド(上側サイドバンド)のイメージが相殺されます。

図 55 に、CDMA2000 のような低 IF アプリケーションに対する ADL5387 の優れたイメージ除去比機能を示します。ADL5387 は、IF = 1.23 MHz に対して広い周波数レンジで 45 dB 以上のイメージ除去比を示します。

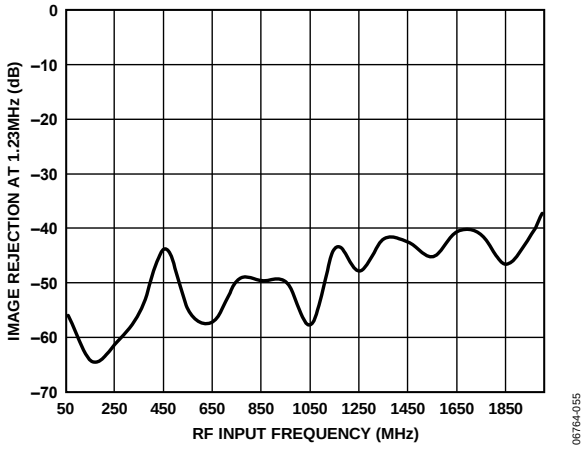

図 55.イメージ除去比対
RF 入力周波数、CDMA2000 信号、IF = 1.23 MHz

ベースバンド・インターフェースの例

ダイレクト・コンバージョンの大部分のレシーバ・デザインでは、指定バンド内で必要とされるキャリアを選択することが望まれます。所望のチャンネルは、該当するキャリア周波数に LO をチューニングすることにより復調することができます。所望の RF バンドに注目する複数のキャリアが存在する場合、隣接キャリアも低い IF 周波数へ変換されます。これらの隣接キャリアが所望のキャリアに比べて大きい場合、ベースバンド信号検出回路を過駆動することがあるため問題が生じます。このため、隣接キャリアを十分除去するためにフィルタの挿入が必要になることがあります。

フィルタ回路をデザインするときは、ADL5387 と ADC 入力が示す全体のソース・インピーダンスと負荷インピーダンスを考慮する必要があります。ADL5387 の差動ベースバンド出力インピーダンスは 50 Ω です。ADL5387 は、高インピーダンス ADC 入力を駆動するようにデザインされています。500 Ω のような終端抵抗を使って、ADC 入力を低いインピーダンスで終端することが望ましいこともあります。終端抵抗の使用は、ADC 入力の入力インピーダンスの決定に役立ちます。フィルタ回路の次数とタイプは、所望の高周波除去比、パスバンドのリップル、グループ遅延に依存します。フィルタ・デザイン・テーブルに、種々のフィルタのタイプと次数、1 Hz のカットオフ周波数と 1 Ω の負荷に対して正規化したインダクタとコンデンサの値を示します。正規化したプロトタイプ・エレメント値を実際の所望カットオフ周波数と負荷インピーダンスでスケーリングした後、直列リアクタンス・エレメントを 1/2 倍して平衡フィルタ回路部品値を得ます。

例として、2 次バタワース・ローパス・フィルタのデザインを**図 56** に示します。ここでは、差動負荷インピーダンスが 500 Ω で、ADL5387 のソース・インピーダンスは 50 Ω です。負荷-ソース間インピーダンス比 10: 1 の正規化した直列インダクタ値は 0.074 H で、正規化したシャント・コンデンサは 14.814 F です。10.9 MHz のカットオフ周波数の場合、シングルエンド等価回路は、0.54 µH の直列インダクタとそれに続く 433 pF のシャント・コンデンサから構成されます。

0.54 µH のインダクタとして実現された平衡構成が 1/2 に分割されて、**図 56** に示す回路が実現されます。

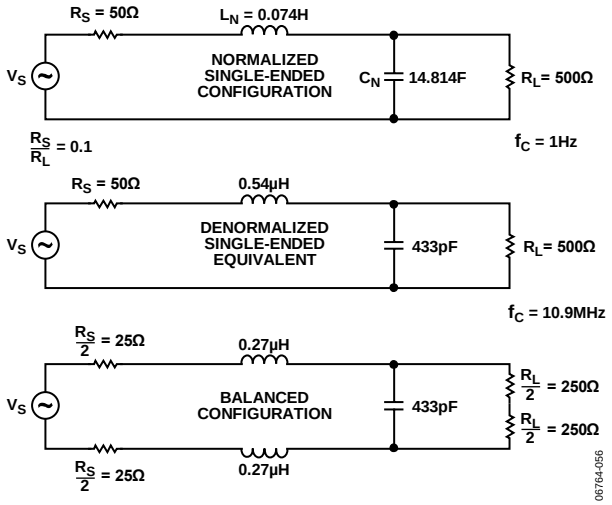

図 56.2 次バタワース・ローパス・フィルタ・デザインの例

デザイン例の全体を**図 59** に示します。1.9 MHz のコーナー周波数を持つ 6 次のバタワース差動フィルタが、ADL5387 出力と ADC 入力をインターフェースします。500 Ω の負荷抵抗が ADC の入力インピーダンスを決定します。このフィルタは一般的なダイレクト・コンバージョン WCDMA アプリケーション向けに適します。このアプリケーションでは、キャリア IF 周波数から 1.92 MHz 離れたところで 1 dB の除去比が必要とされ、2.7 MHz 離れたところで 10 dB の除去比が必要とされます。

図 57 と**図 58** に、周波数応答とフィルタのグループ遅延の測定値を示します。

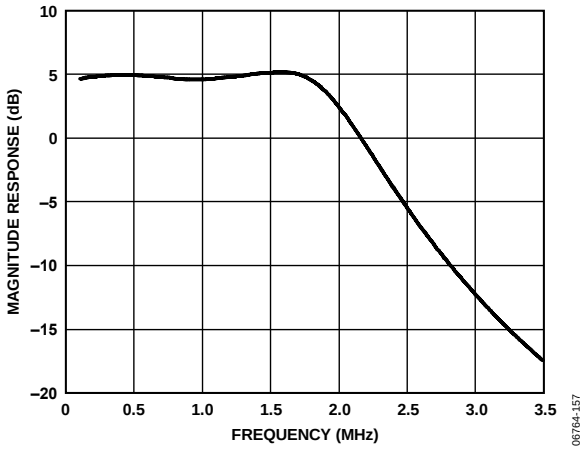

図 57.ベースバンド・フィルタの応答

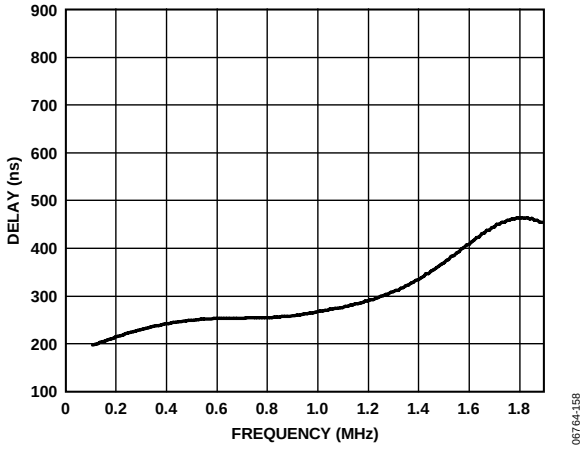

図 58.ベースバンド・フィルタのグループ遅延

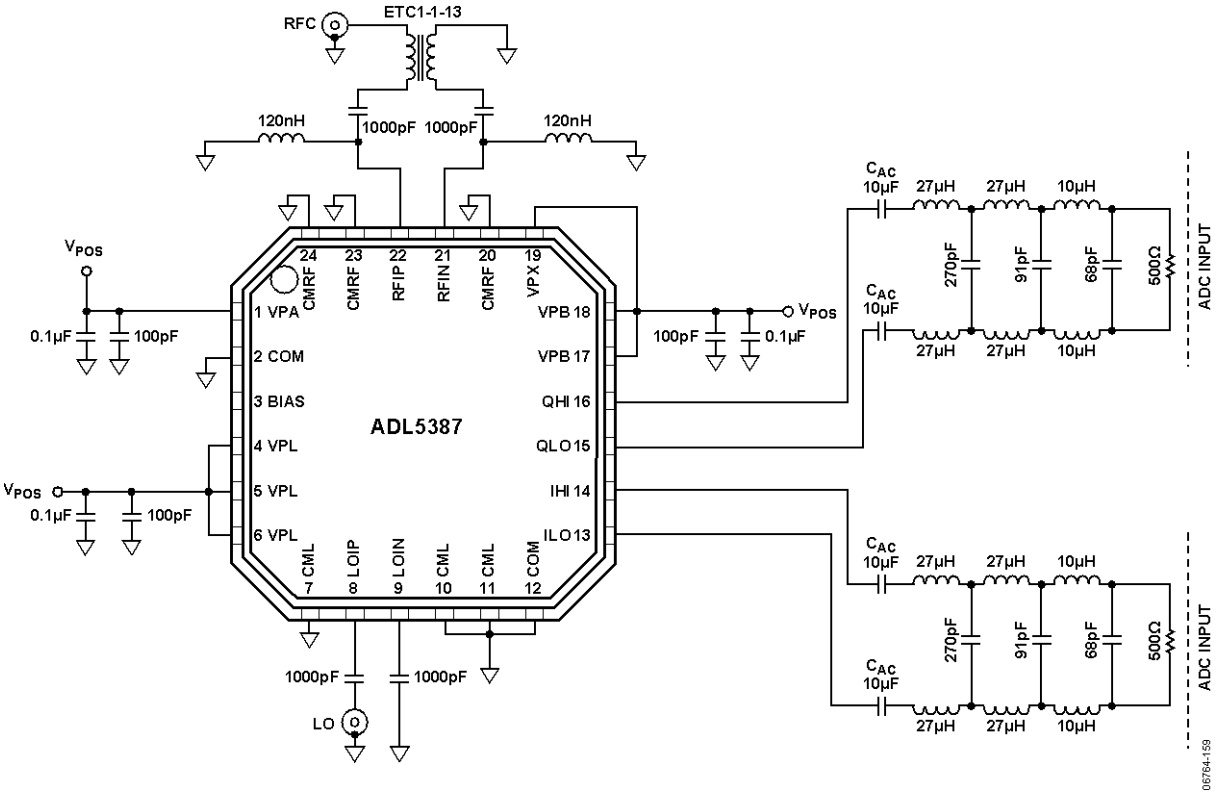

図 59.6 次バタワース・ベースバンド・ローパス・フィルタの回路図

キャラクタライゼーション・セットアップ

図 60 ～ **図 62** に、ADL5387 で使用された一般的なキャラクタライゼーションでのベンチ・セットアップを示します。**図 62** に示すセットアップは、一連のテストに使用され、LO 入力と RF 入力に正弦波信号を使っています。自動化された Agilent-VEE プログラムを使って、IEEE バスに接続された装置を制御しました。このセットアップは、ゲイン、IP1dB、IIP2、IIP3、I/Q ゲイン・マッチ、直交誤差の測定に使いました。 ADL5387 キャラクタライゼーション・ボードでは、差動/シングルエンド変換を行う 9:1 インピーダンス・トランスを各差動ベースバンド・ポートで使用しています。

図 60 と**図 61** に示す 2 つのセットアップは、NF の測定に使用しました。**図 60** には、ブロッカ信号を加えない NF の測定用セットアップを、**図 61** にはブロッカ信号を加えた NF の測定用セットアップを、それぞれ示します。両セットアップでは、ベースバンド周波数 10 MHz でノイズを測定しました。ブロッカを入力したケースでは、出力ブロッカを 15 MHz のベースバンド周波数としました。ブロッカが存在する場合の NF の測定では十分な注意が必要です。RF ブロッカ・ジェネレータはフィルタを通して、これから発生するノイズ(ジェネレータ出力電力に比例して増えます)が ADL5387 の最大のノイズ成分にならないようにする必要があります。RF 周波数とイメージ周波数で少なくとも 30 dB の減衰が必要です。たとえば、1848 MHz の 2×LO を ADL5387 に入力した場合、内部 の 1×LO は 924 MHz になります。15 MHz の出力ブロッカ信号を得るためには、RF ブロッカ・ジェネレータを 939 MHz に設定して、所望の RF 周波数(934 MHz)とイメージ RF 周波数(914 MHz)でジェネレータに対して 30 dB の減衰になるようにフィルタを調整します。最後に、出力からブロッカを除去して(10 MHz のローパス・フィルタを使用)、ブロッカがアナライザを妨害することを防止する必要があります。

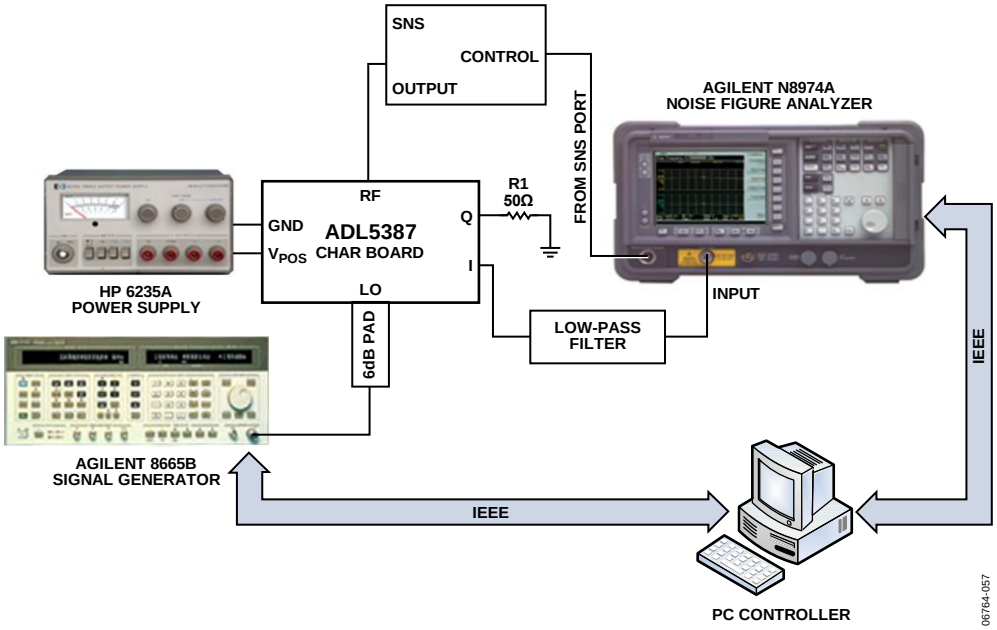

図 60.一般的なノイズ係数測定のセットアップ

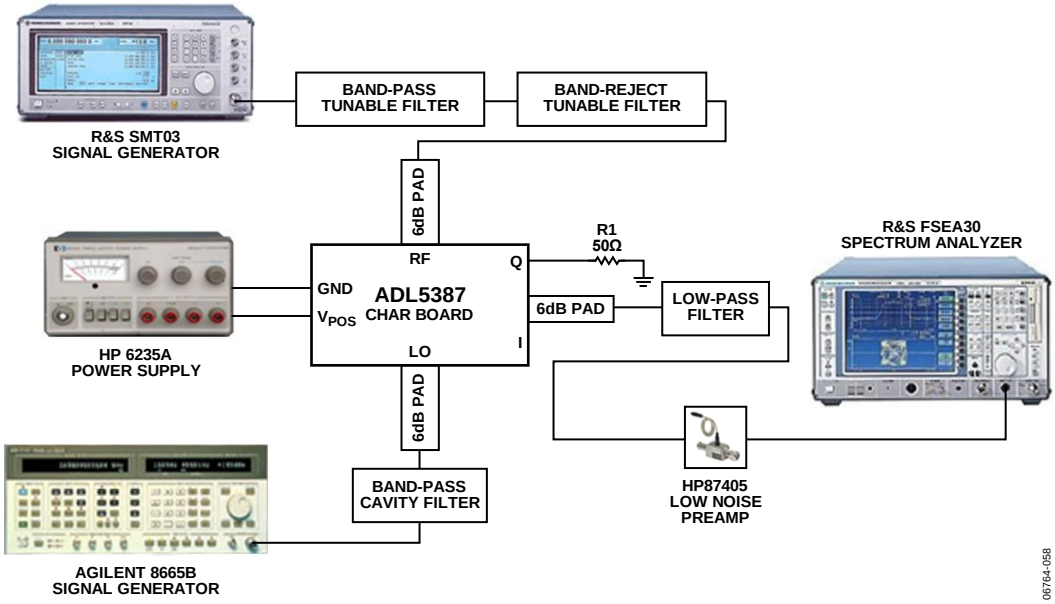

図 61.ブロッカ存在時のノイズ係数測定のセットアップ

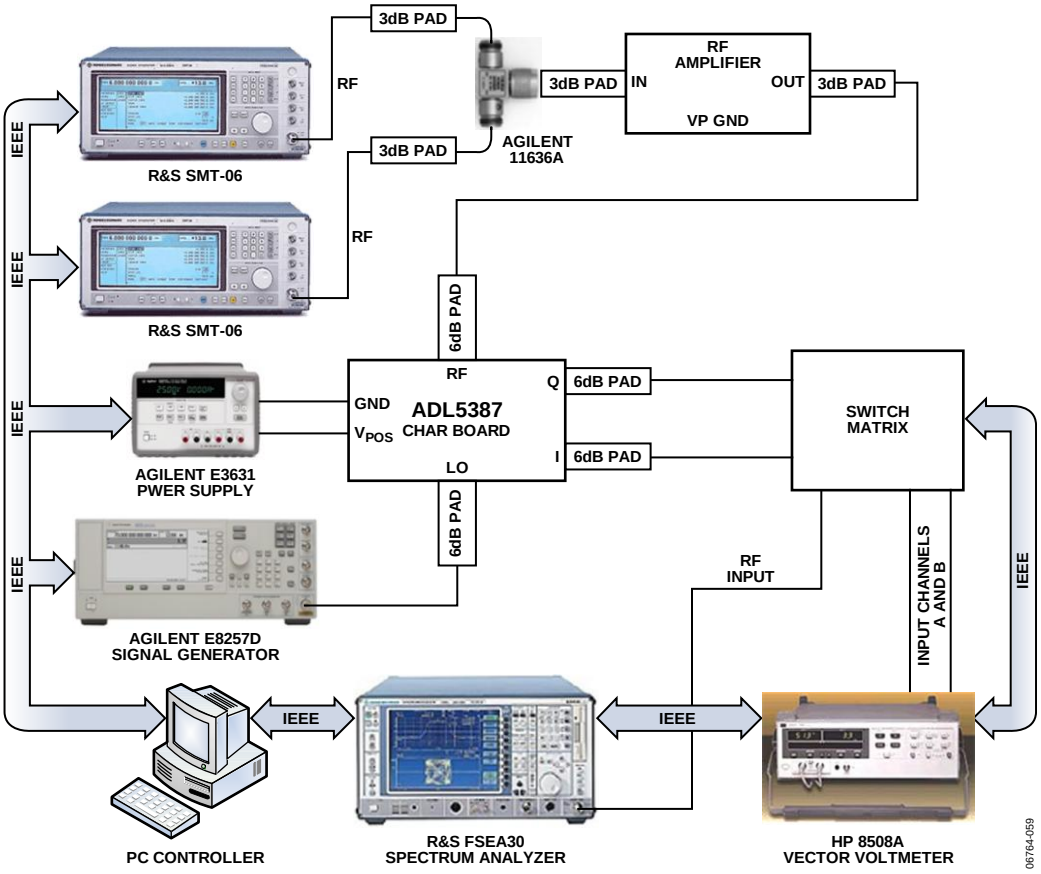

図 62.一般的な ADL5387 キャラクタライゼーションのセットアップ

評価ボード

ADL5387 評価ボードを提供しています。このボードは、シングルエンドまたは差動のベースバンド解析に使用することができます。ボードのデフォルト設定は、シングルエンド・ベースバンド解析になっています。

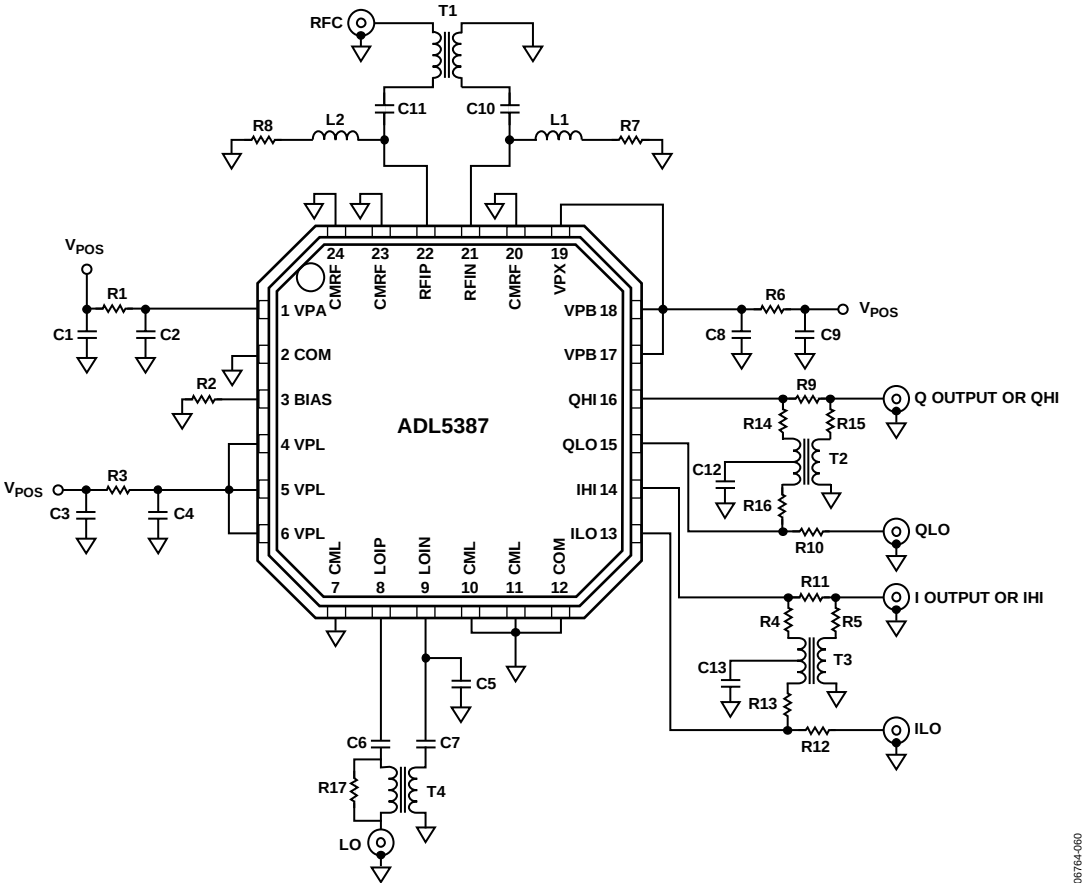

図 63.評価ボードの回路図

表 4.評価ボードの設定オプション

Component	Function	Default Condition
VPOS, GND	Power Supply and Ground Vector Pins.	—
R1, R3, R6	Power Supply Decoupling. Shorts or power supply decoupling resistors.	R1、R3、R6 = 0 Ω (0805)
C1, C2, C3, C4, C8, C9	The capacitors provide the required dc coupling up to 2 GHz.	C2、C4、C8 = 100 pF (0402) C1、C3、C9 = 0.1 µF (0603)
C5, C6, C7, C10, C11	AC Coupling Capacitors. These capacitors provide the required ac coupling from 50 MHz to 2 GHz.	C5、C6、C10、C11 = 1000 pF (0402), C7 = Open
R4, R5, R9 to R16	Single-Ended Baseband Output Path. This is the default configuration of the evaluation board. R14 to R16 and R4, R5, and R13 are populated for appropriate balun interface. R9, R10 and R11, R12 are not populated. Baseband outputs are taken from QHI and IHI. The user can reconfigure the board to use full differential baseband outputs. R9 to R12 provide a means to bypass the 9:1 TCM9-1 transformer to allow for differential baseband outputs. Access the differential baseband signals by populating R9 to R12 with 0 Ω and not populating R4, R5, R13 to R16. This way the transformer does not need to be removed. The baseband outputs are taken from the SMAs of Q_HI, Q_LO, I_HI, and I_LO.	R4、R5、R13 to R16 = 0 Ω (0402), R9 to R12 = Open
L1, L2, R7, R8	Input Biasing. Inductance and resistance sets the input biasing of the common base input stage. Default value is 120 nH.	L1、L2 = 120 nH (0402) R7、R8 = 0 Ω (0402)
T2, T3	IF Output Interface. TCM9-1 converts a differential high impedance IF output to a single-ended output. When loaded with 50 Ω, this balun presents a 450 Ω load to the device. The center tap can be decoupled through a capacitor to ground.	T2、T3 = TCM9-1、9:1 (Mini-Circuits)
C12, C13	Decoupling Capacitors.C12 and C13 are the decoupling capacitors used to reject noise on the center tap of the TCM9-1.	C12、C13 = 0.1 µF (0402)
R17	LO Input Interface.The LO is driven as a single-ended signal.Although、there is no performance change for a differential signal drive、the option is available by placing a transformer (T4、ETC1-1-13) on the LO input path.	R17 = 0 Ω (0402)
T1	RF Input Interface.ETC1-1-13 is a 1:1 RF balun that converts the single-ended RF input to differential signal.	T1 = ETC1-1-13、1:1 (M/A COM)
R2	R_{BIAS}. Optional bias setting resistor. See the Bias Circuit section to see how to use this feature.	R2 = Open

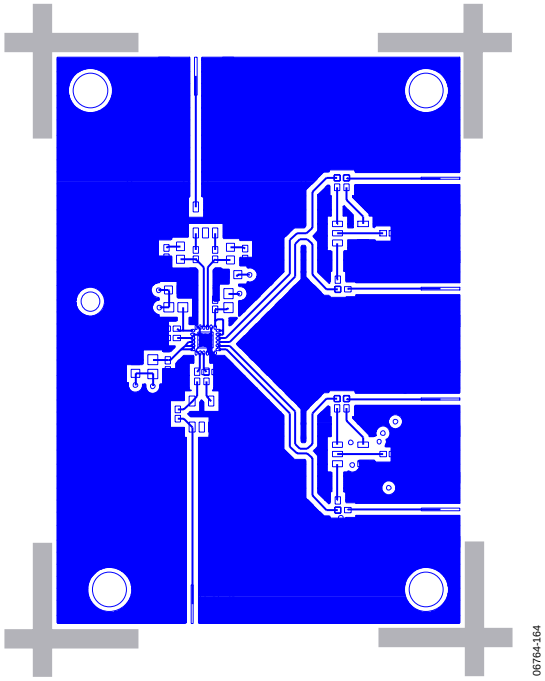

図 64.評価ボードの表面層

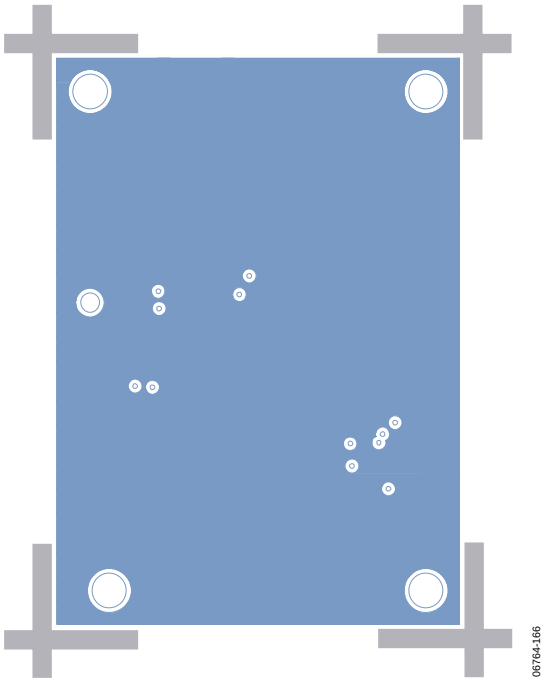

図 66.評価ボードの裏面層

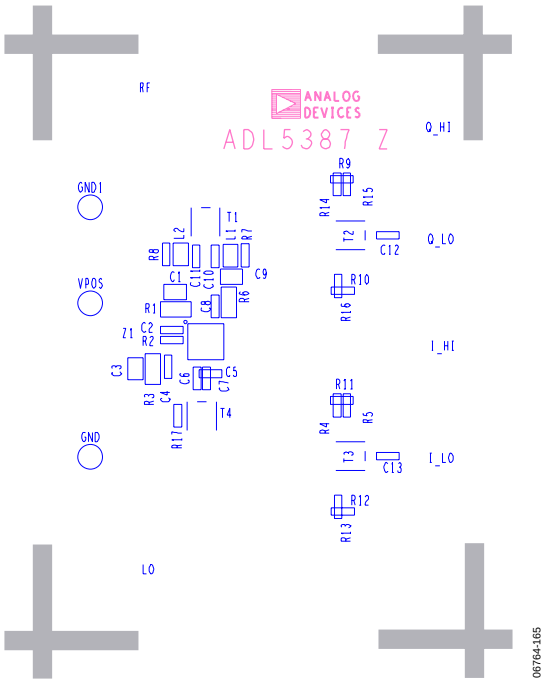

図 65.評価ボード表面のシルクスクリーン

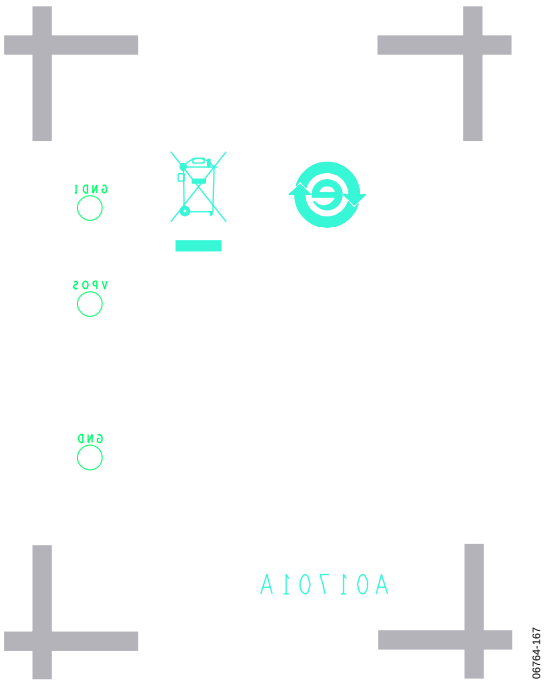

図 67.評価ボード裏面のシルクスクリーン

外形寸法

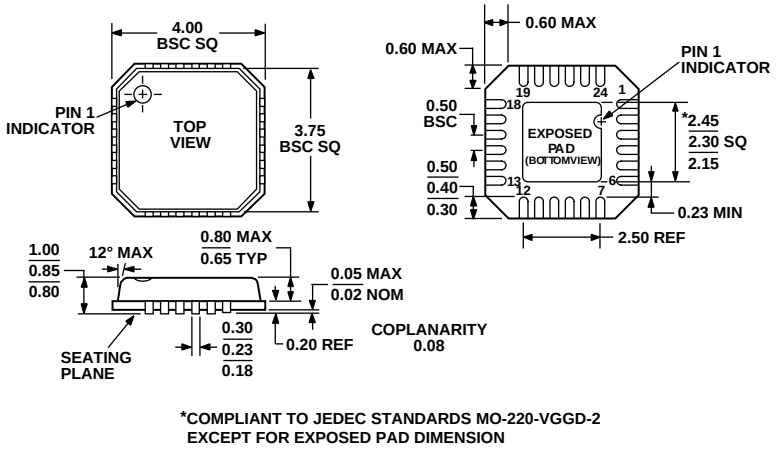

図 68.24 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_VQ]
4 mm × 4 mm ボディ、極薄クワッド
(CP-24-2)
寸法: mm

オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Ordering Quantity
ADL5387ACPZ-R7[1]	–40°C to +85°C	24-Lead LFCSP_VQ, 7” Tape and Reel	CP-24-2	1,500
ADL5387ACPZ-WP[1]	–40°C to +85°C	24-Lead LFCSP_VQ, Waffle Pack	CP-24-2	64
ADL5387-EVALZ[1]		Evaluation Board		

[1]Z = RoHS 準拠製品