



# フラクショナル N PLL および VCO を内蔵する K バンド・ ダウンコンバータ

## データシート

## ADMV4420

### 特長

RF バランおよび LNA を内蔵する RF フロント・エンド  
高ダイナミック・レンジの IF アンプを備えた  
ダブル・バランスド・アクティブ・ミキサー  
低位相ノイズのマルチコア VCO を備えた  
フラクショナル N シンセサイザ  
内蔵 LDO レギュレータによる 5V 電源動作  
出力 P1dB: 7dBm  
出力 IP3 : 16dBm  
変換ゲイン : 36dB  
ノイズ指数 : 7dB  
RF 入力周波数範囲 : 16.95GHz~22.05GHz  
内部 LO 周波数範囲 : 16.75GHz~21.15GHz  
IF 周波数範囲 : 900MHz~2500MHz  
シングルエンド 50Ω 入力インピーダンスおよび  
75Ω IF 出力インピーダンス  
4 線式 SPI を介してプログラム可能  
32 ピン、5mm × 5mm LFCSP

### アプリケーション

#### 衛星通信

ポイント to ポイントのマイクロ波通信

### 概要

ADMV4420 は高集積のダブル・バランスド・アクティブ・ミキサーで、フラクショナル N シンセサイザを内蔵しており、次世代の K バンド衛星通信に最適です。

RF フロント・エンドは内蔵 RF バランと低ノイズ・アンプ (LNA) で構成されています。これにより 7dB という優れた単側波帯ノイズ指数を実現しながら、外付け部品を最小限に抑えます。更に、高ダイナミック・レンジの IF 出力アンプにより、36dB (公称値) の変換ゲインを実現しています。

マルチコアの電圧制御発振器 (VCO) と内部 2 通倍器を備えた低位相ノイズのフラクショナル N フェーズ・ロック・ループ (PLL) が、ダブル・バランスド・ミキサーに必要なオンチップ LO 信号を生成するので、外付け部品を使って周波数合成を行う必要がありません。マルチコア VCO が内蔵の自動キャリブレーション・ルーチンを使用することにより、PLL が必要な設定を選択して約 400μs でロックします。

PLL へのリファレンス入力には、差動励振を行う 50MHz の水晶発振器を採用しています。リファレンス入力は、50MHz のシングルエンド外部入力で駆動することもできます。PLL の位相周波数検出器 (PFD) 比較周波数は、最大 50MHz まで動作します。

ADMV4420 は、シリコン・ゲルマニウム (SiGe) を使用するバイポーラ相補型金属酸化膜半導体 (BiCMOS) プロセスで製造され、32 ピン、RoHS 準拠、露出パッド付きの 5mm × 5mm LFCSP パッケージで提供されます。このデバイスは、5V 電源使用、-40°C~+85°C の温度範囲で仕様規定されています。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

Rev. 0

©2019 Analog Devices, Inc. All rights reserved.

アナログ・デバイセズ株式会社

|         |           |                    |                     |
|---------|-----------|--------------------|---------------------|
| 本 社     | 〒105-6891 | 東京都港区海岸 1-16-1     | ニューピア竹芝サウスタワービル 10F |
|         |           | 電話 03 (5402) 8200  |                     |
| 大 阪 営業所 | 〒532-0003 | 大阪府大阪市淀川区宮原 3-5-36 | 新大阪トラストタワー 10F      |
|         |           | 電話 06 (6350) 6868  |                     |
| 名古屋営業所  | 〒451-6038 | 愛知県名古屋市西区牛島町 6-1   | 名古屋ルーセントタワー 38F     |
|         |           | 電話 052 (569) 6300  |                     |

## 目次

|                                         |    |                                                         |    |
|-----------------------------------------|----|---------------------------------------------------------|----|
| 特長 .....                                | 1  | IF 出力 — 外付けインダクタ／バイアス .....                             | 40 |
| アプリケーション .....                          | 1  | SPI 構成 .....                                            | 40 |
| 概要 .....                                | 1  | VCO の自動キャリブレーションと 自動レベル制御 .....                         | 40 |
| 改訂履歴 .....                              | 3  | プログラミング・シーケンス .....                                     | 40 |
| 機能ブロック図 .....                           | 4  | コントロール・レジスタ .....                                       | 41 |
| 仕様 .....                                | 5  | レジスタの詳細 .....                                           | 42 |
| 絶対最大定格 .....                            | 6  | アドレス 0x000、リセット：0x00、レジスタ名：<br>ADI_SPI_CONFIG_1 .....   | 42 |
| 熱抵抗 .....                               | 6  | アドレス 0x001、リセット：0x00、レジスタ名：<br>ADI_SPI_CONFIG_2 .....   | 43 |
| ESD に関する注意 .....                        | 6  | アドレス 0x003、リセット：0x01、レジスタ名：CHIPTYPE<br>.....            | 44 |
| ピン配置およびピン機能の説明 .....                    | 7  | アドレス 0x004、リセット：0x03、レジスタ名：<br>PRODUCT_ID_L .....       | 44 |
| インターフェース回路図 .....                       | 9  | アドレス 0x005、リセット：0x00、レジスタ名：<br>PRODUCT_ID_H .....       | 44 |
| 代表的な性能特性 .....                          | 10 | アドレス 0x00A、リセット：0x00、レジスタ名：<br>SCRATCHPAD .....         | 44 |
| IF = 900MHz でのローサイド・インジェクション LO 性能 ..   | 10 | アドレス 0x00B、リセット：0x00、レジスタ名：SPI_REV. 44                  |    |
| IF = 900MHz でのハイサイド・インジェクション LO 性能 ..   | 12 | アドレス 0x103、リセット：0x6F、レジスタ名：ENABLES45                    |    |
| IF = 1700MHz でのローサイド・インジェクション LO 性能 14  |    | アドレス 0x108、リセット：0x05、レジスタ名：SDO_LEVEL<br>.....           | 45 |
| IF = 1700 MHz でのハイサイド・インジェクション LO 性能 16 |    | アドレス 0x200、リセット：0xA7、レジスタ名：INT_L .....                  | 46 |
| IF = 2500 MHz でのローサイド・インジェクション LO 性能 18 |    | アドレス 0x201、リセット：0x00、レジスタ名：INT_H.....                   | 46 |
| IF = 2500 MHz でのハイサイド・インジェクション LO 性能 20 |    | アドレス 0x202、リセット：0x02、レジスタ名：FRAC_L ..                    | 46 |
| LO = 16.75GHz でのローサイド・インジェクション性能 .....  | 22 | アドレス 0x203、リセット：0x00、レジスタ名：FRAC_M. 46                   |    |
| LO = 16.75GHz でのハイサイド・インジェクション性能 .....  | 24 | アドレス 0x204、リセット：0x00、レジスタ名：FRAC_H..                     | 46 |
| LO = 18.95GHz でのローサイド・インジェクション性能 .....  | 26 | アドレス 0x208、リセット：0x04、レジスタ名：MOD_L ...                    | 47 |
| LO = 18.95 GHz でのハイサイド・インジェクション性能 ..... | 28 | アドレス 0x209、リセット：0x00、レジスタ名：MOD_M ..                     | 47 |
| LO = 21.15GHz でのローサイド・インジェクション性能 .....  | 30 | アドレス 0x20A、リセット：0x00、レジスタ名：MOD_H..                      | 47 |
| LO = 21.15 GHz でのハイサイド・インジェクション性能 ..... | 32 | アドレス 0x20C、リセット：0x01、レジスタ名：R_DIV_L                      | 48 |
| 位相ノイズ性能 .....                           | 34 | アドレス 0x20D、リセット：0x00、レジスタ名：R_DIV_H 48                   |    |
| リターン損失と絶縁 .....                         | 35 | アドレス 0x20E、リセット：0x00、レジスタ名：<br>REFERENCE .....          | 48 |
| スプリアスおよび高調波性能 .....                     | 36 | アドレス 0x211、リセット：0x00、レジスタ名：<br>VCO_DATA_READBACK1 ..... | 49 |
| 動作原理 .....                              | 37 | アドレス 0x212、リセット：0x00、レジスタ名：<br>VCO_DATA_READBACK2 ..... | 49 |
| リファレンス入力段 .....                         | 37 | アドレス 0x213、リセット：0x01、レジスタ名：<br>PLL_MUX_SEL .....        | 50 |
| リファレンス 2 通倍器、R カウンタ、RDIV2 .....         | 37 | アドレス 0x214、リセット：0x98、レジスタ名：<br>LOCK_DETECT .....        | 50 |
| N カウンタ .....                            | 38 | アドレス 0x215、リセット：0x00、レジスタ名：<br>VCO_BAND_SELECT .....    | 51 |
| INT、FRAC、MOD、およびリファレンス・パスの関係 .....      | 38 | アドレス 0x216、リセット：0x00、レジスタ名：<br>VCO_ALC_TIMEOUT .....    | 51 |
| インテジャ-N モード .....                       | 38 | アドレス 0x217、リセット：0x01、レジスタ名：<br>VCO_MANUAL .....         | 51 |
| 位相周波数検出器とチャージ・ポンプ .....                 | 38 | アドレス 0x219、リセット：0x13、レジスタ名：ALC .....                    | 51 |
| ループ・フィルタ .....                          | 39 |                                                         |    |
| CP 電流のセットアップ .....                      | 39 |                                                         |    |
| ブリード電流 (CP_BLEED) のセットアップ .....         | 39 |                                                         |    |
| MUXOUT .....                            | 39 |                                                         |    |
| デジタル・ロック検出 .....                        | 40 |                                                         |    |
| イネーブル .....                             | 40 |                                                         |    |

|                                                          |    |
|----------------------------------------------------------|----|
| アドレス 0x21C、リセット : 0x90、レジスタ名 :<br>VCO_TIMEOUT1 .....     | 52 |
| アドレス 0x21D、リセット : 0x01、レジスタ名 :<br>VCO_TIMEOUT2 .....     | 52 |
| アドレス 0x21E、リセット : 0x4B、レジスタ名 :<br>VCO_BAND_DIV .....     | 52 |
| アドレス 0x21F、リセット : 0x18、レジスタ名 :<br>VCO_READBACK_SEL ..... | 52 |
| アドレス 0x226、リセット : 0x02、レジスタ名 : AUTOCAL<br>.....          | 53 |
| アドレス 0x22C、リセット : 0x07、レジスタ名 : CP_STATE<br>.....         | 54 |
| アドレス 0x22D、リセット : 0x01、レジスタ名 :<br>CP_BLEED_EN .....      | 54 |
| アドレス 0x22E、リセット : 0x03、レジスタ名 :<br>CP_CURRENT .....       | 54 |
| アドレス 0x22F、リセット : 0x0C、レジスタ名 : CP_BLEED<br>.....         | 54 |

|                  |    |
|------------------|----|
| アプリケーション情報 ..... | 55 |
| 評価用ボード .....     | 55 |
| 外形寸法 .....       | 60 |
| オーダー・ガイド .....   | 60 |

## 改訂履歴

10/2018—Revision 0: Initial Version

機能ブロック図

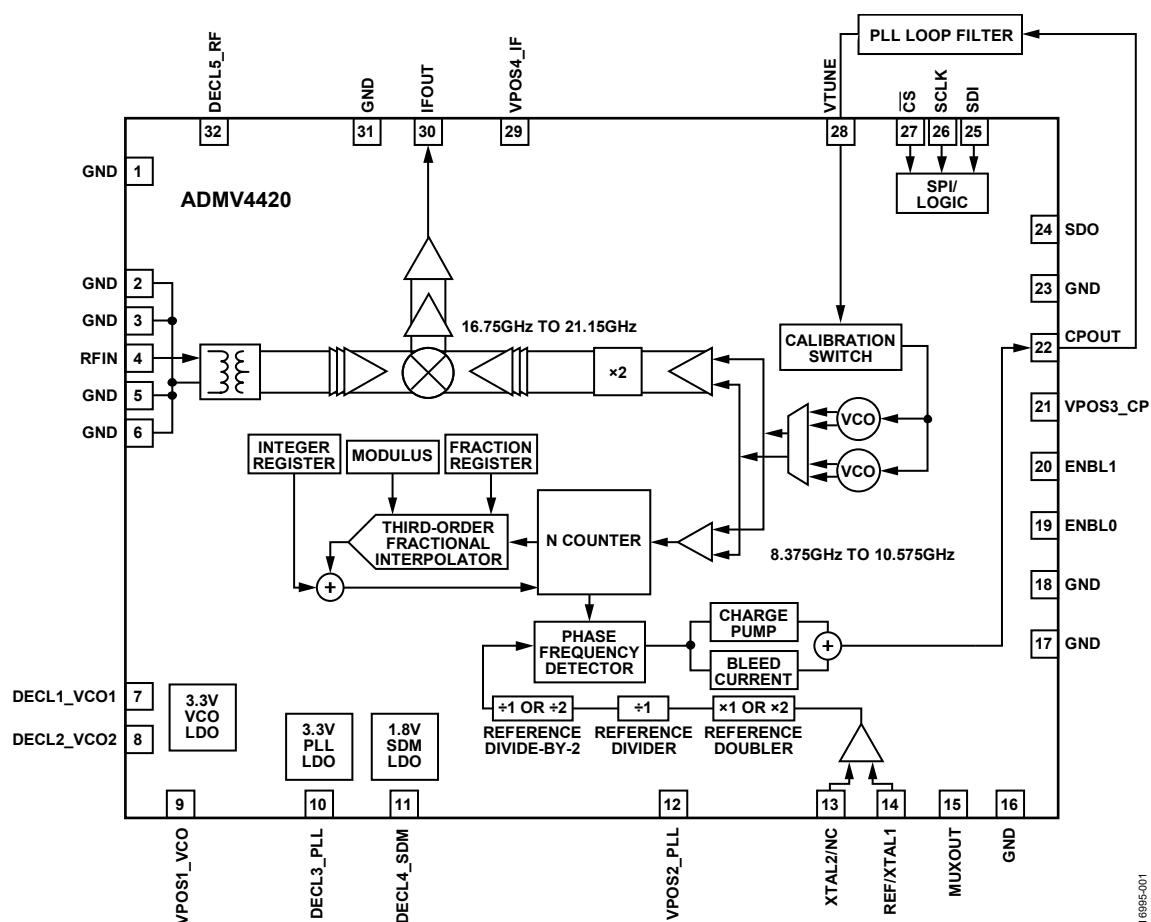


図 1.

16995-001

## 仕様

特に指定のない限り、 $V_{VPOS1\_VCO} = V_{VPOS2\_PLL} = V_{VPOS3\_CP} = V_{VPOS4\_IF} = 5V$ 、RF 入力電力 =  $-40dBm$ 、PLL ループ・フィルタ帯域幅 =  $60kHz$  (位相マージン  $45^\circ$ ) とし、 $T_A = 25^\circ C$ 、 $50MHz$  の  $0dBm$  外部リファレンスで測定を実施。

表 1.

| Parameter                                                                  | Min   | Typ     | Max    | Unit     | Test Conditions/Comments                                       |
|----------------------------------------------------------------------------|-------|---------|--------|----------|----------------------------------------------------------------|
| RF INPUT                                                                   |       |         |        |          |                                                                |
| Frequency Range                                                            | 16.95 |         | 22.05  | GHz      |                                                                |
| Input Return Loss                                                          |       | -8.5    |        | dB       |                                                                |
| Input Impedance                                                            |       | 50      |        | $\Omega$ | Single-ended                                                   |
| LOCAL OSCILLATOR (LO)<br>INTERNAL FREQUENCY RANGE                          | 16.75 |         | 21.15  | GHz      |                                                                |
| VCO                                                                        |       |         |        |          |                                                                |
| Frequency Range                                                            | 8.375 |         | 10.575 | GHz      |                                                                |
| Tuning Sensitivity ( $k_{VCO}$ )                                           |       | 50      |        | MHz/V    | Calculated with $f_{VCO}/VTUNE$                                |
| VTUNE                                                                      | 0     |         | 3      | V        |                                                                |
| IF OUTPUT                                                                  |       |         |        |          |                                                                |
| IF Frequency Range                                                         | 900   |         | 2500   | MHz      |                                                                |
| Conversion Gain                                                            | 26    | 36      |        | dB       | For entire IF and RF frequency range                           |
| Output 1 dB Compression Point<br>(Output P1dB)                             |       | 7       |        | dBm      |                                                                |
| Output Third-Order Intercept (Output<br>IP3)                               |       | 16      |        | dBm      |                                                                |
| Noise Figure                                                               |       | 7       |        | dB       | Single sideband with appropriate filtering                     |
| Gain Flatness                                                              |       | $\pm 1$ |        | dB       | Across any 250 MHz bandwidth for an IF of 900 MHz to 2000 MHz  |
|                                                                            |       | $\pm 2$ |        | dB       | Across any 250 MHz bandwidth for an IF of 2000 MHz to 2500 MHz |
| Output Impedance                                                           |       | 75      |        | $\Omega$ | Single-ended                                                   |
| Output Return Loss                                                         |       | -6.5    |        | dB       |                                                                |
| SUPPLY VOLTAGE                                                             |       |         |        |          |                                                                |
| $V_{VPOS1\_VCO}$ , $V_{VPOS2\_PLL}$ , $V_{VPOS3\_CP}$ ,<br>$V_{VPOS4\_IF}$ | 4.75  | 5.00    | 5.25   | V        |                                                                |
| TOTAL POWER CONSUMPTION                                                    |       |         |        |          |                                                                |
| Active Mode                                                                |       | 1900    |        | mW       |                                                                |
| Sleep Mode                                                                 |       | 80      |        | mW       | All blocks powered down                                        |
| EXTERNAL PLL REFERENCE                                                     |       |         |        |          |                                                                |
| Frequency                                                                  |       | 50      |        | MHz      |                                                                |
| Amplitude                                                                  | 0.3   |         | 2.5    | V p-p    | Single-ended input, high impedance                             |
| CRYSTAL REFERENCE                                                          |       |         |        |          |                                                                |
| Crystal Frequency                                                          |       | 50      |        | MHz      | Fundamental mode                                               |
| Capacitance                                                                |       | 10      |        | pF       |                                                                |
| PHASE FREQUENCY DETECTOR<br>(PFD) FREQUENCY                                |       | 50      |        | MHz      | Compare frequency                                              |
| REFERENCE SPURS                                                            |       | -70     |        | dBm      |                                                                |
| FREQUENCY SETTLING                                                         |       | 400     |        | $\mu s$  | After frequency change programmed; within 50 kHz resolution    |
| CLOSED-LOOP PHASE NOISE                                                    |       |         |        |          | LO frequency = 16.75 GHz to 21.15 GHz                          |
|                                                                            |       | -80     |        | dBc/Hz   | 10 kHz offset                                                  |
|                                                                            |       | -85     |        | dBc/Hz   | 100 kHz offset                                                 |
|                                                                            |       | -116    |        | dBc/Hz   | 1 MHz offset                                                   |
|                                                                            |       | -125    |        | dBc/Hz   | 10 MHz offset                                                  |
| LOGIC<br>(ENBL0, ENBL1, SDO, SDI, SCLK,<br>CS)                             |       |         |        |          |                                                                |
| Logic Low                                                                  | -0.3  | 0       | +0.5   | V        |                                                                |
| Logic High                                                                 | 1.2   | 3.3     | 3.6    | V        |                                                                |

## 絶対最大定格

表 2.

| Parameter                                                                                      | Rating                                                           |
|------------------------------------------------------------------------------------------------|------------------------------------------------------------------|
| Supply Voltage ( $V_{VPOS1\_VCO}$ , $V_{VPOS2\_PLL}$ , $V_{VPOS3\_CP}$ , and $V_{VPOS4\_IF}$ ) | 5.5 V                                                            |
| Digital Input/Output Signal (SCLK, SDI, SDO, CS, ENBL1, and ENBL0)                             | 3.6 V                                                            |
| RFIN                                                                                           | 0 dBm                                                            |
| Source and Sink Current (MUXOUT)                                                               | 300 $\mu$ A                                                      |
| Maximum Junction Temperature                                                                   | 125°C                                                            |
| Peak Reflow Temperature                                                                        | 260°C                                                            |
| Operating Temperature Range                                                                    | -40°C to +85°C                                                   |
| Storage Temperature Range                                                                      | -65°C to +150°C                                                  |
| Electrostatic Discharge (ESD) Sensitivity                                                      |                                                                  |
| Human Body Model (HBM)                                                                         | 500 V <sup>1</sup><br>2000 V <sup>2</sup><br>1500 V <sup>3</sup> |
| Field Induced Charged Device Model (FICDM) <sup>1</sup>                                        | 500 V                                                            |

<sup>1</sup> ADMV4420 のすべてのピンに適用。

<sup>2</sup> MUXOUT、ENBL0、ENBL1、SDO、SDI、SCLK、 $\overline{\text{CS}}$ ピンを除くすべてのピンに適用。

<sup>3</sup> MUXOUT、ENBL0、ENBL1、SDO、SDI、SCLK、 $\overline{\text{CS}}$ ピンに適用。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上のデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

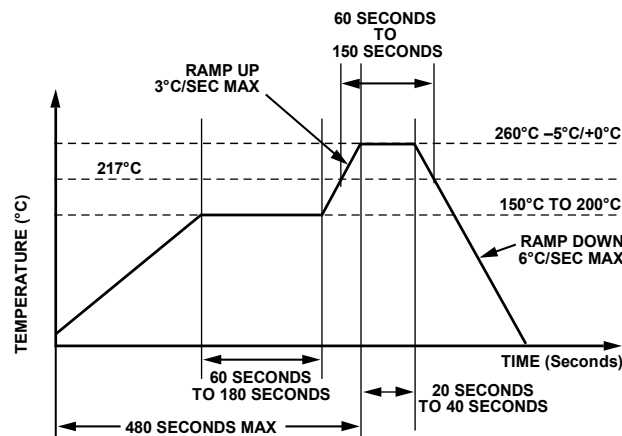


図 2. 鉛フリー・リフロー・プロファイル

## 熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

$\theta_{JA}$  は 1 立方フィートの密閉容器内で測定される自然対流下での周囲とジャンクション間の熱抵抗、 $\theta_{JC}$  はジャンクションとケース間の熱抵抗です。

表 3. 熱抵抗

| Package Type | $\theta_{JC}$ <sup>1</sup> | $\theta_{JA}$ <sup>1</sup> | Unit |
|--------------|----------------------------|----------------------------|------|
| CP-32-12     | 7.25                       | 39.6                       | °C/W |

<sup>1</sup>  $\theta_{JA}$  と  $\theta_{JC}$  の値は、熱設計が考慮されたヒート・シンク付き PCB を測定することによって決定されます。

## ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能の説明

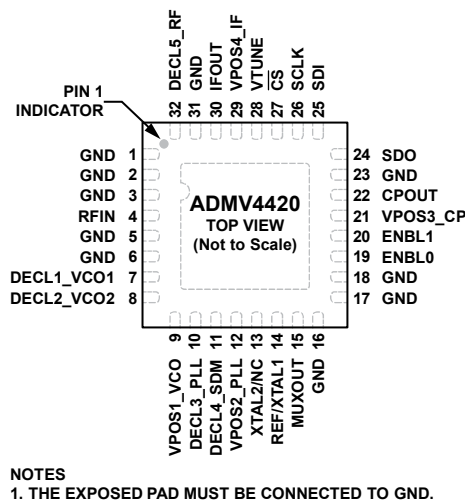
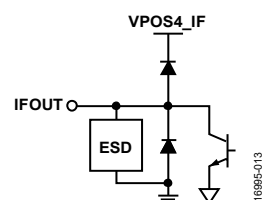
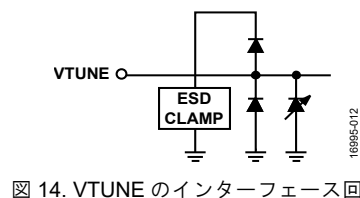
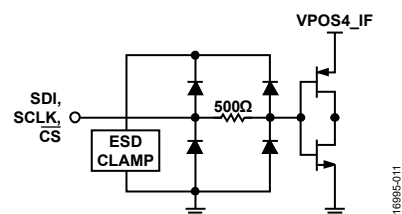
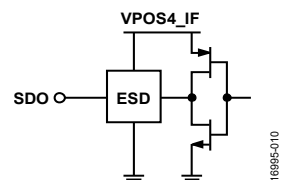
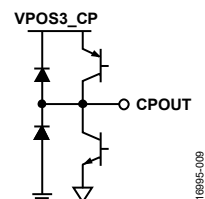
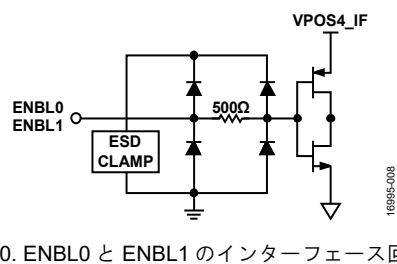
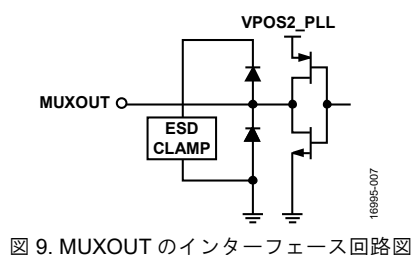
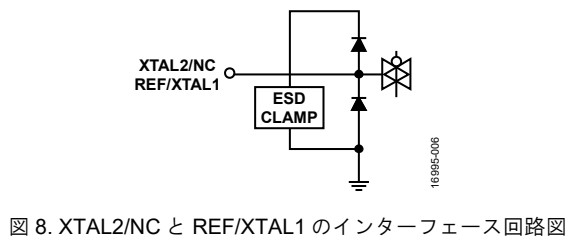
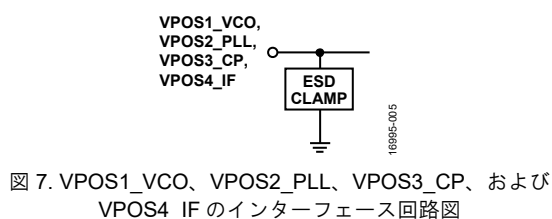
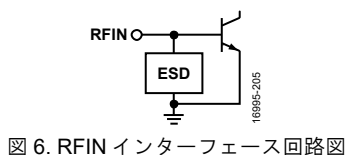
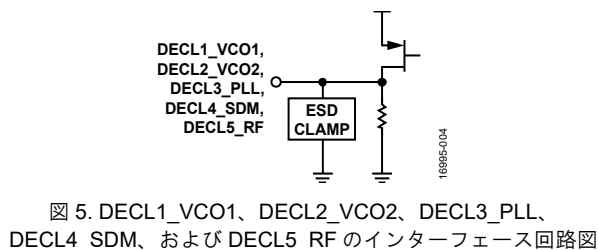


図 3. ピン配置

表 4. ピン機能の説明

| ピン番号                              | 記号                             | 説明                                                                                                                                                                                                                                     |
|-----------------------------------|--------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 1, 2, 3, 5, 6, 16, 17, 18, 23, 31 | GND                            | グラウンド。これらのピンとパッケージ底面は、RF/DC グラウンドに接続します。GND インターフェース回路図については、図 4 を参照してください。                                                                                                                                                            |
| 4                                 | RFIN                           | RF 入力ピン。このピンの入力インピーダンスは $50\Omega$ です。                                                                                                                                                                                                 |
| 7, 8                              | DECL1_VCO1, DECL2_VCO2         | LDO レギュレータ用デカップリング・ピン。10 $\mu$ F のコンデンサをこのピンの近くに配置してください。                                                                                                                                                                              |
| 9                                 | VPOS1_VCO                      | 5V 電源ピン。0.1 $\mu$ F と 100pF のデカップリング・コンデンサをこのピンの近くに配置してください。                                                                                                                                                                           |
| 10, 11, 32                        | DECL3_PLL, DECL4_SDM, DECL5_RF | LDO 用デカップリング・ピン。10 $\mu$ F のコンデンサをこのピンの近くに配置してください。                                                                                                                                                                                    |
| 12                                | VPOS2_PLL                      | 5V 電源。0.1 $\mu$ F と 100pF のデカップリング・コンデンサをこのピンの近くに配置してください。                                                                                                                                                                             |
| 13                                | XTAL2/NC                       | 水晶発振器入力または未接続 (No Connect)。外部水晶発振器使用時は、REF/XTAL1 ピンと XTAL2/DNC ピンの間に水晶発振器を接続します。REF/XTAL1 ピンを通じて外部リファレンス入力信号を加える場合は、このピンを未接続 (No Connect) ピンとして使用します。REF/XTAL1 ピンを通じて外部リファレンス入力信号を加えるときは、1nF のコンデンサを介してこのピンをグラウンドに接続してください (AC グラウンド)。 |
| 14                                | REF/XTAL1                      | 外部リファレンス入力または水晶発振器入力。外部水晶発振器使用時は、XTAL1 ピンと XTAL2 ピンの間に水晶発振器を接続します。外部リファレンス入力として使用するときは、0.01 $\mu$ F の DC 阻止コンデンサを介してこのピンに外部リファレンス信号を加えてください。外部入力の構成については、図 121 を参照してください。このピンは内部で 1.65V にバイアスされます。                                     |
| 15                                | MUXOUT                         | PLL マルチプレクサ出力。                                                                                                                                                                                                                         |
| 19                                | ENBL0                          | デバイス・イネーブル 0。公称値で動作させるには、このピンを 3.3V に接続してください。                                                                                                                                                                                         |
| 20                                | ENBL1                          | デバイス・イネーブル 1。公称値で動作させるには、このピンを 3.3V に接続してください。                                                                                                                                                                                         |
| 21                                | VPOS3_CP                       | 5V 電源。0.1 $\mu$ F と 100pF のデカップリング・コンデンサをこのピンの近くに配置してください。                                                                                                                                                                             |
| 22                                | CPOUT                          | シンセサイザ・チャージ・ポンプ出力。このピンは、ループ・フィルタを介して VTUNE (ピン 28) に接続します。                                                                                                                                                                             |
| 24                                | SDO                            | シリアル・ペリフェラル・インターフェース (SPI) データ出力。3.3V ロジック。                                                                                                                                                                                            |
| 25                                | SDI                            | SPI データ入力。3.3V ロジック。                                                                                                                                                                                                                   |
| 26                                | SCLK                           | SPI クロック。3.3V ロジック。                                                                                                                                                                                                                    |
| 27                                | CS                             | SPI チップ・セレクト。3.3V ロジック。アクティブ・ロー。                                                                                                                                                                                                       |
| 28                                | VTUNE                          | VCO チューニング電圧。このピンはループ・フィルタの出力によって駆動されます。                                                                                                                                                                                               |
| 29                                | VPOS4_IF                       | 5V 電源。0.1 $\mu$ F と 100pF のデカップリング・コンデンサをこのピンの近くに配置してください。                                                                                                                                                                             |
| 30                                | IFOUT                          | IF 出力。このピンの出力インピーダンスは $75\Omega$ です。IF アンプの出力段はオープンコレクタ構成で、5V の DC バイアスを必要とします。バイアス・チョーク・インダクタを使用してください。詳細については、IF 出力ー 外付けインダクタ/バイアスのセクションを参照してください。                                                                                   |
|                                   | EPAD                           | 露出パッド。露出パッドは GND に接続する必要があります。                                                                                                                                                                                                         |

## インターフェース回路図



## 代表的な性能特性

特に指定のない限り、 $V_{VPOS1\_VCO} = V_{VPOS2\_PLL} = V_{VPOS3\_CP} = V_{VPOS4\_IF} = 5V$ 、RF 入力電力 =  $-40dBm$ 、PLL ループ・フィルタ帯域幅 =  $60kHz$  (位相マージン  $45^\circ$ ) とし、 $50MHz$  の  $0dBm$  外部リファレンスで測定を実施。

### IF = 900MHz でのローサイド・インジェクション LO 性能

RF の最小周波数と最大周波数は、最小 LO 周波数 ( $16.75MHz$ ) と最大 LO 周波数 ( $21.15GHz$ ) によって制限されます。

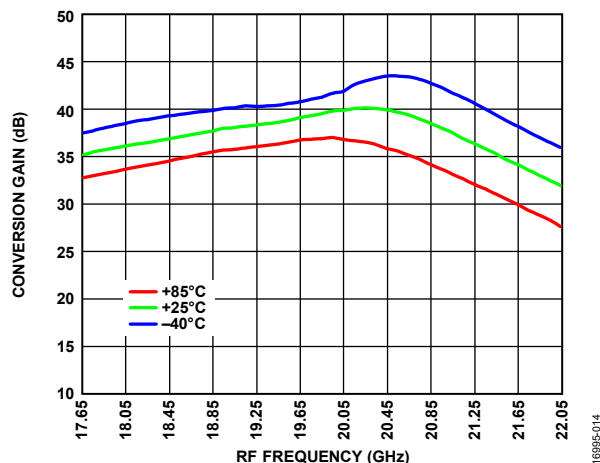


図 16. 様々な温度での変換ゲインと RF 周波数の関係

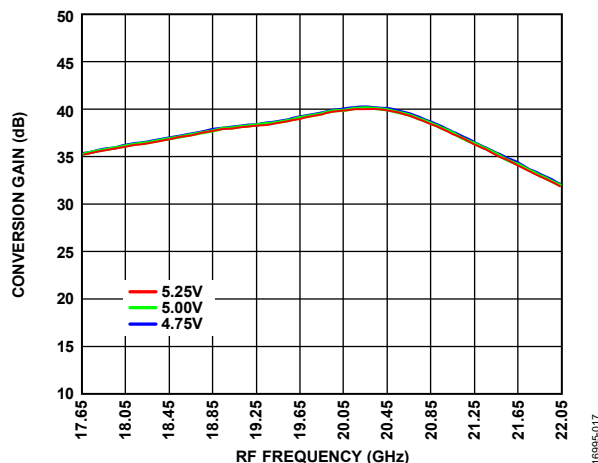


図 18. 様々な電源電圧での変換ゲインと RF 周波数の関係、 $T_A = 25^\circ C$

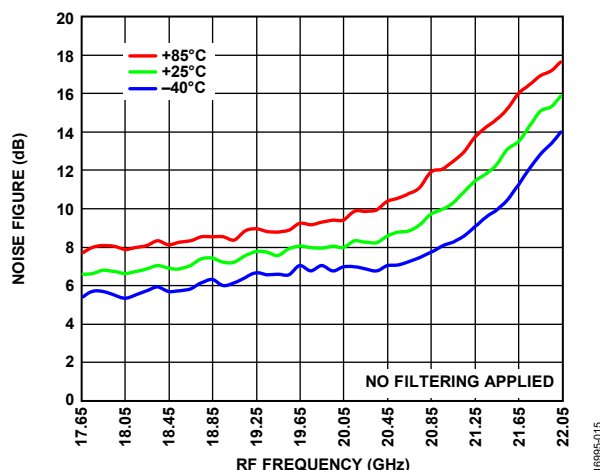


図 17. 様々な温度でのノイズ指数と RF 周波数の関係

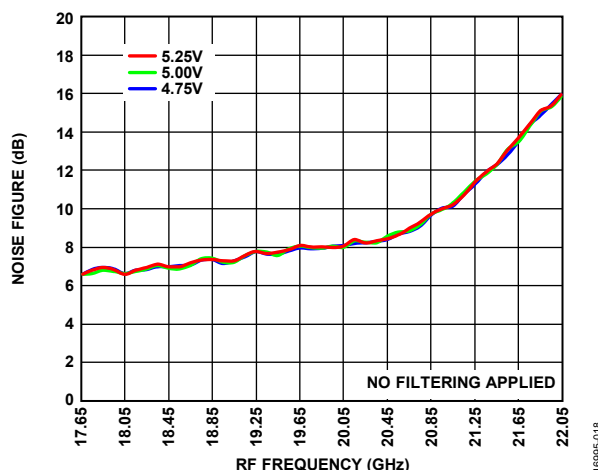


図 19. 様々な電源電圧でのノイズ指数と RF 周波数の関係、 $T_A = 25^\circ C$

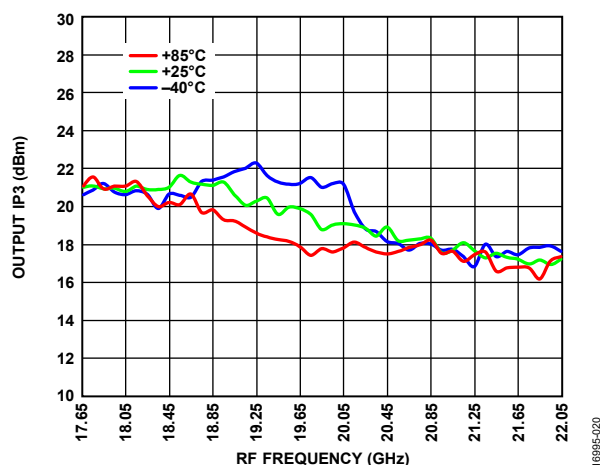


図 20. 様々な温度での出力 IP3 と RF 周波数の関係

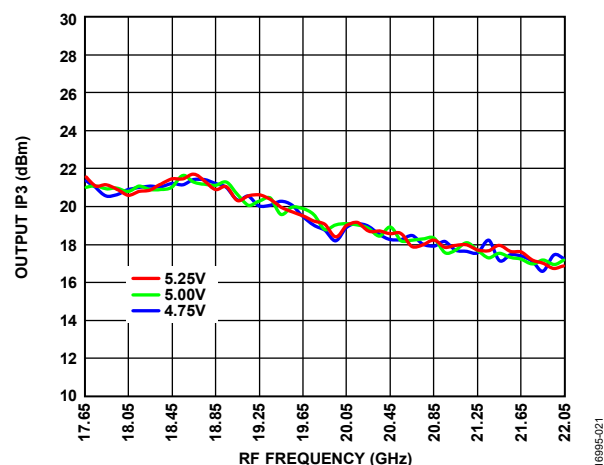


図 22. 様々な電源電圧での出力 IP3 と RF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

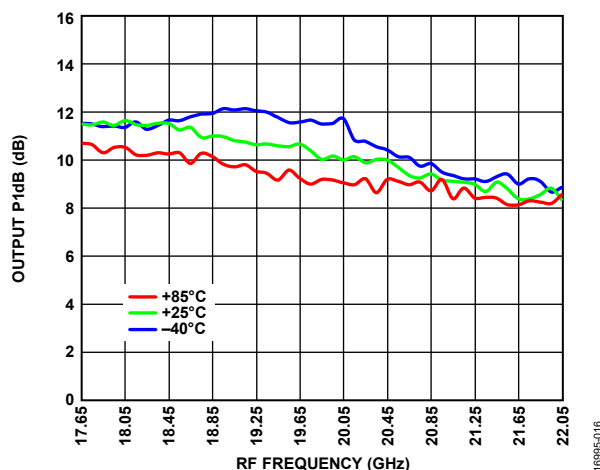


図 21. 様々な電源電圧での出力 P1dB と RF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

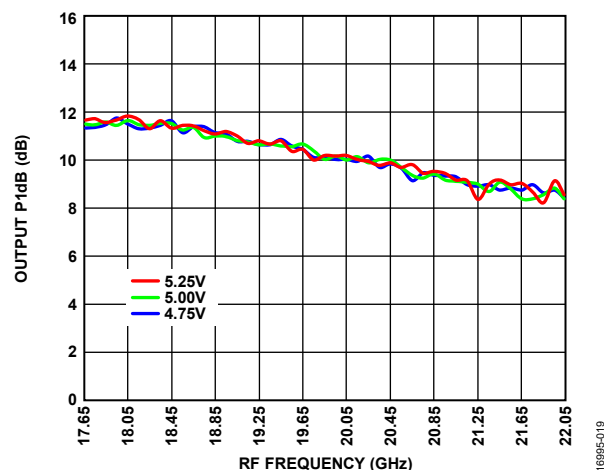


図 23. 様々な温度での出力 P1dB と RF 周波数の関係

## IF = 900MHz でのハイサイド・インジェクション LO 性能

最大限の性能を得るために、RF 最小周波数は 16.95GHz に、RF 最大周波数は最大 LO 周波数（21.15GHz）に制限されています。

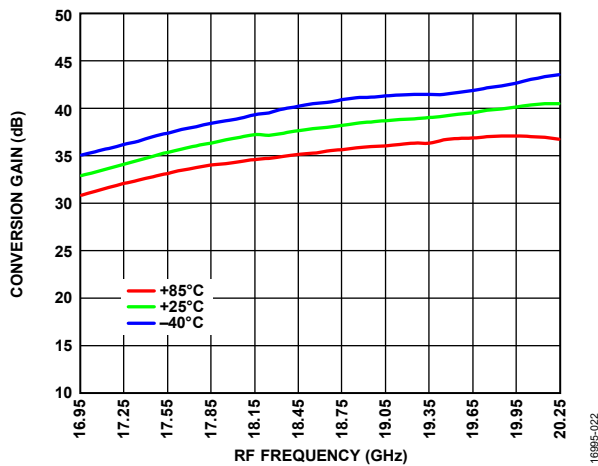


図 24. 様々な温度での変換ゲインと RF 周波数の関係

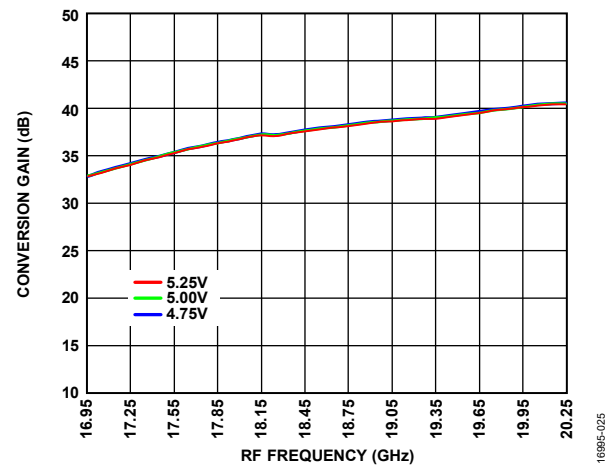


図 27. 様々な電源電圧での変換ゲインと RF 周波数の関係、 $T_A = 25^\circ\text{C}$

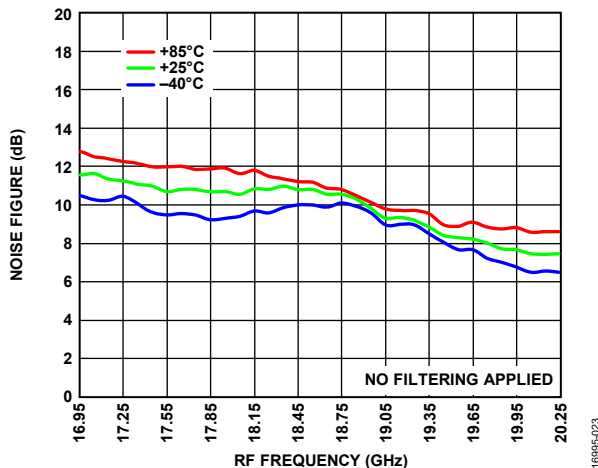


図 25. 様々な温度でのノイズ指数と RF 周波数の関係

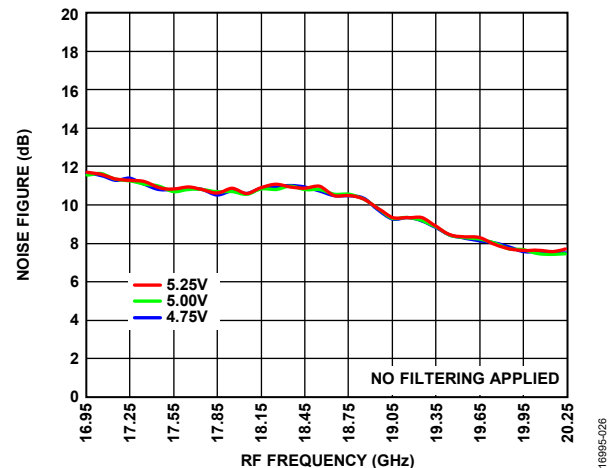


図 28. 様々な電源電圧でのノイズ指数と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

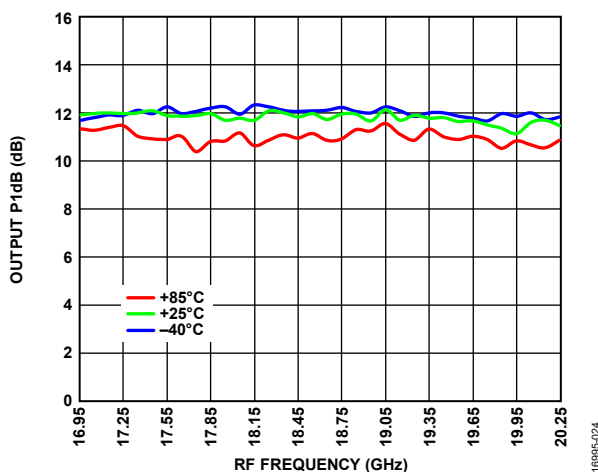


図 26. 様々な温度での出力 P1dB と RF 周波数の関係

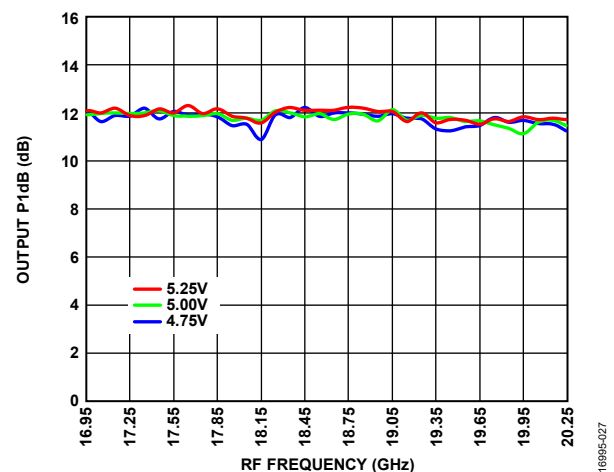


図 29. 様々な電源電圧での出力 P1dB と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

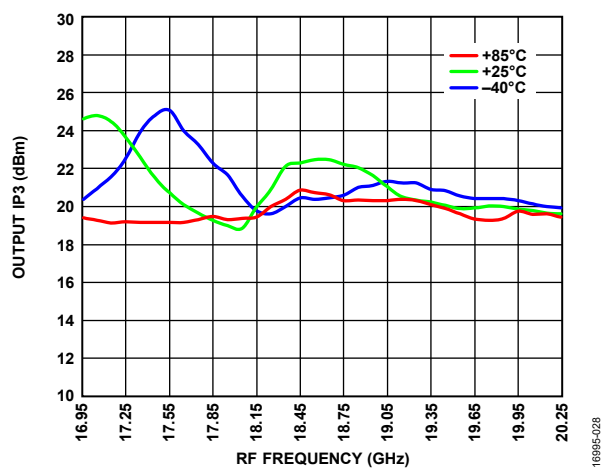


図 30. 様々な温度での出力 IP3 と RF 周波数の関係

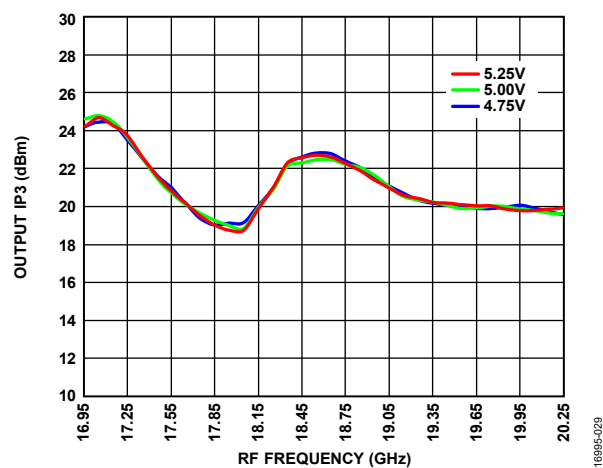


図 31. 様々な電源電圧での出力 IP3 と RF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

## IF = 1700MHz でのローサイド・インジェクション LO 性能

最大限の性能を得るために、RF 最小周波数は最小 LO 周波数 (16.75GHz) に、RF 最大周波数は 22.05GHz に制限されています。

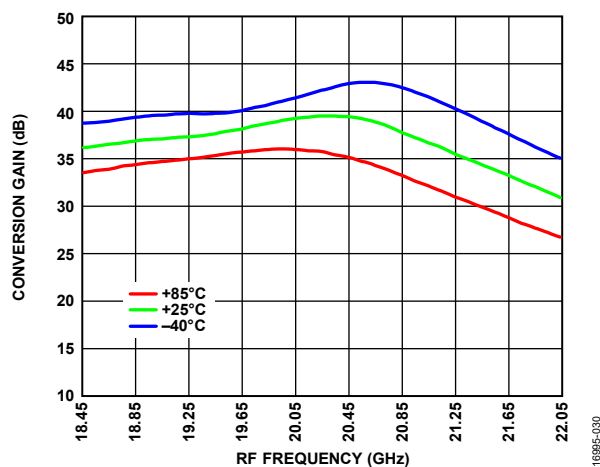


図 32. 様々な温度での変換ゲインと RF 周波数の関係

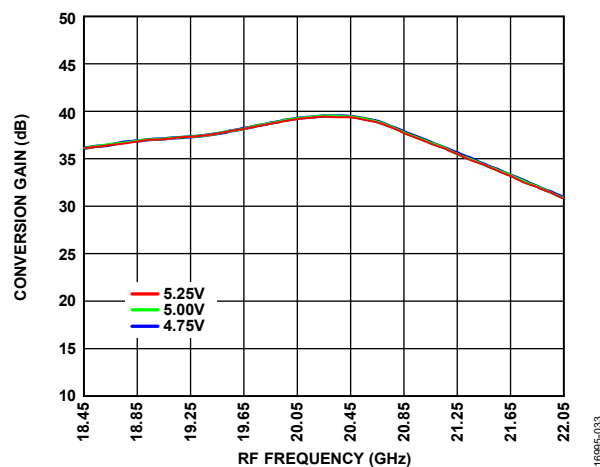


図 35. 様々な電源電圧での変換ゲインと RF 周波数の関係、 $T_A = 25^\circ\text{C}$

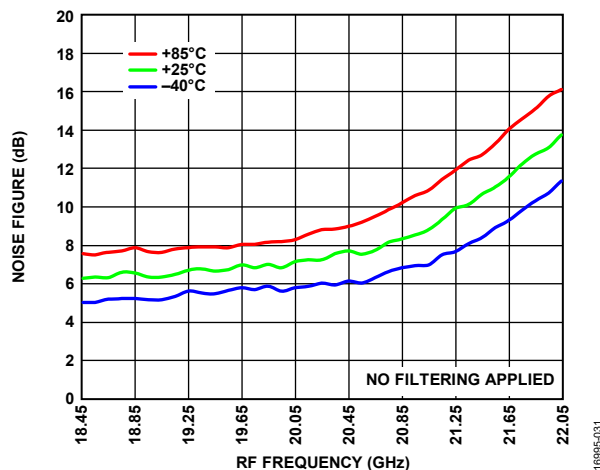


図 33. 様々な温度でのノイズ指数と RF 周波数の関係

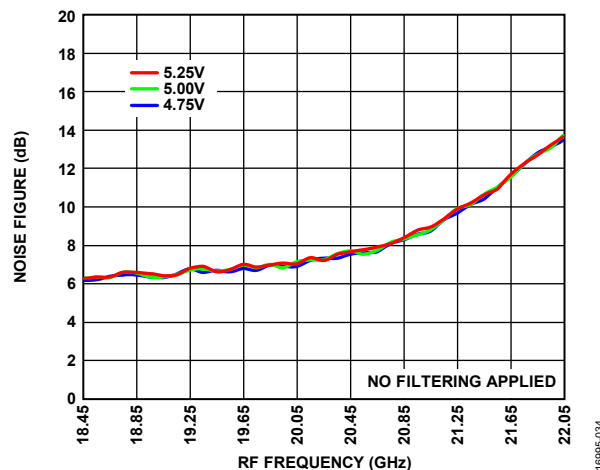


図 36. 様々な電源電圧でのノイズ指数と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

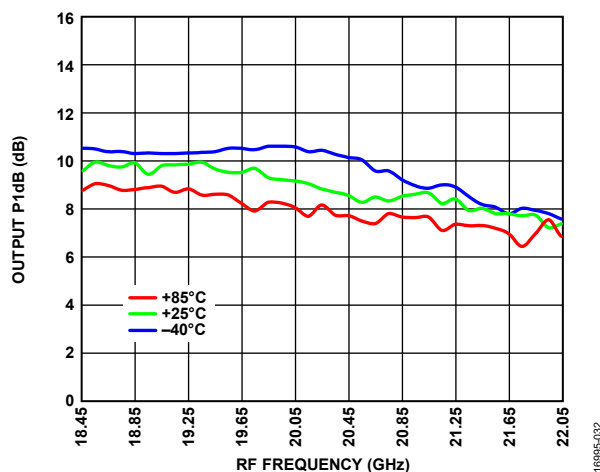


図 34. 様々な温度での出力 P1dB と RF 周波数の関係

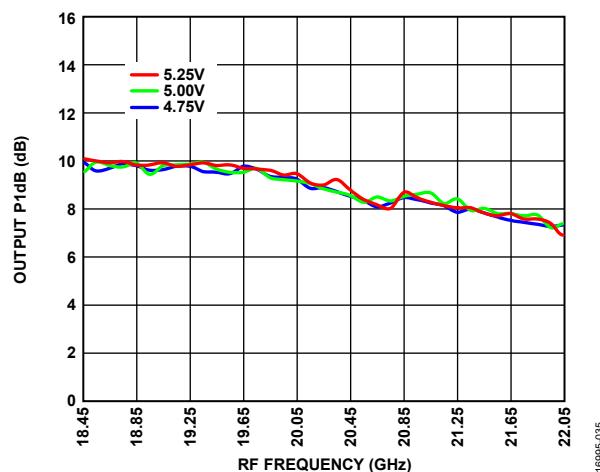


図 37. 様々な電源電圧での出力 P1dB と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

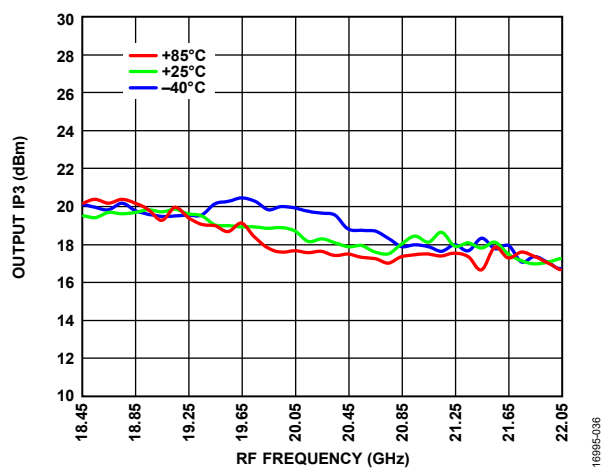


図 38. 様々な温度での出力 IP3 と RF 周波数の関係

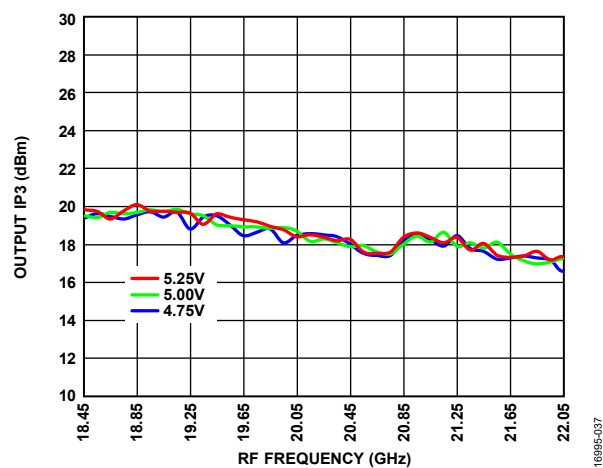


図 39. 様々な電源電圧での出力 IP3 と RF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

## IF = 1700 MHz でのハイサイド・インジェクション LO 性能

最大限の性能を得るために、RF 最小周波数は 16.95GHz に、RF 最大周波数は最大 LO 周波数（21.15GHz）に制限されています。

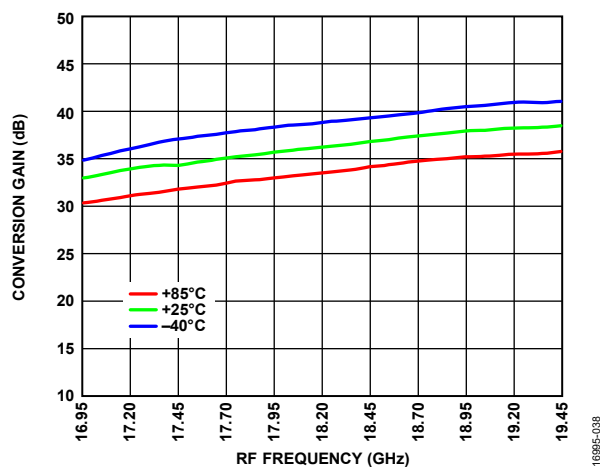


図 40. 様々な温度での変換ゲインと RF 周波数の関係

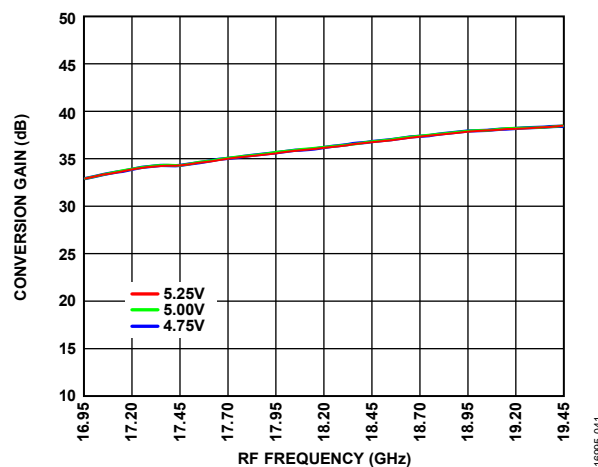


図 43. 様々な電源電圧での変換ゲインと RF 周波数の関係、 $T_A = 25^\circ\text{C}$

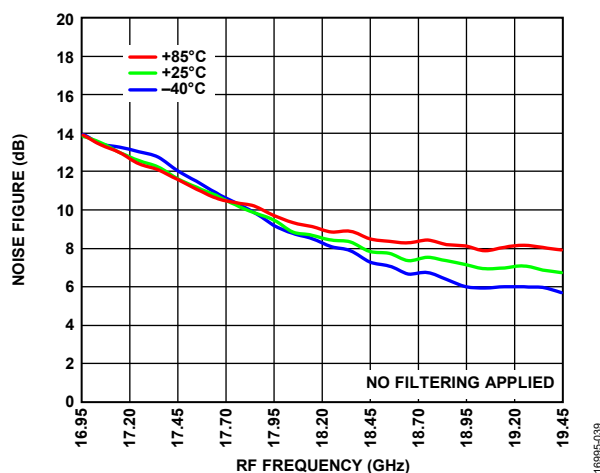


図 41. 様々な温度でのノイズ指数と RF 周波数の関係

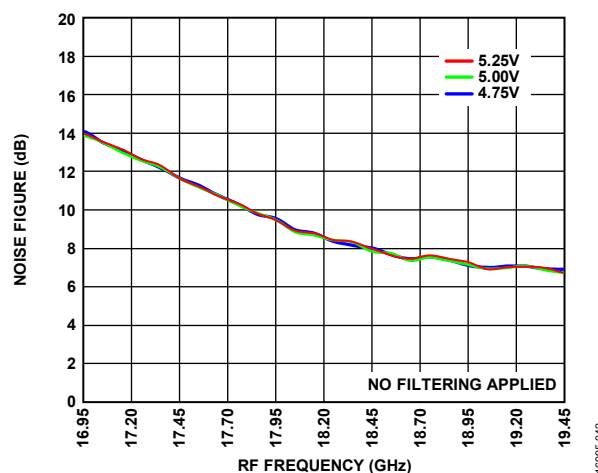


図 44. 様々な電源電圧でのノイズ指数と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

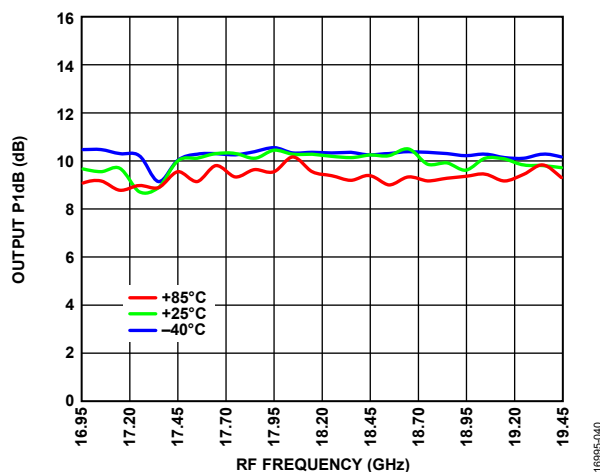


図 42. 様々な温度での出力 P1dB と RF 周波数の関係

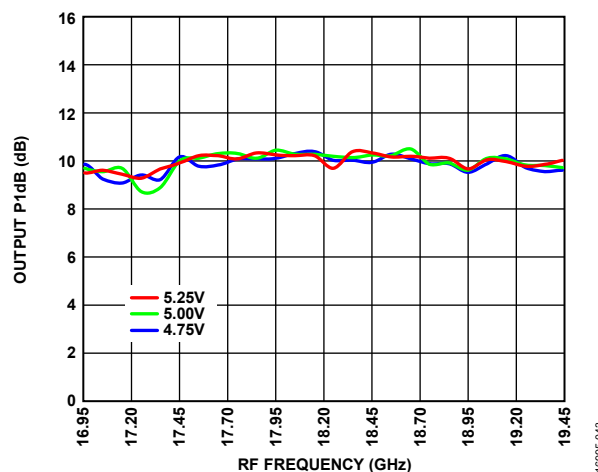


図 45. 様々な電源電圧での出力 P1dB と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

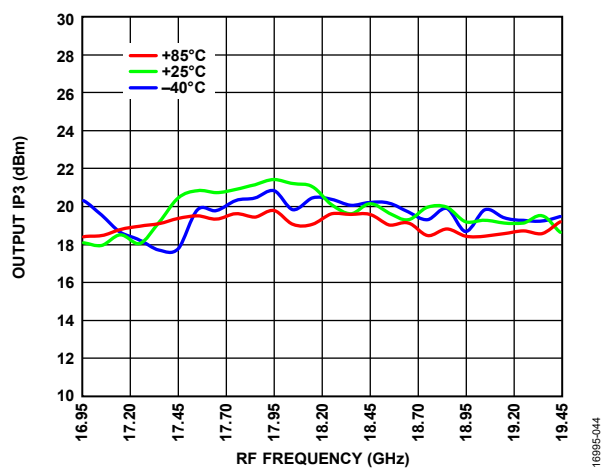


図 46. 様々な温度での出力 IP3 と RF 周波数の関係

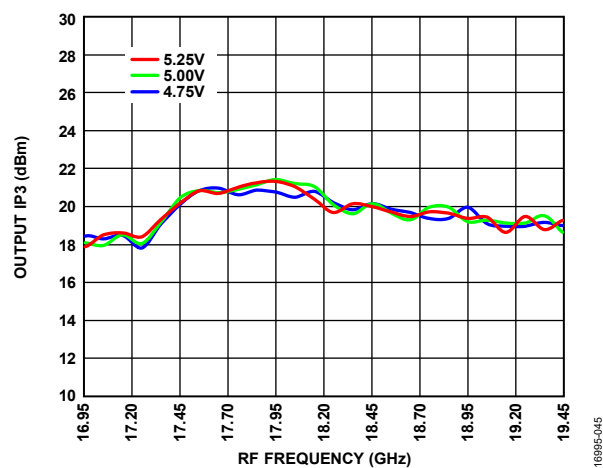


図 47. 様々な電源電圧での出力 IP3 と RF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

## IF = 2500 MHz でのローサイド・インジェクション LO 性能

この構成では、最大限の性能を得るために RF 最小周波数が最小 LO 周波数（16.75GHz）に、RF 最大周波数が 22.05GHz に制限されています。

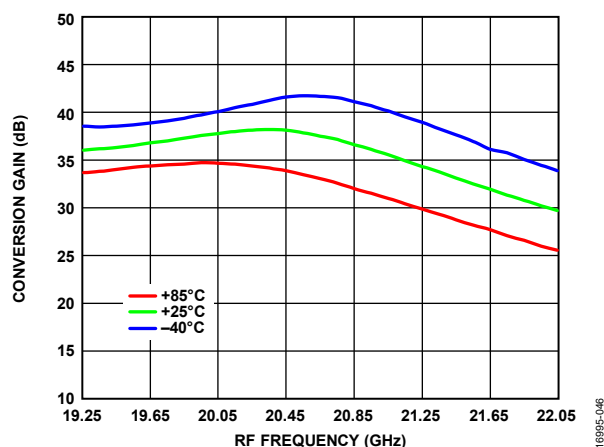


図 48. 様々な温度での変換ゲインと RF 周波数の関係

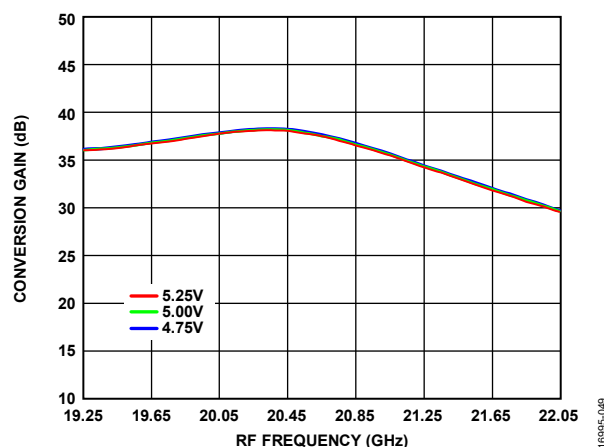


図 51. 様々な電源電圧での変換ゲインと RF 周波数の関係、 $T_A = 25^\circ\text{C}$

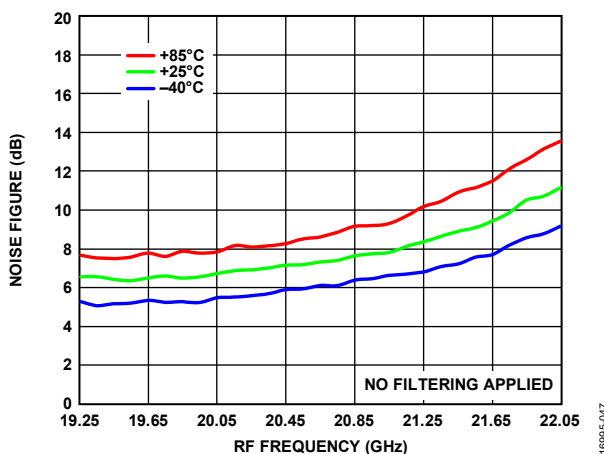


図 49. 様々な温度でのノイズ指数と RF 周波数の関係

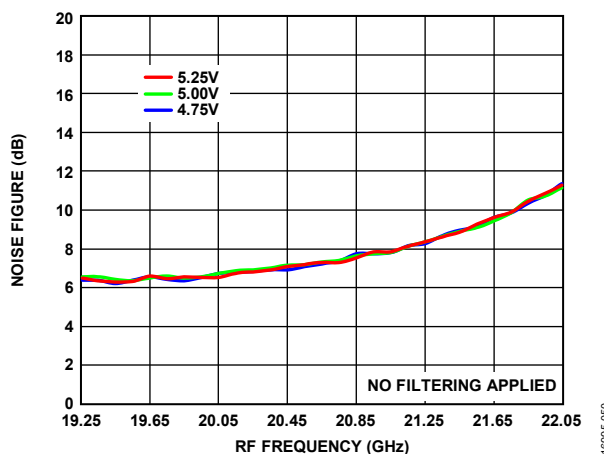


図 52. 様々な電源電圧でのノイズ指数と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

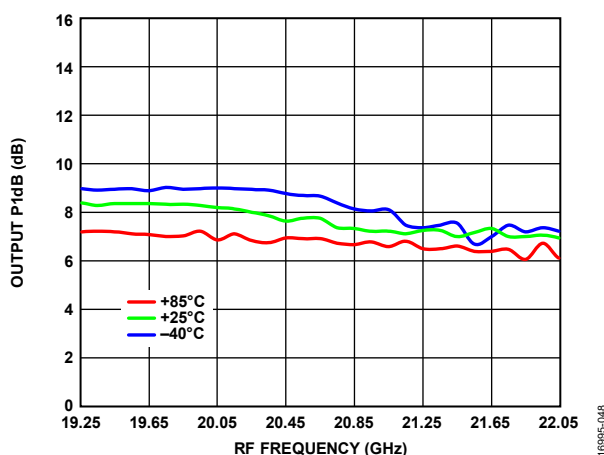


図 50. 様々な温度での出力 P1dB と RF 周波数の関係

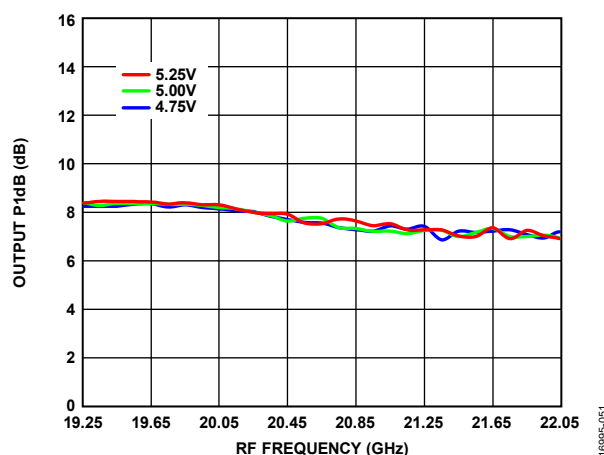


図 53. 様々な電源電圧での出力 P1dB と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

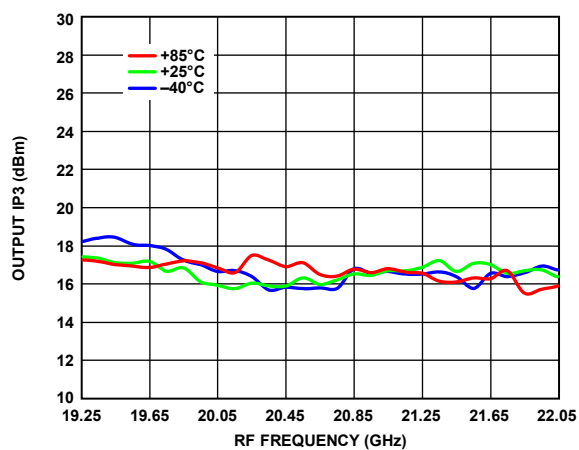


図 54. 様々な温度での出力 IP3 と RF 周波数の関係

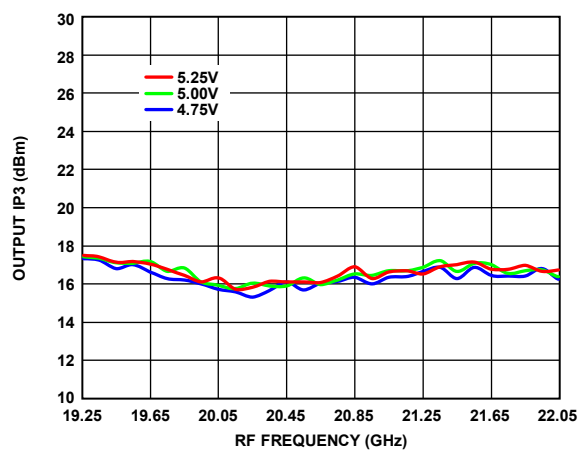


図 55. 様々な電源電圧での出力 IP3 と RF 周波数の関係、  
T<sub>A</sub> = 25°C

## IF = 2500 MHz でのハイサイド・インジェクション LO 性能

最大限の性能を得るために、RF 最小周波数は 16.95GHz に、RF 最大周波数は最大 LO 周波数（21.15GHz）に制限されています。

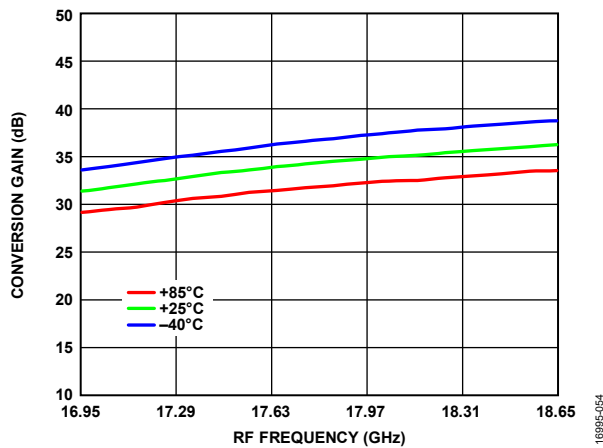


図 56. 様々な温度での変換ゲインと RF 周波数の関係

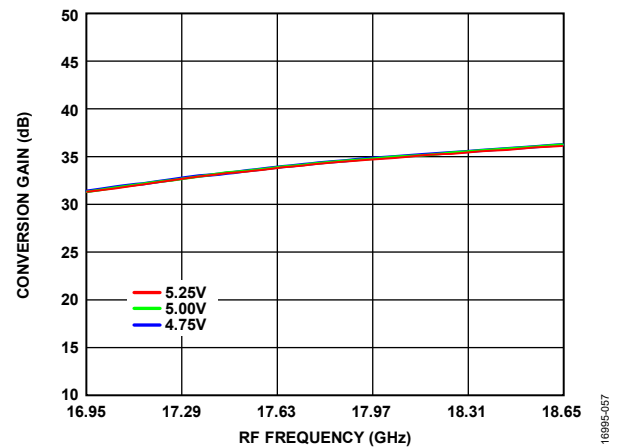


図 59. 様々な電源電圧での変換ゲインと RF 周波数の関係、 $T_A = 25^\circ\text{C}$

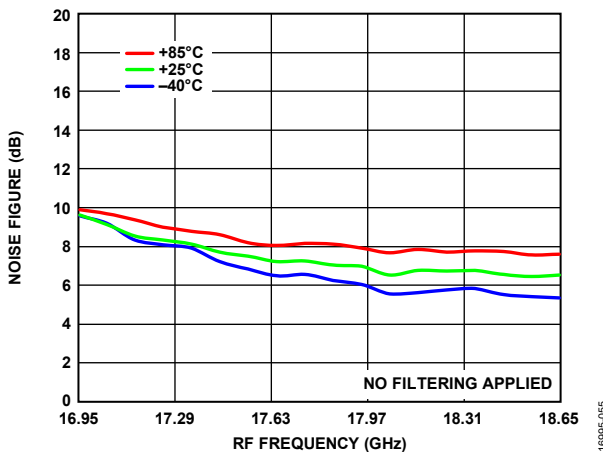


図 57. 様々な温度でのノイズ指数と RF 周波数の関係

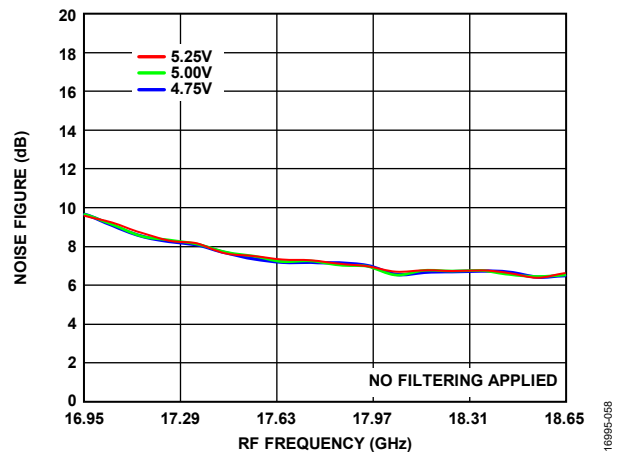


図 60. 様々な電源電圧でのノイズ指数と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

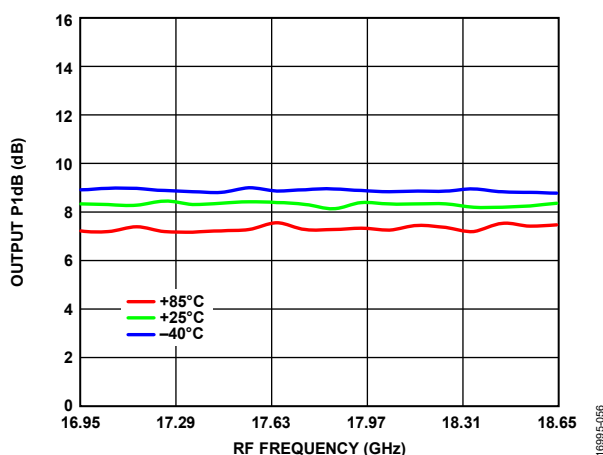


図 58. 様々な温度での出力 P1dB と RF 周波数の関係

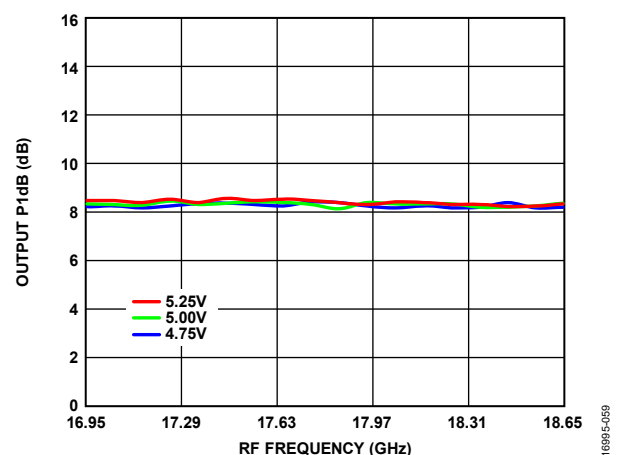


図 61. 様々な電源電圧での出力 P1dB と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

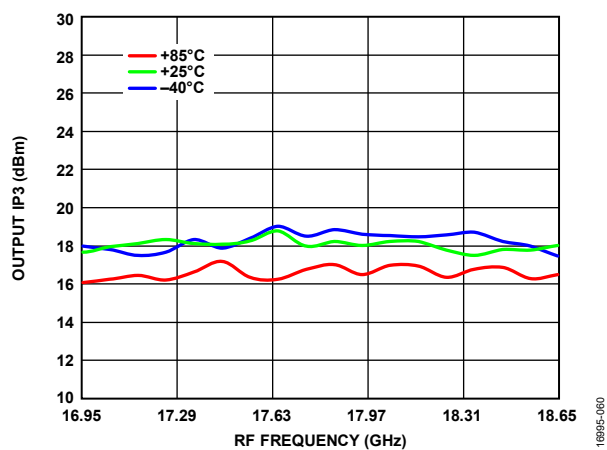


図 62. 様々な温度での出力 IP3 と RF 周波数の関係

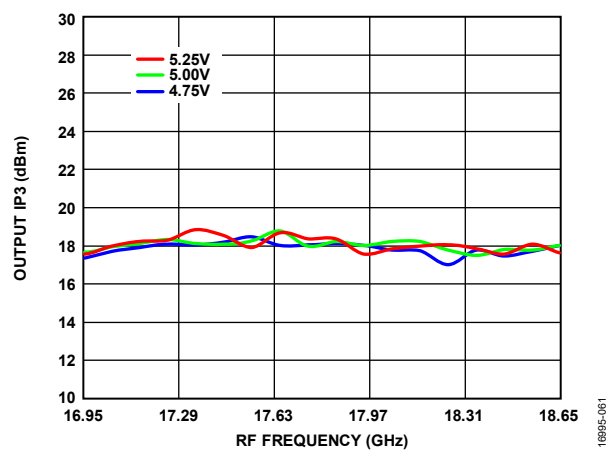


図 63. 様々な電源電圧での出力 IP3 と RF 周波数の関係、 $T_A = 25^\circ\text{C}$

## LO = 16.75GHz でのローサイド・インジェクション性能

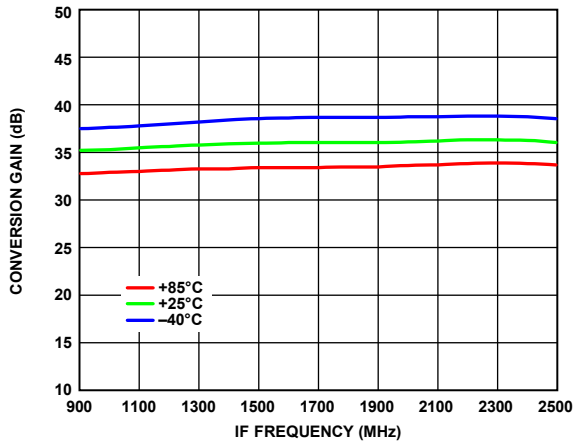


図 64. 様々な温度での変換ゲインと IF 周波数の関係

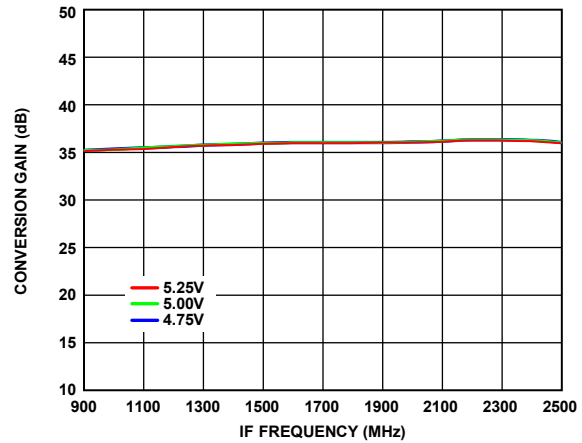


図 67. 様々な電源電圧での変換ゲインと IF 周波数の関係、 $T_A = 25^\circ\text{C}$

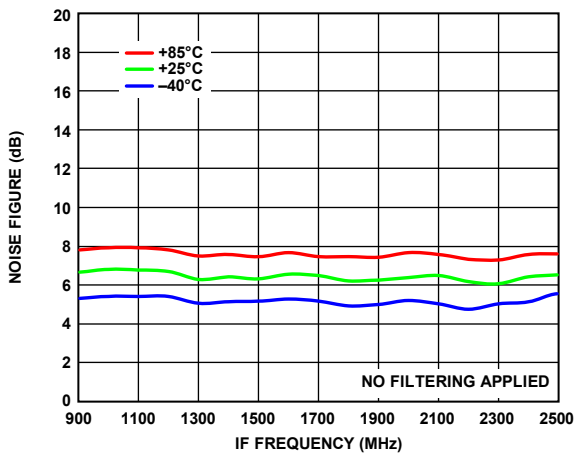


図 65. 様々な温度でのノイズ指数と IF 周波数の関係

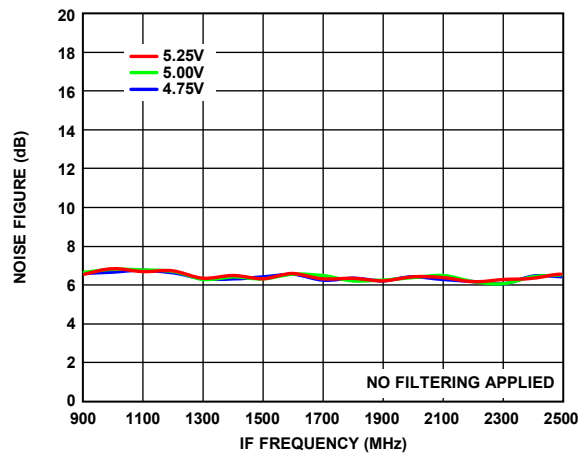


図 68. 様々な電源電圧でのノイズ指数と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

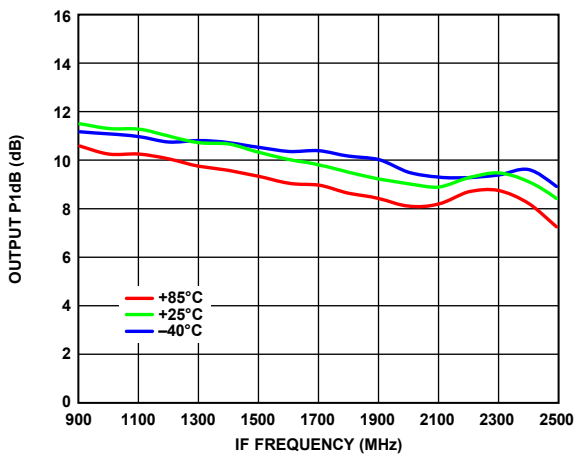


図 66. 様々な温度での出力 P1dB と IF 周波数の関係

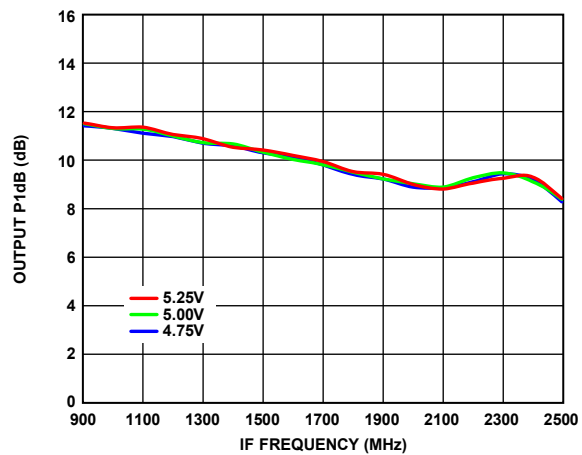


図 69. 様々な電源電圧での出力 P1dB と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

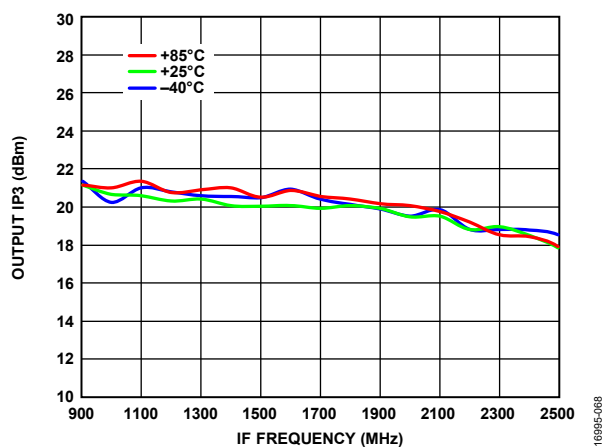


図 70. 様々な温度での出力 IP3 と IF 周波数の関係

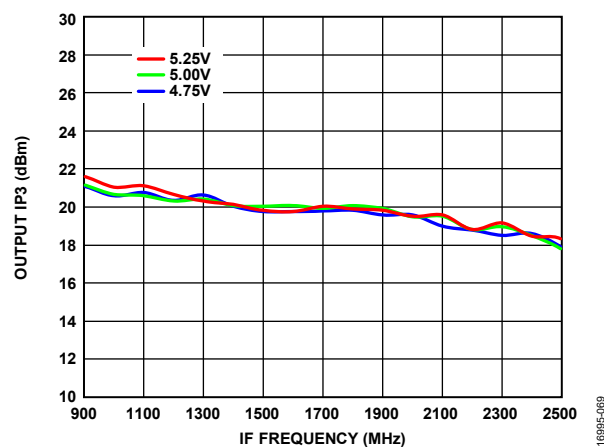


図 71. 様々な電源電圧での出力 IP3 と IF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

## LO = 16.75GHz でのハイサイド・インジェクション性能

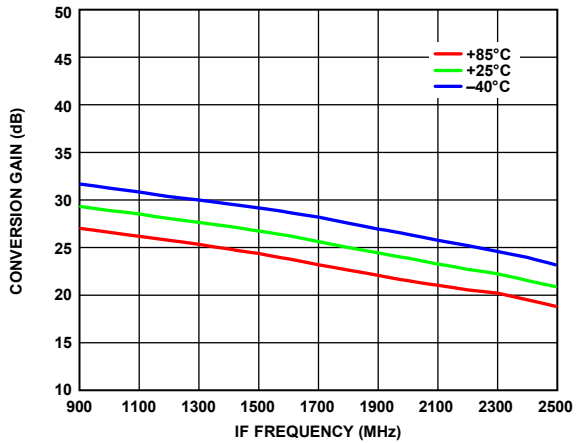


図 72. 様々な温度での変換ゲインと IF 周波数の関係

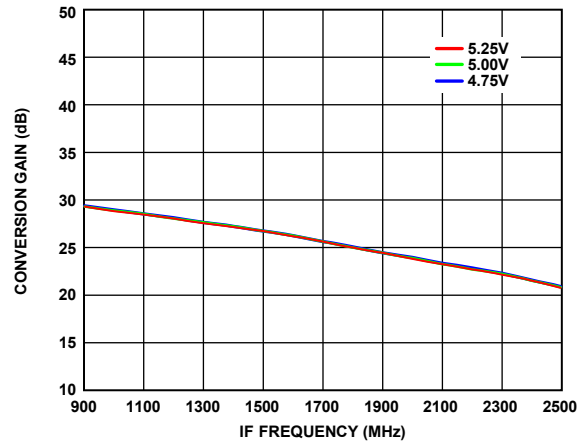


図 75. 様々な電源電圧での変換ゲインと IF 周波数の関係、  
T<sub>A</sub> = 25°C

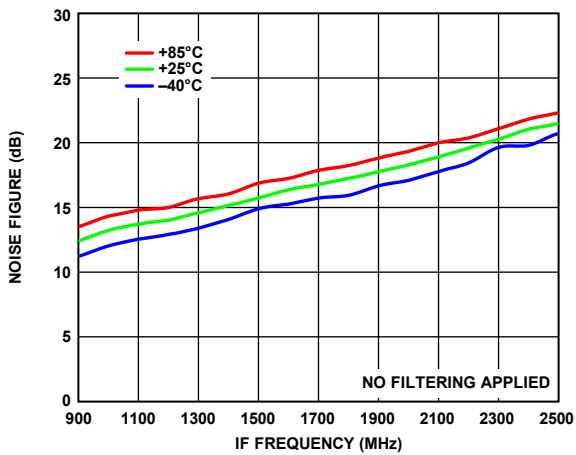


図 73. 様々な温度でのノイズ指数と IF 周波数の関係

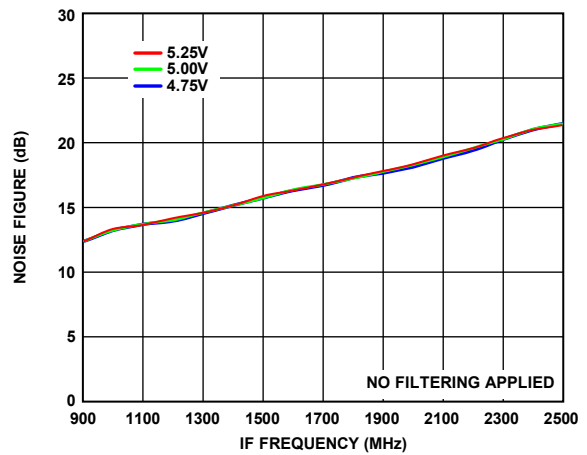


図 76. 様々な電源電圧でのノイズ指数と IF 周波数の関係、  
T<sub>A</sub> = 25°C

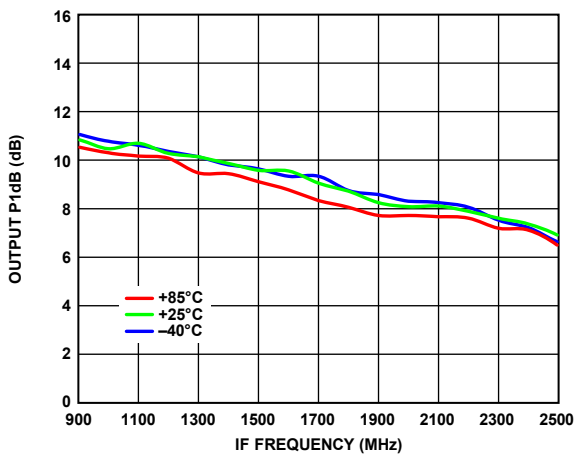


図 74. 様々な温度での出力 P1dB と IF 周波数の関係

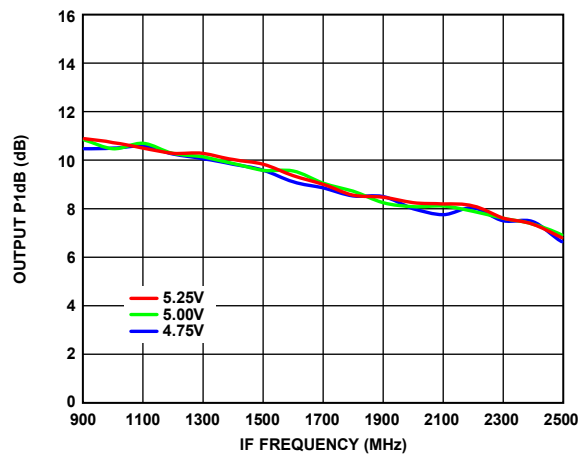


図 77. 様々な電源電圧での出力 P1dB と IF 周波数の関係、  
T<sub>A</sub> = 25°C

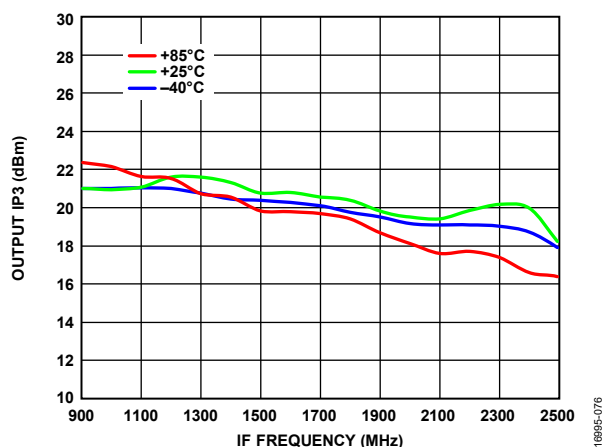


図 78. 様々な温度での出力 IP3 と IF 周波数の関係

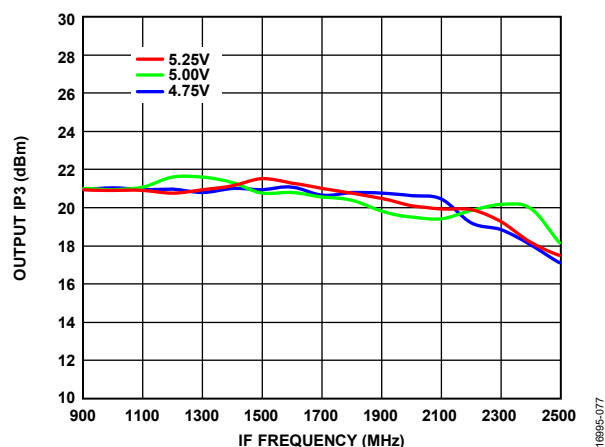


図 79. 様々な電源電圧での出力 IP3 と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

## LO = 18.95GHz でのローサイド・インジェクション性能

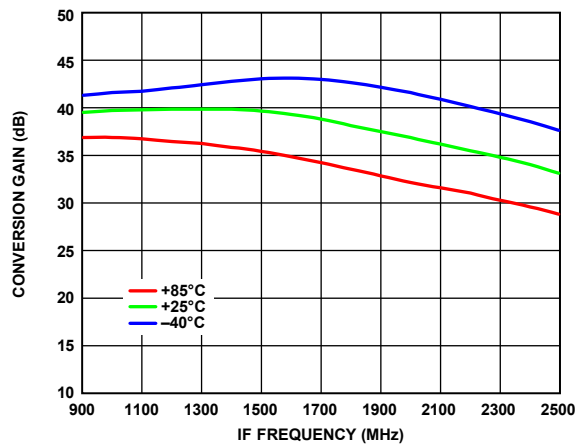


図 80. 様々な温度での変換ゲインと IF 周波数の関係

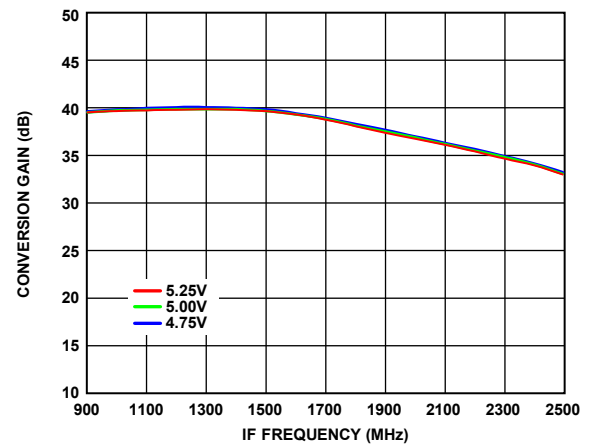


図 83. 様々な電源電圧での変換ゲインと IF 周波数の関係、 $T_A = 25^\circ\text{C}$

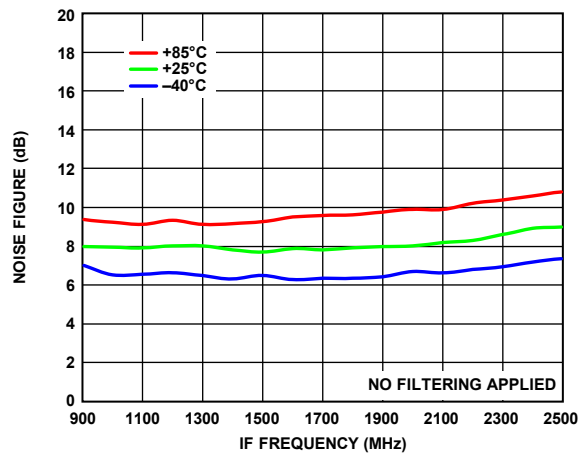


図 81. 様々な温度でのノイズ指数と IF 周波数の関係

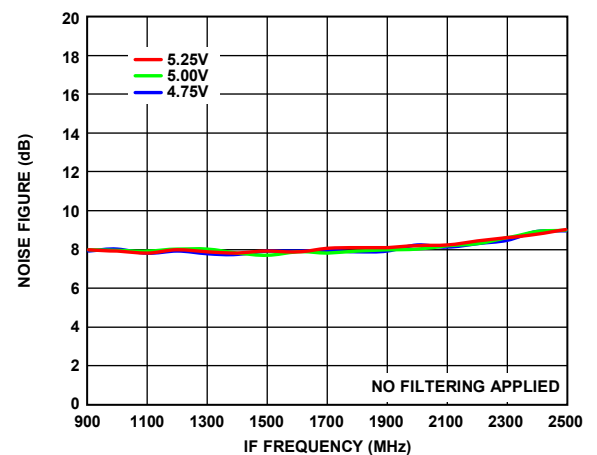


図 84. 様々な電源電圧でのノイズ指数と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

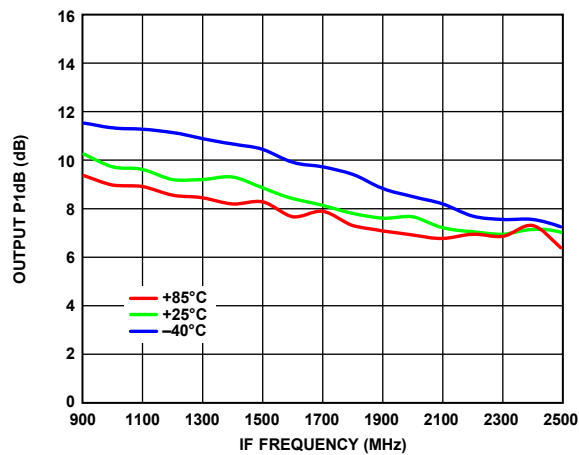


図 82. 様々な温度での出力 P1dB と IF 周波数の関係

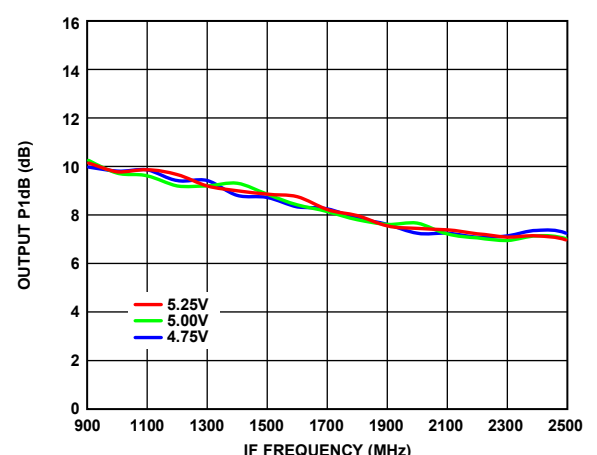


図 85. 様々な電源電圧での出力 P1dB と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

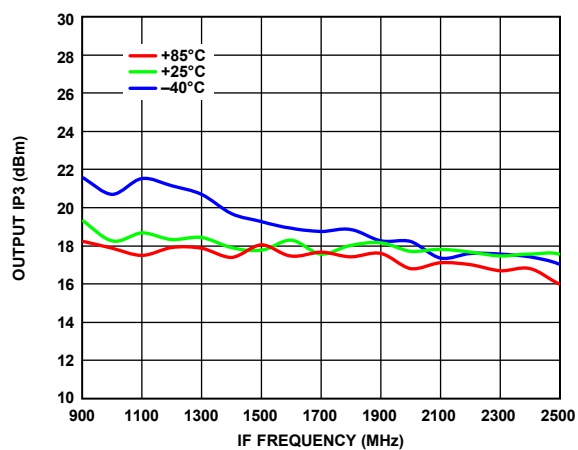


図 86. 様々な温度での出力 IP3 と IF 周波数の関係

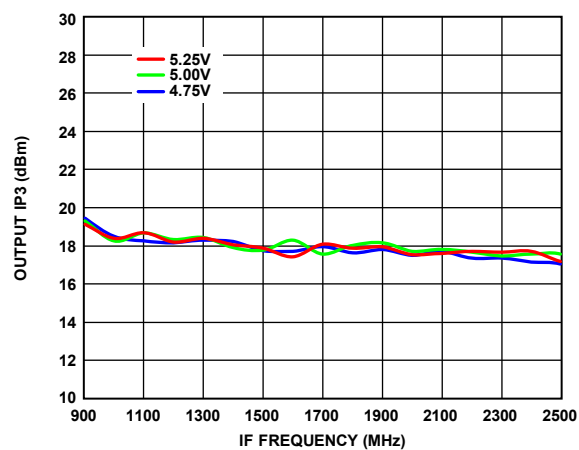


図 87. 様々な電源電圧での出力 IP3 と IF 周波数の関係、  
T<sub>A</sub> = 25°C

## LO = 18.95 GHz でのハイサイド・インジェクション性能

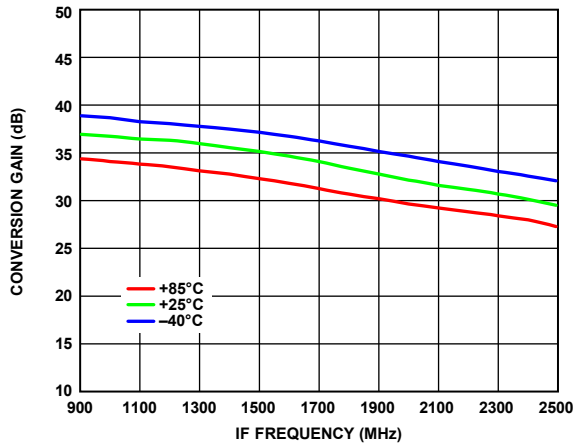


図 88. 様々な温度での変換ゲインと IF 周波数の関係

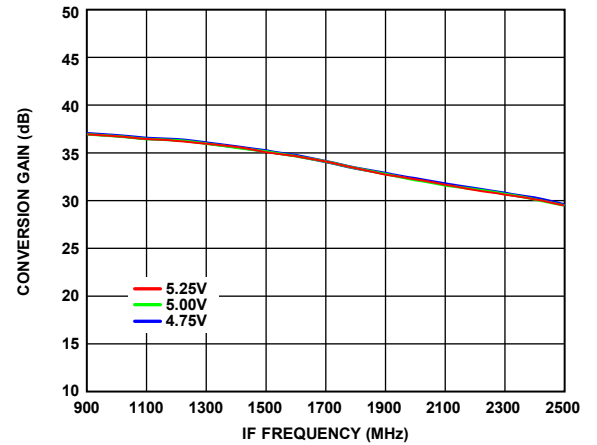


図 91. 様々な電源電圧での変換ゲインと IF 周波数の関係、 $T_A = 25^\circ\text{C}$

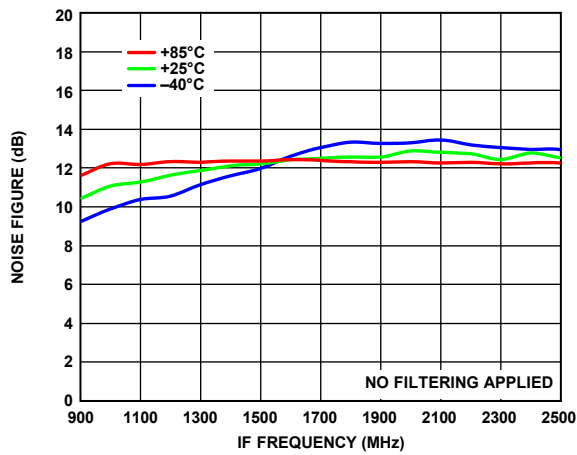


図 89. 様々な温度でのノイズ指数と IF 周波数の関係

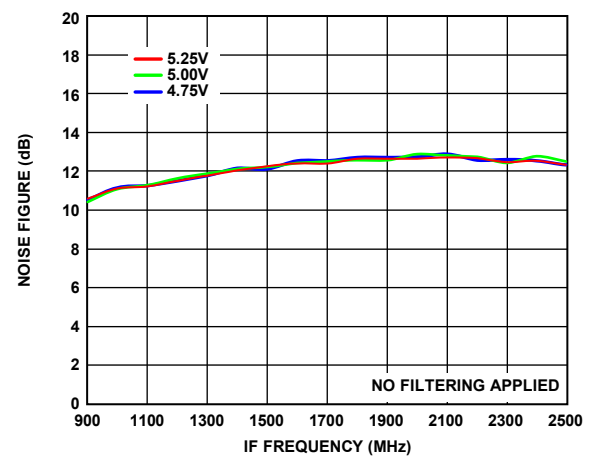


図 92. 様々な電源電圧でのノイズ指数と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

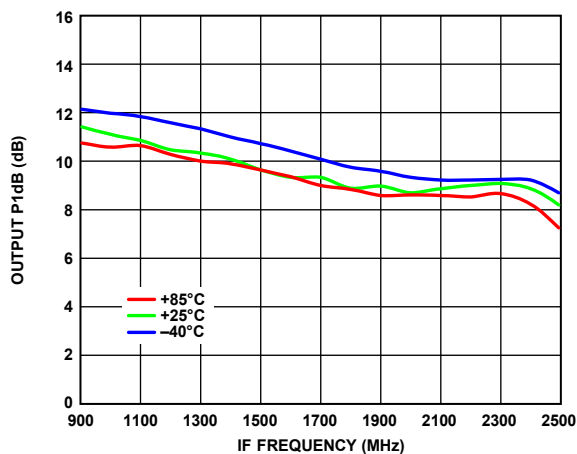


図 90. 様々な温度での出力 P1dB と IF 周波数の関係

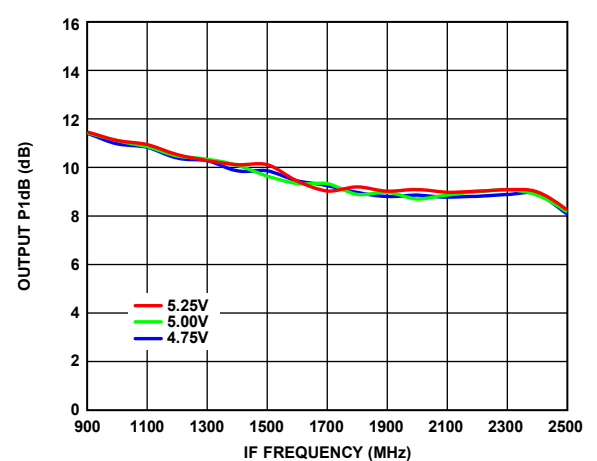


図 93. 様々な電源電圧での出力 P1dB と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

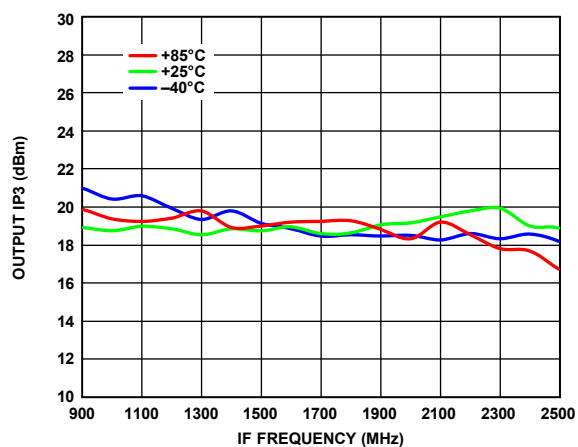


図 94. 様々な温度での出力 IP3 と IF 周波数の関係

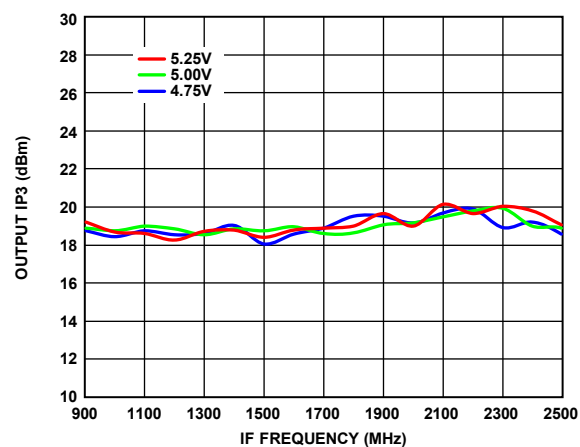


図 95. 様々な電源電圧での出力 IP3 と IF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

## LO = 21.15GHz でのローサイド・インジェクション性能

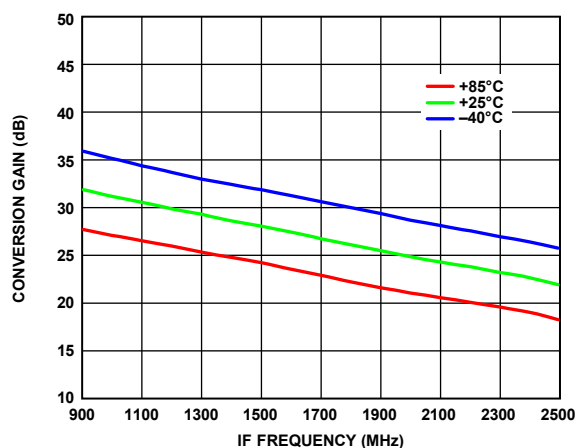


図 96. 様々な温度での変換ゲインと IF 周波数の関係

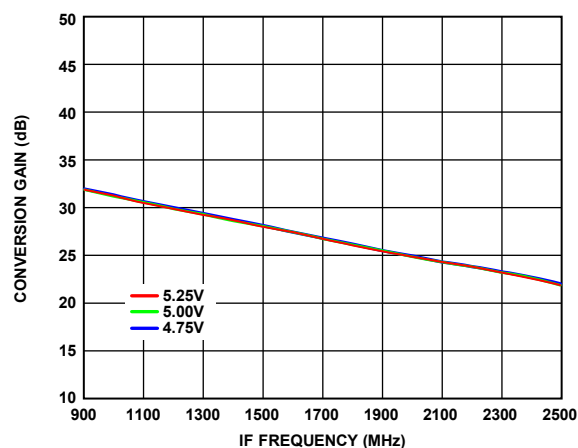


図 99. 様々な電源電圧での変換ゲインと IF 周波数の関係、 $T_A = 25^\circ\text{C}$

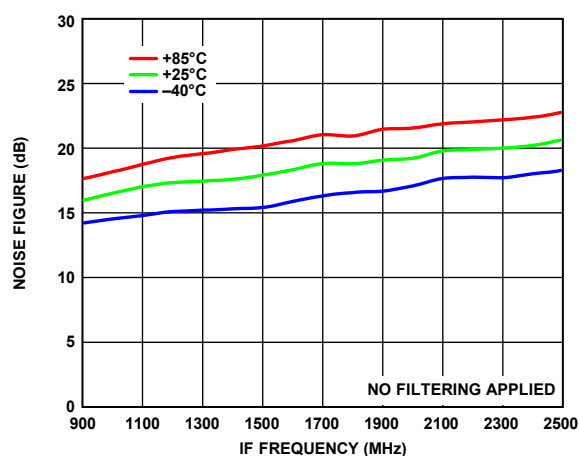


図 97. 様々な温度でのノイズ指数と IF 周波数の関係

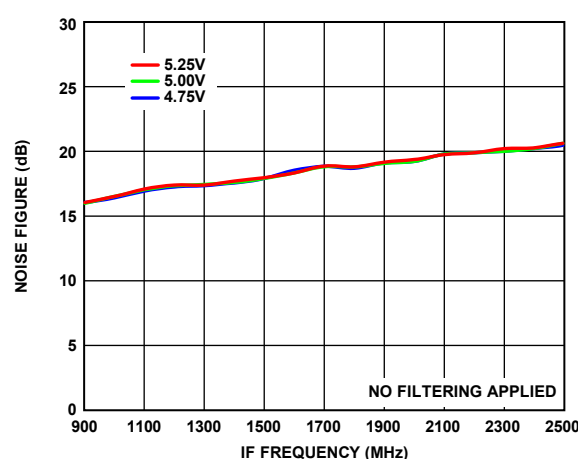


図 100. 様々な電源電圧でのノイズ指数と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

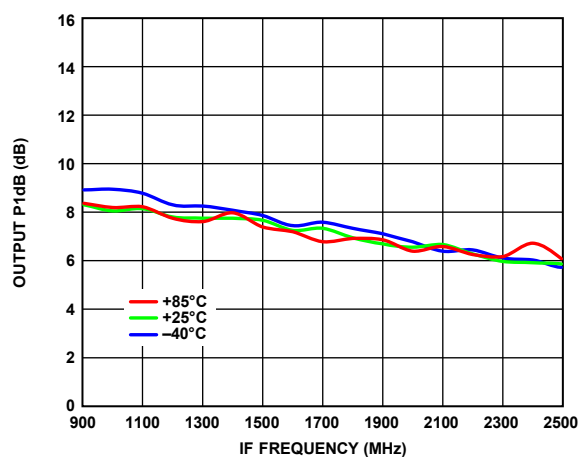


図 98. 様々な温度での出力 P1dB と IF 周波数の関係

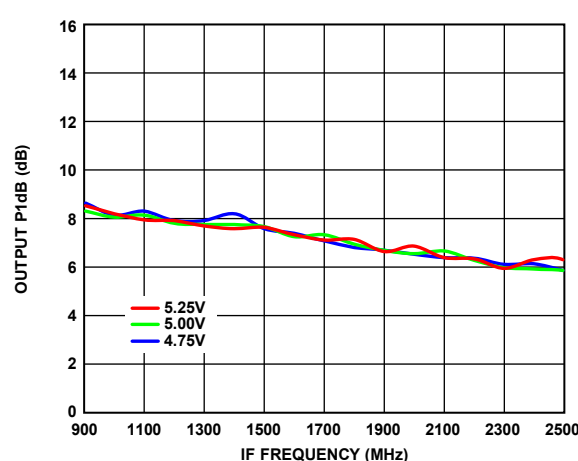


図 101. 様々な電源電圧での出力 P1dB と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

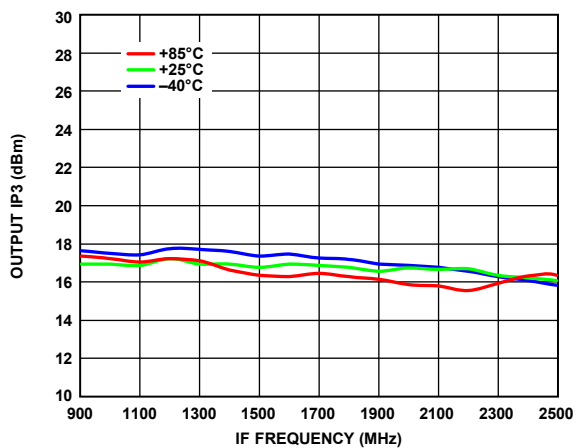


図 102. 様々な温度での出力 IP3 と IF 周波数の関係

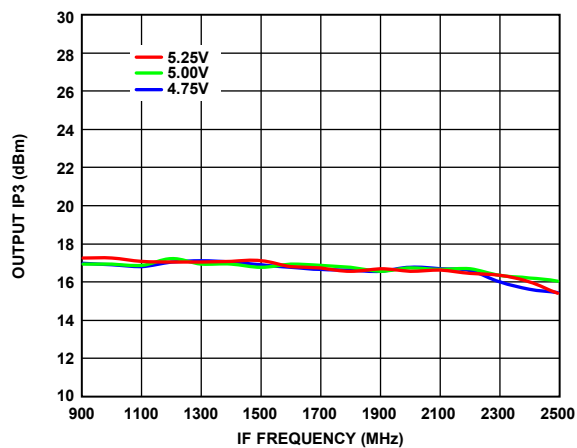


図 103. 様々な電源電圧での出力 IP3 と IF 周波数の関係、  
T<sub>A</sub> = 25°C

## LO = 21.15 GHz でのハイサイド・インジェクション性能

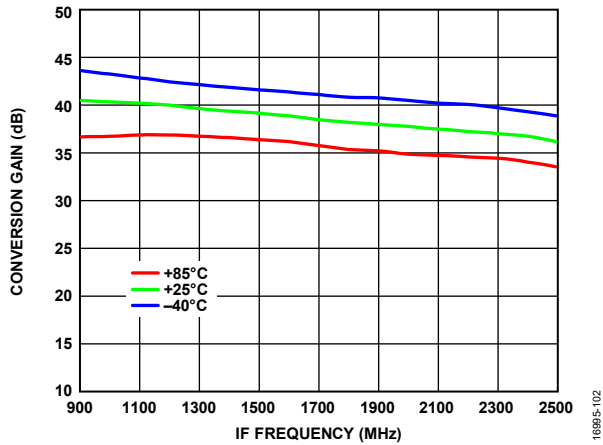


図 104. 様々な温度での変換ゲインと IF 周波数の関係

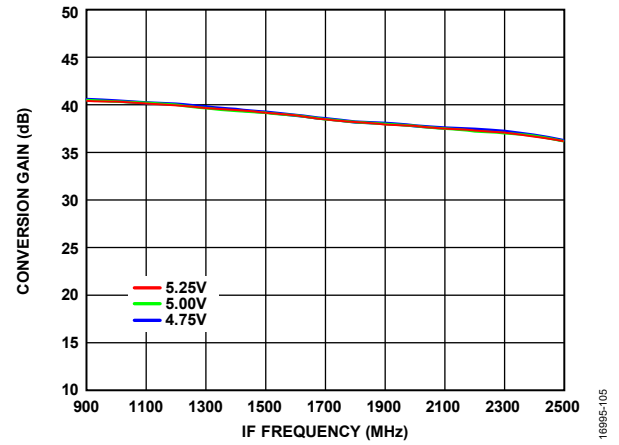


図 107. 様々な電源電圧での変換ゲインと IF 周波数の関係、 $T_A = 25^\circ\text{C}$

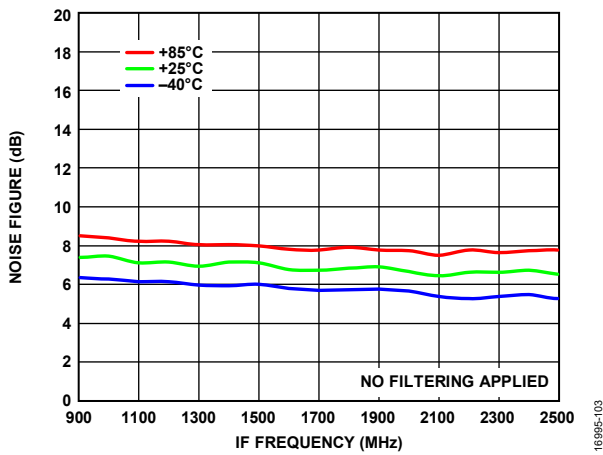


図 105. 様々な温度でのノイズ指数と IF 周波数の関係

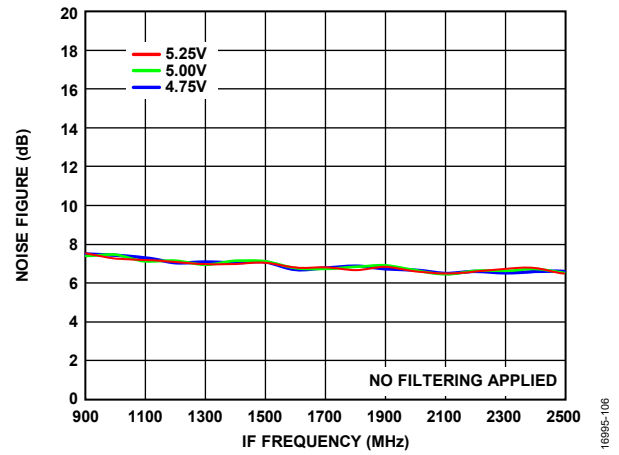


図 108. 様々な電源電圧でのノイズ指数と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

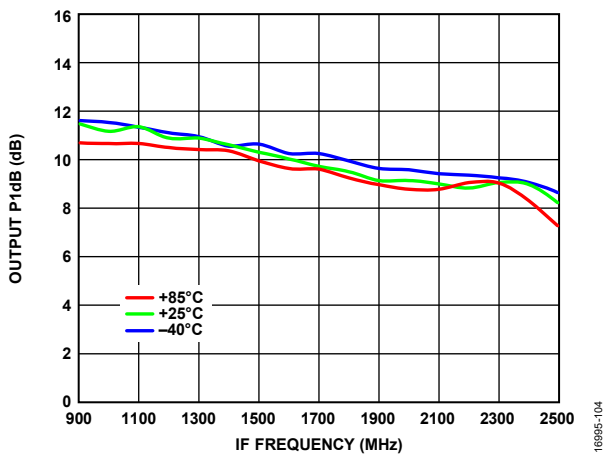


図 106. 様々な温度での出力 P1dB と IF 周波数の関係

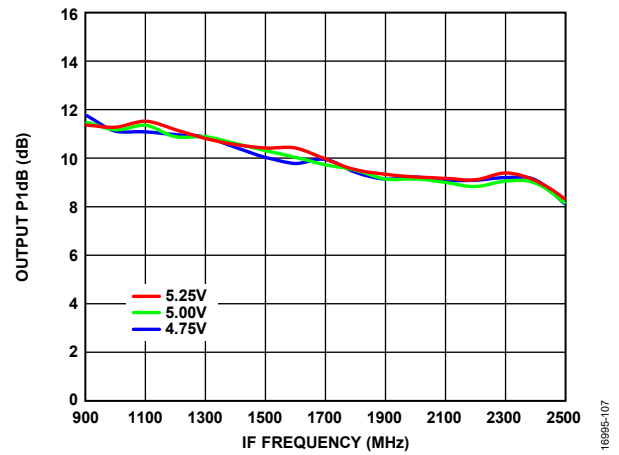


図 109. 様々な電源電圧での出力 P1dB と IF 周波数の関係、 $T_A = 25^\circ\text{C}$

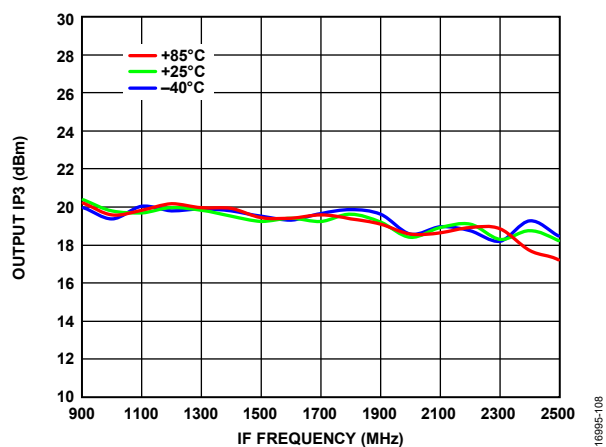


図 110. 様々な温度での出力 IP3 と IF 周波数の関係

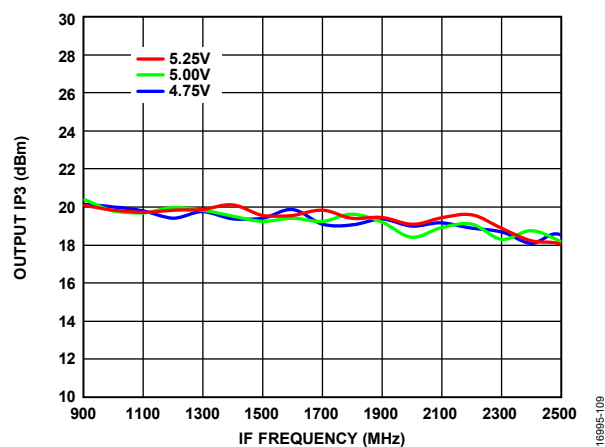


図 111. 様々な電源電圧での出力 IP3 と IF 周波数の関係、  
 $T_A = 25^\circ\text{C}$

## 位相ノイズ性能

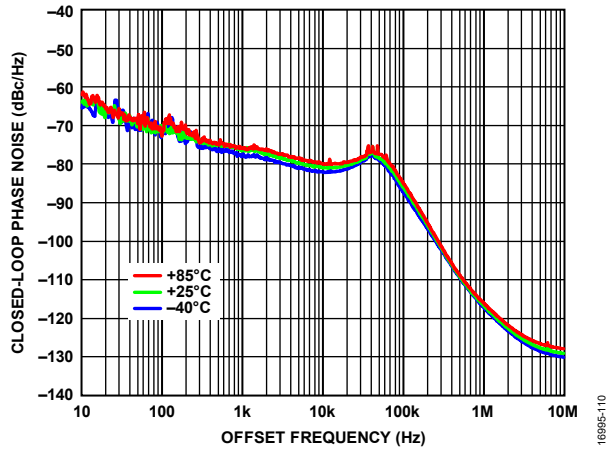


図 112. 様々な温度でのクローズドループ位相ノイズとオフセット周波数の関係、IF = 900MHz、ローサイド・インジェクション LO = 18.95GHz

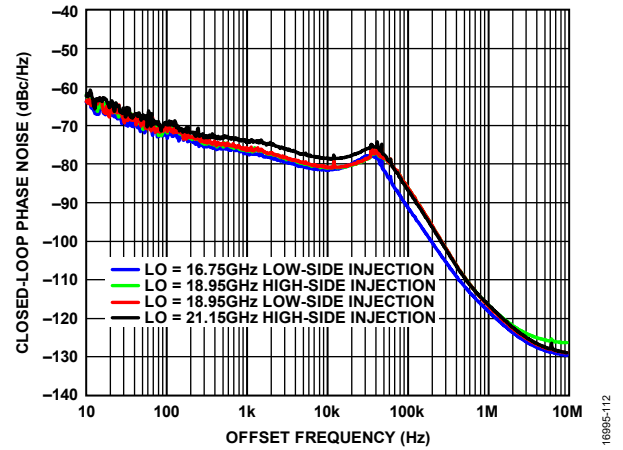


図 114. 様々な LO 周波数でのクローズドループ位相ノイズとオフセット周波数の関係、 $T_A = 25^\circ\text{C}$

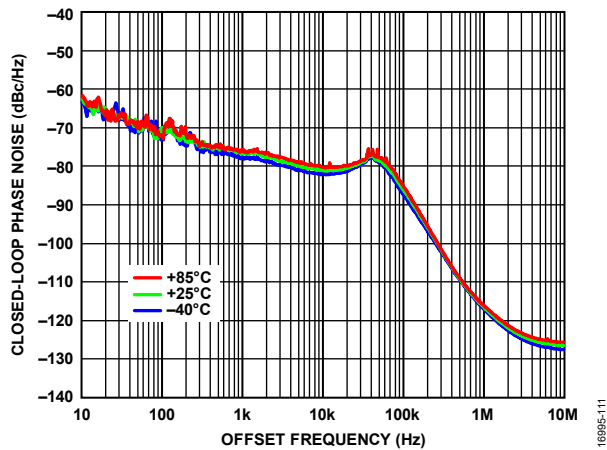


図 113. 様々な温度でのクローズドループ位相ノイズとオフセット周波数の関係、IF = 900MHz、ハイサイド・インジェクション LO = 18.95GHz

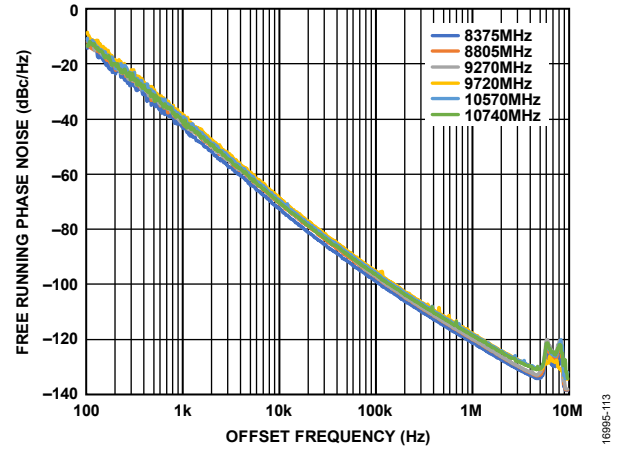


図 115. 様々な VCO 周波数でのフリー・ランニング位相ノイズとオフセット周波数の関係、 $T_A = 25^\circ\text{C}$

## リターン損失と絶縁

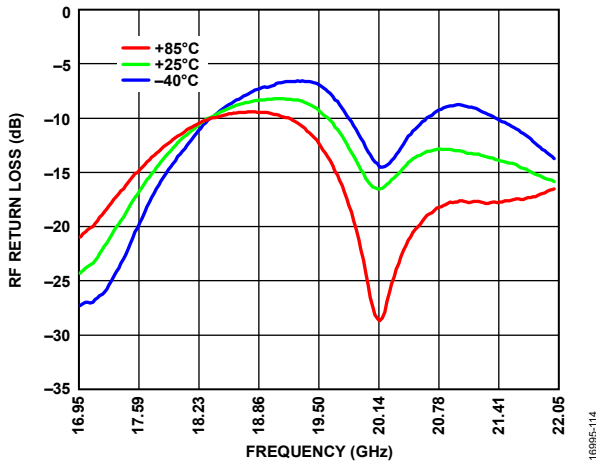


図 116. 様々な温度での RF リターン損失と周波数の関係、  
LO = 18.95GHz

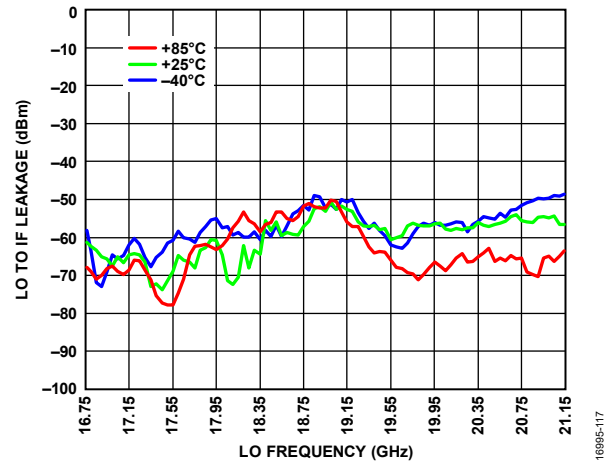


図 119. 様々な温度での LO-IF リークと LO 周波数の関係、  
ローサイド・インジェクション LO、IF = 900MHz

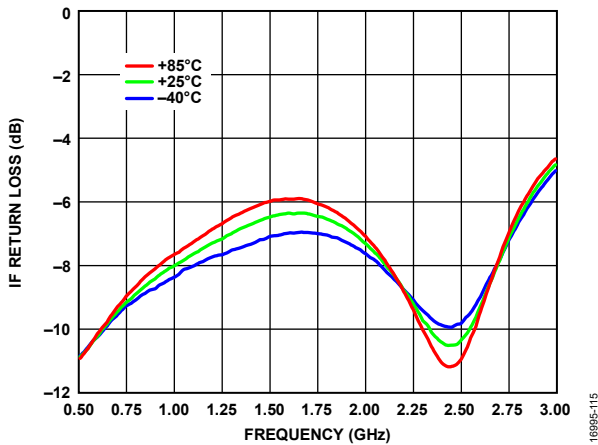


図 117. 様々な温度での IF リターン損失と周波数の関係、  
LO = 18.95GHz、75Ω 出力システムに基づく

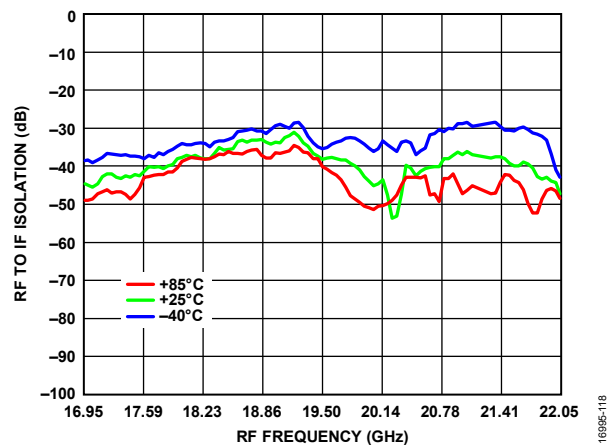


図 120. 様々な温度での RF-IF リークと RF 周波数の関係、  
LO = 21.15GHz

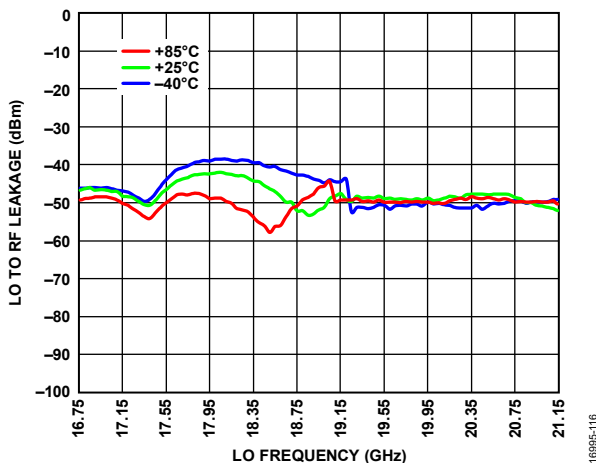


図 118. 様々な温度での LO-RF リークと LO 周波数の関係、  
ローサイド・インジェクション LO、IF = 900MHz

## スプリアスおよび高調波性能

## LO 高調波

すべての値は dBm 単位、測定位置は IF 出力です。トレース損失とコネクタ損失の影響は除去されています。

表 5. IF 出力における LO 高調波

| LO Frequency (GHz) | LO Harmonics (dBm) |     |     |     |     |
|--------------------|--------------------|-----|-----|-----|-----|
|                    | 0.25               | 0.5 | 1   | 1.5 | 2   |
| 16.75              | -110               | -49 | -58 | -71 | -66 |
| 18.95              | -113               | -41 | -45 | -63 | -62 |
| 21.15              | -111               | -34 | -58 | -85 | -69 |

## リファレンス入力 (REFIN) 高調波

すべての値は dBm 単位、測定位置は IF 出力です。トレース損失とコネクタ損失の影響は除去されています。リファレンス周波数は 50MHz です。

表 6. IF 出力における REFIN 高調波

| REFIN Frequency (MHz) | REFIN Harmonics (dBm) |     |     |     |     |     |     |     |
|-----------------------|-----------------------|-----|-----|-----|-----|-----|-----|-----|
|                       | 1                     | 2   | 3   | 4   | 5   | 6   | 7   | 8   |
| 50                    | -78                   | -46 | -60 | -47 | -57 | -56 | -61 | -59 |

## IF 高調波

すべての値は dBm 単位、測定位置は IF 出力です。トレース損失とコネクタ損失の影響は除去されています。ダウンコンバートされた IF 周波数は 900MHz です。

表 7. IF 出力における IF 高調波

| IF Frequency (MHz) | IF Harmonics (dBm) |     |     |     |     |
|--------------------|--------------------|-----|-----|-----|-----|
|                    | 1                  | 2   | 3   | 4   | 5   |
| 900                | -7                 | -42 | -58 | -89 | -90 |

## ダウンコンバータのスプリアス出力

特に指定のない限り、ミキサーのスプリアス積は IF 出力電力レベルから dBc 単位で測定しています。トレース損失とコネクタ損失の影響は除去されています。N/A は該当なしを表します。

RF = 19.85GHz、LO = 18.95GHz、IF = 0.9GHz、RF パワー = -40dBm。スプリアス周波数は  $(M \times RF) + (N \times LO/2)$  の絶対値です。

|        |    | N × LO |     |      |     |     |
|--------|----|--------|-----|------|-----|-----|
|        |    | 0      | 1   | 2    | 3   | 4   |
| M × RF | -2 | -95    | -99 | -101 | -91 | -37 |
|        | -1 | -78    | -77 | 0    | -81 | -90 |
|        | 0  | N/A    | -46 | -50  | -65 | -56 |
|        | +1 | -78    | -98 | -80  | -88 | N/A |
|        | +2 | -95    | -88 | N/A  | N/A | N/A |

RF = 18.05GHz、LO = 18.95GHz、IF = 0.9GHz、RF パワー = -40dBm。スプリアス周波数は  $(M \times RF) + (N \times LO/2)$  の絶対値です。

|        |    | N × LO |     |      |     |     |
|--------|----|--------|-----|------|-----|-----|
|        |    | 0      | 1   | 2    | 3   | 4   |
| M × RF | -2 | -77    | -70 | 0    | -82 | -87 |
|        | -1 | -95    | -98 | -103 | -96 | -41 |
|        | 0  | N/A    | -45 | -49  | -64 | -55 |
|        | +1 | -77    | -98 | -93  | -89 | N/A |
|        | +2 | -95    | -89 | N/A  | N/A | N/A |

## 動作原理

### リファレンス入力段

図 121 に示すリファレンス入力段は、差動励振を行う 50MHz の水晶発振器を使用しています。リファレンス入力は、50MHz のシングルエンド外部入力で駆動することもできます。入力設定の選択には REF\_IN\_MODE ビット（レジスタ 0x20E、ビット 1）を使用します。水晶発振器モードを選択するには、このビットを 0 に設定して SW1 スイッチを閉じ、SW2 スイッチを開きます。シングルエンド・モードを選択するには、このビットを 1 に設定して SW2 スイッチを閉じ、SW1 スイッチを開きます。

水晶発振器には、等価直列抵抗（ESR）と負荷コンデンサを適切に定義できるようなものを選ぶ必要があります。最も厳しい条件での例を示すために、評価用ボードで選択した水晶発振器には 100Ω の最大 ESR が使われています。全温度範囲とあらゆるプロセス変動を通じて水晶発振器を起動できるようにするために、最大 ESR は 40Ω とすることを推奨します。公称水晶発振器用負荷コンデンサ（ $C_{LOAD}$ ）の容量は 10pF で、これは、C5 と C6 を直列に組み合わせた場合を前提に計算した値です。 $C_{LOAD}$  は 8pF～12pF の間に保つことを推奨します。更に、水晶発振器モードでは C21 を取り付けないようにしてください。このコンデンサが水晶発振器の容量性負荷に影響を与え、更にそれによって発振が妨げられる可能性があるためです。

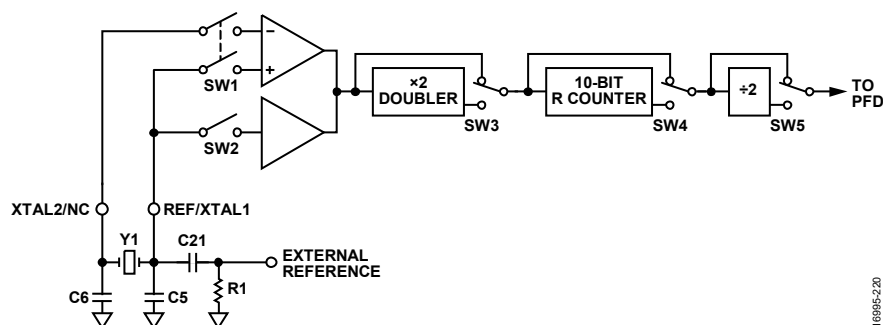


図 121. リファレンス入力パスのブロック図

### リファレンス 2 通倍器、R カウンタ、RDIV2

図 121 に示すリファレンス入力段の後には、より高い位相周波数検出器周波数（ $f_{PFD}$ ）の生成を可能にする内部リファレンス 2 通倍ブロック（2 通倍器）があります。 $f_{PFD}$  を高くすることは、システム全体の位相ノイズ性能を向上させる上で有効です。通常、 $f_{PFD}$  を 2 倍にすると、帯域内位相ノイズ性能が最大で 3dBc/Hz 向上します。リファレンス 2 通倍器をイネーブルするには、EN\_REF\_X2 ビット（レジスタ 0x20E、ビット 2）を使用します。このビットにより、図 121 に示すように SW3 をトグルします。

リファレンス 2 通倍器ブロックの後段には、2 つの分周器、つまり 10 ビットの R カウンタ（1～1023 までカウント可能）と 2 分周ブロックがあります。これらの分周器を使用すると、入力リファレンス周波数（ $f_{REF}$ ）を分周して、より低い  $f_{PFD}$  を生成することができます。これは、出力のフラクショナル N 整数境界スプリアスを最小限に抑える助けとなります。

R カウンタは、レジスタ 0x20C とレジスタ 0x20D の R\_DIV ビットを使って設定します。R\_DIV = 1 の場合、SW4 スイッチは図 121 に示す位置になります。それ以外の場合は、SW4 スイッチは R カウンタを使用するようにトグルされます。

リファレンス 2 分周ブロックは RDIV2\_SEL ビット（レジスタ 0x20E、ビット 0）を使ってイネーブルします。このビットにより、図 121 に示すように SW5 スイッチをトグルします。

## N カウンタ

N カウンタは、VCO からの PLL 帰還パスの分周比を設定します。VCO 信号は、ダブル・バランスド・ミキサーで LO 周波数を得るために 2 通倍されます。分周比は、このカウンタを構成するインテジャーN 値 (INT)、フラクショナル N 値 (FRAC)、およびモジュラス値 (MOD) を使って決定されます。INT、FRAC、および MOD 値の設定に使用するレジスタは、レジスタ 0x200～レジスタ 0x20A です。

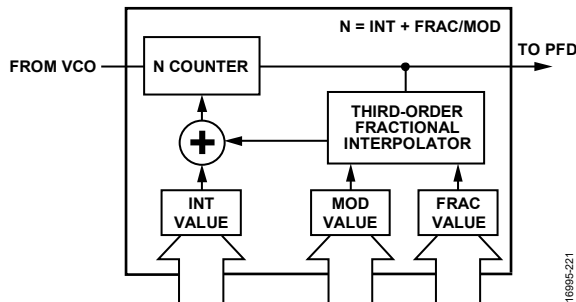


図 122. N カウンタの機能図

## INT、FRAC、MOD、およびリファレンス・パスの関係

INT、FRAC、および MOD 値をリファレンス・パスと共に使用することで、 $f_{PFD}$  の分周値を間隔として VCO 周波数を生成することができます。

$f_{PFD}$  はリファレンス周波数 ( $f_{REF}$ ) とリファレンス・パス設定パラメータから計算できます。

$$f_{PFD} = f_{REF} \times \frac{1+D}{R \times (1+T)} \quad (1)$$

ここで、  
 $D$  はリファレンス 2 通倍器ビット (0 または 1)、  
 $R$  は 2 進 10 ビット・プログラマブル・カウンタのリファレンス分周比 (1～1023)、  
 $T$  はリファレンス 2 分周ビットです (0 または 1)。

VCO 周波数 ( $f_{VCO}$ ) は次式で計算します。

$$f_{VCO} = \frac{f_{LO}}{2} = f_{PFD} \times N \quad (2)$$

ここで、  
 $f_{LO}$  はミキサーを駆動する LO の周波数、  
 $N$  は N カウンタの設定値です。

N カウンタの値は次式で定義されます。

$$N = INT + \frac{FRAC}{MOD} = \frac{f_{LO}}{2f_{PFD}} = \frac{f_{VCO}}{f_{PFD}} \quad (3)$$

ここで、  
 $INT$  は 16 ビット整数値 (75～65,535)、  
 $FRAC$  は 24 ビット・プライマリ・モジュラス値の分子 (0～16,777,215)、  
 $MOD$  は 24 ビット・プライマリ・モジュラス値の分母 (1～16,777,215) です。

N カウンタ値の INT 部分を得るには、フロア関数を使って切り下げを行います。

$$INT = \text{FLOOR}(N) \quad (4)$$

ここで、FLOOR はフロア関数です。

MOD パラメータの値を決定するには、チャンネル間隔のステップ・サイズ ( $f_{CHSP}$ ) と  $f_{PFD}$  を最初に選択する必要があります。

次に、 $f_{PFD}$  と最大公約数 (GCD) を使って MOD パラメータを計算します。

$$MOD = \frac{f_{PFD}}{\text{GCD}(f_{CHSP}, f_{PFD})} \quad (5)$$

FRAC 値は、与えられた N カウンタ値、INT 値、および MOD 値に対して計算することができます。

$$FRAC = \text{FLOOR}(MOD \times (N - INT)) \quad (6)$$

## インテジャーN モード

FRAC 値がゼロの場合、シンセサイザはインテジャーN モードで動作します。

## 位相周波数検出器とチャージ・ポンプ

PFD は R カウンタと N カウンタから入力を受け取り、両者の位相差と周波数差に比例した出力を生成します。更にこの比例情報は、外部ループ・フィルタの駆動用電流を生成するチャージ・ポンプ (CP) 回路に出力されて、VTUNE チューニング電圧を適切に増減させるために使われます。

図 123 に PFD と CP の簡略化した回路図を示します。PFD には固定遅延素子が含まれており、これを使用して PFD の伝達関数に不感帯が生じないようにして、リファレンス・スプリアス・レベルを一定にします。

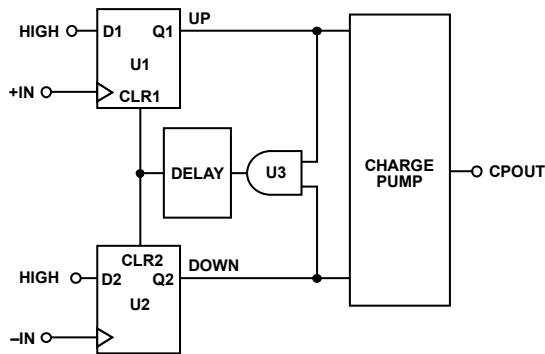


図 123. PFD と CP の簡略回路図

## ループ・フィルタ

PLL 用のループ・フィルタの決定には、PFD の周波数、N カウンタの値、VCO のチューニング感度特性 ( $k_{vco}$ )、選択した CP 電流といった複数の要素が相互に関係します。 $f_{PFD}$  を高くすると帯域内位相ノイズが小さくなるという利点が得られますが、フラクショナル N モードで動作させたときの整数境界スプリアス・レベルの面で不利になります。逆に、 $f_{PFD}$  を低くするとインテジャ N モードで PLL を動作させることができ、それによって整数境界スプリアスをなくすることができますが、帯域内位相ノイズが大きくなってしまいます。このようなトレードオフがあるため、周波数プランニングと  $f_{PFD}$  の選択に注意して、エンド・アプリケーションにおいて適切な帯域内位相ノイズ性能を実現しながら、スプリアス・レベルを許容できるレベルに抑える必要があります。

ADMV4420-EVALZ 評価用ボード上に実装されているループ・フィルタは、図 124 に示すような 3 次パッシブ・フィルタです。フィルタは、以下のシミュレーション入力パラメータを使って設計されています。すなわち、 $f_{PFD} = 50\text{MHz}$ 、 $k_{vco} = 80\text{MHz/V}$ 、 $f_{vco} = 9.4\text{GHz}$ 、 $I_{CP} = 1.25\text{mA}$  です。これによって得られるループ・フィルタの帯域幅は  $60\text{kHz}$ 、位相マージンは  $45^\circ$  です。

ADMV4420 のループ・フィルタ・シミュレーションに関する詳細なガイダンスについては、アナログ・デバイセズのテクニカル・サポートへお問い合わせください。

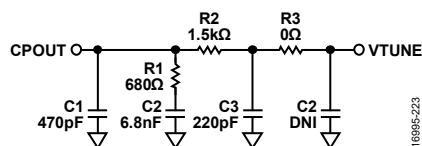


図 124. 推奨ループ・フィルタの回路図

## CP 電流のセットアップ

特定の目的に合わせて設計されたループ・フィルタの場合は、レジスタ 0x22E の CP\_CURRENT 値を調整することによって CP 電流 ( $I_{CP}$ ) を設定する必要があります。

CP 電流は次式で表されます。

$$I_{CP} = (CP\_CURRENT + 1) \times 312.5\mu\text{A} \quad (7)$$

ここで、CP\_CURRENT は整数値 (0~15) です。

CP\_CURRENT のデフォルト値は 3 で、この場合の電流値は  $1.25\text{mA}$  です。適用可能な範囲は  $312.5\mu\text{A} \sim 5\text{mA}$  ( $312.5\mu\text{A}$  ステップ) です。

$f_{PFD}$  を変更する場合、既存のループ・フィルタ部品に変更がないのであれば、以下の式に従って  $I_{CP}$  の値を調整することを推奨します。

$$I_{CP(NEW)} = \frac{I_{CP(DEFAULT)} \times f_{PFD(DEFAULT)}}{f_{PFD(NEW)}} = \frac{1.25\text{mA} \times 50\text{MHz}}{f_{PFD(NEW)}} \quad (8)$$

ここで、

$I_{CP(NEW)}$  は新たに必要な  $I_{CP}$  値、

$I_{CP(DEFAULT)}$  はデフォルトの  $I_{CP}$  値、

$f_{PFD(DEFAULT)}$  はデフォルトの  $f_{PFD}$  値、

$f_{PFD(NEW)}$  は必要な  $f_{PFD}$  値です。

$I_{CP(NEW)}$  が得られたら、ラウンド関数 (丸め関数) を使ってレジスタ 0x22E の CP\_CURRENT 値を更新することができます。

$$CP\_CURRENT = \text{ROUND}\left(\frac{I_{CP(NEW)}}{312.5\mu\text{A}}\right) - 1 \quad (9)$$

ここで、ROUND はラウンド関数です。

## ブリード電流 (CP\_BLEED) のセットアップ

チャージ・ポンプはバイナリ・スケールのブリード電流 ( $I_{BLEED}$ ) を含みますが、これはレジスタ 0x22F の CP\_BLEED 値を使って設定します。ブリード電流は、フラクショナル N モードでの動作時に整数境界スプリアスを改善するため、PFD にわずかな位相オフセットを設定します。

一般にブリード電流は式 10 のとおりで、この式はほとんどのアプリケーションに適用可能な値を提供しますが、目的のアプリケーション向けに、実際の測定値から適切なブリード電流値を経験的に決定することにより、スプリアス・レベルを更に改善することができます。適用可能な範囲は  $0\mu\text{A} \sim 956.25\mu\text{A}$  ( $3.75\mu\text{A}$  ステップ) です。

$$I_{BLEED} = CP\_BLEED \times 3.75\mu\text{A} = \frac{4 \times I_{CP}}{N} \quad (10)$$

ここで、CP\_BLEED は整数値 (0~255) です。

$I_{BLEED}$  が得られたら、ラウンド関数を使ってレジスタ 0x22F の CP\_BLEED 値を更新できます。

$$CP\_BLEED = \text{ROUND}\left(\frac{I_{BLEED}}{3.75\mu\text{A}}\right) \quad (11)$$

ここで、 $I_{BLEED}$  は必要なチャージ・ポンプ・ブリード電流です。

## MUXOUT

オンチップ・マルチプレクサ出力 (MUXOUT) は、デジタル・ロック検出機能を提供する他、様々な内部信号へのアクセスを可能にします。その代表的なブロック図を図 125 に示します。MUXOUT ピンの状態は、レジスタ 0x213 の PLL\_MUX\_SEL の値で決まります。詳細については、表 31 を参照してください。

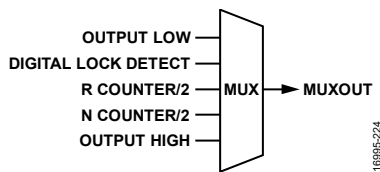


図 125. マルチプレクサの出力図

## デジタル・ロック検出

MUXOUT ピンに出力されるデジタル・ロック検出機能には、レジスタ 0x214 で調整できる 2 つの機能があります。LD\_BIAS は内部精度ウィンドウを調整し、LD\_COUNT は PLL ロックを宣言するための連続サイクル・カウントを調整します。これらの値は、工場設定である 20 $\mu$ A と 8192 PFD サイクル・カウントのままにしておくことを推奨します。特定アプリケーション用にこれらの設定を調整する場合は、アナログ・デバイセズのテクニカル・サポートへご相談ください。

## イネーブル

レジスタ 0x103 には、個々の回路ブロックのイネーブルが格納されます。このレジスタを 0 に設定するとすべての回路ブロックがディセーブルされ、消費電力は約 80mW となります。公称動作とするには、このレジスタ内のすべてのイネーブル・ビットを 1 に設定してください（レジスタ値 0x6F）。ビット 4 とビット 7 は予備なので、0 に設定してください。

## IF 出力 — 外付けインダクタ／バイアス

IF アンプ出力はオープンコレクタ構成で、VPOS4\_IF 電源にプルアップされた外付けのバイアス用インダクタが必要です。インダクタの推奨値は約 50nH で、少なくとも 150mA の電流容量が必要です。この構成は DC 結合されているので、エンド・アプリケーションの IF 出力と次段の間に直列コンデンサを置く必要があります。この直列コンデンサの推奨最小値は 1nF です。

## SPI 構成

ADMV4420 の SPI は、4 ピン SPI ポートを介し、特定の機能や動作に合わせてデバイスを構成することを可能にします。このインターフェースは柔軟性を更に高め、カスタマイズの可能性を広げます。SPI は、SCLK、SDI、SDO、および  $\overline{\text{CS}}$  の 4 本の制御ラインで構成されています。ADMV4420 のプロトコルは、書き込み／読み出しビットと、その後続く 15 ビットのレジスタ・アドレス、および 8 ビットのデータで構成されます。アドレス・フィールドとデータ・フィールドは MSB ファースト構造で、LSB で終了します。

書き込み動作時は MSB を 0 に設定し、読み出し動作時は MSB を 1 に設定します。書き込みサイクル・サンプリングは、SCLK の立上がりエッジで行う必要があります。24 ビットのシリアル書き込みアドレスとデータは、SDI 制御ライン上で MSB から LSB にシフト・インされます。ADMV4420 の書き込みサイクル用入力ロジック・レベルは、3.3V インターフェースをサポートしています。

読み出しサイクルでは、R/W ビットと 15 ビットのアドレスが、SDI 制御ライン上において SCLK の立上がりエッジでシフト・

インします。次に、SDO 制御ライン上において、SCLK の立上がりエッジで 8 ビットのシリアル読み出しデータがシフト・アウトします（MSB ファースト）。読み出しサイクルの出力ロジック・レベルは 3.3V です。SDO の出力ドライバは SCLK の最後の立上がりエッジ後にイネーブルされ、その読み出しサイクルの終了までアクティブな状態を保ちます。読み出し動作中に  $\overline{\text{CS}}$  のアサートが解除されると、SDO が高インピーダンス状態に戻り、次の読み出しトランザクションまでその状態が保たれます。 $\overline{\text{CS}}$  はアクティブ・ローで、書き込みまたは読み出しシーケンスの終了時にアサートを解除する必要があります。

通信サイクルは  $\overline{\text{CS}}$  のアクティブ・ロー入力力で開始され、制御されます。 $\overline{\text{CS}}$  ピンにより、同じシリアル通信ライン上の複数のデバイスが使用可能になります。 $\overline{\text{CS}}$  入力が高レベルのときは、SDO ピンが高インピーダンス状態になります。通信サイクル時は、チップ・セレクトはローになっていなければなりません。

SPI 通信プロトコルは、アナログ・デバイセズの SPI 標準に従っています。詳細については、ADI-SPI Serial Control Interface Standard (Rev 1.0) を参照してください。

## VCO の自動キャリブレーションと自動レベル制御

マルチコア VCO は、内部自動キャリブレーション（AUTOCAL）および自動レベル制御（ALC）ルーチンを使用します。このルーチンは特定の周波数に合わせて VCO の設定を最適化し、N カウンタの整数値下位部分（INT\_L）のプログラム後、約 400 $\mu$ s で PLL がロックされるようにします。公称値で使用する場合は、AUTOCAL と ALC をレジスタ・マップに示すデフォルト値に維持してください（表 8 を参照）。

## プログラミング・シーケンス

いくつかのダブル・バッファ付きレジスタは、N カウンタ整数値の下位部分（INT\_L）に書き込みを行った後でなければ使用できません。INT\_L レジスタはこれらのダブル・レジスタに対するあらゆる変更に応用され、自動キャリブレーション・ルーチンを開始します。更に、INT\_L レジスタへの書き込み後は、SPI クロック 16 サイクル分の時間を取ることを推奨します。

以下に推奨プログラミング・シーケンスを示します。

1. CP\_CURRENT レジスタ（レジスタ 0x22E）をプログラム。
2. FRAC\_H レジスタ（レジスタ 0x204）をプログラム。
3. FRAC\_M レジスタ（レジスタ 0x203）をプログラム。
4. FRAC\_L レジスタ（レジスタ 0x202）をプログラム。
5. MOD\_H レジスタ（レジスタ 0x20A）をプログラム。
6. MOD\_M レジスタ（レジスタ 0x209）をプログラム。
7. MOD\_L レジスタ（レジスタ 0x208）をプログラム。
8. INT\_H レジスタ（レジスタ 0x201）をプログラム。
9. INT\_L レジスタ（レジスタ 0x200）をプログラム。
10. 16 SPI クロック・サイクルをプログラム。

## コントロール・レジスタ

表 8. コントロール・レジスタ・マップ

| Register Address | Name               | Bits  | Bit 7                  | Bit 6      | Bit 5           | Bit 4      | Bit 3           | Bit 2                   | Bit 1            | Bit 0                 | Reset | R/W  |     |
|------------------|--------------------|-------|------------------------|------------|-----------------|------------|-----------------|-------------------------|------------------|-----------------------|-------|------|-----|
| 0x000            | ADI_SPI_CONFIG_1   | [7:0] | SOFTRESET_             | LSB_FIRST_ | ENDIAN_         | SDOACTIVE_ | SDOACTIVE       | ENDIAN                  | LSB_FIRST        | SOFTRESET             | 0x00  | R/W  |     |
| 0x001            | ADI_SPI_CONFIG_2   | [7:0] | SINGLE_INSTRUCTION     | CSB_STALL  | MASTER_SLAVE_RB | RESERVED   |                 |                         |                  | MASTER_SLAVE_TRANSFER | 0x00  | R/W  |     |
| 0x003            | CHIPTYPE           | [7:0] | CHIPTYPE               |            |                 |            |                 |                         |                  |                       |       | 0x01 | R   |
| 0x004            | PRODUCT_ID_L       | [7:0] | PRODUCT_ID_L           |            |                 |            |                 |                         |                  |                       |       | 0x03 | R   |
| 0x005            | PRODUCT_ID_H       | [7:0] | PRODUCT_ID_H           |            |                 |            |                 |                         |                  |                       |       | 0x00 | R   |
| 0x00A            | SCRATCHPAD         | [7:0] | SCRATCHPAD             |            |                 |            |                 |                         |                  |                       |       | 0x00 | R/W |
| 0x00B            | SPI_REV            | [7:0] | SPI_REV                |            |                 |            |                 |                         |                  |                       |       | 0x00 | R   |
| 0x103            | ENABLES            | [7:0] | RESERVED               | EN_PLL     | EN_LO           | RESERVED   | EN_VCO          | EN_IFAMP                | EN_MIXER         | EN_LNA                | 0x6F  | R/W  |     |
| 0x108            | SDO_LEVEL          | [7:0] | RESERVED               |            |                 |            |                 | SDO_LEVEL               | RESERVED         |                       |       | 0x05 | R/W |
| 0x200            | INT_L              | [7:0] | INT[7:0]               |            |                 |            |                 |                         |                  |                       |       | 0xA7 | R/W |
| 0x201            | INT_H              | [7:0] | INT[15:8]              |            |                 |            |                 |                         |                  |                       |       | 0x00 | R/W |
| 0x202            | FRAC_L             | [7:0] | FRAC[7:0]              |            |                 |            |                 |                         |                  |                       |       | 0x02 | R/W |
| 0x203            | FRAC_M             | [7:0] | FRAC[15:8]             |            |                 |            |                 |                         |                  |                       |       | 0x00 | R/W |
| 0x204            | FRAC_H             | [7:0] | FRAC[23:16]            |            |                 |            |                 |                         |                  |                       |       | 0x00 | R/W |
| 0x208            | MOD_L              | [7:0] | MOD[7:0]               |            |                 |            |                 |                         |                  |                       |       | 0x04 | R/W |
| 0x209            | MOD_M              | [7:0] | MOD[15:8]              |            |                 |            |                 |                         |                  |                       |       | 0x00 | R/W |
| 0x20A            | MOD_H              | [7:0] | MOD[23:16]             |            |                 |            |                 |                         |                  |                       |       | 0x00 | R/W |
| 0x20C            | R_DIV_L            | [7:0] | R_DIV[7:0]             |            |                 |            |                 |                         |                  |                       |       | 0x01 | R/W |
| 0x20D            | R_DIV_H            | [7:0] | RESERVED               |            |                 |            |                 | R_DIV[9:8]              |                  |                       | 0x00  | R/W  |     |
| 0x20E            | REFERENCE          | [7:0] | RESERVED               |            |                 |            |                 | END_REF_X2              | REF_IN_MODE      | RDIV2_SEL             | 0x00  | R/W  |     |
| 0x211            | VCO_DATA_READBACK1 | [7:0] | VCO_DATA_READBACK[7:0] |            |                 |            |                 |                         |                  |                       |       | 0x00 | R   |
| 0x212            | VCO_DATA_READBACK2 | [7:0] | RESERVED               |            |                 |            |                 | VCO_DATA_READBACK[10:8] |                  |                       |       | 0x00 | R   |
| 0x213            | PLL_MUX_SEL        | [7:0] | PLL_MUX_SEL            |            |                 |            |                 |                         |                  |                       |       | 0x01 | R/W |
| 0x214            | LOCK_DETECT        | [7:0] | LD_BIAS                |            | LD_COUNT        |            |                 | RESERVED                |                  |                       |       | 0x98 | R/W |
| 0x215            | VCO_BAND_SELECT    | [7:0] | VCO_BAND_SELECT        |            |                 |            |                 |                         |                  |                       |       | 0x00 | R/W |
| 0x216            | VCO_ALC_TIMEOUT    | [7:0] | RESERVED               |            |                 |            | VCO_ALC_TIMEOUT |                         |                  |                       |       | 0x00 | R/W |
| 0x217            | VCO_MANUAL         | [7:0] | RESERVED               |            | VCO_CORE_SELECT |            |                 | VCO_BIAS_ADJUST         |                  |                       |       | 0x01 | R/W |
| 0x219            | ALC                | [7:0] | RESERVED               |            |                 | EN_ALC     | RESERVED        |                         |                  |                       | 0x13  | R/W  |     |
| 0x21C            | VCO_TIMEOUT1       | [7:0] | VCO_TIMEOUT[7:0]       |            |                 |            |                 |                         |                  |                       |       | 0x90 | R/W |
| 0x21D            | VCO_TIMEOUT2       | [7:0] | RESERVED               |            |                 |            |                 |                         | VCO_TIMEOUT[9:8] |                       |       | 0x01 | R/W |
| 0x21E            | VCO_BAND_DIV       | [7:0] | VCO_BAND_DIV           |            |                 |            |                 |                         |                  |                       |       | 0x4B | R/W |
| 0x21F            | VCO_READBACK_SEL   | [7:0] | RESERVED               |            |                 |            |                 | VCO_READBACK_SEL        |                  |                       |       | 0x18 | R/W |
| 0x226            | AUTOCAL            | [7:0] | RESERVED               |            |                 |            |                 |                         | EN_AUTOCAL       | RESERVED              |       | 0x02 | R/W |
| 0x22C            | CP_STATE           | [7:0] | RESERVED               |            |                 |            |                 |                         | CP_STATE         |                       |       | 0x07 | R/W |
| 2x22D            | CP_BLEED_EN        | [7:0] | RESERVED               |            |                 |            |                 |                         |                  | EN_BLEED              |       | 0x01 | R/W |
| 0x22E            | CP_CURRENT         | [7:0] | RESERVED               |            |                 |            | CP_CURRENT      |                         |                  |                       |       | 0x03 | R/W |
| 0x22F            | CP_BLEED           | [7:0] | BICP                   |            |                 |            |                 |                         |                  |                       |       | 0x0C | R/W |

## レジスタの詳細

アドレス 0x000、リセット : 0x00、レジスタ名 : ADI\_SPI\_CONFIG\_1

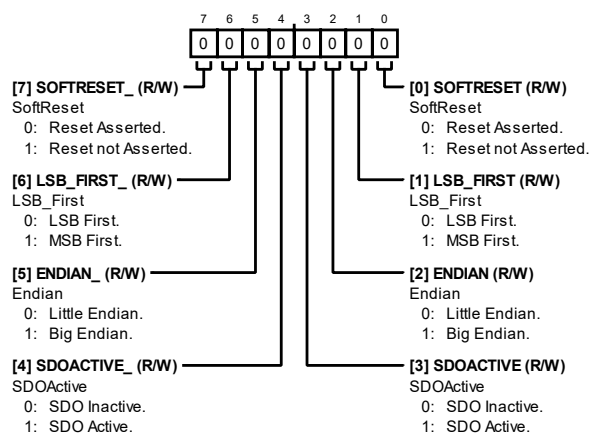


表 9. ADI\_SPI\_CONFIG\_1 のビット説明

| ビット | ビット名       | 説明                                              | リセット | アクセス |
|-----|------------|-------------------------------------------------|------|------|
| 7   | SOFTRESET_ | ソフト・リセット・ビット<br>0: リセットをアサート<br>1: リセットをアサートしない | 0x0  | R/W  |
| 6   | LSB_FIRST_ | LSB ファースト・ビット<br>0: LSB ファースト<br>1: MSB ファースト   | 0x0  | R/W  |
| 5   | ENDIAN_    | エンディアン・ビット<br>0: リトル・エンディアン<br>1: ビッグ・エンディアン    | 0x0  | R/W  |
| 4   | SDOACTIVE_ | SDO アクティブ・ビット<br>0: SDO 非アクティブ<br>1: SDO アクティブ  | 0x0  | R/W  |
| 3   | SDOACTIVE  | SDO アクティブ・ビット<br>0: SDO 非アクティブ<br>1: SDO アクティブ  | 0x0  | R/W  |
| 2   | ENDIAN     | エンディアン・ビット<br>0: リトル・エンディアン<br>1: ビッグ・エンディアン    | 0x0  | R/W  |
| 1   | LSB_FIRST  | LSB ファースト・ビット<br>0: LSB ファースト<br>1: MSB ファースト   | 0x0  | R/W  |
| 0   | SOFTRESET  | ソフト・リセット<br>0: リセットをアサート<br>1: リセットをアサートしない     | 0x0  | R/W  |

アドレス 0x001、リセット : 0x00、レジスタ名 : ADI\_SPI\_CONFIG\_2

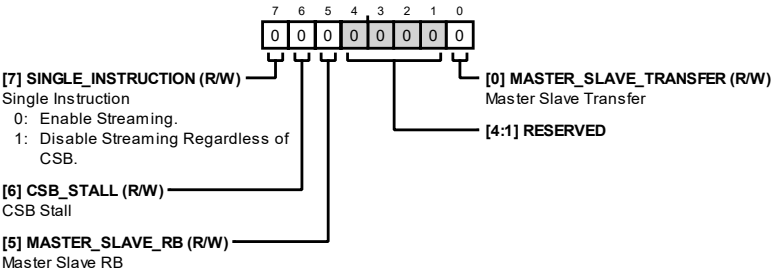


表 10. ADI\_SPI\_CONFIG\_2 のビット説明

| ビット   | ビット名                  | 説明 <sup>1</sup>                                        | リセット | アクセス |
|-------|-----------------------|--------------------------------------------------------|------|------|
| 7     | SINGLE_INSTRUCTION    | 単一命令ビット<br>0 : ストリーミングを有効化<br>1 : CSB に関わらずストリーミングを無効化 | 0x0  | R/W  |
| 6     | CSB_STALL             | CSB 停止ビット                                              | 0x0  | R/W  |
| 5     | MASTER_SLAVE_RB       | マスター・スレーブ・リードバック・ビット                                   | 0x0  | R/W  |
| [4:1] | RESERVED              | 予備                                                     | 0x0  | R    |
| 0     | MASTER_SLAVE_TRANSFER | マスター・スレーブ転送ビット                                         | 0x0  | R/W  |

<sup>1</sup> CSは CSB に対応しています。

## アドレス 0x003、リセット : 0x01、レジスタ名 : CHIPTYPE

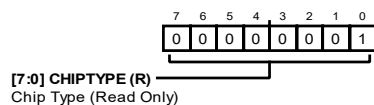


表 11. CHIPTYPE のビット説明

| ビット   | ビット名     | 説明                 | リセット | アクセス |
|-------|----------|--------------------|------|------|
| [7:0] | CHIPTYPE | チップ・タイプ・ビット、読出し専用。 | 0x01 | R    |

## アドレス 0x004、リセット : 0x03、レジスタ名 : PRODUCT\_ID\_L

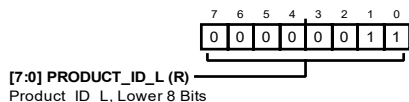


表 12. PRODUCT\_ID\_L のビット説明

| ビット   | ビット名         | 説明                        | リセット | アクセス |
|-------|--------------|---------------------------|------|------|
| [7:0] | PRODUCT_ID_L | PRODUCT_ID_L ビット、下位 8 ビット | 0x03 | R    |

## アドレス 0x005、リセット : 0x00、レジスタ名 : PRODUCT\_ID\_H

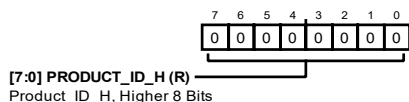


表 13. PRODUCT\_ID\_H のビット説明

| ビット   | ビット名         | 説明                        | リセット | アクセス |
|-------|--------------|---------------------------|------|------|
| [7:0] | PRODUCT_ID_H | PRODUCT_ID_H ビット、上位 8 ビット | 0x00 | R    |

## アドレス 0x00A、リセット : 0x00、レジスタ名 : SCRATCHPAD

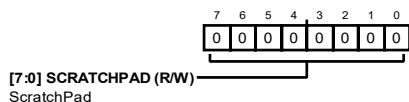


表 14. SCRATCHPAD のビット説明

| ビット   | ビット名       | 説明            | リセット | アクセス |
|-------|------------|---------------|------|------|
| [7:0] | SCRATCHPAD | スクラッチ・パッド・ビット | 0x00 | R/W  |

## アドレス 0x00B、リセット : 0x00、レジスタ名 : SPI\_REV

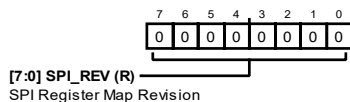


表 15. SPI\_REV のビット説明

| ビット   | ビット名    | 説明                     | リセット | アクセス |
|-------|---------|------------------------|------|------|
| [7:0] | SPI_REV | SPI レジスタ・マップ・リビジョン・ビット | 0x00 | R    |

## アドレス 0x103、リセット : 0x6F、レジスタ名 : ENABLES

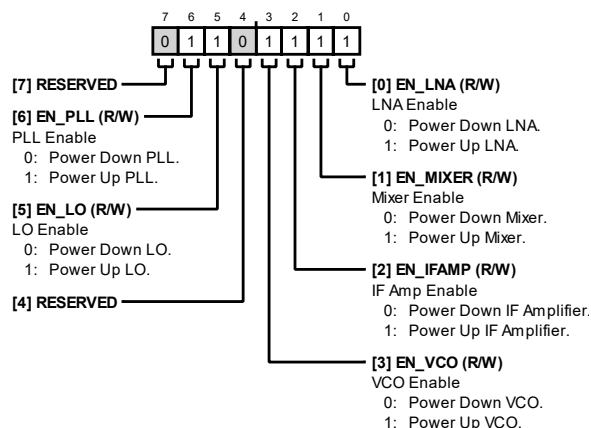


表 16. ENABLES のビット説明

| ビット | ビット名     | 説明                                                         | リセット | アクセス |
|-----|----------|------------------------------------------------------------|------|------|
| 7   | RESERVED | 予備                                                         | 0x0  | R    |
| 6   | EN_PLL   | PLL イネーブル・ビット<br>0 : PLL をパワーダウン<br>1 : PLL をパワーアップ        | 0x1  | R/W  |
| 5   | EN_LO    | LO イネーブル・ビット<br>0 : LO をパワーダウン<br>1 : LO をパワーアップ           | 0x1  | R/W  |
| 4   | RESERVED | 予備                                                         | 0x0  | R    |
| 3   | EN_VCO   | VCO イネーブル・ビット<br>0 : VCO をパワーダウン<br>1 : VCO をパワーアップ        | 0x1  | R/W  |
| 2   | EN_IFAMP | IF アンプ・イネーブル・ビット<br>0 : IF アンプをパワーダウン<br>1 : IF アンプをパワーアップ | 0x1  | R/W  |
| 1   | EN_MIXER | ミキサー・イネーブル・ビット<br>0 : ミキサーをパワーダウン<br>1 : ミキサーをパワーアップ       | 0x1  | R/W  |
| 0   | EN_LNA   | LNA イネーブル・ビット<br>0 : LNA をパワーダウン<br>1 : LNA をパワーアップ        | 0x1  | R/W  |

## アドレス 0x108、リセット : 0x05、レジスタ名 : SDO\_LEVEL

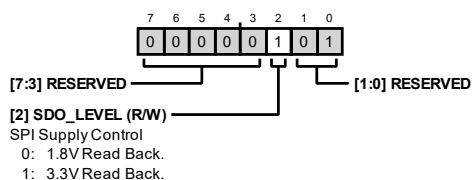


表 17. SDO\_LEVEL のビット説明

| ビット   | ビット名      | 説明                                                | リセット | アクセス |
|-------|-----------|---------------------------------------------------|------|------|
| [7:3] | RESERVED  | 予備                                                | 0x0  | R    |
| 2     | SDO_LEVEL | SPI 電源制御ビット<br>0 : 1.8V リードバック<br>1 : 3.3V リードバック | 0x1  | R/W  |
| [1:0] | RESERVED  | 予備                                                | 0x1  | R/W  |

アドレス 0x200、リセット : 0xA7、レジスタ名 : INT\_L

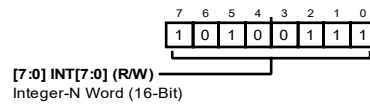


表 18. INT\_L のビット説明

| ビット   | ビット名     | 説明                  | リセット | アクセス |
|-------|----------|---------------------|------|------|
| [7:0] | INT[7:0] | インテジャーNワード (16 ビット) | 0xA7 | R/W  |

アドレス 0x201、リセット : 0x00、レジスタ名 : INT\_H

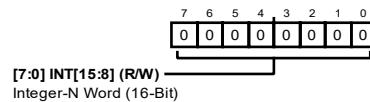


表 19. INT\_H のビット説明

| ビット   | ビット名      | 説明                  | リセット | アクセス |
|-------|-----------|---------------------|------|------|
| [7:0] | INT[15:8] | インテジャーNワード (16 ビット) | 0x0  | R/W  |

アドレス 0x202、リセット : 0x02、レジスタ名 : FRAC\_L

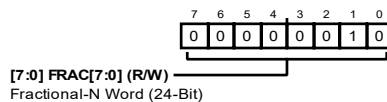


表 20. FRAC\_L のビット説明

| ビット   | ビット名      | 説明                   | リセット | アクセス |
|-------|-----------|----------------------|------|------|
| [7:0] | FRAC[7:0] | フラクショナルNワード (24 ビット) | 0x2  | R/W  |

アドレス 0x203、リセット : 0x00、レジスタ名 : FRAC\_M

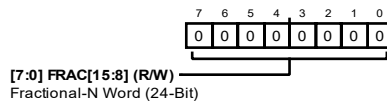


表 21. FRAC\_M のビット説明

| ビット   | ビット名       | 説明                   | リセット | アクセス |
|-------|------------|----------------------|------|------|
| [7:0] | FRAC[15:8] | フラクショナルNワード (24 ビット) | 0x0  | R/W  |

アドレス 0x204、リセット : 0x00、レジスタ名 : FRAC\_H

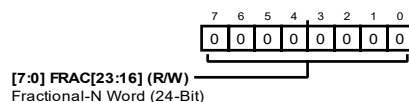


表 22. FRAC\_H のビット説明

| ビット   | ビット名        | 説明                   | リセット | アクセス |
|-------|-------------|----------------------|------|------|
| [7:0] | FRAC[23:16] | フラクショナルNワード (24 ビット) | 0x0  | R/W  |

アドレス 0x208、リセット : 0x04、レジスタ名 : MOD\_L

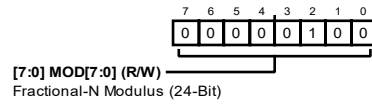


表 23. MOD\_L のビット説明

| ビット   | ビット名     | 説明                       | リセット | アクセス |
|-------|----------|--------------------------|------|------|
| [7:0] | MOD[7:0] | フラクショナル N モジュラス (24 ビット) | 0x4  | R/W  |

アドレス 0x209、リセット : 0x00、レジスタ名 : MOD\_M

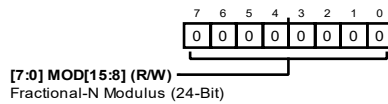


表 24. MOD\_M のビット説明

| ビット   | ビット名      | 説明                       | リセット | アクセス |
|-------|-----------|--------------------------|------|------|
| [7:0] | MOD[15:8] | フラクショナル N モジュラス (24 ビット) | 0x0  | R/W  |

アドレス 0x20A、リセット : 0x00、レジスタ名 : MOD\_H

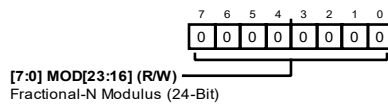


表 25. MOD\_H のビット説明

| ビット   | ビット名       | 説明                       | リセット | アクセス |
|-------|------------|--------------------------|------|------|
| [7:0] | MOD[23:16] | フラクショナル N モジュラス (24 ビット) | 0x0  | R/W  |

アドレス 0x20C、リセット : 0x01、レジスタ名 : R\_DIV\_L

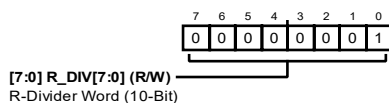


表 26. R\_DIV\_L のビット説明

| ビット   | ビット名       | 説明                | リセット | アクセス |
|-------|------------|-------------------|------|------|
| [7:0] | R_DIV[7:0] | R 分周器ワード (10 ビット) | 0x1  | R/W  |

アドレス 0x20D、リセット : 0x00、レジスタ名 : R\_DIV\_H

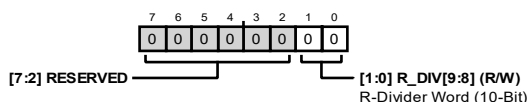


表 27. R\_DIV\_H のビット説明

| ビット   | ビット名       | 説明                | リセット | アクセス |
|-------|------------|-------------------|------|------|
| [7:2] | RESERVED   | 予備                | 0x0  | R    |
| [1:0] | R_DIV[9:8] | R 分周器ワード (10 ビット) | 0x0  | R/W  |

アドレス 0x20E、リセット : 0x00、レジスタ名 : REFERENCE

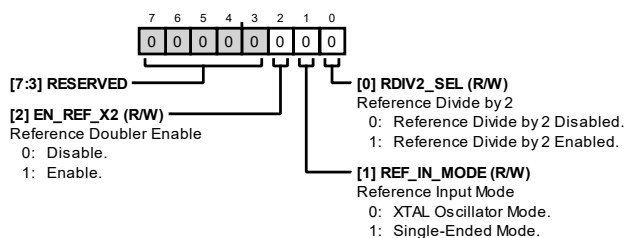


表 28. REFERENCE のビット説明

| ビット   | ビット名        | 説明                                                           | リセット | アクセス |
|-------|-------------|--------------------------------------------------------------|------|------|
| [7:3] | RESERVED    | 予備                                                           | 0x0  | R    |
| 2     | EN_REF_X2   | リファレンス 2 通倍器イネーブル・ビット<br>0 : ディスエーブル<br>1 : イネーブル            | 0x0  | R/W  |
| 1     | REF_IN_MODE | リファレンス入力モード・ビット<br>0 : 水晶発振器 (XTAL) モード<br>1 : シングルエンド・モード   | 0x0  | R/W  |
| 0     | RDIV2_SEL   | リファレンス 2 分周ビット<br>0 : リファレンス 2 分周を無効化<br>1 : リファレンス 2 分周を有効化 | 0x0  | R/W  |

アドレス 0x211、リセット : 0x00、レジスタ名 : VCO\_DATA\_READBACK1

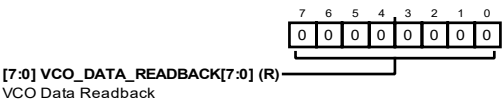


表 29. VCO\_DATA\_READBACK1 のビット説明

| ビット   | ビット名                   | 説明             | リセット | アクセス |
|-------|------------------------|----------------|------|------|
| [7:0] | VCO_DATA_READBACK[7:0] | VCO データ・リードバック | 0x0  | R    |

アドレス 0x212、リセット : 0x00、レジスタ名 : VCO\_DATA\_READBACK2

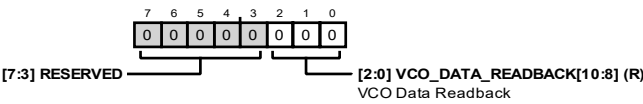
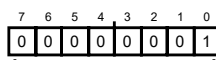


表 30.VCO\_DATA\_READBACK2 のビット説明

| ビット   | ビット名                    | 説明                 | リセット | アクセス |
|-------|-------------------------|--------------------|------|------|
| [7:3] | RESERVED                | 予備                 | 0x0  | R    |
| [2:0] | VCO_DATA_READBACK[10:8] | VCO データ・リードバック・ビット | 0x0  | R    |

アドレス 0x213、リセット : 0x01、レジスタ名 : PLL\_MUX\_SEL



[7:0] PLL\_MUX\_SEL (R/W)

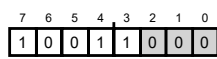
PLL Mux Select

00000000: Output Logic Low.  
 00000001: Digital Lock Detect.  
 00000100: RDiv-by-2 to Mux Out, Frequency =  
           REFIN/(2 × R)  
 00000101: NDiv-by-2 to Mux Out, Frequency =  
           VCO/(2 × N)  
 00001000: Output Logic High.

表 31. PLL\_MUX\_SEL のビット説明

| ビット   | ビット名        | 説明                                                                                                                                                                                              | リセット | アクセス |
|-------|-------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
| [7:0] | PLL_MUX_SEL | PLL マルチプレクサ選択ビット<br>00000000 : 出力ロジック・ロー<br>00000001 : デジタル・ロック検出<br>00000100 : R2 分周をマルチプレクサ出力へ、周波数 = REFIN/ (2 × R)<br>00000101 : N2 分周をマルチプレクサ出力へ、周波数 = VCO/ (2 × N)<br>00001000 : 出力ロジック・ハイ | 0x1  | R/W  |

アドレス 0x214、リセット : 0x98、レジスタ名 : LOCK\_DETECT



[7:6] LD\_BIAS (R/W)

Lock Detect Bias

00: 40uA  
 01: 30uA  
 10: 20uA  
 11: 10uA

[5:3] LD\_COUNT (R/W)

Lock Detect Count

000: 1024 Consecutive PFD Cycles to  
 Declare Lock.  
 001: 2048 Consecutive PFD Cycles to  
 Declare Lock.  
 010: 4096 Consecutive PFD Cycles to  
 Declare Lock.  
 011: 8192 Consecutive PFD Cycles to  
 Declare Lock.

[2:0] RESERVED

表 32. LOCK\_DETECT のビット説明

| ビット   | ビット名     | 説明                                                                                                                                                | リセット | アクセス |
|-------|----------|---------------------------------------------------------------------------------------------------------------------------------------------------|------|------|
| [7:6] | LD_BIAS  | ロック検出バイアス・ビット<br>00 : 40μA<br>01 : 30μA<br>10 : 20μA<br>11 : 10μA                                                                                 | 0x2  | R/W  |
| [5:3] | LD_COUNT | ロック検出カウント・ビット<br>000 : 1024 連続 PFD サイクルでロックを宣言<br>001 : 2048 連続 PFD サイクルでロックを宣言<br>010 : 4096 連続 PFD サイクルでロックを宣言<br>011 : 8192 連続 PFD サイクルでロックを宣言 | 0x3  | R/W  |
| [2:0] | RESERVED | 予備                                                                                                                                                | 0x0  | R/W  |

## アドレス 0x215、リセット : 0x00、レジスタ名 : VCO\_BAND\_SELECT

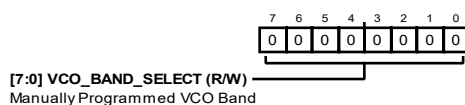


表 33. VCO\_BAND\_SELECT のビット説明

| ビット   | ビット名            | 説明                | リセット | アクセス |
|-------|-----------------|-------------------|------|------|
| [7:0] | VCO_BAND_SELECT | 手動でプログラムした VCO 帯域 | 0x0  | R/W  |

## アドレス 0x216、リセット : 0x00、レジスタ名 : VCO\_ALC\_TIMEOUT

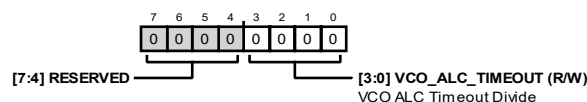


表 34. VCO\_ALC\_TIMEOUT のビット説明

| ビット   | ビット名            | 説明               | リセット | アクセス |
|-------|-----------------|------------------|------|------|
| [7:4] | RESERVED        | 予備               | 0x0  | R    |
| [3:0] | VCO_ALC_TIMEOUT | VCO ALC タイムアウト分周 | 0x0  | R/W  |

## アドレス 0x217、リセット : 0x01、レジスタ名 : VCO\_MANUAL

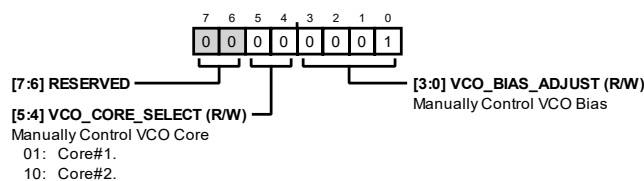


表 35. VCO\_MANUAL のビット説明

| ビット   | ビット名            | 説明                                  | リセット | アクセス |
|-------|-----------------|-------------------------------------|------|------|
| [7:6] | RESERVED        | 予備                                  | 0x0  | R    |
| [5:4] | VCO_CORE_SELECT | VCO コアの手動制御<br>01: コア 1<br>10: コア 2 | 0x0  | R/W  |
| [3:0] | VCO_BIAS_ADJUST | VCO バイアスの手動制御                       | 0x1  | R/W  |

## アドレス 0x219、リセット : 0x13、レジスタ名 : ALC

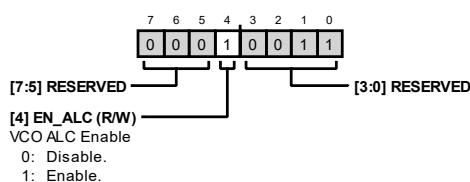


表 36. ALC のビット説明

| ビット   | ビット名     | 説明                                    | リセット | アクセス |
|-------|----------|---------------------------------------|------|------|
| [7:5] | RESERVED | 予備                                    | 0x0  | R    |
| 4     | EN_ACL   | VCO ALC イネーブル・ビット<br>0: 無効化<br>1: 有効化 | 0x1  | R/W  |
| [3:0] | RESERVED | 予備                                    | 0x3  | R/W  |

## アドレス 0x21C、リセット : 0x90、レジスタ名 : VCO\_TIMEOUT1

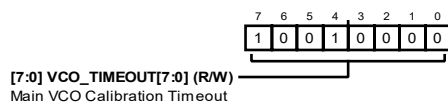


表 37. VCO\_TIMEOUT1 のビット説明

| ビット   | ビット名             | 説明                       | リセット | アクセス |
|-------|------------------|--------------------------|------|------|
| [7:0] | VCO_TIMEOUT[7:0] | メイン VCO キャリブレーション・タイムアウト | 0x90 | R/W  |

## アドレス 0x21D、リセット : 0x01、レジスタ名 : VCO\_TIMEOUT2

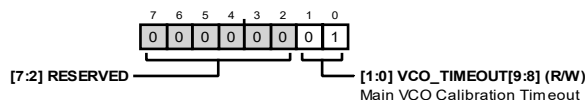


表 38. VCO\_TIMEOUT2 のビット説明

| ビット   | ビット名             | 説明                       | リセット | アクセス |
|-------|------------------|--------------------------|------|------|
| [7:2] | RESERVED         | 予備                       | 0x0  | R    |
| [1:0] | VCO_TIMEOUT[9:8] | メイン VCO キャリブレーション・タイムアウト | 0x1  | R/W  |

## アドレス 0x21E、リセット : 0x4B、レジスタ名 : VCO\_BAND\_DIV

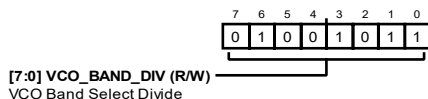


表 39. VCO\_BAND\_DIV のビット説明

| ビット   | ビット名         | 説明         | リセット | アクセス |
|-------|--------------|------------|------|------|
| [7:0] | VCO_BAND_DIV | VCO 帯域選択分周 | 0x4B | R/W  |

## アドレス 0x21F、リセット : 0x18、レジスタ名 : VCO\_READBACK\_SEL

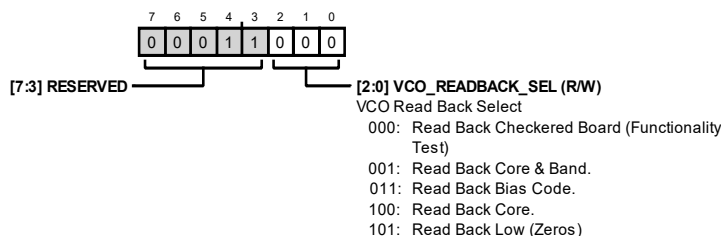


表 40. VCO\_READBACK\_SEL のビット説明

| ビット   | ビット名             | 説明                                                                                                                                       | リセット | アクセス |
|-------|------------------|------------------------------------------------------------------------------------------------------------------------------------------|------|------|
| [7:3] | RESERVED         | 予備                                                                                                                                       | 0x3  | R    |
| [2:0] | VCO_READBACK_SEL | VCO リードバック選択<br>000 : リードバック・チェッカー・ボード (機能テスト)<br>001 : リードバック・コアと帯域<br>011 : リードバック・バイアス・コード<br>100 : リードバック・コア<br>101 : リードバック・ロー (ゼロ) | 0x0  | R/W  |

アドレス 0x226、リセット : 0x02、レジスタ名 : AUTOCAL

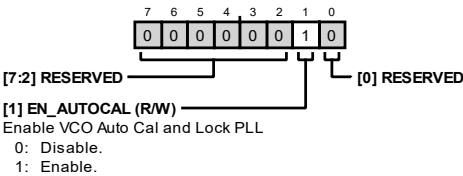


表 41. AUTOCAL のビット説明

| ビット   | ビット名       | 説明                                                   | リセット | アクセス |
|-------|------------|------------------------------------------------------|------|------|
| [7:2] | RESERVED   | 予備                                                   | 0x0  | R    |
| 1     | EN_AUTOCAL | VCO 自動キャリブレーションを有効にして PLL をロック<br>0 : 無効化<br>1 : 有効化 | 0x1  | R/W  |
| 0     | RESERVED   | 予備                                                   | 0x0  | R    |

## アドレス 0x22C、リセット : 0x07、レジスタ名 : CP\_STATE

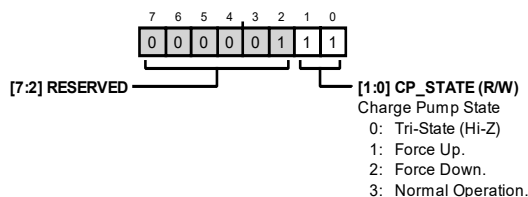


表 42. CP\_STATE のビット説明

| ビット   | ビット名     | 説明                                                                        | リセット | アクセス |
|-------|----------|---------------------------------------------------------------------------|------|------|
| [7:2] | RESERVED | 予備                                                                        | 0x1  | R    |
| [1:0] | CP_STATE | チャージ・ポンプ・ステート<br>0: トライステート (高インピーダンス)<br>1: 強制アップ<br>2: 強制ダウン<br>3: 通常動作 | 0x3  | R/W  |

## アドレス 0x22D、リセット : 0x01、レジスタ名 : CP\_BLEED\_EN

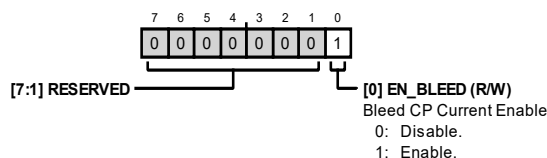


表 43. CP\_BLEED\_EN のビット説明

| ビット   | ビット名     | 説明                                         | リセット | アクセス |
|-------|----------|--------------------------------------------|------|------|
| [7:1] | RESERVED | 予備                                         | 0x0  | R    |
| 0     | EN_BLEED | ブリード CP 電流のイネーブル<br>0: ディスエーブル<br>1: イネーブル | 0x1  | R/W  |

## アドレス 0x22E、リセット : 0x03、レジスタ名 : CP\_CURRENT

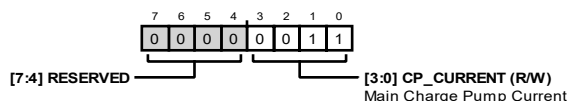


表 44. CP\_CURRENT のビット説明

| ビット   | ビット名       | 説明                | リセット | アクセス |
|-------|------------|-------------------|------|------|
| [7:4] | RESERVED   | 予備                | 0x0  | R    |
| [3:0] | CP_CURRENT | メイン・チャージ・ポンプ電流ビット | 0x3  | R/W  |

## アドレス 0x22F、リセット : 0x0C、レジスタ名 : CP\_BLEED

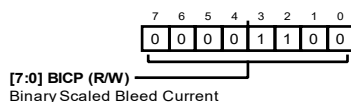


表 45. CP\_BLEED のビット説明

| ビット   | ビット名 | 説明               | リセット | アクセス |
|-------|------|------------------|------|------|
| [7:0] | BICP | バイナリ・スケールのブリード電流 | 0xC  | R/W  |

## アプリケーション情報

### 評価用ボード

ADMV4420 の性能評価には、ADMV4420-EVALZ 評価用ボードを使用できます。図 126 と図 127 に ADMV4420-EVALZ 評価用ボードの上面レイアウト図と断面レイアウト図を示します。RF 伝送ラインはコプレーナ導波路 (CPWG) モデルを使って設計されており、ライン幅 (W) は 16 ミル、グラウンドとのスペースは 13 ミルで、これに対する RF 入力 (RFIN) と外部リファレンス入力 (REF/XTAL1) の特性インピーダンスは  $50\Omega$  です。また、IF 出力 (IFOUT) のライン幅は 9 ミル、グラウンドとのスペースは 15 ミルです。PCB は、低損失を実現する Rogers 4350B 誘電体材料と、PCB を希望の厚さに抑えることのできる isola 370HR 誘電体材料から作られています。

ADMV4420-EVALZ 評価用ボードは 4 層構成です。第 1 層には、チャージ・ポンプ、IF 電源 (VPOS3\_CP と VPOS4\_IF)、マルチプレクサ出力信号 (MUXOUT) トレースが収められており、これらは配置された周辺部品と一緒にルーティングされています。第 2 層はボード用グラウンド・プレーンを確保できるように配置されています。第 3 層には VCO (VPOS1\_VCO) 電源、PLL (VPOS2\_PLL) 電源、およびデジタル SPI 制御信号 ( $\overline{CS}$ 、SDI、SDO、および SCLK) トレースが、第 4 層のボード底面側にはチップ・イネーブル・トレース (ENBL0 と ENBL1) が収められています。評価用ボード上では  $\overline{CS}$  が CSB として表示されています。図 128～図 130 に第 2 層と第 4 層のルーティング詳細を示します。最適な RF 接地および熱接地を行うために、伝送ライン周囲、パッケージの露出パッド下、および PCB 全体に、できるだけ多くのメッキ貫通ビアを配置してください (図 128 参照)。

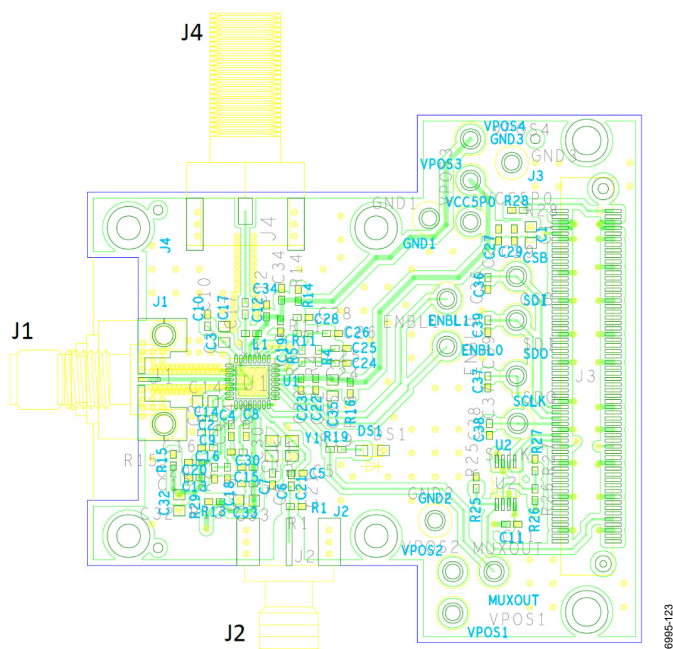


図 126. ADMV4420-EVALZ 評価用ボードのレイアウト、上面図 (第 1 層)

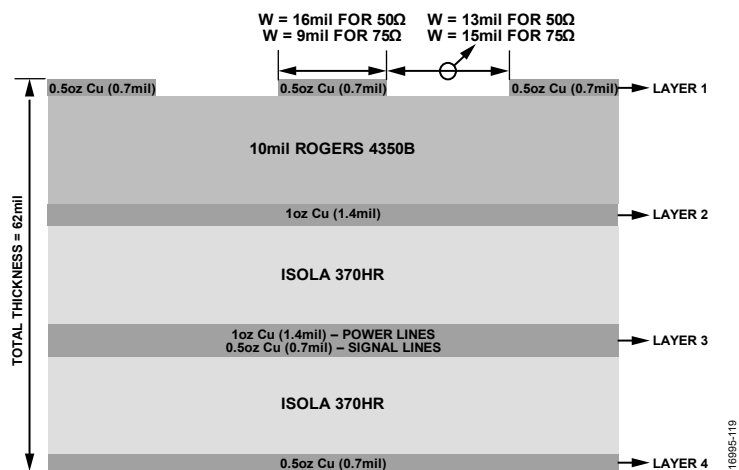


図 127. ADMV4420-EVALZ PCB、断面図

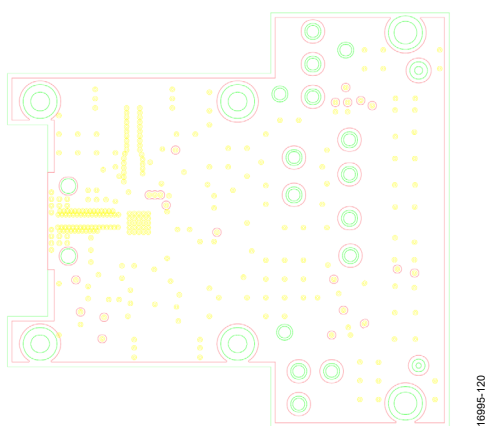


図 128. ADMV4420-EVALZ 評価用ボード、第 2 層

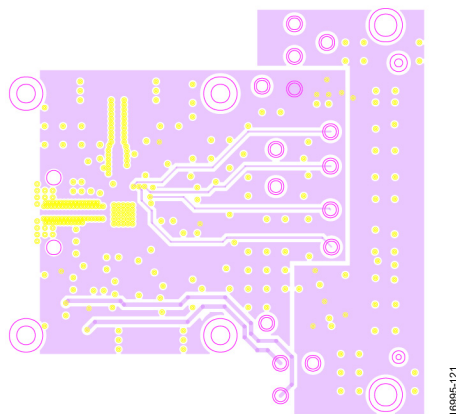


図 129. ADMV4420-EVALZ 評価用ボード、第 3 層

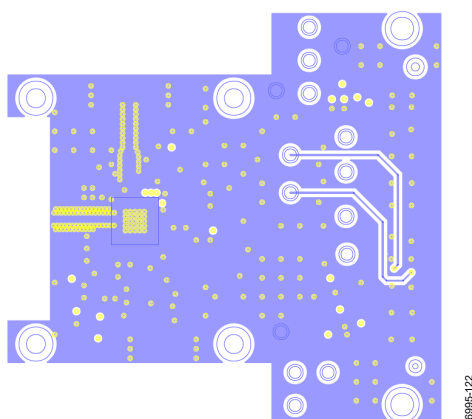


図 130. ADMV4420-EVALZ 評価用ボード、第 4 層（下面側）

ADMV4420-EVALZ 評価用ボードと部品配置を図 126 に示します。ノイズの影響を最小限に抑えるために、LDO デカップリング・ピンと電源トレースにはデカップリング・コンデンサを取り付けます。評価用ボードの回路図を図 132 に、その鉛フリー・リフロー・プロファイルを図 2 に示します。

評価用ボードのパワーアップには 2 つのオプションがあります。1 つめのオプションは、VCO、PLL、CP、および IF ブロック用の VPOS1、VPOS2、VPOS3、VPOS4 テスト・ポイント（VPOS1\_VCO ピン、VPOS2\_PLL ピン、VPOS3\_CP ピン、および VPOS4\_IF ピン）に 5V 電源を加え、GND1、GND2、または GND3 グラウンド・テスト・ピンのいずれか 1 つに 0V 電源を接続する方法です。このオプションでは、評価用ボードから抵抗 R13、R14、R15、および R16 を取り外してください。このオプションでは、各ブロックの電流を個別にモニタすることができます。

2 つめのオプションでボードをパワーアップするには、適切なグラウンド接続を行い、VCC5P0 テスト・ポイントを通じて電源を加える必要があります。このオプションでモニタできる電流は、ADMV4420 の合計電流だけです。評価用ボードのパワーアップ後は、**分析、制御、評価用 (ACE)** ソフトウェアを使用することにより、**SDP-S** コントローラ・ボードを通じてターゲット構成に必要なデジタル設定をプログラムします。このソフトウェアは、分析、制御、評価用 (ACE) 製品ページからダウンロードできます。詳細については ADMV4420-EVALZ のユーザー・ガイドを参照してください。

図 132 に示すように、ADMV4420 に外部リファレンス入力を加えるにあたっては、2 つの異なるオプションがあります。これらのオプションに必要な設定を表 46 に示します。ケース 1 (Case 1) オプション使用時は、信号発生器を使い、J2 コネクタを通じて外部リファレンス入力を加えます。ケース 2 (Case 2) オプション使用時は、水晶発振器 (Y1) によって外部リファレンス入力を加えます。

ループ・フィルタ回路は、ターゲット LO 周波数を得るために、ADMV4420 のチャージ・ポンプ出力ピン (CPOUT) からの CP 電流出力を加えることによって VCO 制御電圧 (VTUNE) を生成します。図 131 は推奨回路図で、表 47 は位相検出器周波数が 50MHz のときのループ・フィルタ部品を示したものです。また、ループ・フィルタ部品を含むすべての材料のリストを表 48 に示します。評価用ボードの詳細については、ADMV4420-EVALZ のユーザー・ガイドを参照してください。

表 46. 外部リファレンス入力の構成

| オプション            | 部品構成                                        |
|------------------|---------------------------------------------|
| Case 1           | C21 を取り付け。C6 を 1nF のコンデンサに交換。C5 と Y1 を取り外し。 |
| Case 2 (Default) | C5 = 20pF、C6 = 20pF。C21 は取り付けない。            |

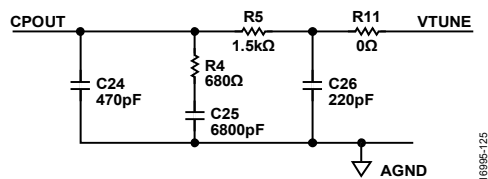


図 131. インテジャー・モード・ループ・フィルタの推奨回路図

表 47. 位相周波数検出器 = 50MHz のときのインテジャー・モード・ループ・フィルタ推奨部品

| Component | Value          |
|-----------|----------------|
| C24       | 470 pF (0402)  |
| C25       | 6800 pF (0402) |
| C26       | 220 pF (0402)  |
| R4        | 680 Ω (0402)   |
| R5        | 1.5 kΩ (0402)  |
| R11       | 0 Ω (0402)     |

表 48. ADMV4420-EVALZ の部品表

| 記号                                       | 説明                                                |
|------------------------------------------|---------------------------------------------------|
| C1, C3, C14, C32, C33, C35               | 電源デカップリングおよび LDO デカップリング・コンデンサ、10μF、0603          |
| C2, C10, C16, C18, C30                   | 電源デカップリングおよび LDO デカップリング・コンデンサ、10pF、0402          |
| C5, C6                                   | 水晶発振器負荷コンデンサ                                      |
| C7, C8, C11, C12, C13, C22, C27          | 電源デカップリングおよび LDO デカップリング・コンデンサ、0.1μF、0402         |
| C15, C19, C20, C23, C29                  | 電源デカップリングおよび LDO デカップリング・コンデンサ、100pF、0402         |
| C4, C34                                  | 電源デカップリングおよび LDO デカップリング・コンデンサ、10μF、0402          |
| C9                                       | 電源デカップリングおよび LDO デカップリング・コンデンサ、4.7μF、0402         |
| C17, C21                                 | AC カップリング・コンデンサ、0.01μF、0402                       |
| C24                                      | ループ・フィルタ・コンデンサ、470pF、0402                         |
| C25                                      | ループ・フィルタ・コンデンサ、6800pF、0402                        |
| C26                                      | ループ・フィルタ・コンデンサ、220pF、0402                         |
| CS, ENBL0, ENBL1, MUXOUT, SCLK, SDI, SDO | テスト・ポイント、黄                                        |
| DS1                                      | LED、緑                                             |
| GND1, GND2, GND3                         | テスト・ポイント、黒                                        |
| J1                                       | RF コネクタ、SRI、K タイプ、メス                              |
| J2                                       | RF コネクタ、サブミニチュア・バージョン A (SMA)、メス                  |
| J3                                       | システム・デモンストレーション・プラットフォーム (SDP) ・コネクタ              |
| J4                                       | RF コネクタ、F タイプ、メス                                  |
| L1                                       | チョーク・インダクタ、51nH、0402                              |
| M1                                       | ヒート・シンク                                           |
| R1                                       | 外部リファレンス入力マッチング、49.9Ω、0402                        |
| R11, R13, R14, R15, R16                  | 抵抗、0Ω、0402                                        |
| R19, R29                                 | 抵抗、1kΩ、0402                                       |
| R25, R27                                 | 抵抗、プルダウン、100kΩ、0402                               |
| R4                                       | 抵抗、ループ・フィルタ、680Ω、0402                             |
| R5                                       | 抵抗、ループ・フィルタ、1.5kΩ、0402                            |
| U1                                       | フラクショナル N PLL および VCO 内蔵の K バンド・ダウンコンバータ、ADMV4420 |
| U2                                       | シリアル EEPROM、32 ビット                                |
| VCC5P0, VPOS1, VPOS2, VPOS3, VPOS4       | テスト・ポイント、赤                                        |
| Y1                                       | 水晶発振器                                             |

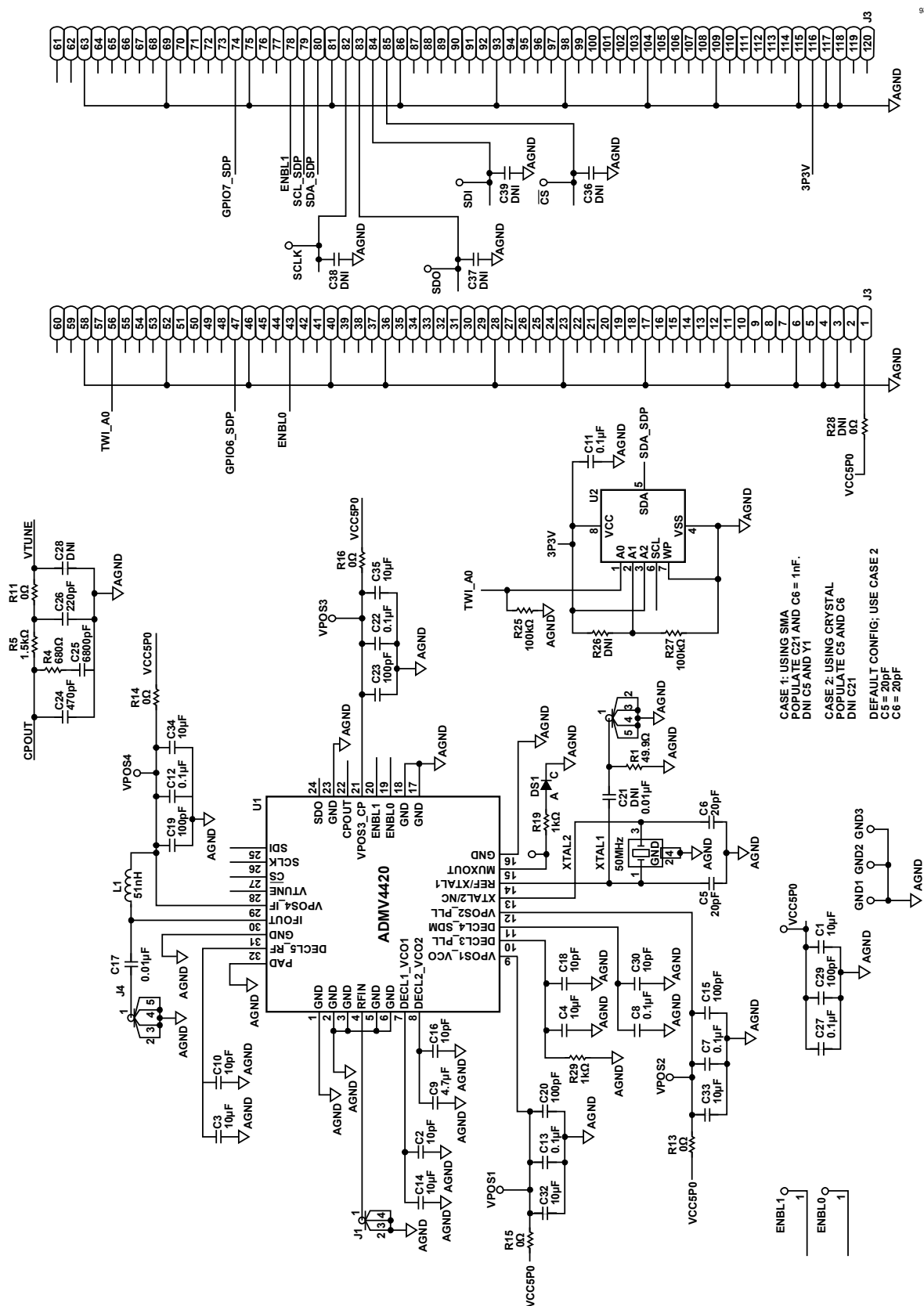
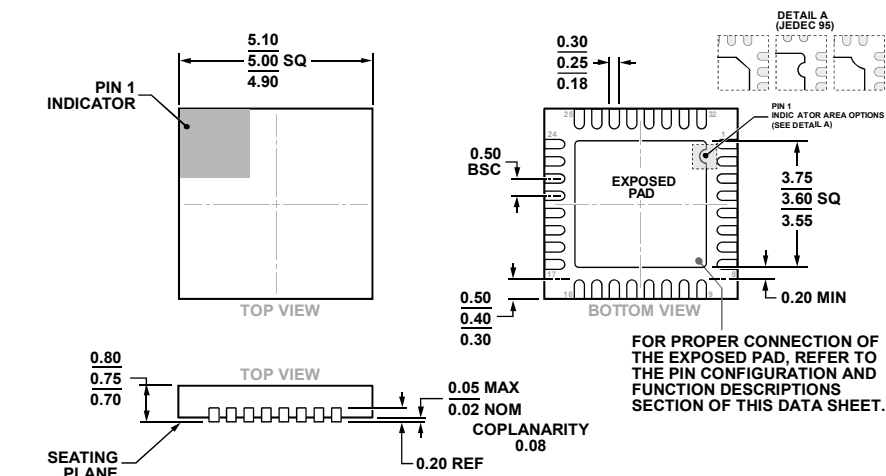


図 132. ADMV4420-EVALZ 評価用ボードの回路図

## 外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-WHHD-5

図 133. 32 ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]  
5 mm × 5 mm ボディ、0.75mm パッケージ高  
(CP-32-12)  
寸法：mm

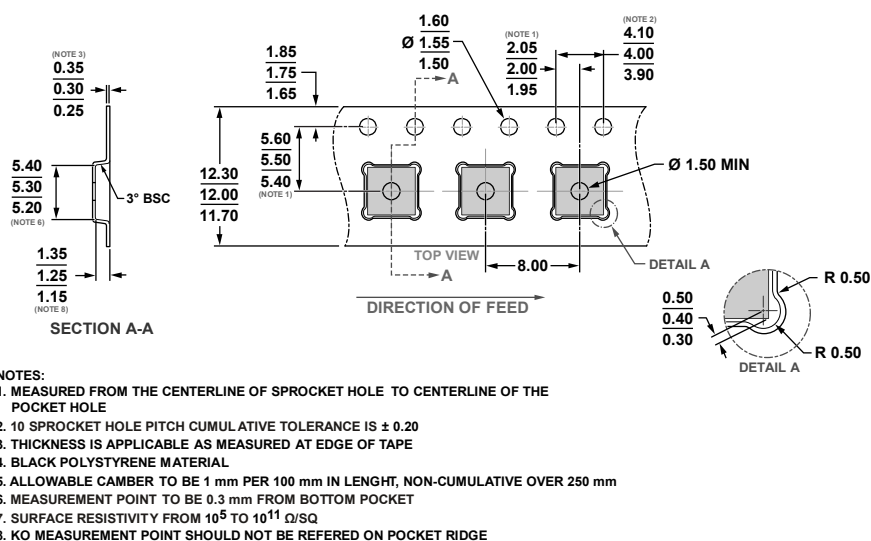


図 134. 32 ピン・リードフレーム・チップスケール・パッケージ [LFCSP] のテープ&リール外形寸法  
寸法：mm

## オーダー・ガイド

| Model <sup>1</sup> | Temperature Range | Moisture Sensitivity Level (MSL) Rating <sup>2</sup> | Package Description                           | Package Option |
|--------------------|-------------------|------------------------------------------------------|-----------------------------------------------|----------------|
| ADMV4420ACPZ       | -40°C to +85°C    | MSL3                                                 | 32-Lead Lead Frame Chip Scale Package [LFCSP] | CP-32-12       |
| ADMV4420ACPZ-R2    | -40°C to +85°C    | MSL3                                                 | 32-Lead Lead Frame Chip Scale Package [LFCSP] | CP-32-12       |
| ADMV4420ACPZ-RL7   | -40°C to +85°C    | MSL3                                                 | 32-Lead Lead Frame Chip Scale Package [LFCSP] | CP-32-12       |
| ADMV4420-EVALZ     |                   |                                                      |                                               |                |

<sup>1</sup> Z = RoHS 準拠製品。

<sup>2</sup> ピーク・リフロー温度については表 2 と図 2 を参照。

メモ