

特長

最大出力負荷電流

ADP2119: 2 A

ADP2120: 1.25 A

145 mΩ と 70 mΩ の MOSFET を内蔵

入力電圧範囲: 2.3 V~5.5 V

出力電圧: 0.6 V~ V_{IN}

出力精度: $\pm 1.5\%$

固定スイッチング周波数: 1.2 MHz

1 MHz~2 MHz で同期可能

PWM モード動作または低負荷時自動 PFM モード動作が選択可能

電流モード・アーキテクチャ

高精度スレッシュホールド・イネーブル入力

パワーグッド出力電圧トラッキング機能

ソフト・スタート機能内蔵

内部位相補償

プリチャージ出力によるスタートアップ

UVLO、OVP、OCP、サーマル・シャットダウン

3 mm × 3 mm の 10 ピン LFCSP_WD パッケージを採用

アプリケーション

ポイント・オブ・ロード電圧変換

通信およびネットワーク装置

工業用および計装

民生用電子機器

医用アプリケーション

概要

ADP2119/ADP2120 は、小型の 3 mm × 3 mm LFCSP_WD パッケージを採用した低静止電流、同期整流、降圧 DC/DC レギュレータです。両デバイスとも、優れた安定性と過渡応答を備えた、電流モード固定周波数パルス幅変調(PWM)制御方式を採用しています。軽い負荷状態では、スイッチング周波数を下げて消費電力を減らすパルス周波数変調(PFM)モードで動作するように設定することができます。

ADP2119/ADP2120 は、2.3 V~5.5 V の入力電圧をサポートします。出力電圧が調整可能なオプションでは、0.6 V から入力電圧 (V_{IN}) までの範囲で調整することができます。固定出力オプションとしては、出力電圧 3.3 V、2.5 V、1.8 V、1.5 V、1.2 V、1.0 V を提供しています。ADP2119/ADP2120 では外付け部品数は最小で済み、パワー・スイッチ、同期整流器、内部位相補償を内蔵することにより効率の高いソリューションを提供します。各 IC のデイスレーブル状態では、入力ソースからの電流は 2 μ A 以下です。その他の主な内蔵機能としては、低電圧ロックアウト(UVLO)、スタートアップ時に突入電流を制限するソフト・スタート、過電圧保護(OVP)、過電流保護(OCP)、サーマル・シャットダウン(TSD)などがあります。

代表的なアプリケーション回路

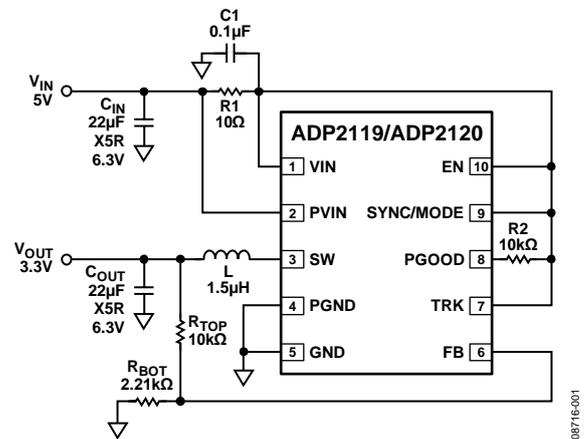


図 1.

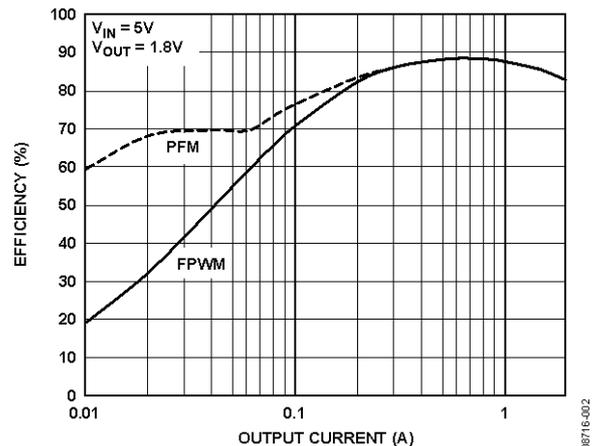


図 2. ADP2119 の出力電流対効率

アナログ・デバイス社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイス社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。
©2010 Analog Devices, Inc. All rights reserved.

Rev. 0

目次

特長.....	1	内蔵ソフト・スタート	16
アプリケーション	1	トラッキング	17
代表的なアプリケーション回路	1	発振器および外部周波数同期.....	17
概要.....	1	電流制限機能と短絡保護機能.....	17
改訂履歴.....	2	過電圧保護機能(OVP).....	17
仕様.....	3	低電圧ロックアウト(UVLO).....	17
絶対最大定格	5	サーマル・シャットダウン.....	17
熱抵抗.....	5	電源正常表示 (PGOOD).....	17
周囲条件	5	アプリケーション情報	18
ESD の注意.....	5	出力電圧の選択	18
ピン配置およびピン機能説明	6	インダクタの選択	18
代表的な性能特性	7	出力コンデンサの選択	18
機能ブロック図.....	15	入力コンデンサの選択	19
動作原理.....	16	電圧のトラッキング	19
制御方式.....	16	代表的なアプリケーション回路.....	20
PWM 動作モード.....	16	外形寸法.....	22
PFM 動作モード	16	オーダー・ガイド	22
傾き補償.....	16		
イネーブル/シャットダウン	16		

改訂履歴

6/10—Revision 0: Initial Version

仕様

特に指定がない限り、 $V_{IN} = V_{PVIN} = 3.3\text{ V}$ 、 $EN = VIN$ 、 $SYNC/MODE = VIN$ 、 $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
VIN and PVIN						
VIN Voltage Range	V_{IN}		2.3		5.5	V
PVIN Voltage Range	V_{PVIN}		2.3		5.5	V
Quiescent Current	I_{VIN}	No switching, SYNC/MODE = GND		150	200	μA
		Switching, no load, SYNC/MODE = VIN		680	900	μA
Shutdown Current	I_{SHDN}	$V_{IN} = V_{PVIN} = 5.5\text{ V}$, EN = GND		0.3	2	μA
VIN Undervoltage Lockout Threshold	UVLO	V_{IN} rising		2.2	2.3	V
		V_{IN} falling	2	2.1		V
OUTPUT CHARACTERISTICS						
Load Regulation ¹		ADP2119, $I_O = 0\text{ A}$ to 2 A		0.08		%/A
Load Regulation ²		ADP2120, $I_O = 0\text{ A}$ to 1.25 A		0.08		%/A
Line Regulation		ADP2119, $I_O = 1\text{ A}$		0.05		%/V
Line Regulation		ADP2120, $I_O = 1\text{ A}$		0.05		%/V
FB						
FB Regulation Voltage	V_{FB}	$V_{IN} = 2.3\text{ V}$ to 5.5 V	0.591	0.6	0.609	V
FB Bias Current	I_{FB}	$V_{IN} = 2.3\text{ V}$ to 5.5 V		0.01	0.1	μA
SW						
High-Side On Resistance ³		$V_{IN} = V_{PVIN} = 3.3\text{ V}$, $I_{SW} = 200\text{ mA}$		145	190	$\text{m}\Omega$
Low-Side On Resistance		$V_{IN} = V_{PVIN} = 3.3\text{ V}$, $I_{SW} = 200\text{ mA}$		70	100	$\text{m}\Omega$
SW Peak Current Limit		High-side switch, $V_{IN} = V_{PVIN} = 3.3\text{ V}$ (ADP2119)	2.5	3	3.5	A
		High-side switch, $V_{IN} = V_{PVIN} = 3.3\text{ V}$ (ADP2120)	1.6	2	2.4	A
SW Maximum Duty Cycle		$V_{IN} = V_{PVIN} = 5.5\text{ V}$, full frequency			100	%
SW Minimum On Time ⁴		$V_{IN} = V_{PVIN} = 5.5\text{ V}$, full frequency		100		ns
TRK						
TRK Input Voltage Range			0		600	mV
TRK-to-FB Offset Voltage		TRK = 0 mV to 500 mV	-15		+15	mV
TRK Input Bias Current					100	nA
FREQUENCY						
Oscillator Frequency	f_s		1.02	1.2	1.38	MHz
SYNC/MODE						
Synchronization Range			1		2	MHz
SYNC Minimum Pulse Width			100			ns
SYNC Minimum Off Time			100			ns
SYNC Input High Voltage			1.3			V
SYNC Input Low Voltage					0.4	V
INTEGRATED SOFT START						
Soft Start Time		All switching frequencies		1024		Clock cycles
		$f_s = 1.2\text{ MHz}$		853		μs
PGOOD						
Power-Good Range		FB rising threshold	105	110	115	%
		FB rising hysteresis		2.5		%
		FB falling threshold	85	90	95	%
		FB falling hysteresis		2.5		%
Power-Good Deglitch Time		From FB to PGOOD		16		Clock cycles
PGOOD Leakage Current		$V_{PGOOD} = 5\text{ V}$		0.1	1	μA
PGOOD Output Low Voltage		$I_{PGOOD} = 1\text{ mA}$		150	200	mV
PGOOD Output Low Resistor		$I_{PGOOD} = 1\text{ mA}$		150	200	Ω
EN						
EN Input Rising Threshold		$V_{IN} = 2.3\text{ V}$ to 5.5 V	1.12	1.2	1.28	V
EN Input Hysteresis		$V_{IN} = 2.3\text{ V}$ to 5.5 V		100		mV
EN Pull-Down Resistor				1		$\text{M}\Omega$

ADP2119/ADP2120

Parameter	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
THERMAL						
Thermal Shutdown Threshold				150		°C
Thermal Shutdown Hysteresis				25		°C

¹ 図 54 の回路で規定。

² 図 58 の回路で規定。

³ ピン間で測定。

⁴ デザインで保証します。

絶対最大定格

表 2.

Parameter	Rating
VIN, PVIN	-0.3 V to +6 V
SW	-0.3 V to +6 V
FB, SYNC/MODE, EN, TRK, PGOOD	-0.3 V to +6 V
PGND to GND	-0.3 V to +0.3 V
Operating Junction Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 3.熱抵抗

Package Type	θ_{JA}	Unit
10-Lead LFCSP_WD	40	°C/W

周囲条件

θ_{JA} は JEDEC 4 層ボード上の自然空冷下で測定し、エクスポズド・パッドは、サーマル・ビアを持つプリント回路ボード (PCB) へハンダ付け。

ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

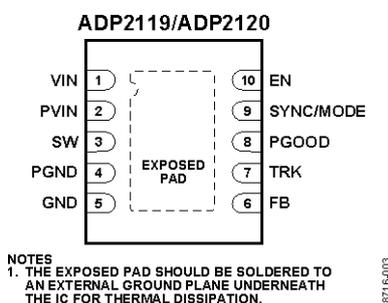


図 3. ピン配置(上面図)

表 4. ピン機能の説明

ピン番号	記号	説明
1	VIN	バイアス電圧入力ピン。このピンと GND との間にバイパス・コンデンサ(最小 0.1 μ F)を接続し、さらにこのピンと PVIN との間に小さい(10 Ω)抵抗を接続してください。
2	PVIN	電源入力ピン。このピンは入力電源へ接続します。このピンと PGND の間にバイパス・コンデンサを接続してください。
3	SW	スイッチ・ノード出力。このピンは出力インダクタへ接続します。
4	PGND	電源グラウンド。このピンは電源グラウンド・プレーンとパワー MOSFET の高電流リターンへ接続してください。
5	GND	アナログ・グラウンド。このピンはグラウンド・プレーンへ接続します。
6	FB	帰還電圧検出入力。このピンは V_{OUT} の抵抗分圧器へ接続します。固定出力バージョンの場合は、 V_{OUT} へ直接接続します。
7	TRK	トラッキング入力。マスター電圧に追従させるため、TRK はマスター電圧の抵抗分圧器から駆動します。トラッキング機能を使わない場合は、TRK と VIN を接続します。
8	PGOOD	電源正常出力(オープン・ドレイン)。このピンはプルアップ抵抗に接続します(プルアップ電圧 < 5.5 V)。
9	SYNC/MODE	同期入力(SYNC)。スイッチング周波数を外部クロックへ同期化するときは、このピンを 1 MHz~2 MHz の外部クロックに接続します(詳細については、発振器および外部周波数同期のセクション参照)。 FPWM/PFM 選択(MODE)。このピンを VIN に接続すると、PFM モードがディスエーブルされて、デバイスは連続導通モード(CCM)で動作します。このピンをグラウンドへ接続すると、PFM モードがイネーブルされて、軽い負荷でアクティブになります。
10	EN	高精度スレッシュホールド・イネーブル入力ピン。外付け抵抗分圧器を使って、ターンオン・スレッシュホールドを設定することができます。デバイスを自動的にイネーブルするときは、EN ピンを VIN へ接続します。このピンには、GND へ接続された 1 M Ω のプルダウン抵抗が内蔵されています。
EPAD	エクスポーズド・パッド	エクスポーズド・パッドは、熱放散のために IC 直下の外部グラウンド・プレーンへ接続する必要があります。

代表的な性能特性

特に指定がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = V_{PVIN} = 5\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $L = 1.5\ \mu\text{H}$ 、 $C_{IN} = 22\ \mu\text{F}$ 、 $C_{OUT} = 2 \times 22\ \mu\text{F}$ 。

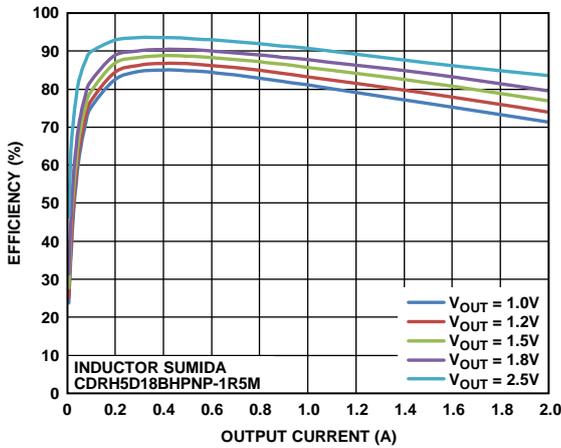


図 4. 出力電流対効率(ADP2119、 $V_{IN} = 3.3\text{ V}$ 、FPWM)

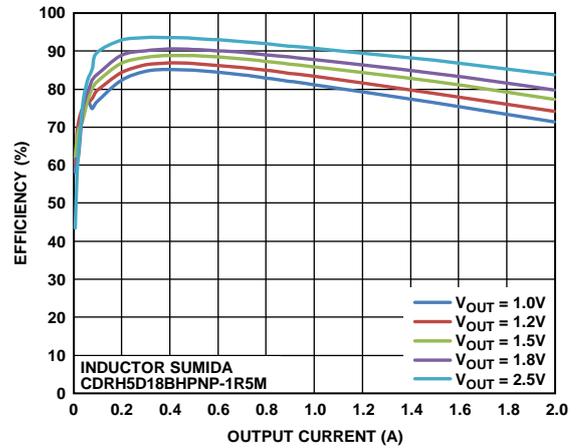


図 7. 出力電流対効率(ADP2119、 $V_{IN} = 3.3\text{ V}$ 、PFM)

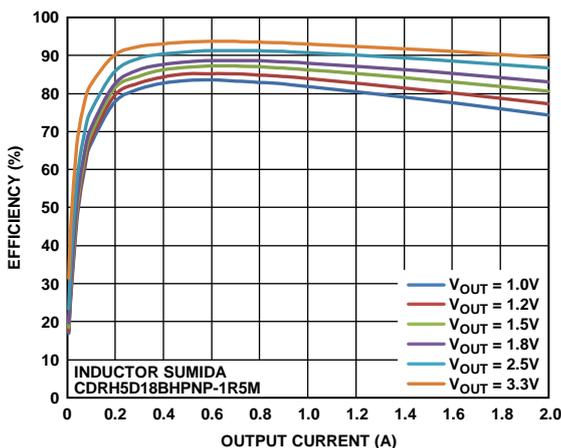


図 5. 出力電流対効率(ADP2119、 $V_{IN} = 5\text{ V}$ 、FPWM)

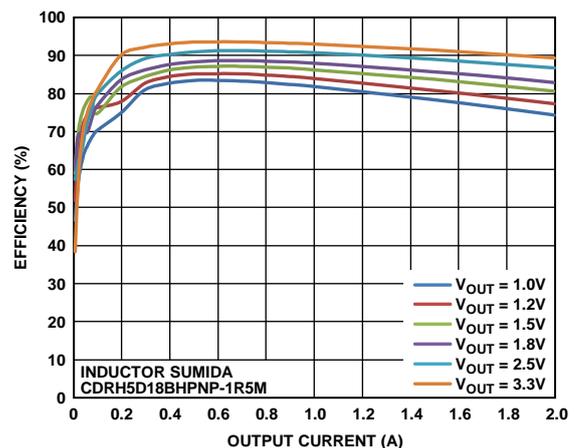


図 8. 出力電流対効率(ADP2119、 $V_{IN} = 5\text{ V}$ 、PFM)

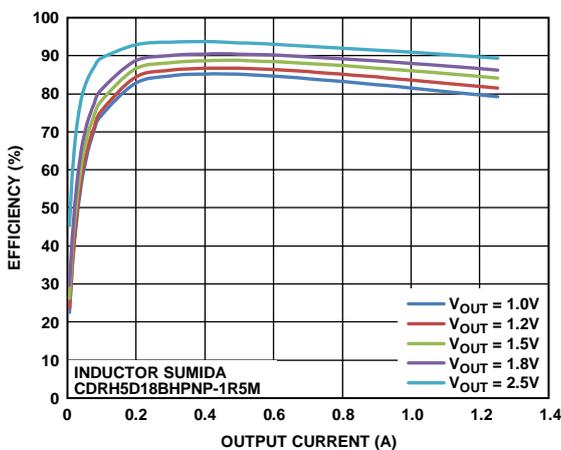


図 6. 出力電流対効率(ADP2120、 $V_{IN} = 3.3\text{ V}$ 、FPWM)

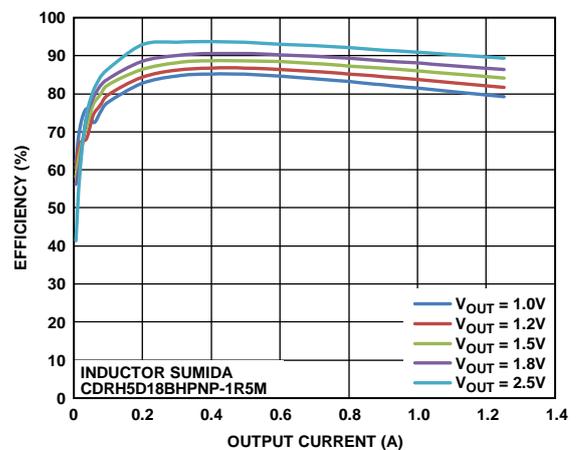


図 9. 出力電流対効率(ADP2120、 $V_{IN} = 3.3\text{ V}$ 、PFM)

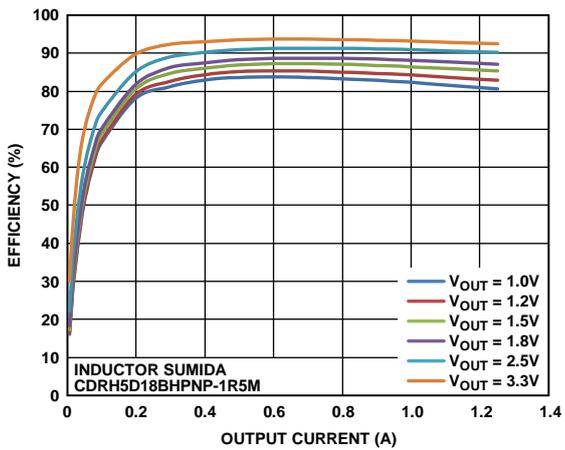


図 10. 出力電流対効率(ADP2120、 $V_{IN} = 5V$ 、FPWM)

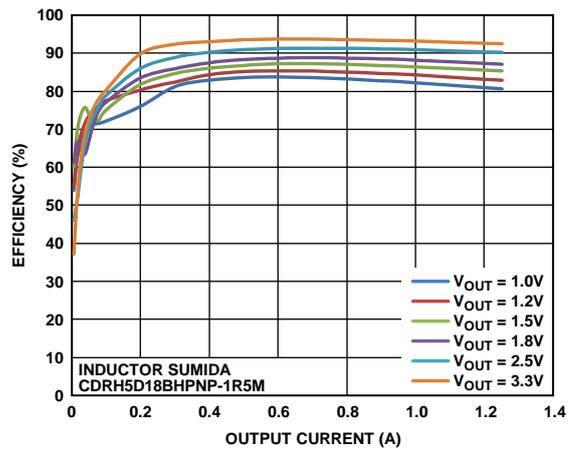


図 13. 出力電流対効率(ADP2120、 $V_{IN} = 5V$ 、PFM)

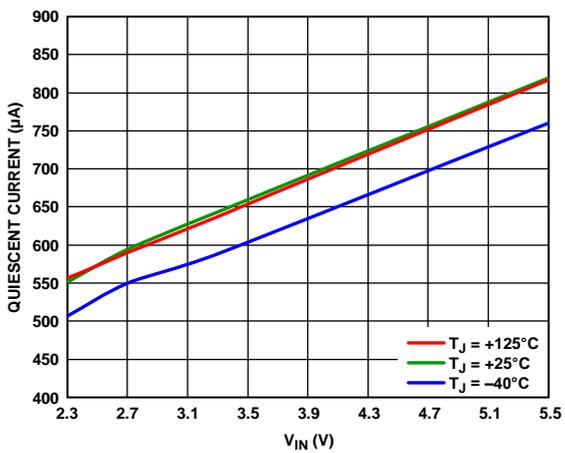


図 11. V_{IN} 対静止電流(スイッチ)

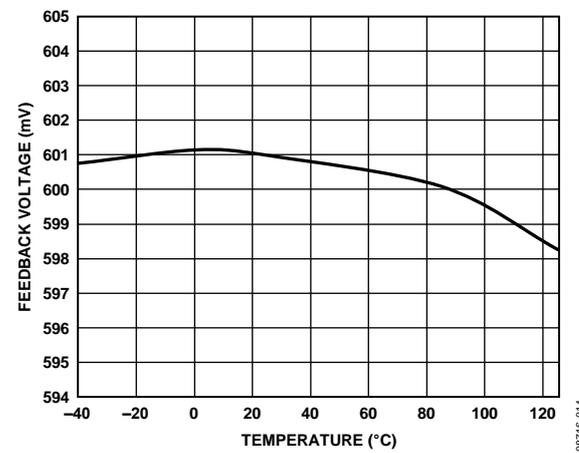


図 14. 帰還電圧の温度特性($V_{IN} = 3.3V$)

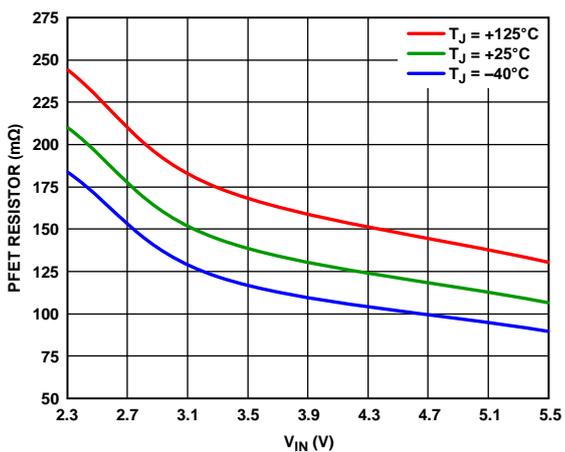


図 12. V_{IN} 対 PFET 抵抗(ピン間測定)

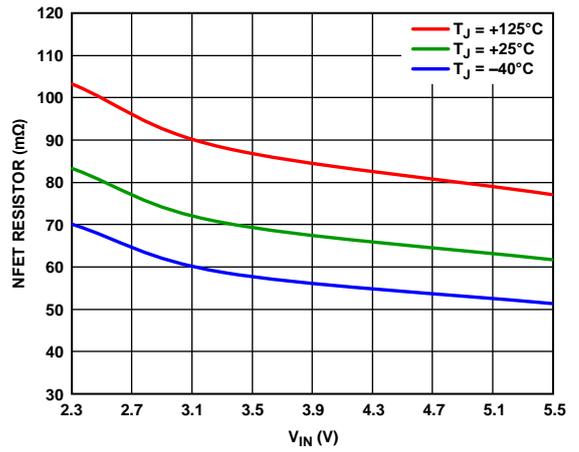


図 15. V_{IN} 対 NFET 抵抗(ピン間測定)

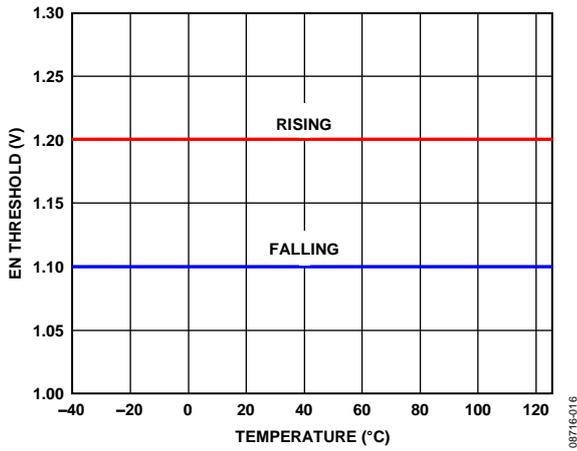


図 16. EN スレッシュホールドの温度特性

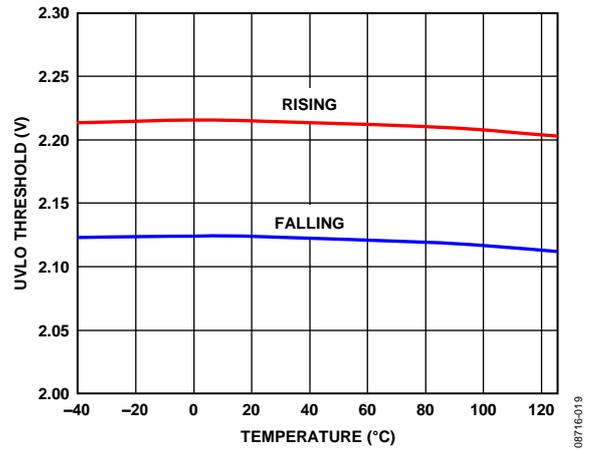


図 19. UVLO スレッシュホールドの温度特性 ($V_{IN} = 3.3V$)

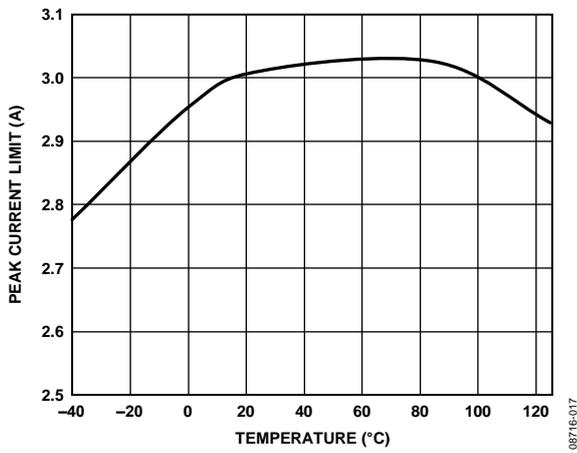


図 17. ピーク電流制限値の温度特性 (ADP2119, $V_{IN} = 3.3V$)

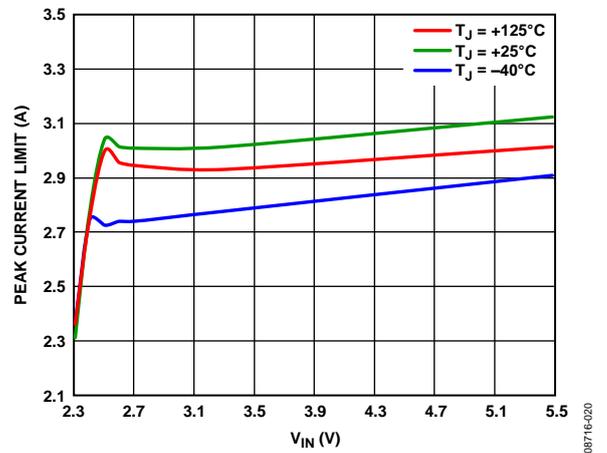


図 20. V_{IN} 対ピーク電流制限値 (ADP2119)

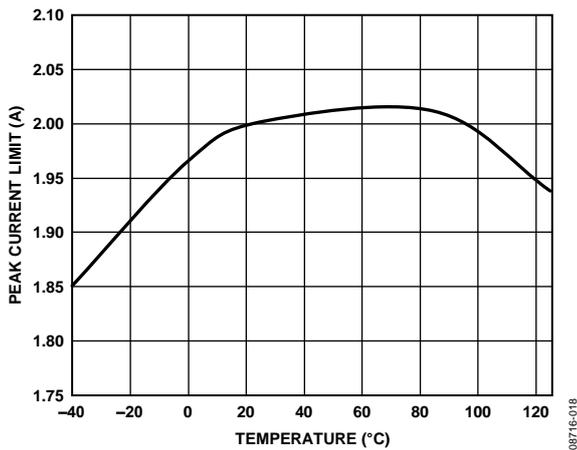


図 18. ピーク電流制限値の温度特性 (ADP2120, $V_{IN} = 3.3V$)

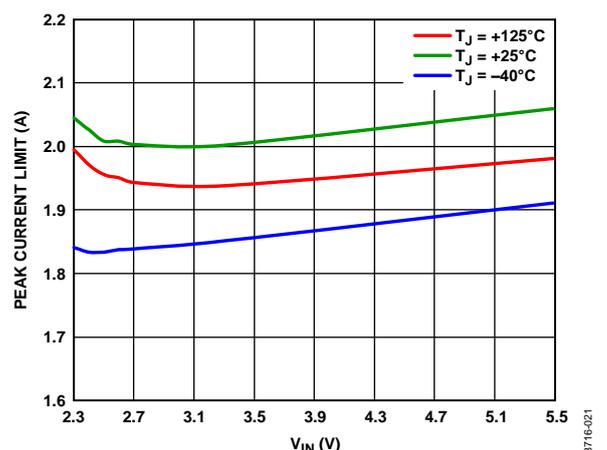


図 21. V_{IN} 対ピーク電流制限値 (ADP2120)

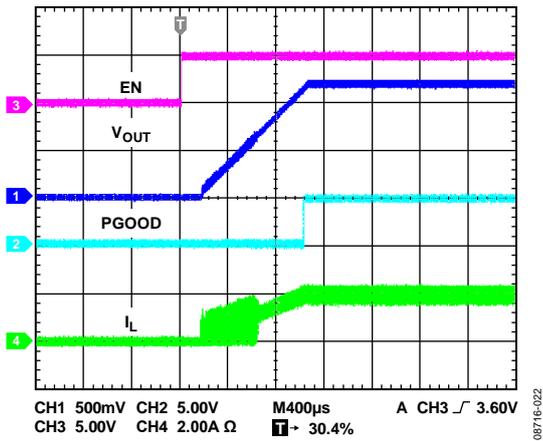


図 22.フル負荷でのソフト・スタート(ADP2119、 $V_{IN} = 5\text{ V}$)

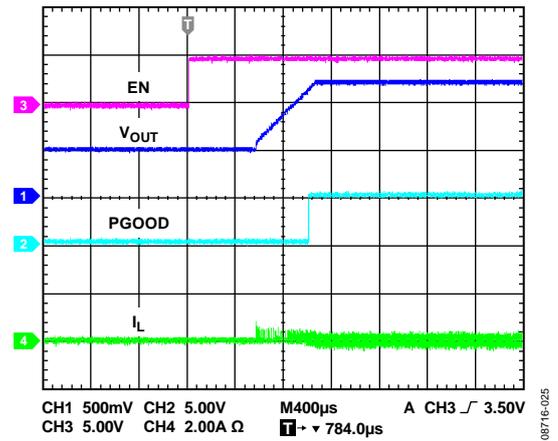


図 25.プリチャージ出力でのソフト・スタート(ADP2119、 $V_{IN} = 5\text{ V}$)

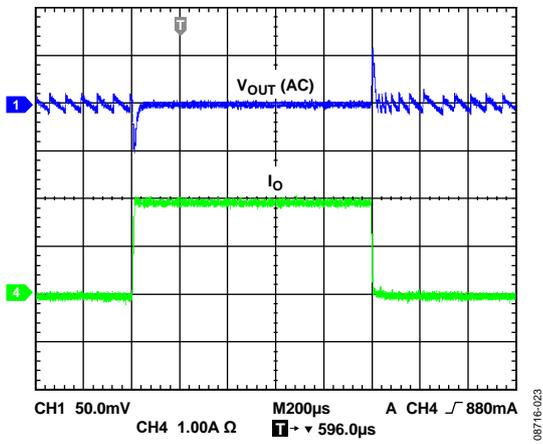


図 23.負荷過渡応答(ADP2119、PFM、 $V_{IN} = 5\text{ V}$)

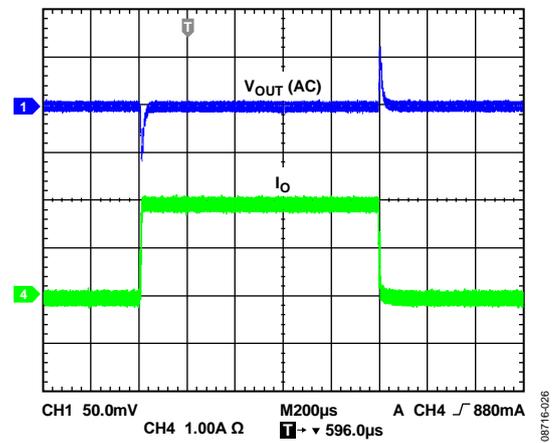


図 26.負荷過渡応答(ADP2119、FPWM、 $V_{IN} = 5\text{ V}$)

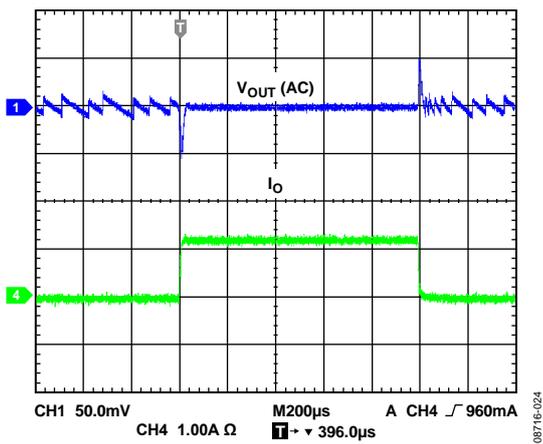


図 24.負荷過渡応答(ADP2120、PFM、 $V_{IN} = 5\text{ V}$)

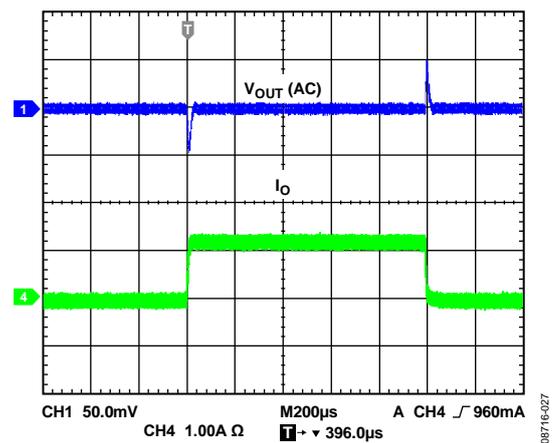


図 27.負荷過渡応答(ADP2120、FPWM、 $V_{IN} = 5\text{ V}$)

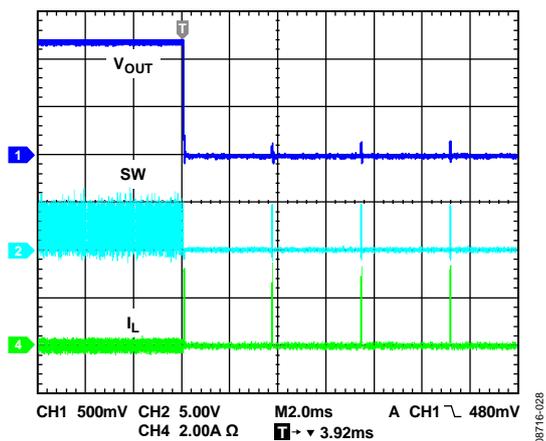


図 28.出力短絡(ADP2119)

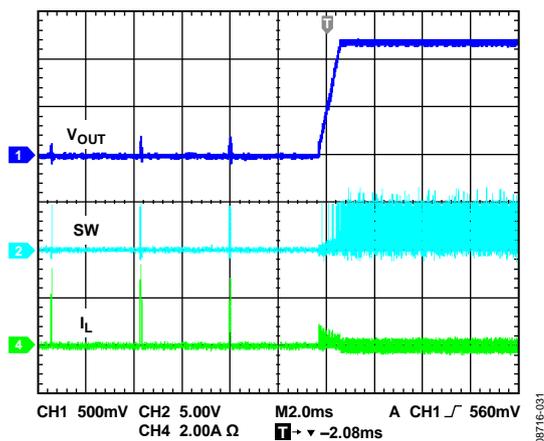


図 31.出力短絡回復(ADP2119)

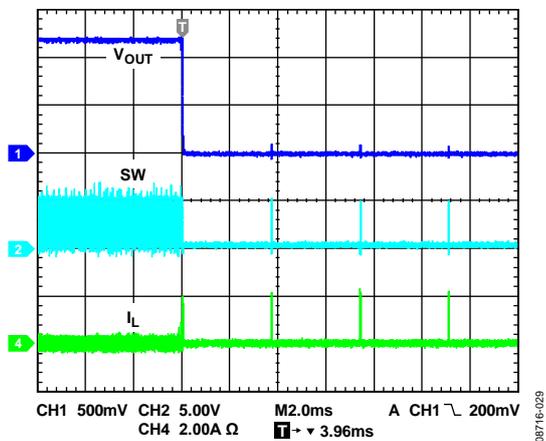


図 29.出力短絡(ADP2120)

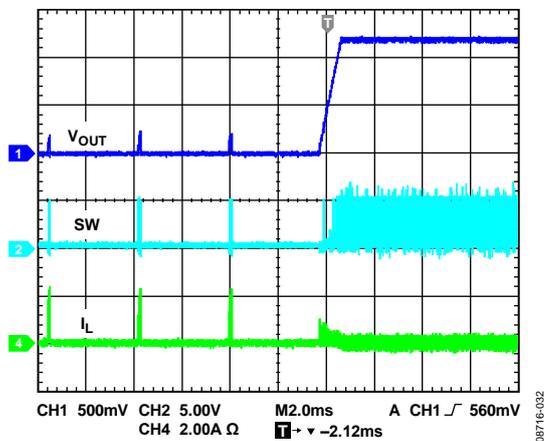


図 32.出力短絡回復(ADP2120)

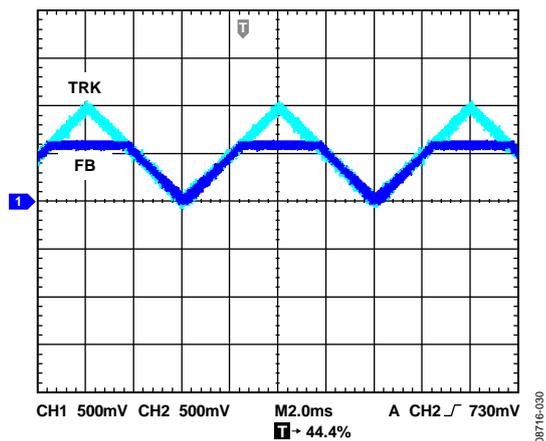


図 30.トラッキング機能

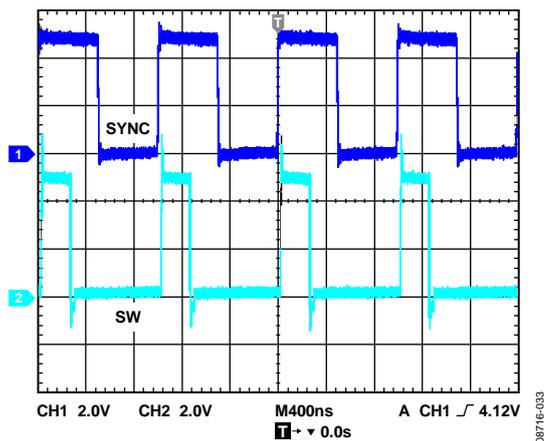


図 33.1 MHz への同期

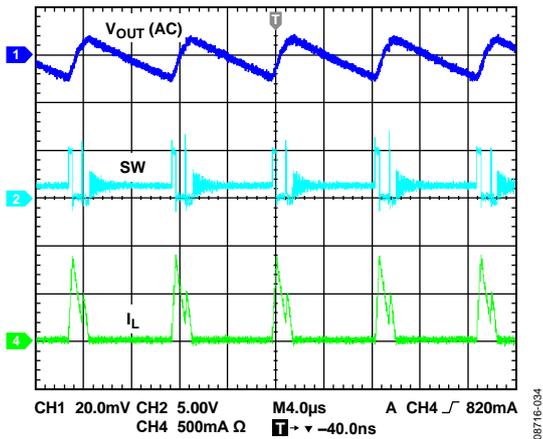


図 34.PFM モード

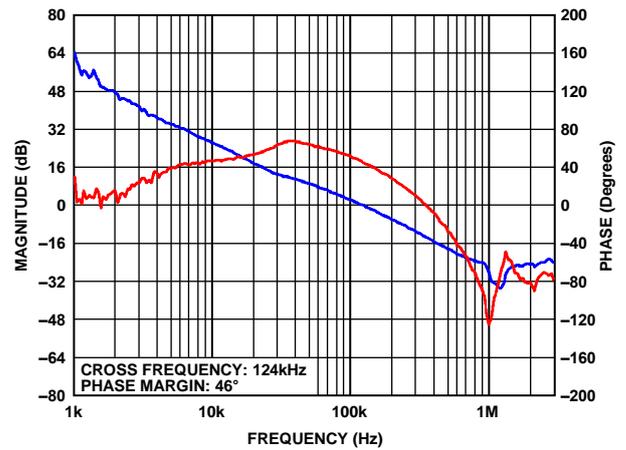


図 37.ADP2119 の周波数特性

$V_{IN} = 5\text{ V}$, $V_{OUT} = 1.0\text{ V}$, $I_O = 2\text{ A}$,
 $L = 1\text{ }\mu\text{H}$, $C_{OUT} = 2 \times 22\text{ }\mu\text{F}$

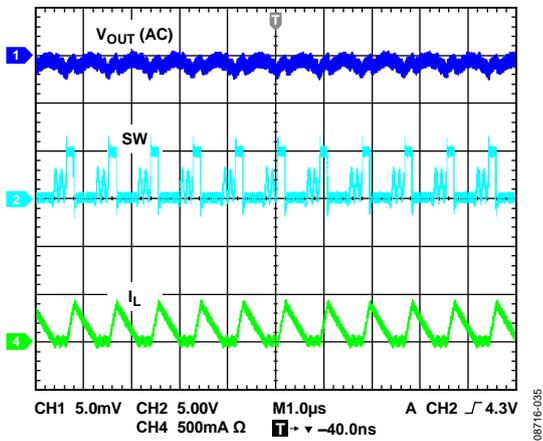


図 35.非連続導通モード(DCM)

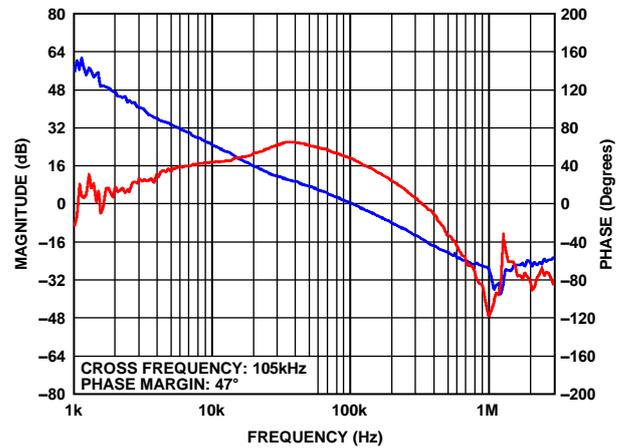


図 38.ADP2119 の周波数特性

$V_{IN} = 5\text{ V}$, $V_{OUT} = 1.2\text{ V}$, $I_O = 2\text{ A}$,
 $L = 1.5\text{ }\mu\text{H}$, $C_{OUT} = 2 \times 22\text{ }\mu\text{F}$

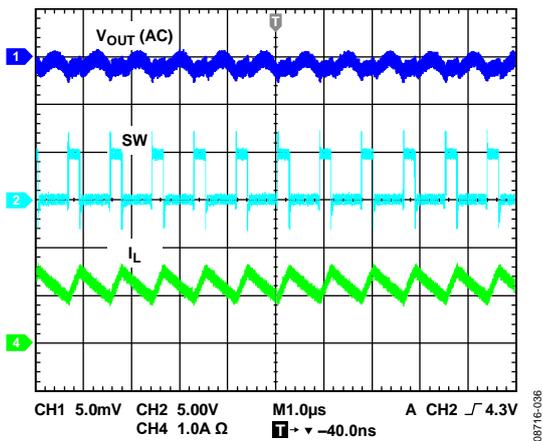


図 36.連続導通モード(CCM)

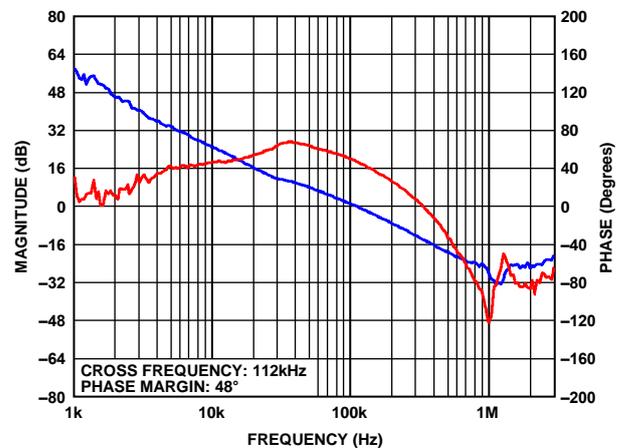
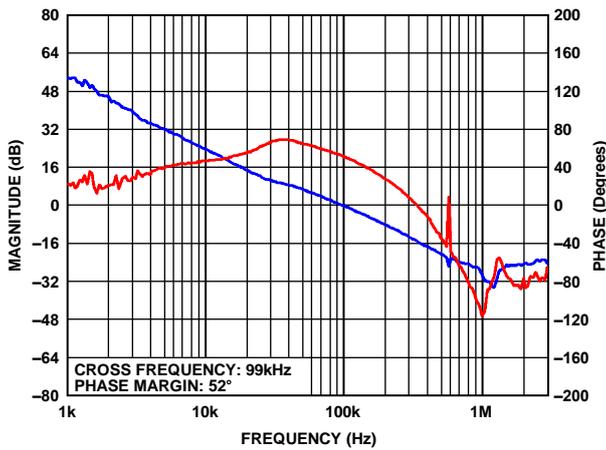


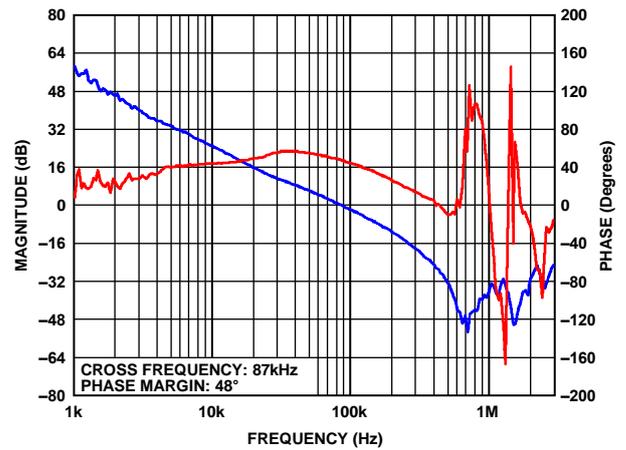
図 39.ADP2119 の周波数特性

$V_{IN} = 5\text{ V}$, $V_{OUT} = 1.5\text{ V}$, $I_O = 2\text{ A}$,
 $L = 1.5\text{ }\mu\text{H}$, $C_{OUT} = 22\text{ }\mu\text{F} + 10\text{ }\mu\text{F}$



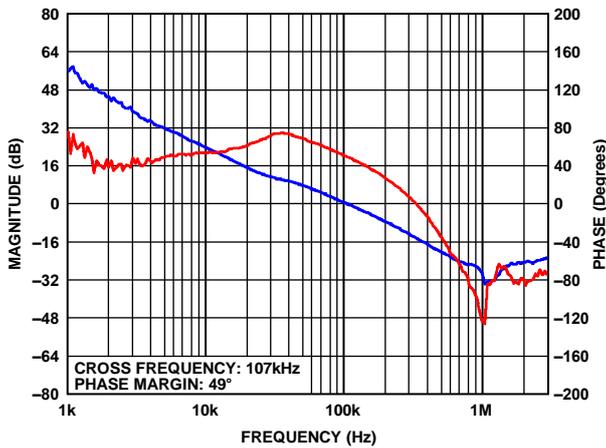
08716-040

図 40. ADP2119 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 1.8\text{ V}$, $I_O = 2\text{ A}$,
 $L = 1.5\text{ }\mu\text{H}$, $C_{OUT} = 22\text{ }\mu\text{F} + 10\text{ }\mu\text{F}$



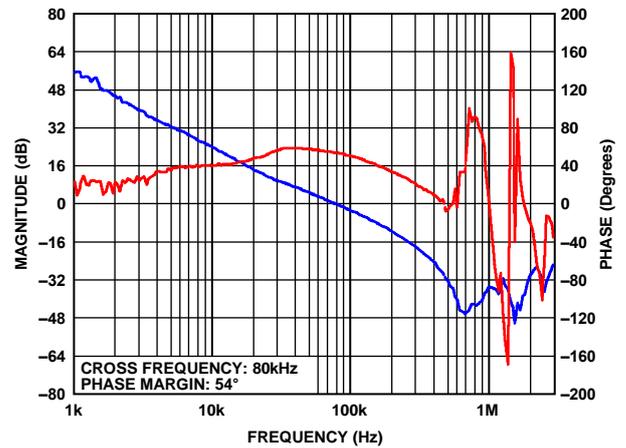
08716-043

図 43. ADP2120 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 1.0\text{ V}$, $I_O = 1.25\text{ A}$,
 $L = 1.5\text{ }\mu\text{H}$, $C_{OUT} = 22\text{ }\mu\text{F} + 10\text{ }\mu\text{F}$



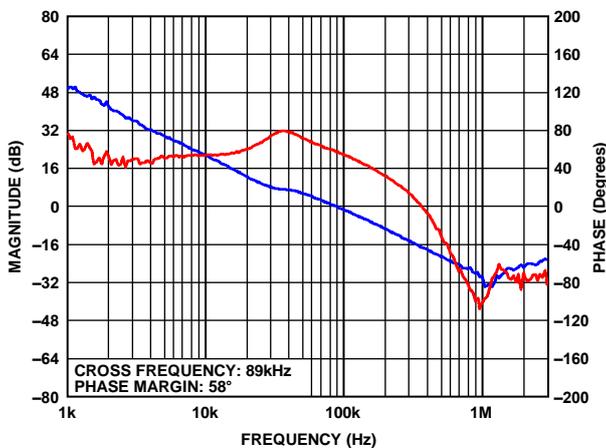
08716-041

図 41. ADP2119 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 2.5\text{ V}$, $I_O = 2\text{ A}$,
 $L = 1.5\text{ }\mu\text{H}$, $C_{OUT} = 22\text{ }\mu\text{F}$



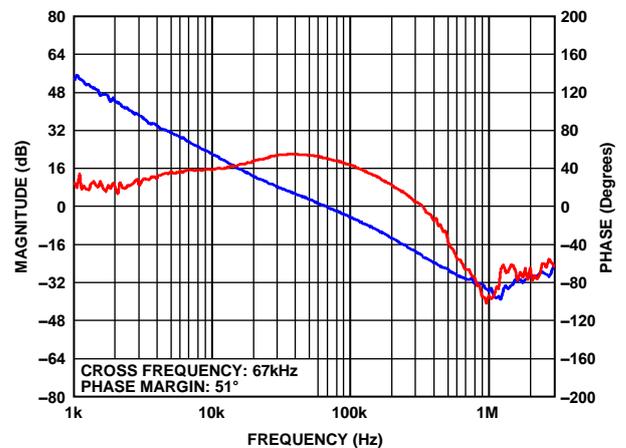
08716-044

図 44. ADP2120 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 1.2\text{ V}$, $I_O = 1.25\text{ A}$,
 $L = 1.5\text{ }\mu\text{H}$, $C_{OUT} = 22\text{ }\mu\text{F} + 10\text{ }\mu\text{F}$



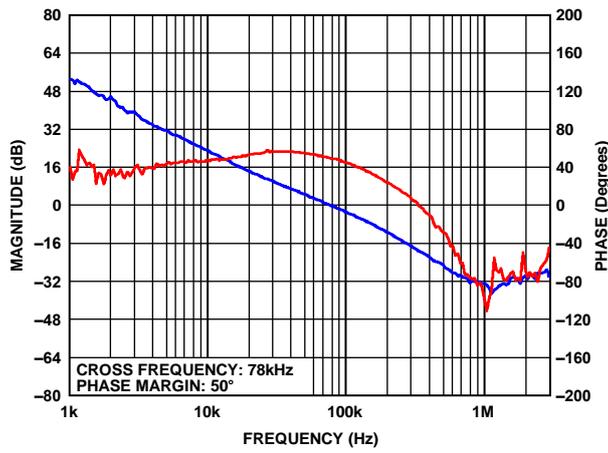
08716-042

図 42. ADP2119 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 3.3\text{ V}$, $I_O = 2\text{ A}$,
 $L = 1.5\text{ }\mu\text{H}$, $C_{OUT} = 22\text{ }\mu\text{F}$



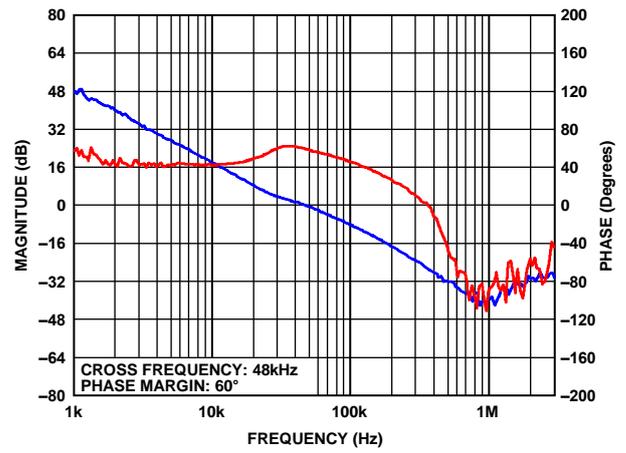
08716-045

図 45. ADP2120 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 1.5\text{ V}$, $I_O = 1.25\text{ A}$,
 $L = 2.2\text{ }\mu\text{H}$, $C_{OUT} = 22\text{ }\mu\text{F} + 10\text{ }\mu\text{F}$



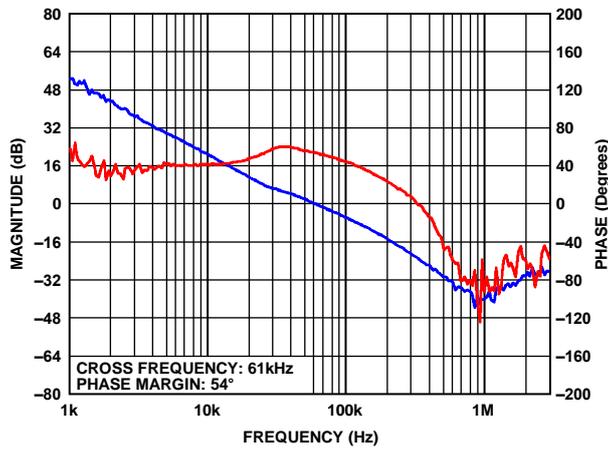
08716-046

図 46. ADP2120 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 1.8\text{ V}$, $I_O = 1.25\text{ A}$,
 $L = 2.2\text{ }\mu\text{H}$, $C_{OUT} = 2 \times 10\text{ }\mu\text{F}$



08716-048

図 48. ADP2120 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 3.3\text{ V}$, $I_O = 1.25\text{ A}$,
 $L = 2.2\text{ }\mu\text{H}$, $C_{OUT} = 2 \times 10\text{ }\mu\text{F}$



08716-047

図 47. ADP2120 の周波数特性
 $V_{IN} = 5\text{ V}$, $V_{OUT} = 2.5\text{ V}$, $I_O = 1.25\text{ A}$,
 $L = 2.2\text{ }\mu\text{H}$, $C_{OUT} = 2 \times 10\text{ }\mu\text{F}$

機能ブロック図

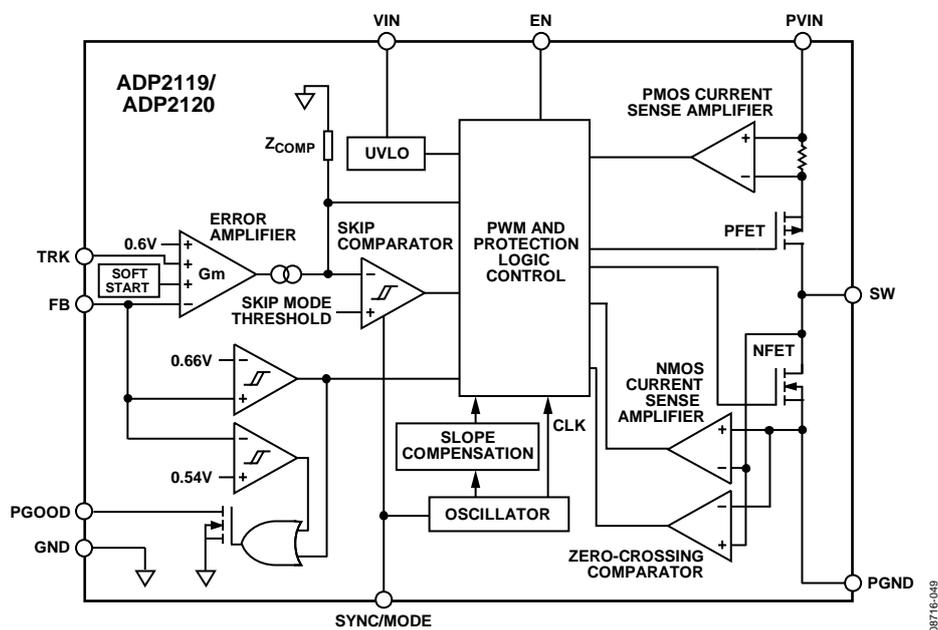


図 49.機能ブロック図

083716-049

動作原理

ADP2119/ADP2120 は、ハイ・サイド・スイッチとローサイド同期整流器を内蔵し、固定周波数とピーク電流モード・アーキテクチャを採用した降圧 DC/DC レギュレータです。高いスイッチング周波数と小型の 10 ピン 3 mm × 3 mm LFCSP_WD パッケージの採用により、小型の降圧 DC/DC レギュレータ・ソリューションを提供します。内蔵のハイ・サイド・スイッチ(P チャンネル MOSFET)と同期整流器(N チャンネル MOSFET)により、中程度負荷からフル負荷で高い効率を提供し、軽い負荷での効率は PFM モードを使って向上させます。

ADP2119/ADP2120 は 2.3 V ~ 5.5 V の入力電圧をサポートし、下側 0.6 V での出力電圧を安定化します。また、ADP2119/ADP2120 では、出力電圧を 3.3 V、2.5 V、1.8 V、1.5 V、1.2 V、1.0 V に設定したオプションも提供しています。

制御方式

ADP2119/ADP2120 では、固定周波数のピーク電流モード PWM 制御アーキテクチャを採用し、中負荷からフル負荷に対して PWM モードで動作しますが、軽い負荷では、PFM モード(イネーブルした場合)にシフトして高い効率を維持します。固定周波数の PWM モードで動作する場合、内蔵スイッチのデューティ・サイクルが調節されて、出力電圧が安定化されます。軽い負荷に対して PFM モードで動作する場合は、スイッチング周波数が調節されて、出力電圧が安定化されます。

負荷電流がパルス・スキッピング・スレッシュホールド電流より大きいとき、ADP2119/ADP2120 は PWM モードで動作します。この値より小さい負荷電流では、レギュレータは滑らかに PFM 動作モードへ移行します。

PWM 動作モード

PWM モードでは、ADP2119/ADP2120 は固定周波数で動作します。各発振器サイクルの開始で、P チャンネル MOSFET スイッチがターンオンして、インダクタの両端に正電圧が加わります。インダクタ電流は電流検出信号がピーク・インダクタ電流レベルを超えるまで増加し、P チャンネル MOSFET スイッチがターンオフし、N チャンネル MOSFET 同期整流器がターンオンします。これにより、インダクタの両端に負電圧が加わり、インダクタ電流が減少します。サイクルの残りの間またはインダクタ電流がゼロになるまで同期整流器のオンが続き、これによりゼロ交差コンパレータが N チャンネル MOSFET もターンオフさせます。

ピーク・インダクタ電流レベルは V_{COMP} により設定されます。 V_{COMP} は、帰還電圧と 0.6 V の内部リファレンス電圧とを比較する相互コンダクタンス誤差アンプの出力です。

PFM 動作モード

PFM モードがイネーブルされると、負荷電流がパルス・スキッピング・スレッシュホールド電流より小さくなったときに、レギュレータは変数周波数 PFM 動作モードへ滑らかに移行します。スイッチングの継続は、出力電圧をレギュレーション内に維持するためにのみ必要です。出力電圧がレギュレーションを下回ると、デバイスは発振器の数サイクル間 PWM モードになって出力電圧を増加させてレギュレーションへ戻ります。バーストとバーストの間の待ち時間に、両パワー・スイッチがオフになり、出力コンデンサが負荷電流を供給します。出力電圧が時々定期的に低下して戻ることがあるため、このモードでの出力電圧リップルは PWM 動作モードでのリップルより大きくなります。

傾き補償

傾き補償機能は、低調波発振を防止するために 50% デューティ・サイクルの近くかその上で ADP2119/ADP2120 が動作する場合に、ADP2119/ADP2120 の内部電流制御ループを安定化させます。傾き補償機能は、P チャンネル MOSFET スイッチがオン状態のとき、電流検出信号に合成した電圧ランプを加算することにより実現されています。この電圧ランプは出力電圧に依存します。高い出力電圧で動作する場合、スロー補償が増えます。スロー補償のランプ値は、低調波発振を防止するために使用できる最小インダクタを決定します。

イネーブル/シャットダウン

EN 入力ピンは、1.2 V (typ) の高精度スレッシュホールドと 100 mV のヒステリシスを持っています。イネーブル電圧が 1.2 V を超えると、レギュレータがターンオンし、1.1 V (typ) を下回ると、レギュレータがターンオフします。入力電源が加わったときにデバイスを自動的にスタートさせるときは、EN と VIN を接続します。

ADP2119/ADP2120 がシャットダウンすると、ソフト・スタート・コンデンサが放電します。これにより、デバイスが再イネーブルされたとき、新しいソフト・スタート・サイクルが開始されます。

内蔵プルダウン抵抗(1 M Ω)は、EN がフローティングのままにされた場合、偶発的なイネーブルを防止します。

内蔵ソフト・スタート

ADP2119/ADP2120 は、出力電圧の立上がり時間を制限し、スタートアップ時の突入電流を小さくするソフト・スタート回路を内蔵しています。ソフト・スタート時間は、1024 クロック・サイクルに固定されています。

出力電圧がターンオンの前にプリチャージされると、ソフト・スタート電圧が FB ピン電圧を超えるまで両 MOSFET をターンオフさせることにより、デバイスが逆方向インダクタ電流(出力コンデンサを放電させます)を防止します。

トラッキング

ADP2119/ADP2120 は、出力電圧が別の電圧(マスター電圧)に追従できるようにするトラッキング入力 TRK を持っています。トラッキング入力は、FPGA、DSP、ASIC に対するコアと I/O 電圧のトラッキングで特に役立ちます。

内部誤差アンプには、内部リファレンス電圧、ソフト・スタート電圧、TRK 電圧の 3 本の正入力があります。誤差アンプは、FB 電圧をこの 3 つの電圧の内の最小電圧に設定します。マスター電圧に追従するときは、TRK ピンをマスター電圧の抵抗分圧器へ接続します。トラッキング機能を使わない場合は、TRK ピンを VIN へ接続します。

発振器および外部周波数同期

ADP2119/ADP2120 を外部周波数同期するときは、SYNC/MODE ピンに外部クロックを入力します。外部クロックの周波数は、1 MHz~2 MHz の範囲です。同期時には、レギュレータは CCM モードでのみ動作し、スイッチング周波数は外部クロックと同相です。

電流制限機能と短絡保護機能

ADP2119/ADP2120 は、電流の暴走を防止するピーク電流制限保護回路を内蔵しています。インダクタのピーク電流が電流制限値に到達すると、ハイ・サイド MOSFET がターンオフし、次のサイクルの開始まで、ローサイド MOSFET がターンオンします。過電流カウンタは、この間インクリメントを続けます。過電流カウンタのカウント値が 10 を超えると、デバイスは瞬断モードになり、ハイ・サイド MOSFET とローサイド MOSFET がターンオフします。デバイスは 4096 クロック・サイクル間このモードを維持した後に、ソフト・スタートから再起動を試みます。電流制限故障が解消されると、デバイスは通常の動作を再開します。その他の場合は、電流制限違反を 10 回カウントした後に、再度瞬断モードになります。

過電圧保護機能(OVP)

出力電圧は、通常動作で 0.6 V (typ)の FB ピンを使用するコンパレータにより連続モニタされます。FB 電圧が 0.66 V (typ)を超えると、このコンパレータがセットされて、出力の過電圧状態が表示されます。電圧が 16 クロック・サイクル間このスレッシュホールドを超えたままになると、ハイ・サイド MOSFET がターンオフし、ローサイド MOSFET を流れる電流が制限値(強制連続導通モードの場合-0.6 A、PFM モードの場合 0 A)に到達するまでローサイド MOSFET がターンオンします。その後、FB が 0.54 V (typ)を下回るまで両 MOSFET はオフ状態を維持し、この時点でデバイスは再起動します。この状態での PGOOD の動作は、パワーグッドのセクションで説明します。

低電圧ロックアウト(UVLO)

ADP2119/ ADP2120 は低電圧ロックアウト回路を内蔵しています。入力電圧が 2.1 V を下回ると、デバイスはシャットダウンし、両パワー・スイッチと同期整流器がターンオフします。電圧が 2.2 V を上回ると、ソフト・スタート期間が開始され、デバイスがイネーブルされます。

サーマル・シャットダウン

ADP2119/ADP2120 のジャンクション温度が 150°C を上回ると、サーマル・シャットダウン回路により、レギュレータがターンオフさせられます。極限のジャンクション温度は、高電流動作、回路ボード・デザインの不良、および/または高い周囲温度から発生します。サーマル・シャットダウンが発生した場合に、チップ温度が 125°C より低くなるまでデバイスが動作を再開しないようにするため、25°C のヒステリシスが使用されています。サーマル・シャットダウンから抜け出すとき、ソフト・スタートが開始されます。

パワーグッド(PGOOD)

PGOOD は、アクティブ・ハイのオープン・ドレイン出力であるためプルアップ抵抗が必要です。ハイ・レベルは、FB ピンの電圧(したがって出力電圧)が所望値の±10%内にあることを表示します。このピンがロー・レベルになると、FB ピンの電圧が所望値の±10%以内でないことを表示します。FB の範囲外が検出された後に、16 サイクルの待ち時間があります。

レギュレータ内で、これより大きいまたは小さいインダクタ値と出力コンデンサ値を使用することができますが、システムの安定性と負荷過渡の性能をチェックする必要があります。ADP2119 に対する最小出力コンデンサは 22 μF 、ADP2120 に対しては 10 μF です。また、インダクタの範囲は 1 μH ~3.3 μH です。

表 7. 推奨インダクタ

Manufacturer	Part Number
Sumida	CDRH5D18BHPNP, CDR6D23MNNP
TOKO	DE4518C, D62LCB
Coilcraft	LPS5030, LPS5015

表 8. 推奨コンデンサ

Manufacturer	Part Number	Description
Murata	GRM31CR60J226KE19	22 μF , 6.3 V, X5R, 1206
Murata	GRM319R60J106KE19	10 μF , 6.3 V, X5R, 1206
TDK	C3216X5R0J226M	22 μF , 6.3 V, X5R, 1206
TDK	C3216X5R0J106M	10 μF , 6.3 V, X5R, 1206

入力コンデンサの選択

入力コンデンサは、PVIN でのスイッチ電流から発生する入力電圧リップルを小さくします。入力コンデンサは PVIN ピンでのみだけ近くに接続してください。10 μF または 22 μF のセラミック・コンデンサが推奨されます。入力コンデンサの rms 電流定格は、次式で計算される値より大きい必要があります。

$$I_{RMS} = I_O \times \sqrt{D \times (1 - D)}$$

電圧のトラッキング

ADP2119/ADP2120 は、図 51 に示すように、出力(スレーブ電圧)が外部電圧(マスター電圧)に追従できるようにするトラッキング機能を内蔵しています。

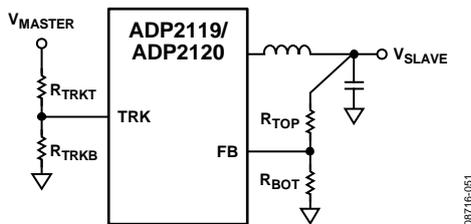


図 51. 電圧のトラッキング

一般的なアプリケーションは、一致トラッキングです(図 52 参照)。一致トラッキングでは、スレーブ出力電圧がレギュレーション状態になるまでマスター電圧に一致するように制限されず。TRK ピンは、マスター電圧の抵抗分圧器に接続します。一致トラッキングの場合は、 $R_{TRKT} = R_{TOP}$ かつ $R_{TRKB} = R_{BOT}$ に設定します。

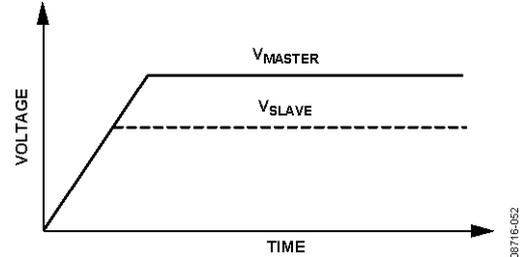


図 52. 一致トラッキング

比例トラッキングを図 53 に示します。スレーブ出力は、マスター電圧を分圧した値に制限に制限されます。このアプリケーションでは、スレーブ電圧とマスター電圧が同時に最終値に到達します。マスター電圧に対するスレーブ出力電圧の比は、次式のように 2 つの分圧器の関数になります(次式参照)。

$$\frac{V_{SLAVE}}{V_{MASTER}} = \frac{1 + \frac{R_{TOP}}{R_{BOT}}}{1 + \frac{R_{TRKT}}{R_{TRKB}}}$$

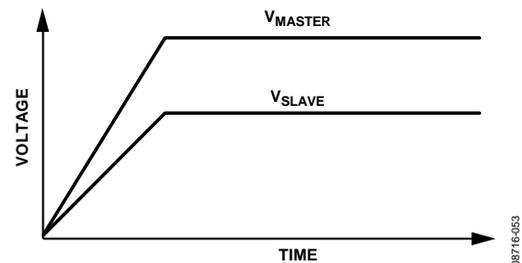
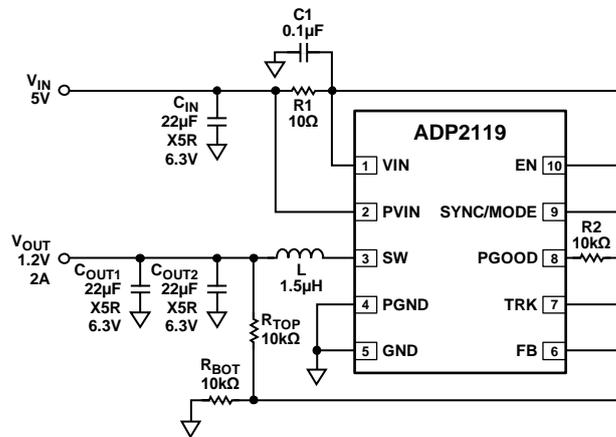


図 53. 比例トラッキング

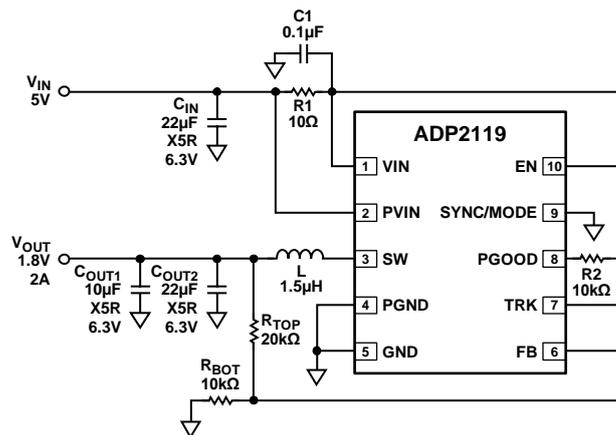
代表的なアプリケーション回路



L: CDRH5D18BHPNP-1R5M SUMIDA
 CIN, COUT1, COUT2: GRM31CR60J226KE19 MURATA

08716-054

図 54. 1.2 V、2 A、降圧レギュレータ、強制連続導通モード (ADP2119)



L: CDRH5D18BHPNP-1R5M SUMIDA
 CIN, COUT2: GRM31CR60J226KE19 MURATA
 COUT1: GRM319R60J106KE19 MURATA

08716-055

図 55. 1.8 V、2 A、降圧レギュレータ、PFM モードをイネーブル (ADP2119)

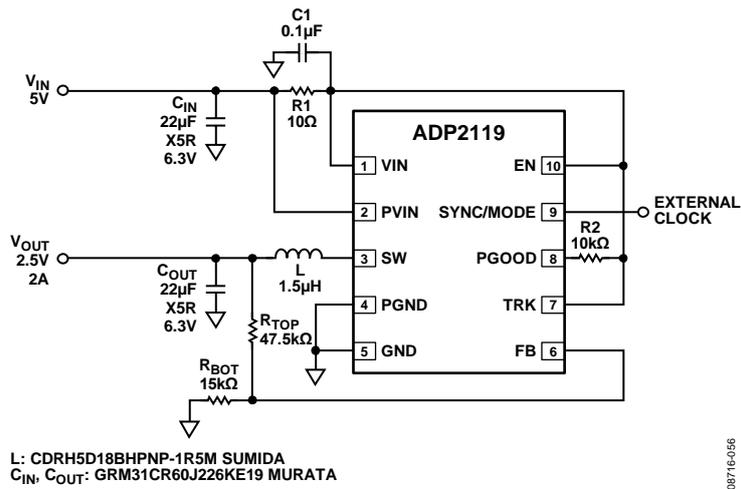


図 56.2.5 V、2 A、降圧レギュレータ、外部クロックへ同期化(ADP2119)

08716-056

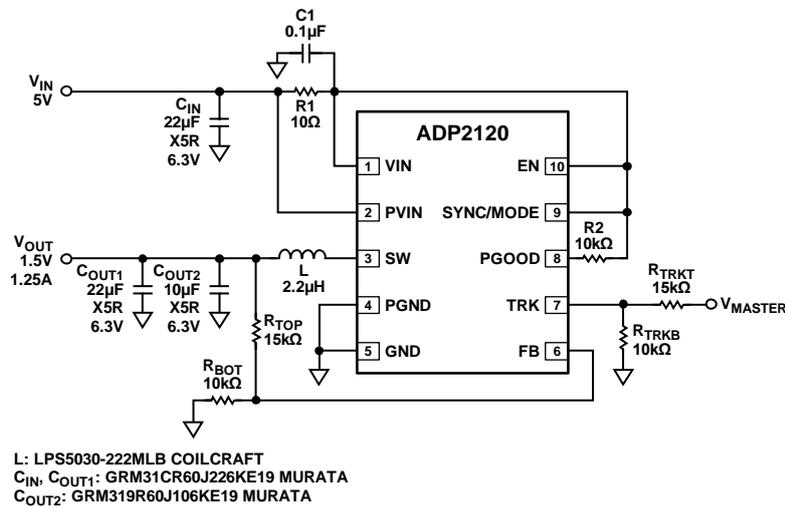


図 57.1.5 V、1.25 A、降圧レギュレータ、トラッキング・モード(ADP2120)

08716-057

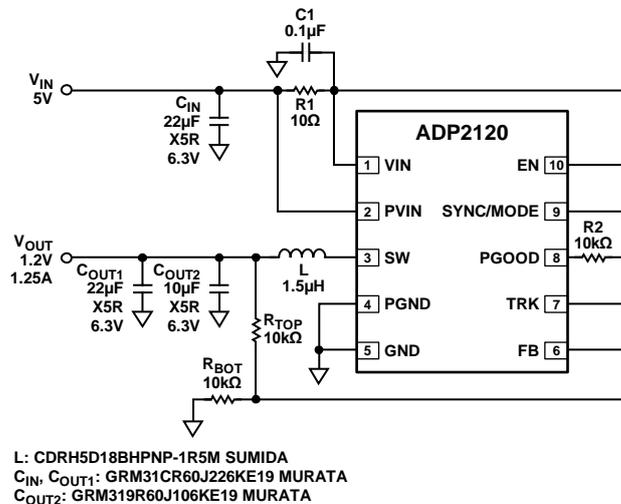


図 58.1.2 V、1.25 A、降圧レギュレータ、強制連続導通モード(ADP2120)

08716-058

