

## 3.3V、スペクトラム拡散EconOscillator

### 概要

DS1087Lは、周波数130kHz～66.6MHzのスペクトラム拡散(ディザ)方形波出力を生成するクロック発生器です。DS1087Lは工場では指定された周波数とスペクトラム拡散の比率をプログラミングされた状態で出荷されます。ただし、2線式プログラミングインタフェースによって、内蔵周波数分周器、ディザ出力の選択(2%または4%)、プログラマブル出力パワーダウン/ディセーブルモードをユーザは利用することができます。デバイス設定はすべて不揮発性(NV)のEEPROMに保存されるため、スタンドアロンアプリケーションとして動作させることが可能です。DS1087Lは、電力消費重視のアプリケーション用に、パワーダウンピンや出力イネーブル制御ピンを備えています。

### アプリケーション

プリンタ

コピー機

PC

コンピュータ周辺装置

セル電話

ケーブルモデム

### 標準周波数オプション

PART	FREQUENCY (MHz)	SPREAD (%)
DS1087LU-202	2.0480	2
DS1087LU-402	2.0480	4
DS1087LU-210	10.0	2
DS1087LU-216	16.6	2
DS1087LU-266	66.6	2
DS1087LU-466	66.6	4
DS1087LU-yxx	Fixed up to 66.6	2 or 4

カスタム周波数及び20以上の標準周波数のオプションがあります。詳細についてはお問合せください。

EconOscillatorは、Dallas Semiconductorの商標です。標準動作回路はデータシートの最後に記載されています。

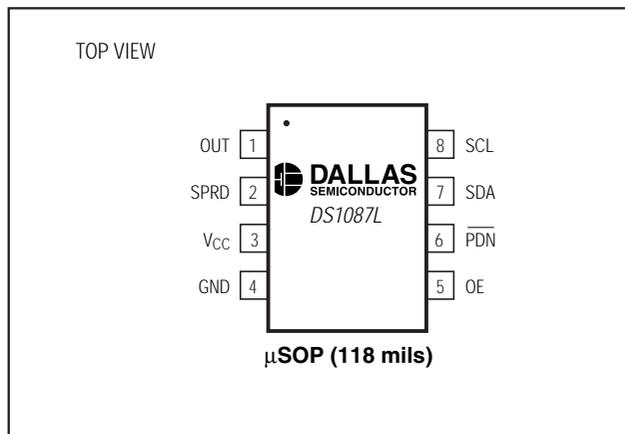
### 特長

- ◆ 出荷時設定による方形波発生器：130kHz～66.6MHz
- ◆ 外付けタイミング部品不要
- ◆ EMIの低減
- ◆ 電源電圧：2.7V～3.6V
- ◆ 分周器によって周波数はユーザプログラマブル：最低130kHz(マスタ発振器の周波数に依存)
- ◆ ディザ出力を選択可能：2%または4%
- ◆ グリッチレス出力イネーブル制御
- ◆ 2線式シリアルインタフェース
- ◆ 不揮発性設定
- ◆ パワーダウンモード
- ◆ プログラマブルな出力パワーダウン/ディセーブルモード

### 型番

PART	TEMP RANGE	PIN-PACKAGE
DS1087LU-yxx	-40°C to +85°C	8 $\mu$ SOP (118 mils)

### ピン配置



# 3.3V、スペクトラム拡散EconOscillator

DS1087L

## ABSOLUTE MAXIMUM RATINGS

Voltage Range on V<sub>CC</sub> Relative to Ground .....-0.5V to +6.0V  
 Voltage Range on SPRD,  $\overline{\text{PDN}}$ , OE, SDA, SCL  
 Relative to Ground\* .....-0.5V to (V<sub>CC</sub> + 0.5V)  
 Operating Temperature Range .....-40°C to +85°C  
 \*This voltage must not exceed 6.0V.

Programming Temperature Range .....0°C to +70°C  
 Storage Temperature Range .....-55°C to +125°C  
 Soldering Temperature .....See IPC/JEDEC J-STD-020A

*Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.*

## RECOMMENDED DC OPERATING CONDITIONS

(V<sub>CC</sub> = 2.7V to 3.6V, T<sub>A</sub> = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS
Supply Voltage	V <sub>CC</sub>	(Note 1)	2.7		3.6	V
High-Level Input Voltage (SDA, SCL, SPRD, $\overline{\text{PDN}}$ , OE)	V <sub>IH</sub>		0.7 x V <sub>CC</sub>		V <sub>CC</sub> + 0.3	V
Low-Level Input Voltage (SDA, SCL, SPRD, $\overline{\text{PDN}}$ , OE)	V <sub>IL</sub>		-0.3		0.3 x V <sub>CC</sub>	V

## DC ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub> = 2.7V to 3.6V, T<sub>A</sub> = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS
High-Level Output Voltage (OUT)	V <sub>OH</sub>	I <sub>OH</sub> = -4mA, V <sub>CC</sub> = min	2.4			V
Low-Level Output Voltage (OUT)	V <sub>OL</sub>	I <sub>OL</sub> = 4mA			0.4	V
Low-Level Output Voltage (SDA)	V <sub>OL1</sub>	3mA sink current	0		0.4	V
	V <sub>OL2</sub>	6mA sink current	0		0.6	
High-Level Input Current	I <sub>IH</sub>	V <sub>CC</sub> = 3.6V			1	μA
Low-Level Input Current	I <sub>IL</sub>	V <sub>IL</sub> = 0	-1			μA
Supply Current (Active)	I <sub>CC</sub>	C <sub>L</sub> = 15pF (output at f <sub>0</sub> )			15	mA
Standby Current (Power-Down)	I <sub>CCQ</sub>	Power-down mode			5	μA

## MASTER OSCILLATOR CHARACTERISTICS

(V<sub>CC</sub> = 2.7V to 3.6V, T<sub>A</sub> = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS
Master Oscillator Range Available	f <sub>0</sub>		33.3		66.6	MHz
Master Oscillator Frequency Tolerance	$\frac{\Delta f_0}{f_0}$	V <sub>CC</sub> = 3.3V, T <sub>A</sub> = +25°C (Note 2)	-0.5		+0.5	%
Voltage Frequency Variation	$\frac{\Delta f_V}{f_0}$	Over voltage range, T <sub>A</sub> = +25°C (Note 3)	-0.75		+0.75	%
Temperature Frequency Variation	$\frac{\Delta f_T}{f_0}$	0°C to +70°C, V <sub>CC</sub> = 3.3V (Note 4)	-0.5		+0.5	%
Temperature Frequency Variation	$\frac{\Delta f_T}{f_0}$	-40°C to +85°C, V <sub>CC</sub> = 3.3V (Note 4)	-1.5		+0.5	%
Dither Frequency Range		Prescaler bit J0 = 1 (Note 5)		2		%
		Prescaler bit J0 = 0 (Note 5)		4		
Dither Rate				f <sub>0</sub> / 4096		Hz

## AC ELECTRICAL CHARACTERISTICS

(V<sub>CC</sub> = 2.7V to 3.6V, T<sub>A</sub> = -40°C to +85°C.)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS
Frequency Stable After PRESCALER Change					1	period
Power-Up Time	t <sub>POR</sub> + t <sub>STAB</sub>	(Note 6)		0.1	0.5	ms
Enable of OUT After Exiting Power-Down Mode	t <sub>STAB</sub>				500	μs
OUT Disabled After Entering Power-Down Mode	t <sub>PDN</sub>				1	ms
Load Capacitance	C <sub>L</sub>	(Note 7)		15	50	pF
Output Duty Cycle (OUT)		T <sub>A</sub> = +25°C	45		55	%

# 3.3V、スペクトラム拡散EconOscillator

DS1087L

## AC ELECTRICAL CHARACTERISTICS—2-WIRE INTERFACE

(V<sub>CC</sub> = 2.7V to 3.6V, T<sub>A</sub> = 0°C to +70°C.)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f <sub>SCL</sub>	Fast mode (Note 8)			400	kHz
		Standard mode (Note 8)			100	
Bus Free Time Between a STOP and START Condition	t <sub>BUF</sub>	Fast mode (Note 8)	1.3			μs
		Standard mode (Note 8)	4.7			
Hold Time (repeated) START Condition	t <sub>HD:STA</sub>	Fast mode (Notes 8 and 9)	0.6			μs
		Standard mode (Notes 8 and 9)	4.0			
LOW Period of SCL	t <sub>LOW</sub>	Fast mode (Note 8)	1.3			μs
		Standard mode (Note 8)	4.7			
HIGH Period of SCL	t <sub>HIGH</sub>	Fast mode (Note 8)	0.6			μs
		Standard mode (Note 8)	4.0			
Setup Time for a Repeated START	t <sub>SU:STA</sub>	Fast mode	0.6			μs
		Standard mode	4.7			
Data Hold Time	t <sub>HD:DAT</sub>	Fast mode (Notes 8, 10, and 11)	0		0.9	μs
		Standard mode (Notes 8, 10, and 11)	0		0.9	
Data Setup Time	t <sub>SU:DAT</sub>	Fast mode (Note 8)	100			ns
		Standard mode (Note 8)	250			
Rise Time of Both SDA and SCL Signals	t <sub>R</sub>	Fast mode (Note 12)	20 + 0.1C <sub>B</sub>		300	ns
		Standard mode (Note 12)	20 + 0.1C <sub>B</sub>		1000	
Fall Time of Both SDA and SCL Signals	t <sub>F</sub>	Fast mode (Note 12)	20 + 0.1C <sub>B</sub>		300	ns
		Standard mode (Note 12)	20 + 0.1C <sub>B</sub>		1000	
Setup Time for STOP	t <sub>SU:STO</sub>	Fast mode	0.6			μs
		Standard mode	4.0			
Capacitive Load for Each Bus	C <sub>B</sub>	(Note 12)			400	pF
NV Write Cycle Time	t <sub>WR</sub>				10	ms
Input Capacitance	C <sub>I</sub>				5	pF

## NONVOLATILE MEMORY CHARACTERISTICS

(V<sub>CC</sub> = 2.7V to 3.6V)

PARAMETER	SYMBOL	CONDITION	MIN	TYP	MAX	UNITS
Writes		+70°C	10,000			

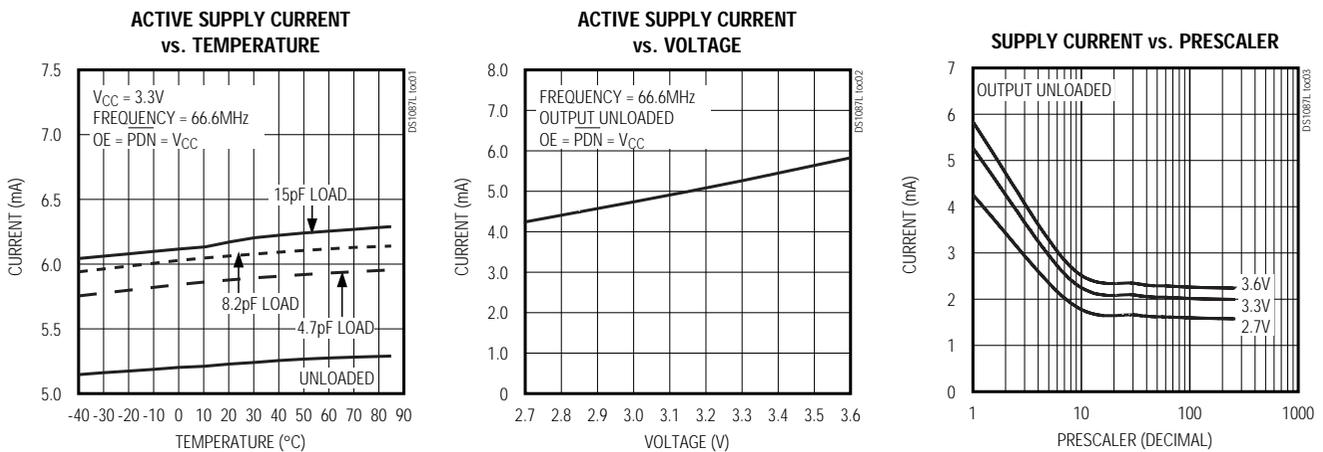
# 3.3V、スペクトラム拡散EconOscillator

DS1087L

- Note 1:** All voltages are referenced to ground.
- Note 2:** This is the absolute accuracy of the master oscillator frequency at the default settings.
- Note 3:** This is the change that is observed in master oscillator frequency with changes in voltage from nominal voltage at  $T_A = +25^\circ\text{C}$ .
- Note 4:** This is the percentage frequency change from the  $+25^\circ\text{C}$  frequency due to temperature at  $V_{CC} = 3.3\text{V}$ .
- Note 5:** The dither deviation of the master oscillator frequency is unidirectional and lower than the undithered frequency.
- Note 6:** This indicates the time elapsed between power-up and the output becoming active. An on-chip delay is intentionally introduced to allow the oscillator to stabilize.  $t_{\text{stab}}$  is equivalent to approximately 512 master clock cycles and depends on the programmed master oscillator frequency.
- Note 7:** Output voltage swings may be impaired at high frequencies combined with high output loading.
- Note 8:** A fast-mode device can be used in a standard-mode system, but the requirement  $t_{\text{SU:DAT}} > 250\text{ns}$  must then be met. This is automatically the case if the device does not stretch the LOW period of the SCL signal. If such a device does stretch the LOW period of the SCL signal, it must output the next data bit to the SDA line at least  $t_{\text{R MAX}} + t_{\text{SU:DAT}} = 1000\text{ns} + 250\text{ns} = 1250\text{ns}$  before the SCL line is released.
- Note 9:** After this period, the first clock pulse is generated.
- Note 10:** A device must internally provide a hold time of at least 300ns for the SDA signal (referred to as the  $V_{\text{IH MIN}}$  of the SCL signal) to bridge the undefined region of the falling edge of SCL.
- Note 11:** The maximum  $t_{\text{HD:DAT}}$  need only be met if the device does not stretch the LOW period ( $t_{\text{LOW}}$ ) of the SCL signal.
- Note 12:**  $C_B$ —total capacitance of one bus line, timing referenced to  $0.9 \times V_{CC}$  and  $0.1 \times V_{CC}$ .

## 標準動作特性

( $V_{CC} = 3.3\text{V}$ ,  $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

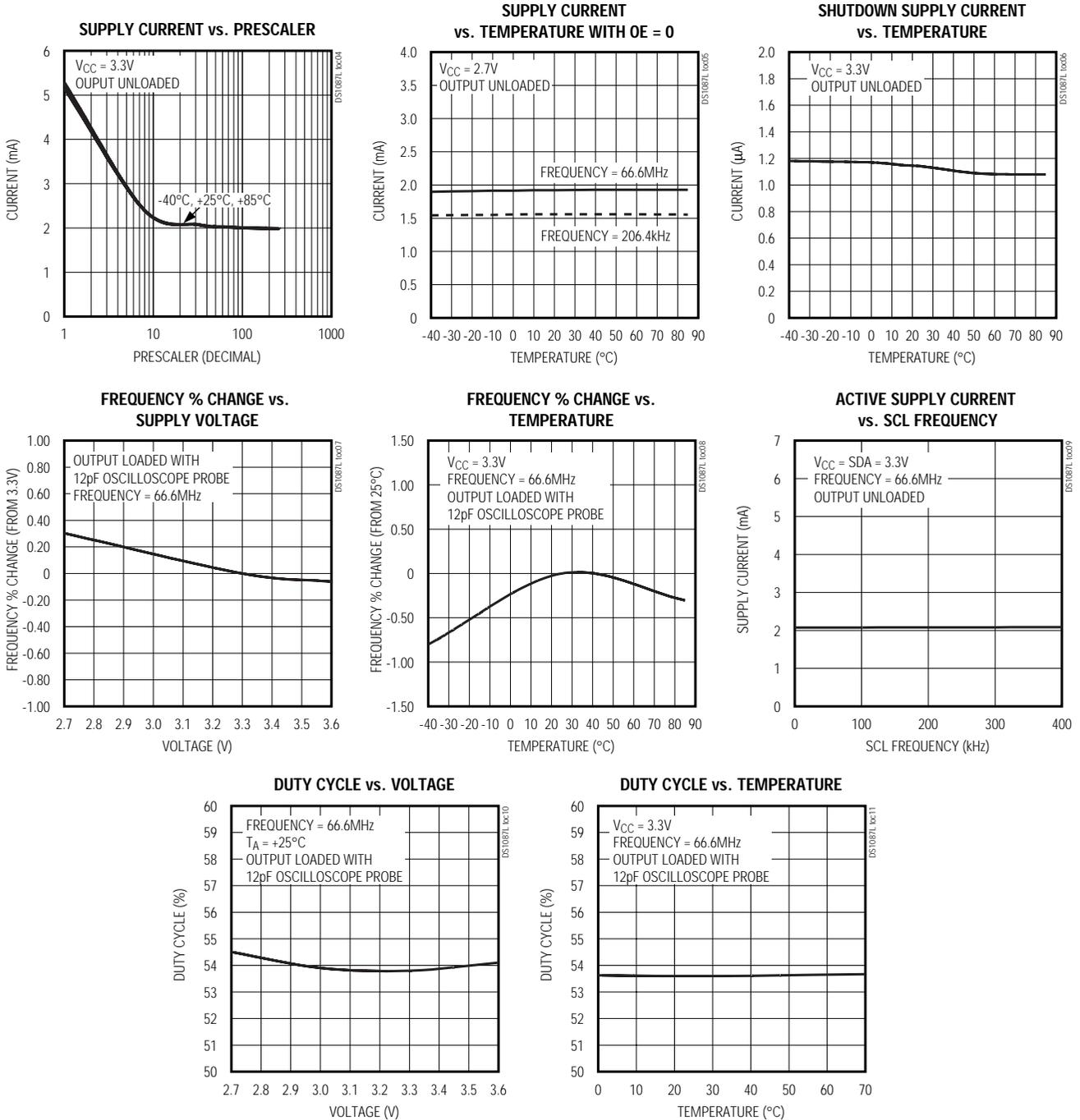


# 3.3V、スペクトラム拡散EconOscillator

DS1087L

## 標準動作特性 (続き)

( $V_{CC} = 3.3V$ ,  $T_A = +25^\circ C$ , unless otherwise noted.)



# 3.3V、スペクトラム拡散EconOscillator

DS1087L

## 端子説明

端子	名称	機能
1	OUT	発振器出力
2	SPRD	ディザイネーブル。このピンをハイにすると、ディザがイネーブルとなります。このピンをローにすると、ディザがディセーブルとなります。
3	VCC	電源
4	GND	グラウンド
5	OE	出力イネーブル。このピンをハイにすると、出力バッファがイネーブルとなります。このピンをローにすると、出力はディセーブル、内蔵マスタ発振器はオンのままとなります。
6	PDN	パワーダウン。このピンをハイにすると、マスタ発振器がイネーブルとなります。このピンをローにすると、マスタ発振器がディセーブルとなります(パワーダウンモード)。
7	SDA	2線式シリアルデータ。このピンを経由して、デバイスとシリアルデータのやり取りを行います。
8	SCL	2線式シリアルクロック。このピンを経由して、デバイスとクロックデータのやり取りを行います。

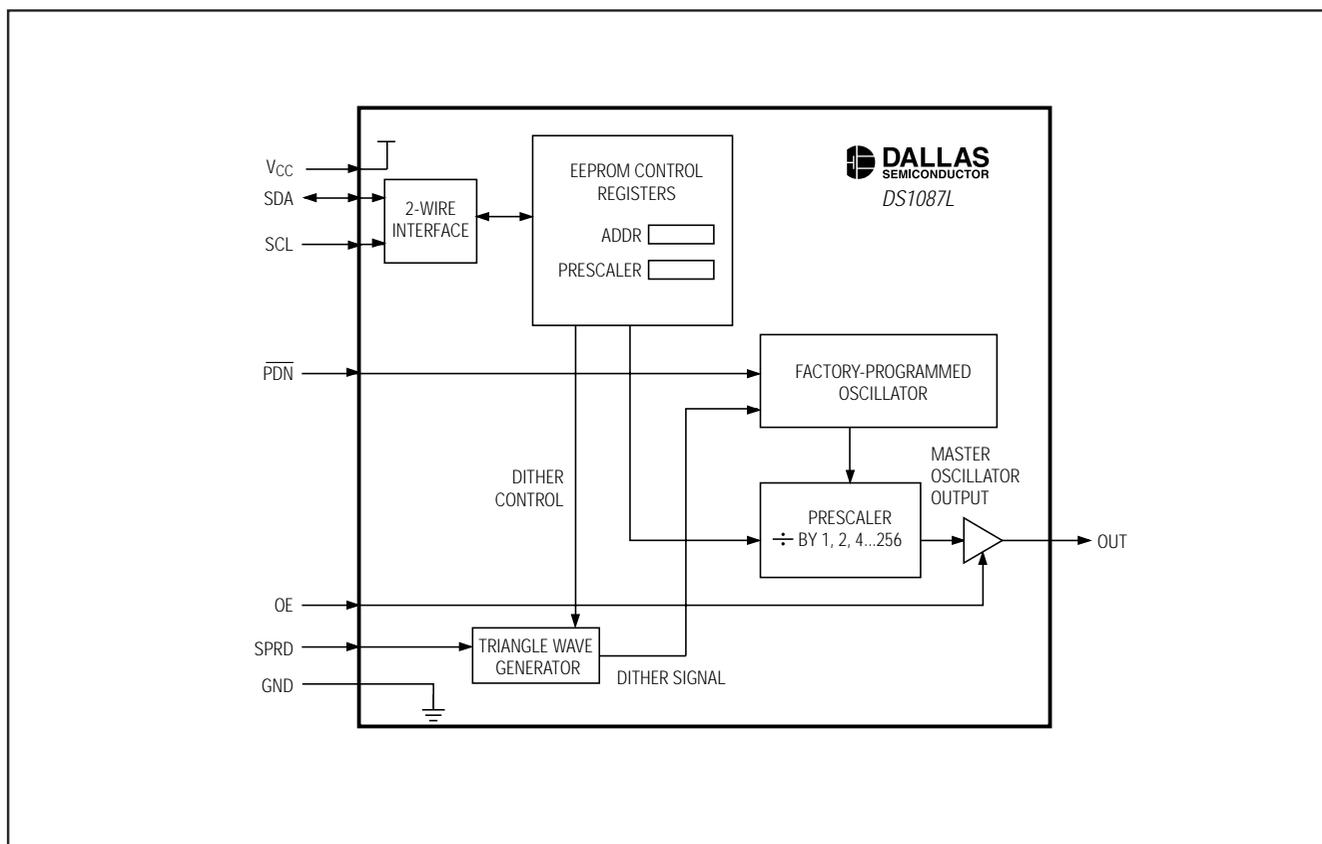


図1. ファンクションダイアグラム

# 3.3 V、スペクトラム拡散EconOscillator

DS1087L

表1. レジスタ一覧

REGISTER	ADDR	BINARY								FACTORY DEFAULT	ACCESS
PRESCALER	02h	X <sub>1</sub>	X <sub>1</sub>	LO/ HI $\bar{Z}$	J0	P3	P2	P1	P0	110-----b	R/W
ADDR	0Dh	X <sub>1</sub>	X <sub>1</sub>	X <sub>1</sub>	X <sub>1</sub>	WC	A2	A1	A0	11110000b	R/W
WRITE EE	3Fh	No Data								—	—

X<sub>1</sub>: 任意。1と読む。

## 詳細

DS1087Lのブロックダイアグラムを図1に示します。

### 出力周波数

内蔵マスタ発振器によって、33.3MHz～66.6MHzの方形波を生成します。マスタ発振器の周波数と出力周波数は、工場出荷時にプログラミングされています。ただし、ユーザ設定が可能なプログラマブル分周器があり、マスタ発振器周波数を2<sup>x</sup>(xは0～8)に分周することができます。

### 出力制御とパワーダウン

2種類のユーザ制御信号によって、出力の制御を行います。出カインェブルピン、OEによってクロック出力バッファの開閉を行い、消費電力が重要となるアプリケーションではPDNピンによりマスタ発振器をディセーブルして出力を切ります(グリッチを防止するため、パワーダウンコマンドを出力周波数2サイクルよりも10μs以上長く保持する必要があります)。パワーアップ時には、電源が安定し、マスタ発振器が512クロックサイクルを生成するまで、出力はディセーブルされます。

2種類の制御とも同期インェブルの機能を持ち、出力がインェブルされたとき、出力グリッチは発生しません。また、同期インェブルによって、(与えられた周波数設定に対して)インェブル信号から最初の出力遷移までの一定時間間隔が確保されます。

### スペクトラム拡散

DS1087Lは、放射ピークを小さくすることができます。出力周波数は、プログラミングされた周波数から-2%、あるいは-4%でディザリングできます。ディザをインェ

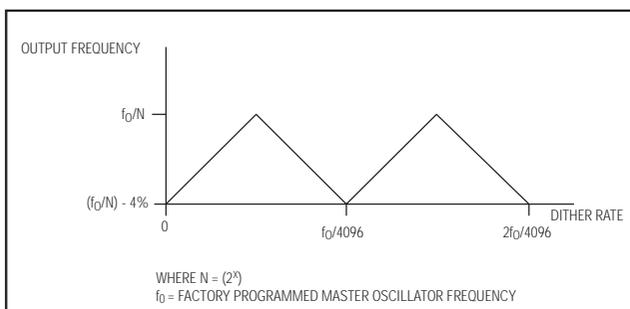


図2. 出力周波数とディザレートの関係

ブルにすると出力周波数は変化しますが、デューティサイクルは変化しません。

ディザはPRESCALERレジスタのJ0ビットで制御され、SPRDピンによってインェブルとなります。スペクトル減衰が最大になるのは、プリスケラを1にセットしたときです。プリスケラの設定が2倍になるごとに、スペクトル減衰量が2.7dBずつ低下します。このようになる理由は、プリスケラの分周器機能によって低周波数におけるディザが平均化される傾向があるためです。ただし、スペクトル放射をもっとも厳しく制限しなければならないのは高周波数帯域であり、この帯域ではプリスケラの分周比が小さくなります。

三角波発振器によって、マスタ発振器にオフセット成分を注入し、出力のディザリングを行います。ディザレート(式1参照)は、マスタ発振器周波数に基づいています。図2に、出力周波数とディザレートの関係を示します。

$$\text{Dither Rate} = \frac{f_0}{4096} \quad (1)$$

ここで、f<sub>0</sub> = マスタ発振器周波数です。

## レジスタ

DS1087Lでは、レジスタでディザリング量と出力周波数、スレーブアドレスを変更します。表1にレジスタの一覧を示します。EEPROMにプログラムされるため、再プログラミングはデバイスの再構成を行うときのみ必要となります。

### PRESCALERレジスタ

ビット5: 出力ロー/ハイZ。これはLO/HI $\bar{Z}$ ビットで、出力を制御します。パワーダウン中で出力がディセーブルされているとき、LO/HI $\bar{Z}$ ビットを0にセットすると出力がハイZとなります。LO/HI $\bar{Z}$ ビットを1にセットすると、出力がローになります。

ビット4: ディザ制御。このJ0ビットによって、出力に適用するディザを制御します。J0をハイにすると2%ピークディザとなります。J0をローにすると4%ピークディザとなります。

### ビット3～ビット0:

プリスケアラ分周器。プリスケアラビット(ビットP3～ビットP0)によって、マスタ発振器周波数の分周比が決定されます。分周比は $2^x$ ( $x$ は0～8)です。8を超える値にプリスケアラビットをセットすると、8として取り扱われます。

### ADDRレジスタ

**ビット3:** 書き込み制御。このWCビットによって、レジスタ内容を書き換えたときに、それをEEPROMに書き込むかどうかを制御します。WC = 0(デフォルト)では、書き換え後、自動的にEEPROMへの書き込みが行われます。WC = 1とすると、WRITE EEコマンドが発行されたときのみEEPROMへの書き込みが行われます。WRITE EEコマンドの項目もご覧ください。

### ビット2～ビット0:

アドレス。A0、A1、A2の3つのビットにより、2線式スレーブアドレスの下位4ビットをセットします。

### WRITE EEコマンド

閉ループアプリケーションでレジスタの書き換えが頻繁に行われるような場合、WRITE EEコマンドが便利です。レジスタへの書き込みが頻繁に行われるアプリケーションでは、WCビットを1にセットし、EEPROMの消費を防ぎます。ADDRレジスタの値は、WCビットの値にかかわらず、すぐにEEPROMに書き込まれます。WRITE EEコマンドを受信すると、レジスタ内容がEEPROMにコピーされ、レジスタ設定がロックされます。

### 2線式シリアルポート動作

#### 2線式シリアルデータバス

DS1087Lとの通信は、2線式シリアルインタフェースで行います。バスに対してデータを送り出すデバイスをトランスミッタ、データを受け取るデバイスをレシーバといいます。このメッセージを制御するデバイスを「マスタ」といいます。また、マスタによって制御されるデバイスを「スレーブ」といいます。シリアルクロック(SCL)を生成するマスタデバイスがバスアクセスを管理し、バスを制御するSTART及びSTOP条件を生成します。2線式バスでDS1087Lはスレーブとして動作します。バスとの接続ポイントは、オープンドレインのI/OラインのSDAとSCLです。

バスプロトコルについて定義されていることは、以下のとおりです(図3、図5を参照してください)。

- データ転送は、バスがビジーでないときのみ開始することができます。
- データ転送中は、クロックラインがハイの間、データラインは安定していなければなりません。クロックラインがハイの間にデータラインが変化すると、制御信号だと解釈されます。

そのため、次のバス条件が規定されています。

**Bus not busy:** データラインとクロックラインの両方がハイに保たれます。

**Start data transfer:** クロックラインがハイで、データラインがハイからローに変化したときがSTART条件と規定されます。

**Stop data transfer:** クロックラインがハイで、データラインがローからハイに変化したときがSTOP条件と規定されます。

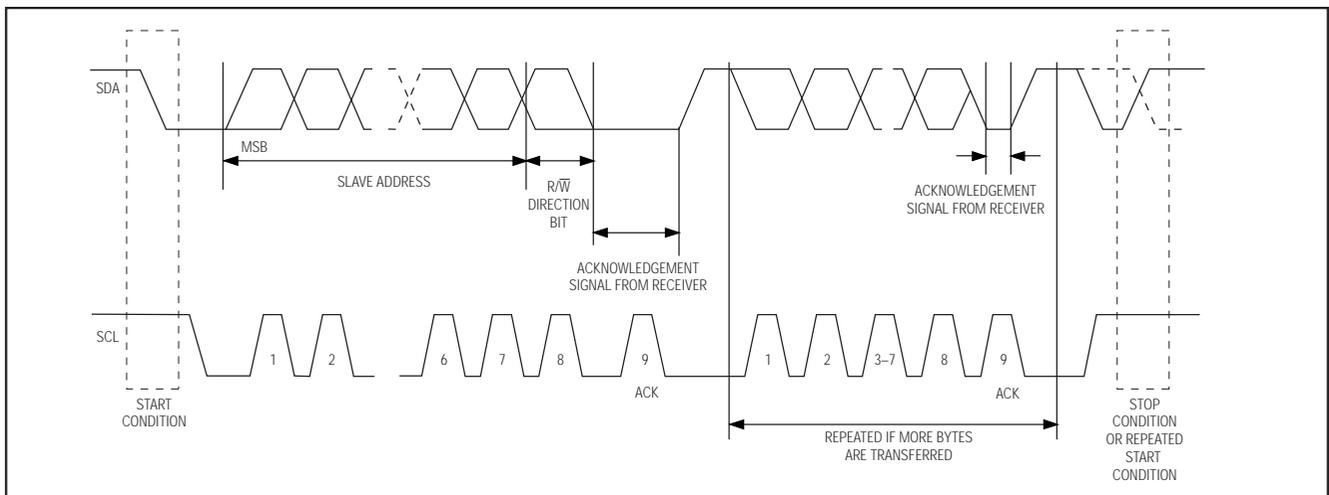


図3. 2線式データ転送プロトコル

### 3.3V、スペクトラム拡散EconOscillator

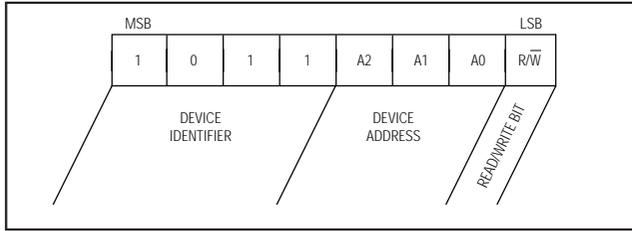


図4. スレーブアドレス

Data valid: START条件の後、クロック信号がハイの間、データラインが安定していた場合、データラインのデータが有効であるとみなされます。データライン上のデータの変更は、クロック信号がローの間に行わなければならないなりません。データビット当り1クロックパルスです。

データ転送は、START条件で開始され、STOP条件で終了します。START条件からSTOP条件までの間に転送することができるデータのバイト数に制限はなく、マスタデバイス側で決定されます。情報の転送はバイト単位で行われ、レシーバは第9ビットを使って応答します。

バス仕様の範囲で、標準モード(クロックレートが100kHz)と高速モード(クロックレートが400kHz)が定義されています。DS1087Lでは、両方のモードを利用することができます。

Acknowledge: 受信デバイスは、アドレスされたら、バイトデータ受信後に応答しなければならないなりません。応答ビットに必要なクロックパルスは、マスタデバイス側で生成します。

応答するデバイスは、応答クロックパルスの間にSDAラインをプルダウンし、応答クロックパルスがハイである間、SDAラインをローに保ちます。もちろん、セットアップ時間とホールド時間も考慮する必要があります。DS1087LのEEPROMに書き込みをしている間は、応答動作をすることができません。この場合、データ転送を要求してきたマスタに対し、スレーブのDS1087Lは否定応答を返します。DS1087Lは、EEPROMの処理が終わると通常動作に復帰します。

マスタは、データ送信の終了をスレーブに通知する必要があります。これは、スレーブからクロックアウトする最後のバイトで応答ビットを生成しないという方法で行います。このとき、スレーブはデータラインをハイに保ち、マスタがSTOP条件を送信するのを待ちます。

図3、図4、図5、及び図6に、2線式バスでどのようにデータ転送を行うのかを示します。R/Wビットの状態に応じ、以下のように2種類のデータ転送が可能です。

- 1) マスタトランスミッタからスレーブレシーバへのデータ転送。マスタから送出する最初のバイトはスレーブアドレスです。その後、データのバイト数を送出します。スレーブは各バイトを受信するごとに応答ビットを返します。
- 2) スレーブトランスミッタからマスタレシーバへのデータ転送。まず、マスタから最初のバイト(スレーブアドレス)を送出します。これに対してスレーブが応答ビットを返します。その後、スレーブからマスタに対し、データのバイト数が送出されます。マスタは各バイトを受信するごとに応答ビットを返します。最後のバイトは例外で、マスタは、このバイトを受信すると否定応答を返します。

シリアルクロックパルスとSTART/STOP条件は、すべて、マスタデバイス側が送出します。データ転送が終了するのは、STOP条件となったか、START条件がくり返されたときです。ただし、START条件のくり返しは次のシリアル転送が開始されたことを意味するので、この場合、バスは解放されません。

DS1087Lには、以下のように2つの動作モードがあります。

スレーブレシーバモード: シリアルデータとクロックをSDAとSCL経由で受け取ります。1バイトを受信するごとに応答ビットを返します。START条件とSTOP条件は、シリアル転送の開始及び終了と解釈されます。アドレスの認識は、スレーブアドレスと方向ビットを受信した後にハードウェアが行います。

スレーブトランスミッタモード: 最初のバイトの受信と処理は、スレーブレシーバモードと同じです。ただし、このモードでは転送方向が反対であることが方向ビットによって指定されます。DS1087Lは、SCLでシリアルクロックを受けとりながら、SDAにシリアルデータを送出します。START条件とSTOP条件は、シリアル転送の開始及び終了と解釈されます。

#### スレーブアドレス

図4は、デバイスに送出される最初のバイトを示しています。このバイトを構成するのは、デバイス識別子とデバイスアドレス、及びR/Wビットです。デバイスアドレスは、ADDRレジスタ(ビットA0、A1、A2)にセットされたアドレスと同じでなければなりません。

#### レジスタ/コマンド

表1にすべてのレジスタ/コマンドを示します。図6は、その使い方の例です。

# 3.3V、スペクトラム拡散EconOscillator

DS1087L

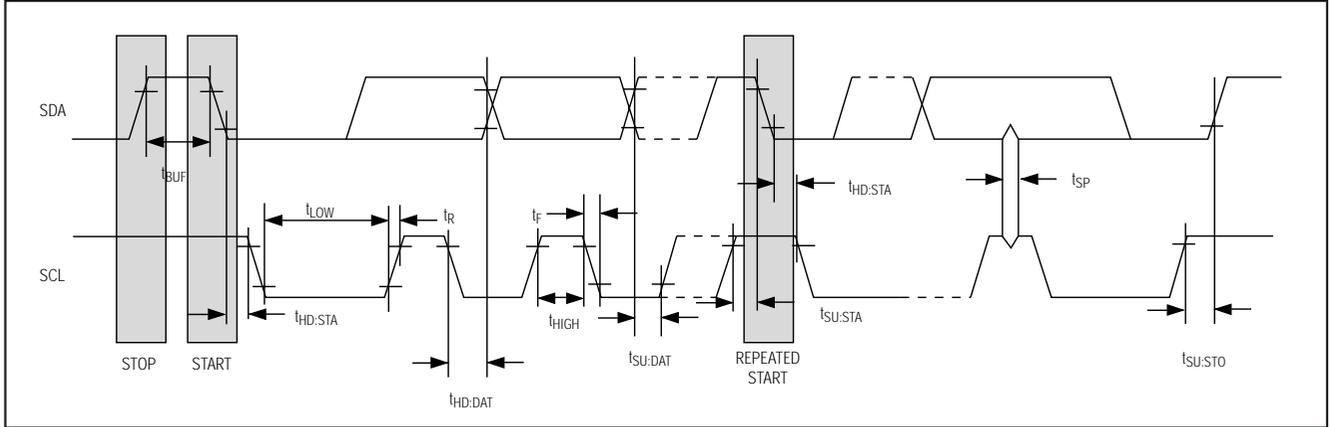


図5. 2線式AC特性

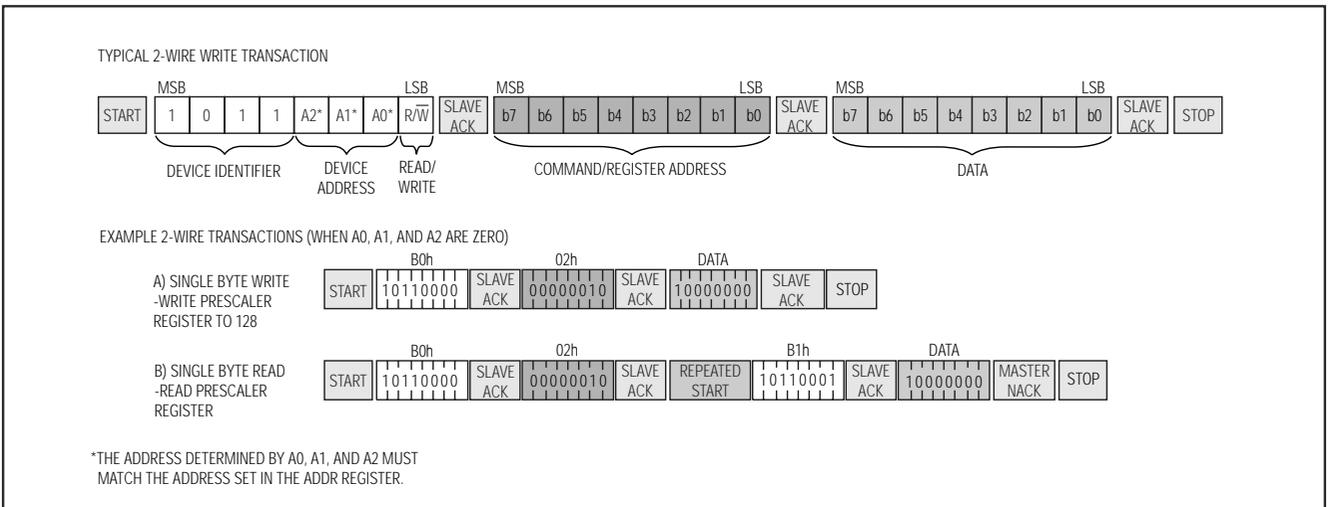


図6. 2線式トランザクション

## アプリケーション情報

### 電源デカップリング

DS1087Lを使用し、最良の結果を得るために、DS1087Lと電源は、0.01μFと0.1μFの高品質の表面実装セラミックコンデンサでデカップリングしてください。表面実装コンデンサを採用するとリード線のインダクタンスが抑えられ、高い性能が得られます。また、セラミックコンデンサは、デカップリングアプリケーションに適した高い周波数応答特性を持ちます。コンデンサは、V<sub>CC</sub>ピンとGNDピンになるべく近いところに取り付けます。

### スタンダオンモード

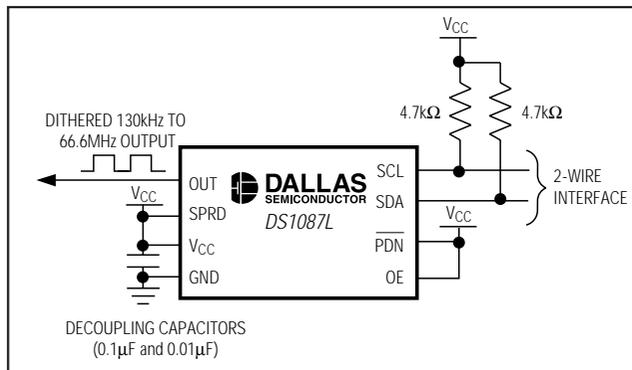
スタンダオンモードでも、SCLとSDAをフローティングとしてはいけません。生産テストなど、DS1087Lを回路に組みこんだ状態でプログラミングする必要がない場合には、SDAとSCLをハイに接続しておきます。

# 3.3V、スペクトラム拡散EconOscillator

DS1087L

## 標準動作回路

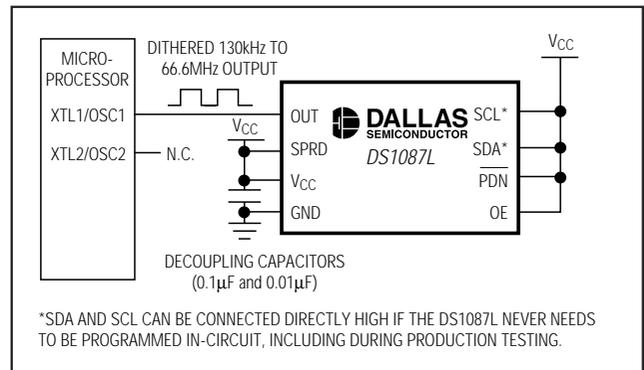
### プロセッサ制御モード



### チップトポロジ

TRANSISTOR COUNT: 10000  
 SUBSTRATE CONNECTED TO GROUND

### スタンダロンモード



### パッケージ

最新のパッケージ情報は [japan.maxim-ic.com/packages](http://japan.maxim-ic.com/packages) をご覧ください。

# マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)  
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

12 \_\_\_\_\_ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600