2mm x 2mm LQFNパッケージの5V、3A同期整流式降圧Silent Switcher

特長

- **高効率：8mΩのNMOS、31mΩのPMOS**
- **プログラマブルな周波数：最大3MHz**
  - **小型のインダクタとコンデンサ**
- **ピーク電流モード制御**
  - **最小オン時間：22ns**
  - **広い帯域幅、高速過渡応答**
- **Silent Switcher™（サイレント・スイッチャ）アーキテクチャ**
  - **超低EMI放射**
- **I_Q = 40μAの低リップルBurst Mode® 動作**
- 過負荷時にインダクタの飽和を安全に許容
- V_{IN}範囲：2.25V～5.5V
- V_{OUT}の電圧範囲：0.5V～V_{IN}
- V_{OUT}の精度：全温度範囲で±1%
- 高精度のイネーブル閾値：400mV
- シャットダウン電流：1μA
- 内部補償機能とソフト・スタート機能
- パワーグッド出力
- 熱特性が改善された2mm×2mm LQFNパッケージ

アプリケーション

- 光ネットワーク、サーバー、テレコム
- オートモーティブ、産業機器、通信機器
- 分散DC電源システム（POL）
- FPGA、ASIC、μPコアの電源

概要

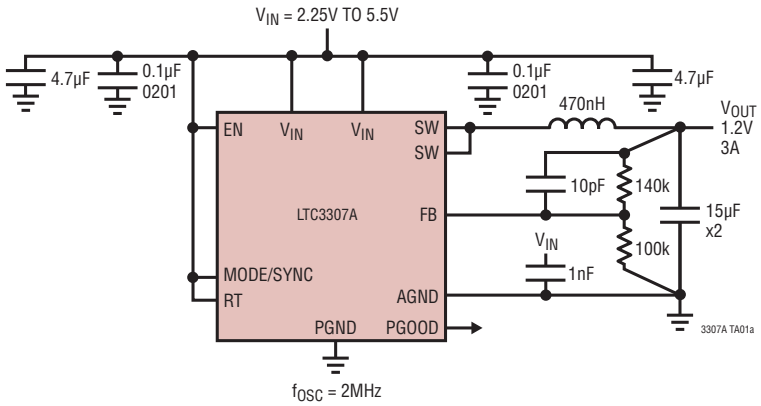
LTC®3307Aは非常に小さく、高効率かつ低ノイズのモノリシック同期整流式3A降圧DC/DCコンバータであり、2.25V～5.5Vの入力電源で動作します。固定周波数、最大3MHzのスイッチング周波数でのピーク電流モード制御、わずか22nsの最小オン時間を特長とするこのレギュレータは、わずかな外付け部品で高速の過渡応答を実現します。Silent Switcherアーキテクチャにより、EMI放射が最小限に抑えられます。

LTC3307Aは、低ノイズの強制連続モードまたはパルス・スキップ・モード、または軽負荷時に高効率の低リップルBurst Modeで動作するため、バッテリ駆動システムに最適です。出力電圧は最低500mVに安定化されます。この他に、出力の過電圧／短絡保護、サーマル・シャットダウン、クロック同期、100%デューティ・サイクルまでの低ドロップアウト動作などを特長としています。このデバイスは、熱抵抗を低く抑えるための露出パッドが付いた、低背型12ピン2mm×2mm×0.74mm LQFNパッケージを採用しています。

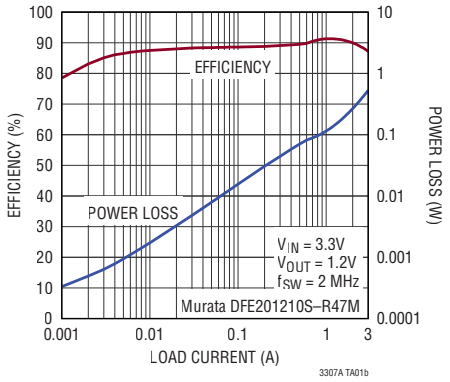
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

高効率、2MHz、1.2V 3A降圧コンバータ



Burst Mode動作での効率および電力損失



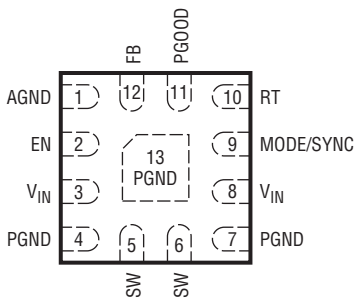
Rev. 0

絶対最大定格

(Note 1)

V_{IN} .....–0.3V～6V
EN .....–0.3V～(V_{IN} + 0.3V)または6Vの低い方
FB .....–0.3V～(V_{IN} + 0.3V)または6Vの低い方
MODE/SYNC .....–0.3V～(V_{IN} + 0.3V)または6Vの低い方
RT .....–0.3V～(V_{IN} + 0.3V)または6Vの低い方
AGND～PGND.....–0.3V～+0.3V
PGOOD .....–0.3V～6V
I_{PGOOD}.....5mA
動作ジャンクション温度範囲(Note 2):
LTC3307AE.....–40°C～+125°C
LTC3307AI.....–40°C～+125°C
LTC3307AH .....–40°C～+150°C
LTC3307AMP.....–55°C～+150°C
保存温度範囲.....–65°C～+150°C
最大リフロー(パッケージ本体)温度 .....260°C

ピン配置



LQFN PACKAGE
12-LEAD (2mm × 2mm × 0.74mm)

T_{JMAX} = 150°C, θ_{JA} = 51°C/W, θ_{JB} = 12°C/W,
$\theta_{JCBOTTOM}$ = 8.6°C/W, θ_{JCTOP} = 73°C/W, Ψ_{JT} = 0.6°C/W
θ AND Ψ VALUES DETERMINED PER JESD51-7 ON A JEDEC 2S2P PCB.
EXPOSED PAD (PIN 13) IS PGND, MUST BE SOLDERED TO PCB

発注情報

製品番号	パッド／ボール仕上げ	製品マーキング*		パッケージ・タイプ	MSL定格	温度範囲
		デバイス	仕上げコード**			
LTC3307AEV#TRPBF	Au (RoHS)	LHFR	e4	LQFN (Laminate Package with QFN Footprint)	3	–40°C to 125°C
LTC3307AIV#TRPBF		LHFR				–40°C to 125°C
LTC3307AHV#TRPBF		LHFR				–40°C to 150°C
LTC3307AMPV#TRPBF		LHFR				–55°C to 150°C
LTC3307AEV#TRMPBF		LHFR				–40°C to 125°C
LTC3307AIV#TRMPBF		LHFR				–40°C to 125°C
LTC3307AHV#TRMPBF		LHFR				–40°C to 150°C
LTC3307AMPV#TRMPBF		LHFR				–55°C to 150°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。
**パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。

テープ&リールの仕様。一部のパッケージは、#TRMPBF接尾部の付いた指定の販売経路を通じて500個入りのリールで供給可能です。

電気的特性

●は規定動作ジャンクション温度範囲での規格値を意味する(Note 2)。それ以外はT_A = 25°Cでの値。注記がない限り、V_{IN} = 3.3V、V_{EN} = V_{IN}、MODE/SYNC = Float。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
入力電源						
Operating Supply Voltage (V_{IN})		●	2.25		5.5	V
V_{IN} Undervoltage Lockout V_{IN} Undervoltage Lockout Hysteresis	V_{IN} Rising	●	2.0	2.1 150	2.2	V mV
V_{IN} Quiescent Current in Shutdown	V_{EN} = 0.1V			1	2	µA
V_{IN} Quiescent Current (Note 3)	Burst Mode Operation, Sleeping All Modes, Not Sleeping			40 1.2	60 2	µA mA
Enable Threshold Enable Threshold Hysteresis	V_{EN} Rising	●	0.375	0.4 50	0.425	V mV
EN Pin Leakage	V_{EN} =0.5V				±20	nA
電圧レギュレーション						
Regulated Feedback Voltage (V_{FB})		●	0.495	0.5	0.505	V
Feedback Voltage Line Regulation	V_{IN} = 2.25V to 5.5V			0.015	0.05	%/V
FB Pin Input Current	V_{FB} = 0.5V				±20	nA
Minimum On Time ($t_{ON,min}$)	V_{IN} = 5.5V	●		22	42	ns
Maximum Duty Cycle		●	100			%
Top Switch ON-Resistance				31		mΩ
Bottom Switch ON-Resistance				8		mΩ
Top Switch Current Limit ($I_{PEAKMAX}$)	$V_{OUT}/V_{IN} \leq 0.2$		4.5	4.8	5.1	A
Bottom Switch Current Limit ($I_{VALLEYMAX}$)				3.9		A
Bottom Switch Reverse Current Limit (I_{REVMAX})	Forced Continuous Mode		–0.75	–1.5	–2.25	A
SW Leakage Current	V_{EN} = 0.1V			±100		nA
パワーグッドとソフトスタート						
PGOOD Rising Threshold PGOOD Hysteresis	As a Percentage of the Regulated V_{OUT}	● ●	97 0.7	98 1.2	99 1.7	% %
Overvoltage Rising Threshold Overvoltage Hysteresis	As a Percentage of the Regulated V_{OUT}	● ●	107 1	110 2.2	114 3.5	% %
PGOOD Delay				120		µs
PGOOD Pull Down Resistance	V_{PGOOD} = 0.1V			10	20	Ω
PGOOD Leakage Current	V_{PGOOD} = 5.5V				20	nA
Soft-Start Duration	V_{OUT} rising from 0V to PGOOD Threshold	●	0.25	1	3	ms
発振器とMODE/SYNC						
Default Oscillator Frequency		●	1.9	2	2.1	MHz
Oscillator Frequency with R_T = 34.8kΩ		●	1.9	2	2.1	MHz
Frequency Range	R_T Programming and Synchronization	●	1		3	MHz
Minimum SYNC High or Low Pulse Width		●	40			ns
SYNC Pulse Voltage Levels	Level High Level Low	● ●	1.2		 0.4	V V
MODE/SYNC No Clock Detect Time				10		µs
MODE/SYNC Pin Threshold	For Programming Pulse Skip Mode For Programming Forced Continuous Mode For Programming Burst Mode Operation	● ● ●	 1.0 V_{IN} – 0.1	 Float	0.1 V_{IN} – 1.0	V V V

電気的特性

Note 1：絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2：LTC3307AはT_JがT_Aにほぼ等しいパルス負荷条件でテストされる。LTC3307AEは0°C～85°Cのジャンクション温度範囲で仕様に適合することが確認されている。–40°C～125°Cの動作ジャンクション温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3307AIは–40°C～125°Cの動作ジャンクション温度範囲での動作が確認されている。LTC3307AHは–40°C～150°Cの動作ジャンクション温度範囲での動作が確認されている。LTC3307AMPは–55°C～150°Cの動作ジャンクション温度範囲での動作が確認されている。ジャンクション温度が高いと動作寿命が短くなる。125°Cを超えるジャンクション温度では動作寿命はディレーティングされる。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。ジャンクション温度（T_J（°C））は周囲温度（T_A（°C））および消費電力（P_D（W））から次式に従って計算される。

$T_J = T_A + (P_D \bullet \theta_{JA})$、ここで、$\theta_{JA}$（単位：°C/W）はパッケージの熱抵抗。詳細については、高温に関する検討事項のセクションを参照。

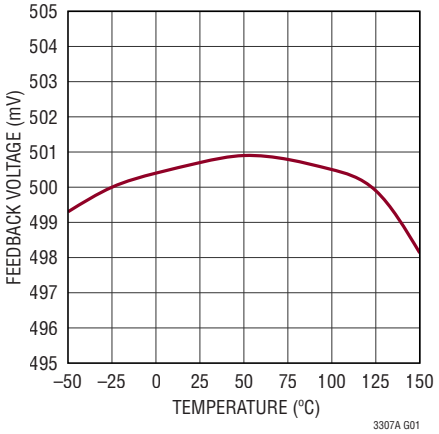
LTC3307Aは、瞬間的な過負荷状態時にデバイスを保護する過熱保護機能を備えている。過熱保護機能が作動しているときジャンクション温度は150°Cを超える。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう可能性がある。

Note 3：電源電流の仕様にはスイッチング電流は含まれない。実際の電源電流はこれより大きくなる。

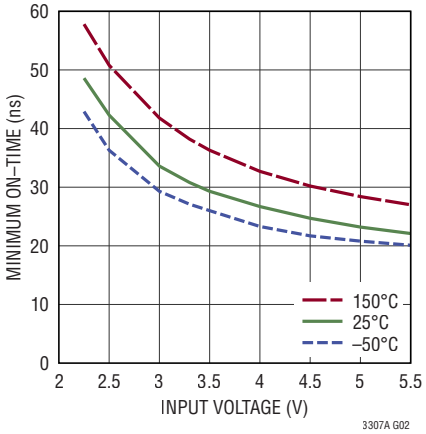
代表的な性能特性

特に指定のない限り、V_{IN} = 3.3V、T_A = 25°C。

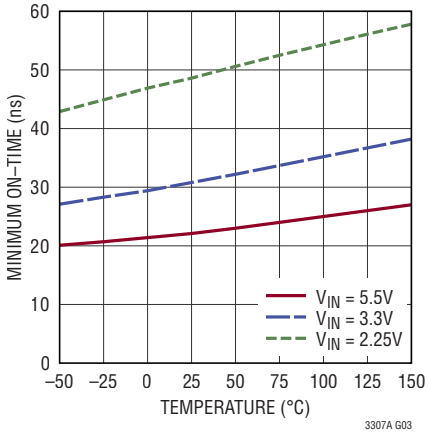
帰還電圧



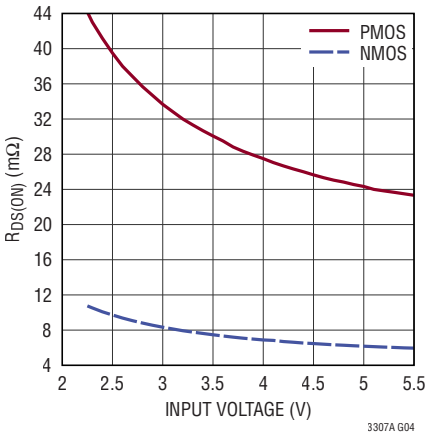
最小オン時間



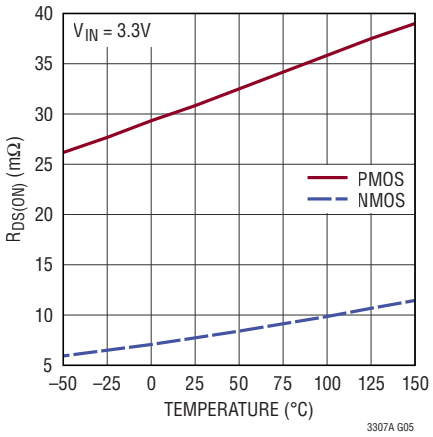
最小オン時間



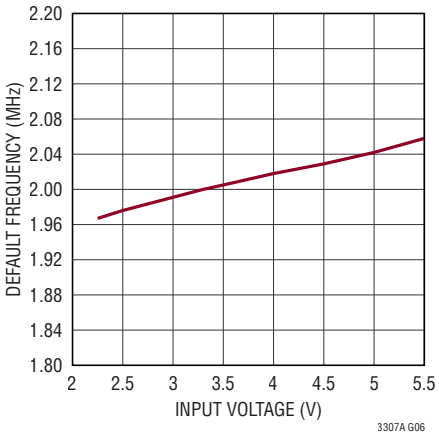
スイッチのオン抵抗



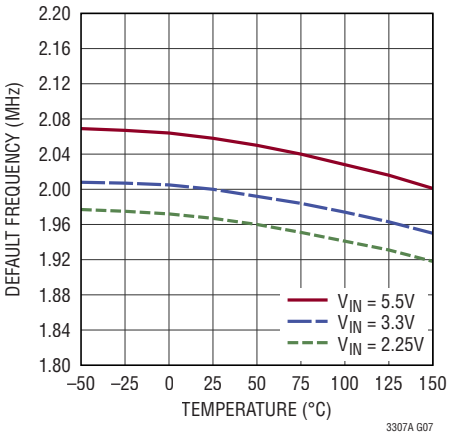
スイッチのオン抵抗



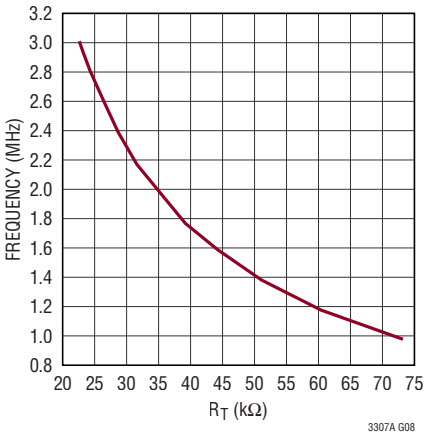
デフォルトのスイッチング周波数



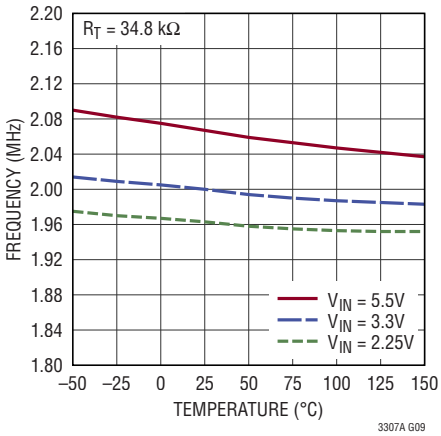
デフォルトのスイッチング周波数



スイッチング周波数



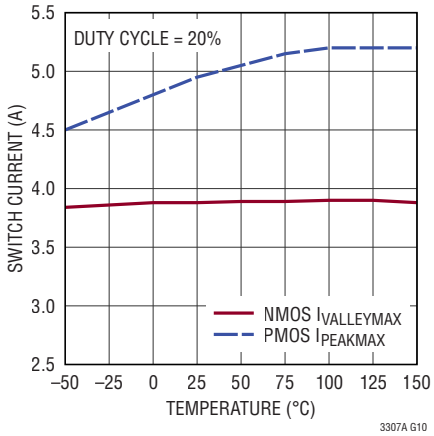
R_Tのスイッチング周波数



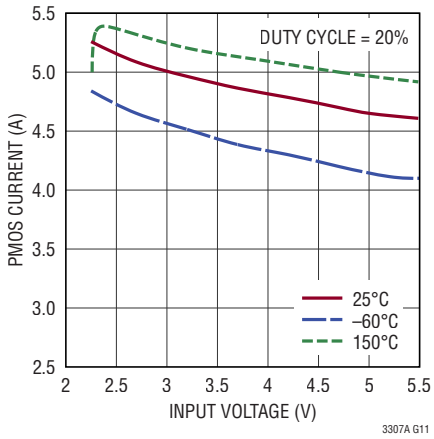
代表的な性能特性

特に指定のない限り、V_{IN} = 3.3V、T_A = 25°C。

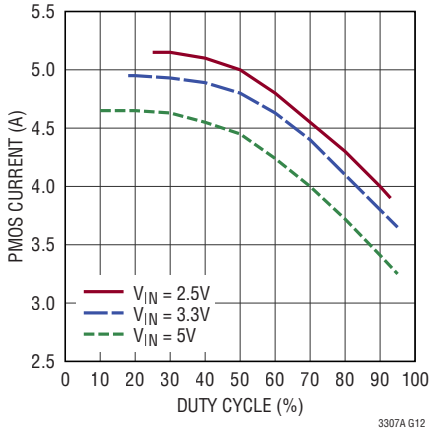
スイッチの電流制限



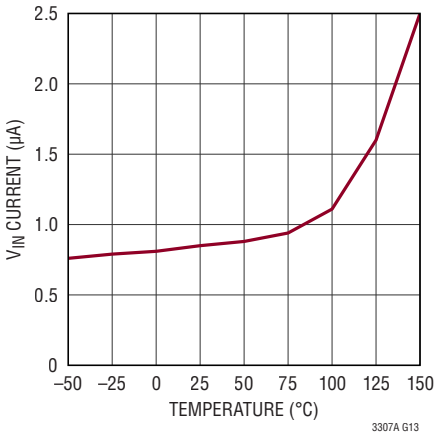
PMOSの電流制限



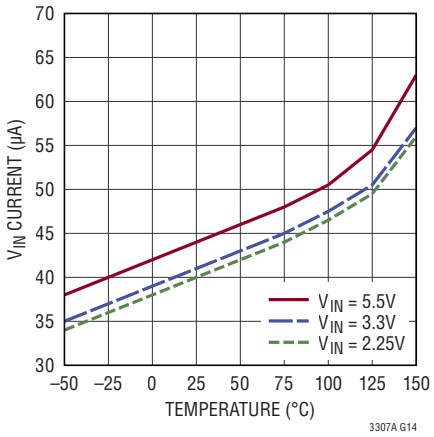
PMOSの電流制限



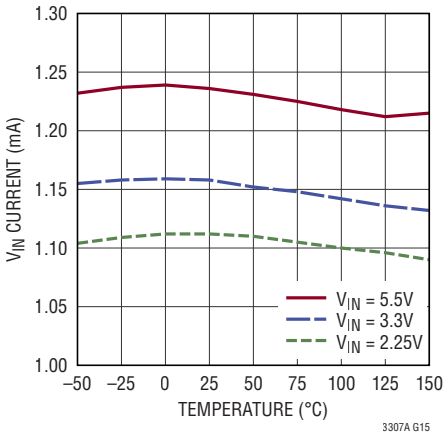
V_{IN}のシャットダウン電流



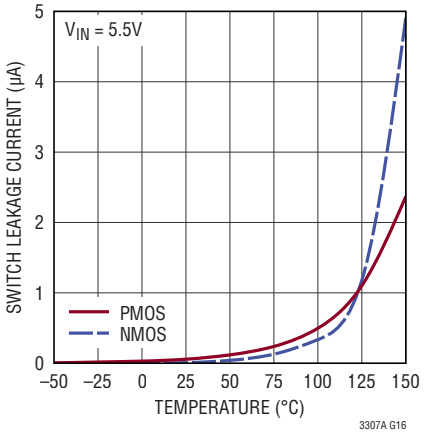
V_{IN}の静止電流（Burst Mode動作、スリープ状態）



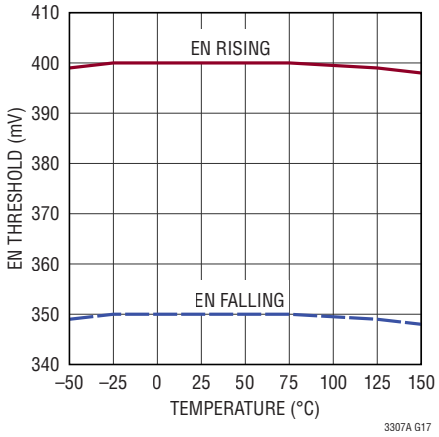
V_{IN}の静止電流（全モード、非スリープ状態）



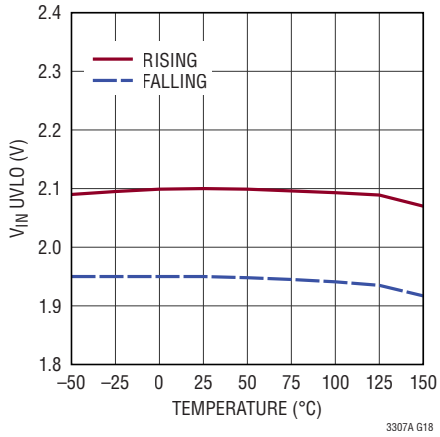
スイッチのリーク電流



EN閾値



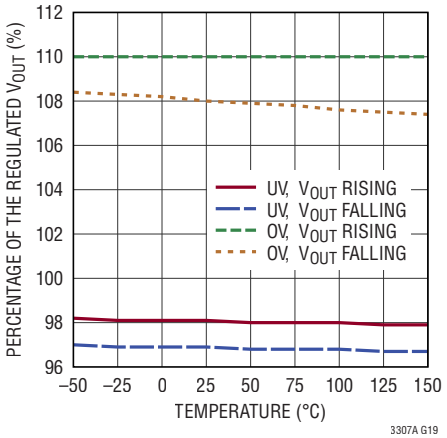
V_{IN}のUVLO閾値



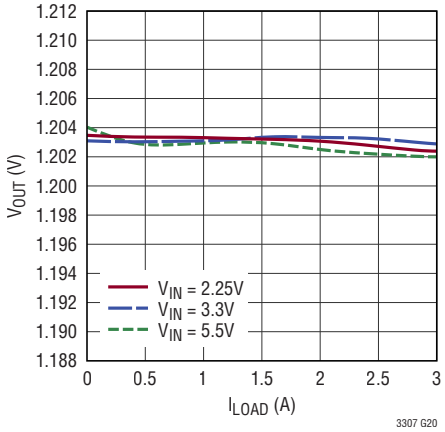
代表的な性能特性

特に指定のない限り、V_{IN} = 3.3V、T_A = 25°C。

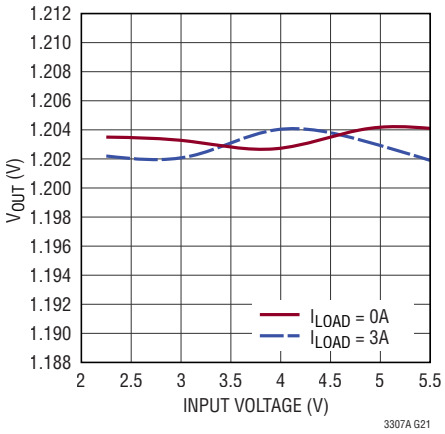
UV、OV の PGOOD 閾値



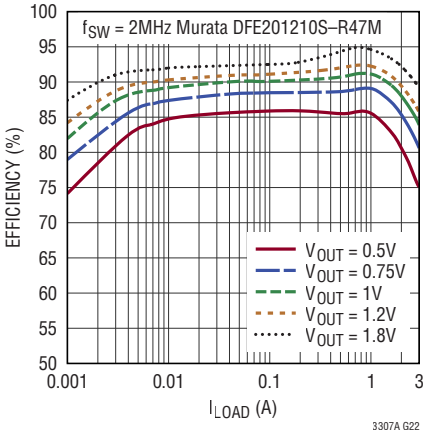
V_{OUT} = 1.2V のアプリケーションにおけるV_{OUT}の負荷レギュレーション



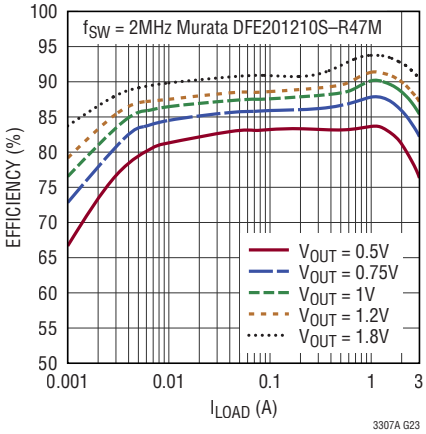
V_{OUT} = 1.2V のアプリケーションにおけるV_{OUT}のライン・レギュレーション



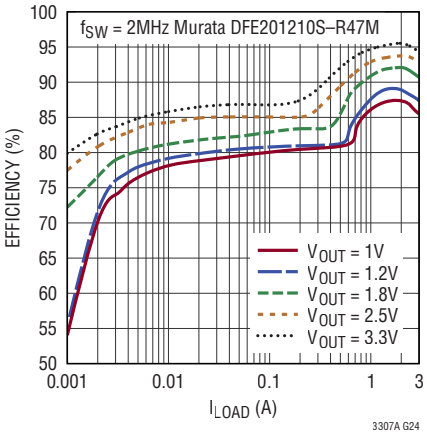
効率、V_{IN} = 2.5V Burst Mode 動作



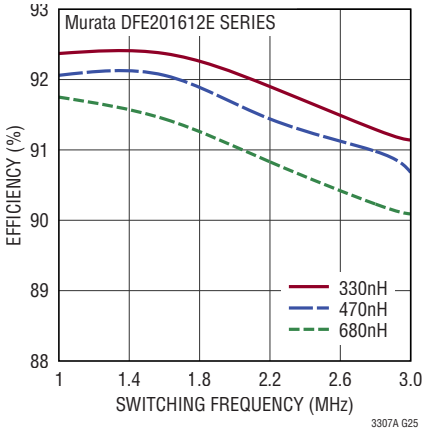
効率、V_{IN} = 3.3V Burst Mode 動作



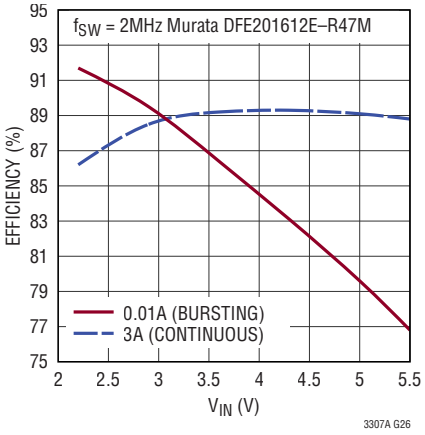
効率、V_{IN} = 5.0V Burst Mode 動作



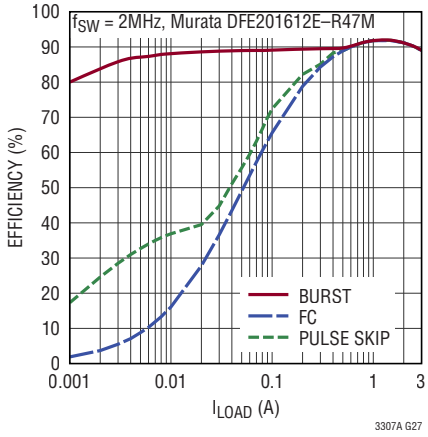
効率とf_{SW}、3.3V のV_{IN}から1.2V のV_{OUT}、I_{LOAD} = 1.5A



効率とV_{IN}、V_{OUT} = 1.2V、f_{SW} = 2MHz、Burst Mode 動作



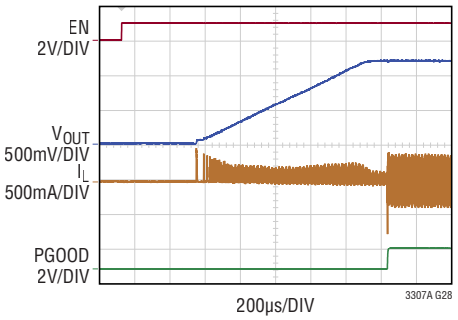
効率と負荷、3.3V から1.2V、f_{SW} = 2MHz



代表的な性能特性

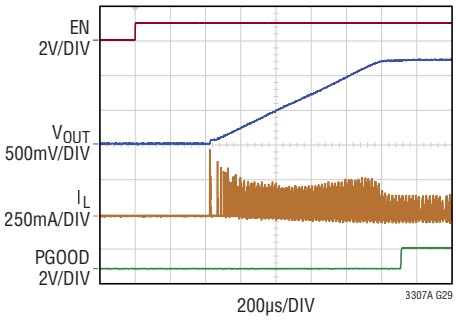
特に指定のない限り、V_{IN} = 3.3V、T_A = 25°C。

起動波形
強制連続モード



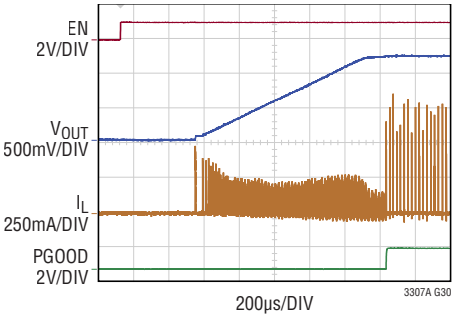
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
R_{LOAD} = 120Ω

起動波形
パルス・スキップ・モード



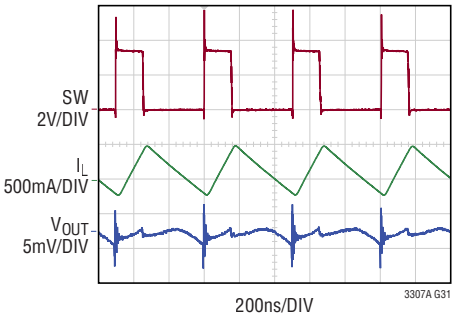
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
R_{LOAD} = 120Ω

起動波形
Burst Mode



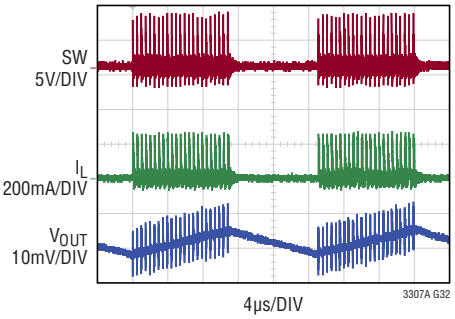
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
R_{LOAD} = 120Ω

スイッチング波形、
強制連続モード



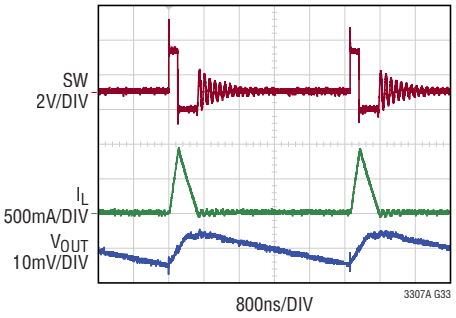
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
I_{LOAD} = 500mA

スイッチング波形、
パルス・スキップ・モード



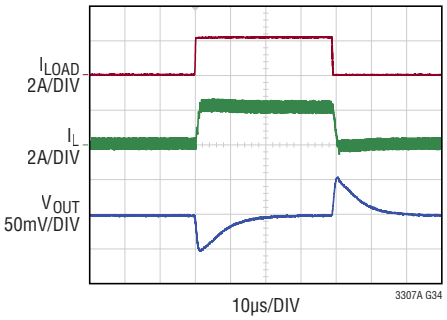
5.0V_{IN} TO 1.2V_{OUT}, 2MHz APPLICATION
I_{LOAD} = 2mA

スイッチング波形、
Burst Mode 動作



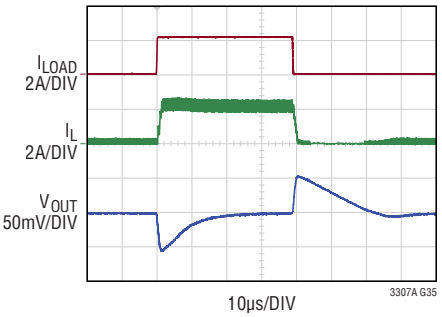
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
I_{LOAD} = 50mA

負荷過渡応答、
強制連続モード



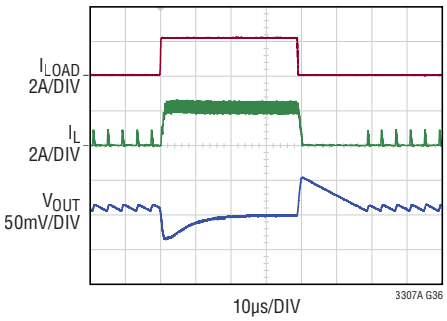
3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
C_{OUT} = 30µF, L = 470nH
LOAD STEP: 50mA TO 2.25A (10A/uS)

負荷過渡応答、
パルス・スキップ・モード



3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
C_{OUT} = 30µF, L = 470nH
LOAD STEP: 50mA TO 2.25A (10A/uS)

負荷過渡応答、
Burst Mode 動作



3.3V_{IN} TO 1.2V_{OUT}, 2MHz TYPICAL APPLICATION
C_{OUT} = 30µF, L = 470nH
LOAD STEP: 50mA TO 2.25A (10A/uS)

ピン機能

AGND（ピン1）：AGNDピンは、出力電圧のリモート・グラウンド検出点です。AGNDピンは、負荷の出力コンデンサの負端子に直接接続します。AGNDピンは、内部アナログ回路のグラウンド・リファレンスでもあります。小さいアナログ・バイパス1nF（0201または0402）セラミック・コンデンサを、V_{IN}（ピン3）とAGNDピンのできるだけ近くに配置します。RTとFBのリターンもAGNDに接続します。

EN（ピン2）：ENピンのICイネーブル閾値は高精度で、ヒステリシスがあります。（V_{IN}または他の電源からの）外付け抵抗分圧器を使用して、特定の値より低くなるとLTC3307Aがシャットダウンする閾値を設定できます。高精度の閾値が必要ない場合は、ENをV_{IN}に直接接続します。ENピンがローになると、LTC3307Aは低電流シャットダウン・モードに移行し、全ての内部回路がディスエーブルされます。このピンはフロート状態にしないでください。

V_{IN}（ピン3、8）：V_{IN}ピンからは内部回路と上側パワー・スイッチに電流が供給されます。両方のV_{IN}ピンを幅が広く短いパターンで互いに接続し、ピンのできるだけ近くに低ESRのコンデンサを配置してPGNDとAGNDにバイパスします。

PGND（ピン4、7、露出パッド・ピン13）：PGNDピンは内蔵の下側パワー・スイッチの帰還路です。入力コンデンサの負端子はPGNDピンのできるだけ近くに接続してください。寄生インダクタンスを低く抑え、熱性能を向上させるために、ピン4とピン7はLTC3307Aの直下でプリント基板上の広い連続したグラウンド・プレーンに接続します。PGNDの露出パッドは主要な電気的および熱的放散経路であり、多数のビアを使って広いPCBグラウンド・プレーンに接続する必要があります。

SW（ピン5、6）：SWピンは内部パワー・スイッチのスイッチング出力です。これらのピンは、短く幅の広いパターンでまとめてインダクタに接続します。

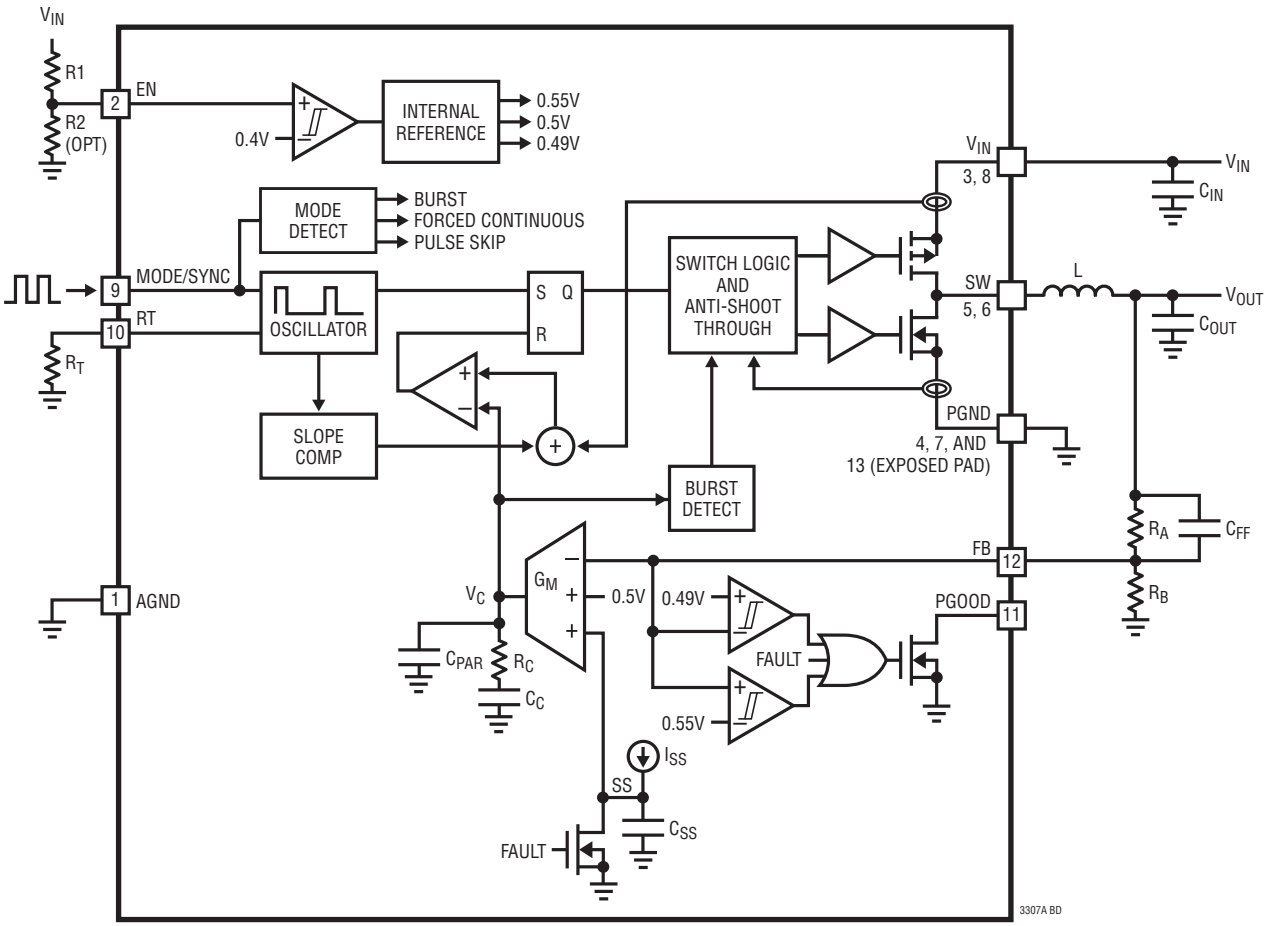
MODE/SYNC（ピン9）：MODE/SYNCピンは、モード選択および外部クロック同期入力です。このピンをグラウンドに接続すると、軽負荷時にパルス・スキップ・モードがイネーブルになります。軽負荷時の効率を上げるには、このピンをV_{IN}に接続して低リップルのBurst Mode動作をイネーブルにします。広い負荷範囲で高速過渡応答、低ノイズ、および全周波数動作を実現するには、このピンをフロート状態にして強制連続モードをイネーブルにします。MODE/SYNCピンを外部クロックで駆動すると、スイッチャは印加された周波数に同期します。同期中、デバイスは強制連続モードで動作します。スロープ補償は外部クロック周波数に自動的に適合します。外部クロックがない場合、スイッチング周波数はRTピンによって決まります。

RT（ピン10）：RTピンとAGNDの間に接続した外付け抵抗を使用して、スイッチング周波数を設定します。このピンをV_{IN}に接続すると、降圧コンバータはデフォルトの発振周波数でスイッチングします。外部クロックでMODE/SYNCピンを駆動している場合は、RTピンは無視されます。

PGOOD（ピン11）：PGOODピンは内部パワーグッド・コンパレータのオープン・ドレイン出力です。安定化出力電圧がPGOOD閾値を下回るか、過電圧閾値を上回ると、このピンはローになります。V_{IN}がV_{IN}のUVLOより高く、デバイスがシャットダウン状態である場合も、このピンはローになります。

FB（ピン12）：出力電圧を設定して制御ループを閉じるには、V_{OUT}とAGNDの間の抵抗分圧器の中間ノードにこのピンを接続します。LTC3307AはFBを500mV（代表値）に安定化します。FBとV_{OUT}の間に位相進みコンデンサを接続して、過渡応答を最適化します。

ブロック図


VIN
R1
R2
(OPT)
2
EN
0.4V
INTERNAL
REFERENCE
0.55V
0.5V
0.49V
MODE
DETECT
BURST
FORCED CONTINUOUS
PULSE SKIP
9
MODE/SYNC
10
RT
RT
OSCILLATOR
S Q
R
SLOPE
COMP
SWITCH LOGIC
AND
ANTI-SHOOT
THROUGH
VIN
3, 8
SW
5, 6
PGND
4, 7, AND
13 (EXPOSED PAD)
L
VIN
CIN
VOUT
COUT
BURST
DETECT
RA
CFF
FB
12
RB
1
AGND
VC
GM
0.5V
0.49V
PGOOD
11
CPAR
RC
CC
FAULT
0.55V
ISS
SS
CSS
FAULT
3307A BD

動作

電圧レギュレーション

LTC3307Aは、5V、3Aのモノリシック、固定周波数、ピーク電流モード制御の降圧DC/DCコンバータです。同期整流式降圧スイッチング・レギュレータは内部補償されているので、必要になるのは出力電圧を設定する外付け帰還抵抗のみです。RTピンに接続する抵抗を使用して周波数が設定されるか、または外部クロックに同期する内部発振器により、各クロック・サイクルの開始時に内蔵の上側パワー・スイッチがオンします。次に、インダクタを流れる電流が増加して上側スイッチの電流コンパレータが作動し、上側のパワー・スイッチがオフします。上側スイッチがオフするときのピーク・インダクタ電流は、内部V_Cの電圧によって制御されます。エラーアンプは、FBピンの電圧を500mVの内部リファレンスと比較することにより、V_Cを安定化します。負荷電流が増加すると、帰還電圧はリファレンスと比較して低くなるので、エラーアンプによってV_Cの電圧が上昇し、平均インダクタ電流が新たな負荷電流に釣り合うまで上昇し続けます。上側パワー・スイッチがオフすると、同期パワー・スイッチがオンし、残りのクロック・サイクルの間インダクタ電流が減少します。パルス・スキップ・モードまたはBurst Modeの場合は、インダクタ電流がゼロになるまで減少します。過負荷状態によって下側スイッチに過剰な電流が流れると、スイッチ電流が安全なレベルに戻るまで次のクロック・サイクルはスキップされます。

イネーブル・ピンは高精度の400mV閾値を備えており、これを使用すると、抵抗分圧器を介してENピンを別の降圧レギュレータの出力に接続することで、イベントベースのパワーアップ・シーケンスを提供できます。ENピンがローの場合、デバイスはシャットダウンし、低静止電流状態になります。ENピンの電圧が閾値を超えると、スイッチング・レギュレータはイネーブルされます。

LTC3307Aは、順方向および逆方向のインダクタ電流制限、短絡保護、出力過電圧保護、(起動中または短絡からの回復中に突入電流を制限するための)ソフト・スタート機能を備えています。

モード選択

LTC3307Aは、MODE/SYNCピンによって設定される3種類のモード、すなわちパルス・スキップ・モード(MODE/SYNCピンをローに設定)、強制連続モード(MODE/SYNCピンがフロート状態)、Burst Mode動作(MODE/SYNCピンをハイに設定)で動作します。

パルス・スキップ・モードでは、発振器が連続して動作し、スイッチング波形の正の遷移がクロックに揃えられます。負のインダクタ電流が流れなくなり、軽負荷時にはスイッチ・パルスがスキップされて出力電圧が安定化されます。

強制連続モードでは、発振器は連続して動作します。上側スイッチは各サイクルでオンになり、軽負荷状態ではインダクタ電流の反転を許すことでレギュレーションを維持します。このモードでは、出力リップルを最低限に抑え、固定周波数で降圧レギュレータを動作できます。強制連続モードでは、(SWピンに流れる)インダクタ電流がI_{REVMAX}に達すると、残りのサイクルの間下側スイッチがオフされて電流を制限します。

Burst Mode動作では、軽負荷状態で、出力コンデンサがレギュレーション・ポイントよりもわずかに高い電圧に充電されます。次にレギュレータがスリープ状態になり、この間は出力コンデンサが負荷電流を供給します。スリープ状態では、レギュレータの回路の大半がパワー・ダウンするので、入力電力の節約に役立ちます。出力電圧が設定された値を下回ると、回路がオンされて新しいバースト・サイクルが開始します。負荷電流が大きくなると、スリープ時間が短くなります。Burst Mode動作では、軽負荷状態ではレギュレータはバーストし、負荷が高い状態では固定周波数PWMモードで動作します。

動作

発振器の外部クロックへの同期

LTC3307Aの内部発振器は、方形波のクロック信号をMODE/SYNCピンに入力することにより、内部のPLL回路を通じて外部周波数に同期させることができます。

同期中、上側パワー・スイッチのターンオンは外部の周波数発生源の立上がりエッジに固定されます。同期中、スイッチャは強制連続モードで動作します。スロープ補償は外部クロック周波数に自動的に適合します。同期周波数範囲は1MHz～3MHzです。

MODE/SYNCピンの最初の立上がりエッジで外部クロックを検出後、内部PLLはその動作周波数を徐々に調整して、MODE/SYNCピンでの信号の周波数と位相に一致させます。外部クロックが取り外されると、LTC3307Aは外部クロックがなくなったことを約10μs以内に検出します。この間、PLLはクロック・サイクルを供給し続けます。外部クロックの取り外しが検出されると、発振器は動作周波数を徐々に調整して、RTピンによって設定された周波数に戻します。

出力パワーグッド

LTC3307Aの出力電圧が公称レギュレーション電圧の–2%/+10%の範囲内にある場合、出力は良好な状態であるとみなされ、オープンドレインのPGOODピンは高インピーダンスになり、通常は外付け抵抗によってハイになります。そうでない場合は、内部のプルダウン・デバイスにより、PGOODピンはローになります。また、PGOODピンは、以下の障害状態の間もローになります。それは、ENピンがローのとき、V_{IN}が低すぎるとき、またはサーマル・シャットダウン時です。ノイズを除去し、出力電圧トランジェントの持続時間を短くするために、下側の閾値には1.2%のヒステリシスがあり、上側の閾値には2%のヒステリシスがあります。いずれにもPGOODの通知までの遅延（通常は120μs）が組み込まれています。

出力過電圧保護

出力が過電圧状態になると（FBピンの電圧が公称値の110%より高くなると）、LTC3307Aの上側のパワー・スイッチはオフになります。出力がレギュレーションを外れた状態が120μs以上続くと、PGOODピンはローになります。

通常の動作条件では、出力が過電圧状態になることはありません。

過熱保護

LTC3307Aと周辺部品が熱によって損傷するのを防ぐため、LTC3307Aは過熱（OT）保護機能を備えています。ダイ温度が165°C（代表値、未テスト）に達すると、スイッチャはシャットダウンし、ダイ温度が160°C（代表値、未テスト）に低下するまでシャットダウン状態に保たれます。

出力電圧のソフトスタート

出力をソフトスタートさせて入力電源の電流サージや出力電圧のオーバーシュートを防止できます。ソフトスタートの間、出力電圧は内部ノードの電圧上昇に比例して追従します。障害状態が発生した場合は、アクティブ・プルダウン回路が内部ノードを放電します。障害が解消されると、電圧の上昇が再開されます。ソフトスタート・ランプが開始される障害状態になるのは、ENピンがローへ遷移した場合、V_{IN}の電圧が低下しすぎた場合、またはサーマル・シャットダウンが発生した場合です。

ドロップアウト動作

入力電源電圧が出力電圧に近づくにつれて、デューティ・サイクルが100%近くまで高くなります。電源電圧が更に低下すると、主スイッチがオンのままの状態が1サイクルを超え、最終的にはデューティ・サイクルが100%になります。すると、出力電圧は、内部のPチャンネルMOSFETの両端とインダクタ両端のDC電圧降下を入力電圧から引いた値によって決まります。

低電源電圧動作

LTC3307Aは入力電源電圧が2.25Vまで低下しても動作するよう設計されています。入力電源電圧が低い場合は、内部パワー・スイッチの$R_{DS(ON)}$が大きくなることを考慮に入れる必要があります。入力電圧が最小のときは、LTC3307Aの消費電力とダイのジャンクション温度を最も厳しい条件で計算します。

出力短絡保護と回復

インダクタ電流のピーク・レベルは、電流コンパレータが上側パワー・スイッチをオフするときのレベルであり、内部V_Cの電圧によって制御されます。出力電流が増加すると、平均インダクタ電流が負荷電流に一致するまで、エラーアンプがV_Cの電圧を上昇させます。LTC3307AはV_Cの最大電圧をクランプするので、インダクタ電流のピーク値は制限されます。

出力がグラウンドに短絡したとき、インダクタ両端の電圧は小さいため、下側パワー・スイッチがオンしたときのインダクタ電流の減衰は非常に緩やかです。インダクタ電流を制御された状態に維持するため、インダクタ電流の谷に2次的な制限がかかります。下側パワー・スイッチを通じて測定されるインダクタ電流が、サイクルが終了するまで$I_{VALLEYMAX}$より大きい場合、上側パワー・スイッチはオフに保持されます。インダクタ電流が$I_{VALLEYMAX}$より低くなるまで、その後のスイッチング・サイクルはスキップされます。

V_{FB}の電圧がレギュレーションよりも約100mV以上低くなると、出力の短絡から回復するために、ソフトスタート・サイクルが必要になる場合があります。この回復中、V_{FB}は約100mVまで素早く充電され、その後はレギュレーションに達するまでソフトスタート・ランプに追従します。

アプリケーション情報

参考情報については、ブロック図を参照してください。

出力電圧と帰還回路網

出力電圧は、出力とFBピンの間に接続した抵抗分圧器を使用して設定します。抵抗値は次式に従って選択します。

$$R_A = R_B\left(\frac{V_{OUT}}{500mV} - 1\right) \quad (1)$$

次の図1を参照してください。

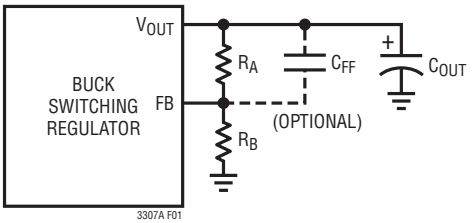


図1. 帰還抵抗回路網

参照名についてはブロック図を参照してください。R_Bの標準値は40kΩ～400kΩです。出力電圧の精度を保つため、誤差0.1%の抵抗を推奨します。降圧レギュレータの過渡応答は、帰還抵抗とFBピンの入力容量によって形成されるポールのキャンセルに役立つオプションの位相進みコンデンサC_{FF}を使って改善することができます。2pF～22pFの容量のコンデンサで実験すると過渡応答が改善される場合があります。代表的なアプリケーション回路で使用されている値が妥当な初期値となります。

動作周波数の選択と交換条件

動作周波数の選択には、効率、部品サイズ、過渡応答、および入力電圧範囲の間の交換条件が存在します。

高周波数動作の利点は、小さな値のインダクタとコンデンサを使用できることです。スイッチング周波数が高いほど制御ループの帯域幅を広くすることが可能であり、したがって過渡応答をより高速化できます。スイッチング周波数が高くなると、スイッチング損失が増えるために効率が低くなり、また

アプリケーション情報

スイッチの最小オン時間の制限のために入力電圧範囲が狭くなるのが欠点です。

降圧レギュレータの最小オン時間によって動作デューティ・サイクルの最小値が設定されます。与えられたアプリケーションでの最大スイッチング周波数($f_{SW(MAX)}$)は、次のように計算することができます。

$$f_{SW(MAX)} = \frac{V_{OUT}}{t_{ON(MIN)} \bullet V_{IN(MAX)}} \qquad (2)$$

ここで、$V_{IN(MAX)}$は最大入力電圧、V_{OUT}は出力電圧、$t_{ON(MIN)}$は上側スイッチの最小オン時間です。この式は、高い$V_{IN(MAX)}/V_{OUT}$比に対応するには、スイッチング周波数を下げる必要があることを示しています。

LTC3307Aは100%の最大デューティ・サイクルに対応できるので、V_{IN}-V_{OUT}間のドロップアウト電圧は上側スイッチの$R_{DS(ON)}$、インダクタのDCR、および負荷電流によって制限されます。

スイッチング周波数の設定

LTC3307Aには、固定周波数ピーク電流モード制御アーキテクチャが採用されています。スイッチング周波数を設定する方法は3種類あります。

第1の方法は、RTピンをV_{IN}に接続して、スイッチング周波数を公称値2MHzの内部デフォルト値に設定します。

第2の方法は、RTピンとグラウンドの間に抵抗(R_T)を接続します。周波数は1MHz～3MHzの範囲で設定できます。表1と式3に、目的のスイッチング周波数に必要なR_Tの値を示します。

$$R_T = \frac{73.4}{f_{sw}} - 1.9 \qquad (3)$$

ここで、R_Tの単位はkΩ、f_{SW}は1MHz～3MHzの範囲の目的のスイッチング周波数で単位はMHzです。

表1. R_Tの値とスイッチング周波数

f_{SW}(MHz)	R_T(kΩ)
1.0	71.5
1.2	59.0
1.4	49.9
1.6	43.2
1.8	38.3
2.0	34.8
2.2	30.9
2.4	28.7
2.6	26.1
2.8	24.3
3.0	22.6

スイッチング周波数を設定する第3の方法は、内部PLL回路を、MODE/SYNCピンに入力される外部方形波クロックに同期させる方法です。同期周波数範囲は1MHz～3MHzです。方形波の振幅には、0.4Vより低い谷と1.2Vより高い山が必要です。ハイ・パルス幅とロー・パルス幅は、いずれも少なくとも40ns必要です。

インダクタの選択と最大出力電流

インダクタを選択するときの検討事項は、インダクタンス、実効値電流定格、飽和電流定格、DCR、およびコア損失です。

次式に基づいて、インダクタ値を選択します。

$$L \geq \frac{V_{OUT}}{0.9A \bullet f_{SW}} \bullet \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right) \text{ for } \frac{V_{OUT}}{V_{IN(MAX)}} \leq 0.5 \qquad (4)$$

$$L \geq \frac{0.25 \bullet V_{IN(MAX)}}{0.9A \bullet f_{SW}} \text{ for } \frac{V_{OUT}}{V_{IN(MAX)}} > 0.5 \qquad (5)$$

ここで、f_{SW}はスイッチング周波数、$V_{IN(MAX)}$は最大入力電圧です。

インダクタの過熱を防ぐため、実効値電流定格がアプリケーションの予想最大出力負荷より大きいインダクタを選択します。過負荷状態や短絡状態を考慮に入れる必要があります。

アプリケーション情報

更に、インダクタの飽和電流定格（通常はI_{SAT}と表示）は、予想最大負荷電流にインダクタのリップル電流の1/2を加えた値より大きくなければなりません。

$$I_{SAT} > I_{LOAD(MAX)} + \frac{1}{2}\Delta I_L \quad (6)$$

ここで、$I_{LOAD(MAX)}$は与えられたアプリケーションの最大出力負荷電流であり、ΔI_Lは次のように計算されるインダクタのリップル電流です。

$$\Delta I_L = \frac{V_{OUT}}{L \bullet f_{SW}} \bullet \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (7)$$

LTC3307Aの最大電流制限（4.8A）よりI_{SAT}定格が大きいインダクタを選択するのが無難でしょう。

高い効率を維持するため、直列抵抗（DCR）が最も小さいインダクタを選択します。コアの材質は高周波アプリケーション向けのものにしてください。表2に、推奨インダクタとメーカーを示します。

表2. 推奨インダクタ

メーカー	インダクタ・ファミリ	インダクタンス（nH）	I_{TEMP}（A）	I_{SAT}（A）	DCR（mΩ）	W×L×H（mm）
Murata	DFE18SAN-E0	240	3.2	4.2	36	1.6×0.8×0.8
Murata	DFE18SAN-G0	240	3.5	4.9	30	1.6×0.8×1.0
Murata	DFE201210S	110, 470	6.3, 4.0	11, 5.3	8, 27	2.0×1.2×1.0
Murata	DFE201610E	240 to 680	5.5 to 3.7	7.0 to 4.8	16 to 36	2.0×1.6×1.0
Murata	DFE201612E	240 to 680	6.0 to 4.1	7.8 to 4.8	13 to 27	2.0×1.6×1.2
Murata	DFE252010F	330 to 680	5.6 to 4.1	7.6 to 5.5	16 to 31	2.5×2.0×1.0
Murata	DFE252012F	330 to 680	6.0 to 4.6	8.5 to 6.0	14 to 25	2.5×2.0×1.2
Vishay	IHHP-0806AB-01	220 to 470	5.3 to 4.2	5.8 to 4.4	13 to 29	2.0×1.6×1.2
Vishay	IHHP-1008AB-01	220 to 680	7.4 to 3.8	7.1 to 4.1	8.4 to 28	2.5×2.0×1.2
NIC	NPIM26LP	240 to 680	6.5 to 4.2	7.5 to 5.1	15 to 36	2.0×1.6×1.0
NIC	NPIM20LP	240 to 680	6.0 to 4.4	9.5 to 5.5	18 to 32	2.5×2.0×1.0
Sumida	201610CDMCC/DS	240, 470	5.2, 3.8	6.5, 4.2	19, 34	2.2×1.8×1.0
Sumida	252010CDMCC/DS	330 to 1000	5.2 to 3.2	6.8 to 3.8	16 to 46	2.7×2.2×1.0
Wurth Elektronik	WE-PMMI-0805LP	110	3	6	24	2.0×1.2×0.6
Wurth Elektronik	WE-PMMI-0806	240 to 470	3.5 to 3.0	4.0 to 3.4	15 to 20	2.0×1.6×0.6
Wurth Elektronik	WE-PMCI-0806	240, 470	3.6, 2.9	5.4, 4.2	19, 34	2.0×1.6×1.0
Wurth Elektronik	WE-PMCI-1008	470	3.3	5	25	2.5×2.0×1.0
Wurth Elektronik	WE-LQS-2512	160	3.7	6.4	16	2.5×2.0×1.2

アプリケーション情報

入力コンデンサ

最高の性能が得られるように、2個以上のセラミック・コンデンサをデバイスの近くに配置して、LTC3307Aの入力をバイパスします。コンデンサはデバイスの両側に1個ずつ、V_{IN}とPGNDの間に接続します。これらのコンデンサのサイズは0603または0805にします。サイズの小さいオプションの0201コンデンサをできるだけLTC3307Aに近づけて、V_{IN}(ピン3)とPGND(ピン4)をつなぐパターンと、V_{IN}(ピン8)とPGND(ピン7)をつなぐパターンに直接配置すると、アプリケーション・フットプリントの増加を最小限(またはゼロ)に抑えながら更に性能を向上させることができます。詳細についてはレイアウトのセクションを参照してください。温度変動と入力電圧の変化に対して最高の性能を得るために、X7RまたはX5Rコンデンサを推奨します(表2を参照)。低いスイッチング周波数を使用すると、大きな入力容量が必要になることに注意してください。入力ソース・インピーダンスが高かったり、長い配線やケーブルによる大きなインダクタンスが存在する場合、追加のバルク容量が必要になることがあります。これには電解コンデンサを使用することができます。

セラミック入力コンデンサは、パターンやケーブルのインダクタンスと結合して、質の良い(減衰の小さな)タンク回路を形成します。LTC3307Aの回路を通電中の電源に差し込むと、入力電圧に公称値の2倍のリンギングが生じて、LTC3307Aの電圧定格を超える恐れがあります。ただし、この状況は簡単に回避できます(アプリケーション・ノートAN88を参照)。

表2. セラミック・コンデンサのメーカー

メーカー	URL
AVX	www.avxcorp.com
Murata	www.murata.com
TDK	www.tdk.com
Taiyo Yuden	www.t-yuden.com
Samsung	www.samsungsem.com
Wurth Elektronik	www.we-online.com

出力コンデンサ、出力リップル、および過渡応答

出力コンデンサには2つの基本的な機能があります。出力コンデンサは、インダクタと共に、LTC3307AのSWピンで発生する方形波をフィルタに通してDC出力を生成します。この機能では出力コンデンサが出力リップルを決定するので、スイッチング周波数でのインピーダンスが低いことが重要です。2番目の機能は、トランジェント負荷を満たしてLTC3307Aの制御ループを安定化するためにエネルギーを蓄えることです。LTC3307Aは、高速過渡応答性能を得るため、広い帯域幅で動作するように内部補償および設計されています。C_{OUT}の選択はシステムの帯域幅に影響を与えますが、過渡応答はV_{OUT}、V_{IN}、f_{SW}、およびその他の要因の影響も受けます。およそ以下の出力容量値を出発点に検討を開始することを推奨します。

$$C_{OUT} = 20 \bullet \frac{I_{MAX}}{f_{SW}} \sqrt{\frac{0.5}{V_{OUT}}} \quad (8)$$

ここで、C_{OUT}は推奨される出力コンデンサの値(μF)、f_{SW}はスイッチング周波数(MHz)、I_{MAX} = 3Aは定格出力電流(A)、V_{OUT}は出力電圧(V)です。

出力コンデンサの値を小さくすると、スペースとコストを節約できますが、トランジェント性能が低下し、ループ安定性の検証が必要になります。

セラミック・コンデンサは、等価直列抵抗(ESR)が非常に小さいので最良の出力リップル性能と過渡性能が得られます。X5RまたはX7Rセラミック・コンデンサの使用を推奨します(表2を参照)。反転形状の低ESLセラミック・コンデンサまたは3端子セラミック・コンデンサを使用すると、更に優れた出力リップルと過渡性能を達成できます。

負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3〜4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。V_{OUT}、V_{IN}、f_{SW}、$t_{ON(MIN)}$、出力コンデンサの等価直列インダクタンス(ESL)、その他の要因に影響されるものの、出力ドループV_{DROOP}は通常、最初のサイクルの直線的な低下の約3倍になります。

$$V_{DROOP} = \frac{3 \bullet \Delta I_{OUT}}{C_{OUT} \bullet f_{SW}} \quad (9)$$

ここで、ΔI_{OUT}は負荷ステップです。

アプリケーション情報

大きな値のC_{OUT}を使用するか、V_{OUT}とFBの間にフィードフォワード・コンデンサC_{FF}を追加することにより、過渡性能と制御ループの安定性を改善することができます。コンデンサC_{FF}は、高周波のゼロ点を発生させることで位相進み補償を提供し、位相マージンと高周波応答を改善します。代表的なアプリケーション回路で使用されている値が妥当な初期値となります。LTpowerCAD®は、C_{FF}とC_{OUT}を最適化して目的の過渡性能を達成するために役立つツールです。

過渡的な負荷をかけてシステムの応答を監視する方法と、ネットワーク・アナライザを使用して実際のループ応答を測定する方法が、過渡性能と制御ループの安定性を実験的に検証し、C_{FF}およびC_{OUT}を最適化する2つの方法です。

負荷過渡応答手法を使用して制御ループを安定化する場合は、立上がり時間が非常に高速で、全負荷電流の20%～100%の出力電流パルスを入力します。これにより、出力電圧にトランジェントが発生します。V_{OUT}を監視して、安定性の問題を示すオーバーシュートやリンギングが発生していないか確認します(アプリケーション・ノートAN149を参照)。

出力電圧の検出

LTC3307AのAGNDピンは、バンドギャップ電圧リファレンスを含む内部アナログ回路のグラウンド・リファレンスです。優れた負荷レギュレーションを実現するには、負荷に接続されている出力コンデンサ(C_{OUT})の負端子にAGNDピンを接続します。大電流の電源グラウンド帰還パスでの電圧降下は補償されなくなります。AGNDノードにはほとんど電流が流れないので、最小限のパターン・サイズでかまいません。小さいアナログ・バイパス1nF(0201または0402)セラミック・コンデンサを、LTC3307Aにできるだけ近づけて、V_{IN}(ピン3)とAGNDピンをつなぐパターンに直接配置します。FBの抵抗分圧器やR_T抵抗など、全ての信号部品はAGNDノードが基準になるようにしてください。詳細については、PCBレイアウトの例を参照してください。

イネーブル閾値のプログラミング

LTC3307Aは、スイッチングをイネーブルまたはディスエーブルするための高精度閾値イネーブル・ピンを備えています。このピンを強制的にローにすると、デバイスは低電流のシャットダウン・モードに入ります。

ENコンパレータの上昇時閾値は400mVで、50mVのヒステリシスがあります。シャットダウン機能を使用しない場合は、ENピンをV_{IN}に接続してかまいません。抵抗分圧器をV_{IN}とENピンの間に追加すると、LTC3307Aは、V_{IN}が目的の電圧より高くなった場合にのみ出力を安定化するように設定されます(図2を参照)。通常、この閾値($V_{IN(EN)}$)は、入力電源が電流制限されているか、または入力電源のソース抵抗が比較的高い状況で使用されます。スイッチング・レギュレータは入力電源からほぼ一定の電力を引き出すため、電源電圧が低下するにつれ、電源電流が増加します。この現象は電源からは負の抵抗負荷のように見えるため、電源電圧が低い状態では、電源が電流を制限するか、または低電圧にラッチする原因になることがあります。$V_{IN(EN)}$閾値は、問題が発生する恐れのある電源電圧でレギュレータが動作するのを防ぎます。この閾値は、次式を満足するようにR1とR2の値を設定すれば調整できます。

$$V_{IN(EN)} = \left(\frac{R1}{R2} + 1\right) \bullet 400mV \qquad (10)$$

次の図2を参照してください。

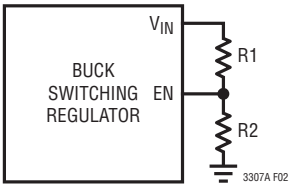


図2. EN分圧器

V_{IN}が$V_{IN(EN)}$を超えるまで、LTC3307Aはオフのままになります。V_{IN}が0.875 • $V_{IN(EN)}$まで低下し、ENが350mVになるまで、降圧レギュレータはイネーブルのままになります。

また、上流のレギュレータの出力とLTC3307AのENピンの間に抵抗分圧器を接続して、イベント・ベースの電源投入シーケンスを実現し、上流のレギュレータの出力が所定のレベル(例えば、安定化出力の90%)に達した時点でLTC3307Aをイネーブルすることもできます。式10の$V_{IN(EN)}$を、この所定のレベルに置き換えてください。

アプリケーション情報

EMIを低く抑えるPCBレイアウト

LTC3307Aは、特にEMI/EMC放射を最小限に抑え、高周波数でのスイッチング時に効率を最大限に高め、過渡応答を改善するように設計されています。

PCBの推奨レイアウトについては、図3を参照してください。

最適な性能を得るには、LTC3307Aの両方のV_{IN}入力電源ピン(ピン3、ピン8)がそれぞれローカル・デカップリング・コンデンサを持ち、各コンデンサのグラウンド端子がPGNDピン(ピン4、ピン7)の近くでトップ層のグラウンド・プレーンに直接ハンダ付けされている必要があります。これらのコンデンサは内蔵のパワーMOSFETとそれらのドライバにAC電流を供給します。V_{IN}ピン、PGNDピン、および入力コンデンサに大きなスイッチング電流が流れます。入力コンデンサによって形成されるループは、入力コンデンサをV_{IN}ピンおよびPGNDピンの近くに配置することにより、できるだけ小さくしてください。ケース・サイズが小さい0603などのコンデンサは、寄生インダクタンスが小さいので最適です。更に小さい0201コンデンサを各V_{IN}ピンとPGNDピンの近くに追加すると、アプリケーション・フットプリントの増加を最小限(またはゼロ)に抑えながら性能を向上させることができます。また、表面層に最も近い層のアプリケーション回路の下には、デバイス付近にある切れ目のないグラウンド・プレーンを配置します。

AGNDのデカップリングも非常に重要です。小さいアナログ・バイパス1nF(0201または0402)コンデンサを、LTC3307Aにできるだけ近づけて、V_{IN}(ピン3)とAGND(ピン1)をつなぐパターンに直接配置します。

回路基板の同じ側にインダクタを配置します。SWピン(ピン5、ピン6)とインダクタを接続するパターンはできるだけ短くして、放射EMIと寄生結合を低減します。

FBノードとRTノードは小さくして、ノイズの多いSWノードから遠ざけるかシールドします。

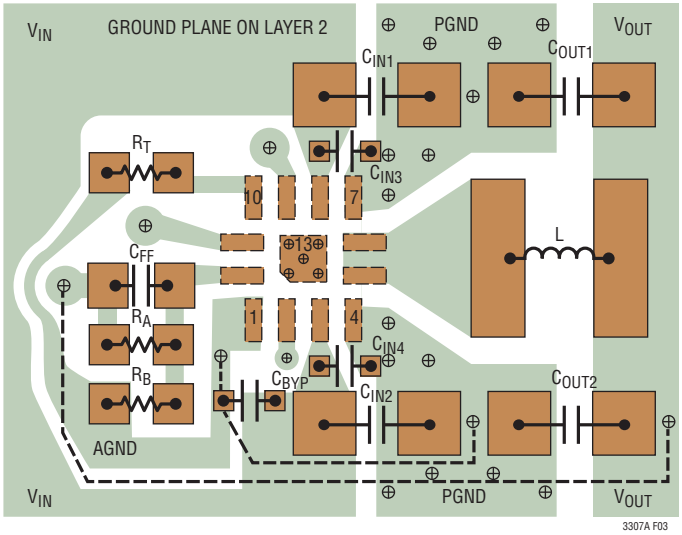


図3. LTC3307Aのプリント回路基板の推奨レイアウト

アプリケーション情報

高温に関する検討事項

PCBのレイアウトに注意を払い、LTC3307Aが十分放熱できるようにします。パッケージの下部の露出パッド(ピン13)は、表面層に最も近い層のアプリケーション回路の下にある、面積が大きく切れ目のないグウランド・プレーンに接続します。多数のビアを配置して、熱抵抗と電気的インピーダンスを最小限に抑えます。PGNDピン(ピン4、ピン7)はトップ層のグラウンド・プレーンに直接ハンダ付けします。多数のサーマル・ビアを使用して、トップ層のグラウンド・プレーンを下位レベルのグラウンド・プレーンに接続します。これらの層はLTC3307Aから発生する熱を放散します。熱特性が改善された露出パッド付きLQFNパッケージの熱に関する簡略図を図4に示し、シリコン・ダイと熱評価基準を示します。電流源はダイ上の電力損失P_Dを表し、ノード電圧は温度を表し、電気的インピーダンスは伝導による熱抵抗$\theta_{JCBOTTOM}$、θ_{JCTOP}、θ_{VIA}、θ_{CB}と対流による熱抵抗θ_{BA}およびθ_{CA}を表します。ジャンクション温度T_Jは、次式に従って、周囲温度T_Aから計算されます。

$$T_J = T_A + P_D \bullet \theta_{JA} \qquad (11)$$

ここで、$\theta_{JCTOP} + \theta_{CA}$パスは無視します。

$$\theta_{JA} \approx \theta_{JCBOTTOM} + \left(\frac{\theta_{CB}+\theta_{BA}}{2}\right) \| \left(\frac{\theta_{CB}+\theta_{BA}}{2} + \theta_{VIA}\right) \qquad (12)$$

ここで、$\theta_{JCBOTTOM}$ = 8.6°C/Wです。ピン配置セクションに示したθ_{JA} = 51°C/Wは、JEDEC規格2S2Pテストの PCBに相当しますが、これには適切なサーマル・ビアがないためθ_{VIA}は比較的高くなります。多少恣意的ではあっても無理のない範囲でθ_{VIA} ~ (θ_{CB} + θ_{BA})/2と仮定して逆算すると、このような基板では、(θ_{CB} + θ_{BA})/2 = θ_{VIA} ≈ 60°C/Wとなります。テスト用PCBで熱抵抗が低いビアが使用されていたとすると、θ_{JA}の最大10°C/Wの低下が見込め、これは最大20%の改善になることから、サーマル・ビアの重要性が明確になります。同様に、このパッケージの$\theta_{JCBOTTOM}$値は低いため、銅重量が大きく、切れ目がなく大きいグラウンド・プレーンの数を増やせば、θ_{JA}を左右するθ_{CB} + θ_{BA}を改善することができます。サーマル・ビアおよびハンダ・ステンシルの適切なサイズおよびレイアウトについては、アプリケーション・ノートApplication Notes for Thermally Enhanced Leaded Plastic Packagesを参照してください。周囲温度が最大ジャンクション温度の定格に近づくにつれ、最大負荷電流をディレーティングします。LTC3307A内部の消費電力は、効率の測定結果から全消費電力を計算し、それからインダクタの損失を減じることによって推定されます。

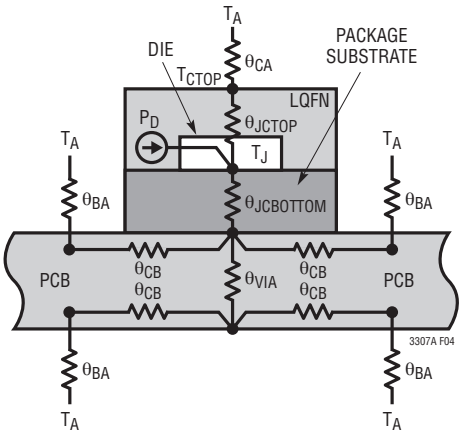
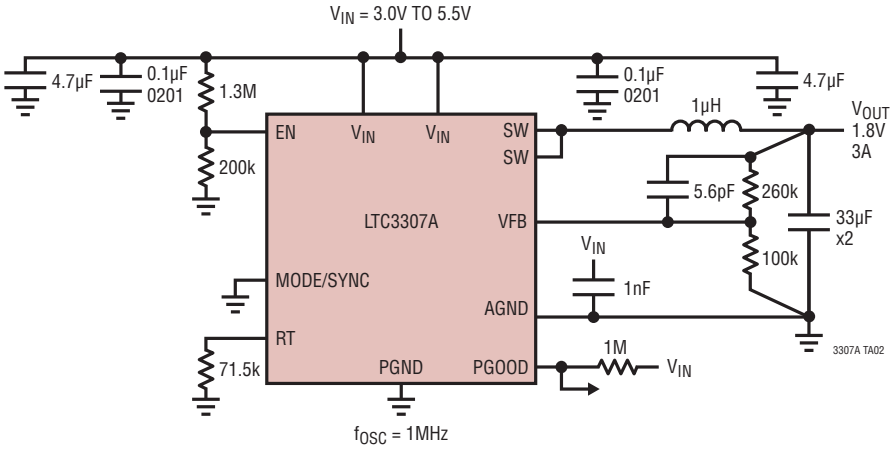


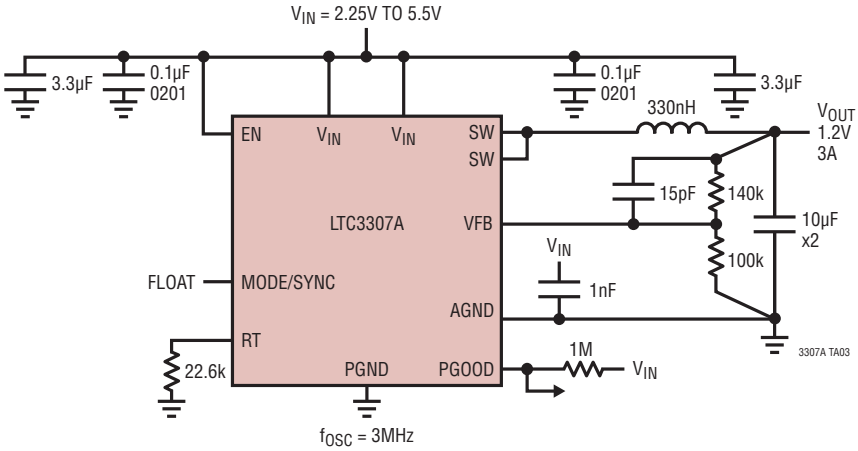
図4. サーマル・ビアがヒート・シンクの役割を果たす多層PCB

標準的応用例

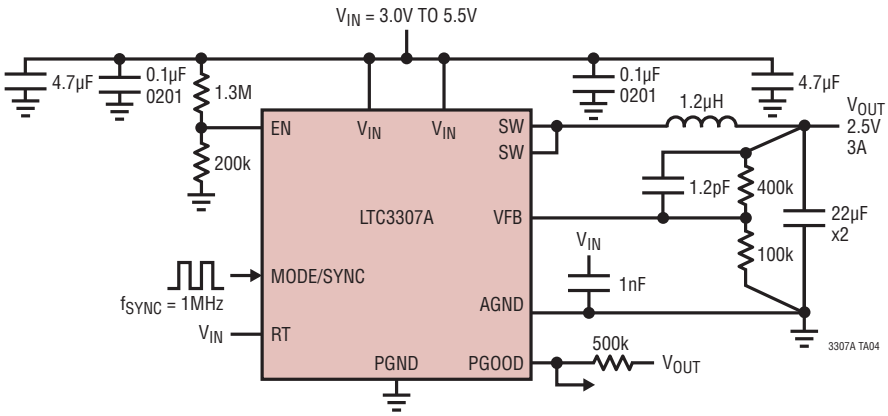
V_{IN} UVLO：3.0V、1MHz、1.8V、3A、パルス・スキップ・モード



小型ソリューション・サイズ、3MHz、1.2V、3A、強制連続モード

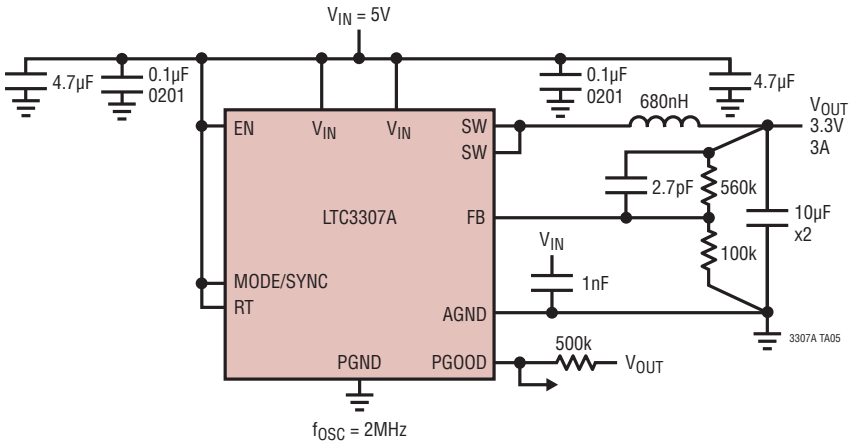


V_{IN} UVLO：3.0V、2.5V、3A、1MHz に同期

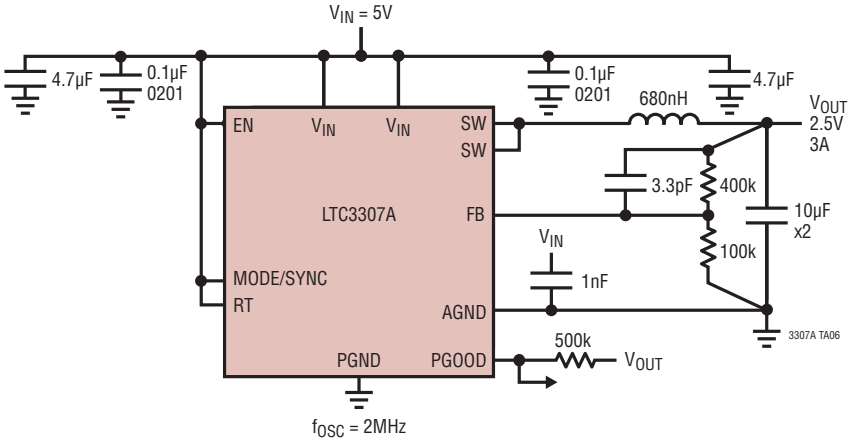


標準的応用例

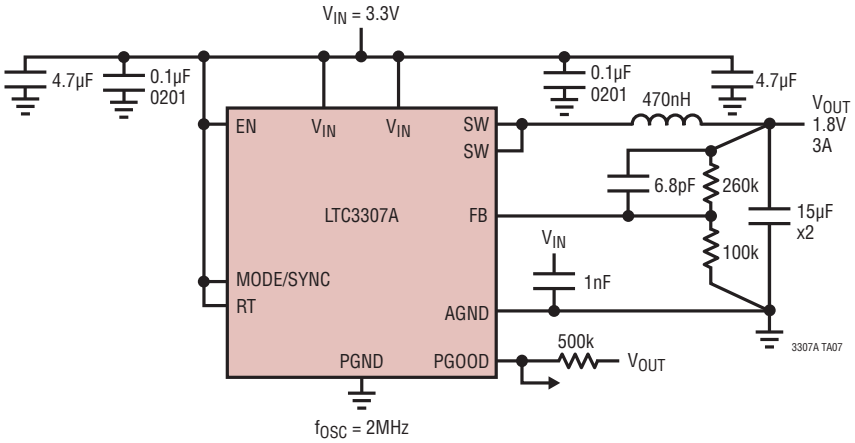
高効率、2MHz、3A、5V 入力／3.3V 出力



高効率、2MHz、3A、5V 入力／2.5V 出力

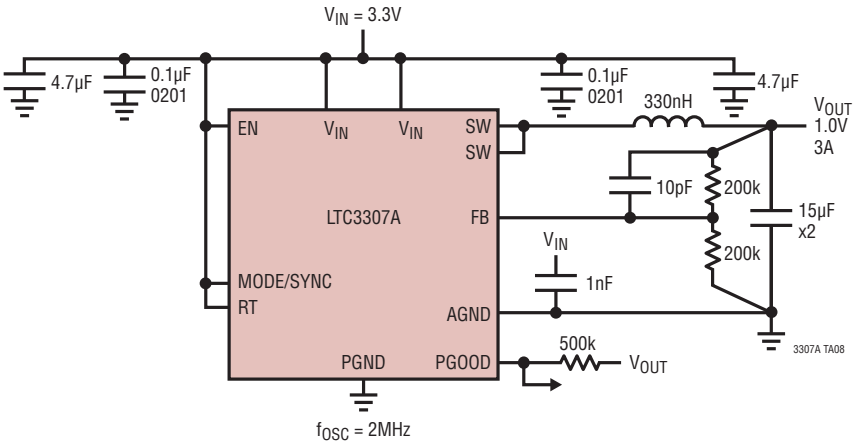


高効率、2MHz、3A、3.3V 入力／1.8V 出力

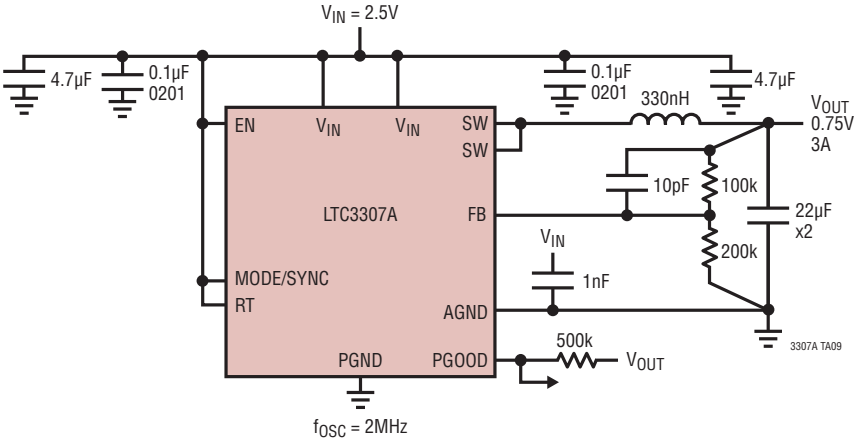


標準的応用例

高効率、2MHz、3A、3.3V 入力／1.0V 出力

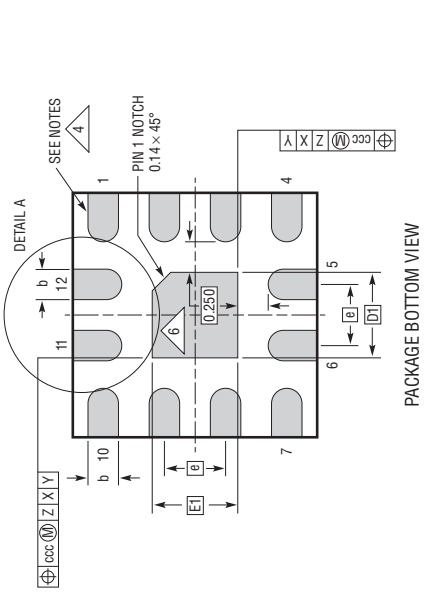


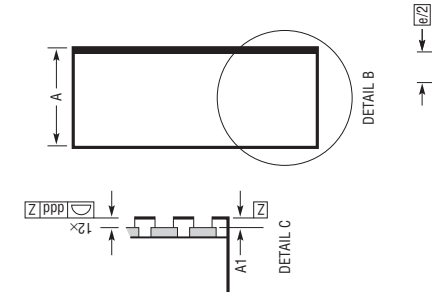
高効率、2MHz、3A、2.5V 入力／0.75V 出力

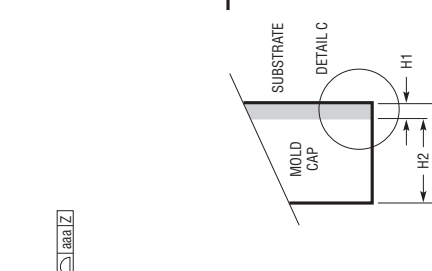


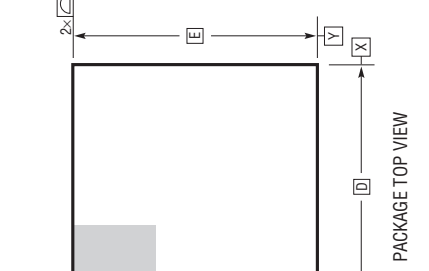
パッケージ

LQFN Package
12-Lead (2mm × 2mm × 0.74mm)
(Reference LTC DWG # 05-08-1530 Rev B)







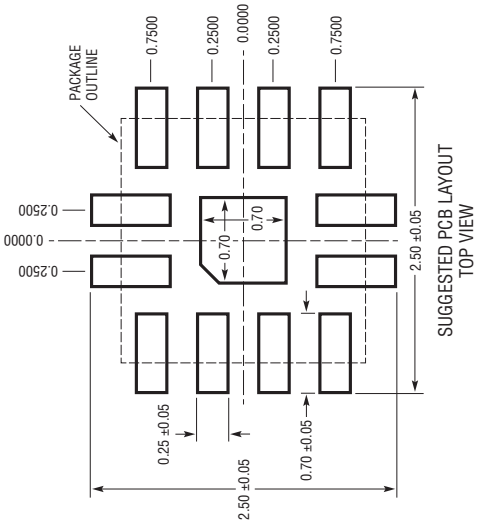


注：
1. 寸法と許容誤差は ASME Y14.5M-1994 による
2. 全ての寸法はミリメートル
3. 主データム -Z- はシーティング・プレーン
4. これらの端子と放熱部が見えにくくならないように、ハンダ・マスク開口部の下にある金属部は表示されていない
5. 1 番ピンの識別マークはオプションだが、表示の領域内に設けてある 1 番ピンの識別マークはモールドかマーキングのどちらかである
6. 放熱用露出部の角にはオプションで丸みを付けることができる

DIMENSIONS

SYMBOL	MIN	NOM	MAX	NOTES
A	0.65	0.74	0.83	
A1	0.01	0.02	0.03	
L	0.30	0.40	0.50	
b	0.22	0.25	0.28	
D		2.00		
E		2.00		
D1		0.70		
E1		0.70		
e		0.50		
H1		0.24 REF		SUBSTRATE THK
H2		0.50 REF		MOLD CAP HT
aaa			0.10	
bbb			0.10	
ccc			0.10	
ddd			0.10	
eee			0.15	
fff			0.08	

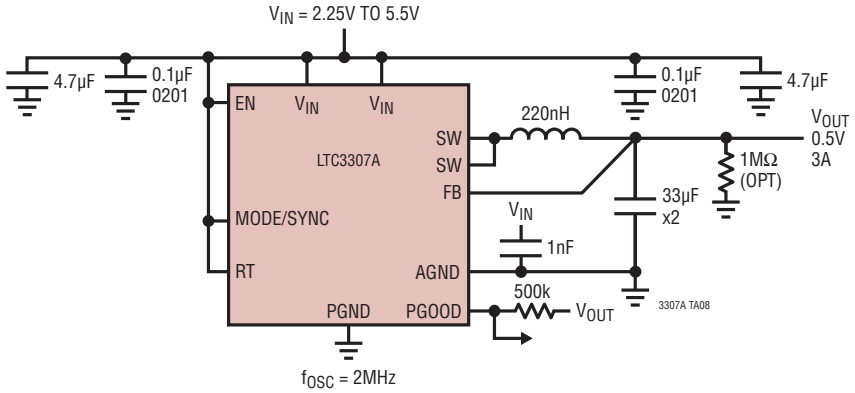
LQFN 12 0618 REV B



アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることに万全を期していますが、その利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。仕様は予告なく変更される場合があります。アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。

標準的応用例

高効率、2MHz、0.5V、3A



関連製品

製品番号	説明	注釈
LTC3308A	2mm × 2mm LQFNパッケージの5V、4A同期整流式降圧Silent Switcher	モノリシック同期整流式降圧DC/DC、最大3MHzのスイッチング周波数で4Aを供給。Silent Switcherアーキテクチャによる超低EMI放射。入力動作電圧範囲:2.25V～5.5V。出力電圧範囲:0.5V～V_{IN}、±1%精度。PGOODインジケータ、RTプログラミング、SYNC入力。2mm × 2mm LQFN。
LTC3309A	2mm × 2mm LQFNパッケージの5V、6A同期整流式降圧Silent Switcher	モノリシック同期整流式降圧DC/DC、最大3MHzのスイッチング周波数で6Aを供給。Silent Switcherアーキテクチャによる超低EMI放射。入力動作電圧範囲:2.25V～5.5V。出力電圧範囲:0.5V～V_{IN}、±1%精度。PGOODインジケータ、RTプログラミング、SYNC入力。2mm × 2mm LQFN。
LTC3315A	2mm × 2mm LQFNパッケージの5V、2Aデュアル同期整流式降圧DC/DCコンバータ	デュアル・モノリシック同期整流式降圧電圧レギュレータ、各レギュレータが最大3MHzのスイッチング周波数で2Aを供給。入力動作電圧範囲:2.25V～5.5V。出力電圧範囲:0.5V～V_{IN}、±1%精度。PGOODインジケータ、SYNC入力。2mm × 2mm LQFN。
LTC3310S	3mm × 3mm LQFNパッケージの5V、10A同期整流式降圧Silent Switcher 2レギュレータ	モノリシック同期整流式降圧DC/DC、最大5MHzのスイッチング周波数で10Aを供給。Silent Switcherアーキテクチャによる超低EMI放射。入力動作電圧範囲:2.25V～5.5V。出力電圧範囲:0.5V～V_{IN}、±1%精度。PGOODインジケータ、RTプログラミング、同期入力。パワー段の並列接続を構成可能。3mm × 3mm LQFN。
LTC3370/ LTC3371	4チャンネル8A構成が可能な1A降圧DC/DCコンバータ	8 × 1Aのパワー段を備えた4つの同期整流式降圧レギュレータ。最大4つのパワー段を並列接続して単一インダクタで大電流出力(最大4A)を供給可能、8出力構成が可能、高精度PGOODインジケータ。LTC3371はウォッチドッグ・タイマーを搭載。LTC3370:32ピン5mm × 5mm QFNパッケージ。LTC3371:38ピン5mm × 7mm QFNおよびTSSOPパッケージ。
LTC3374A	並列接続可能な8チャンネル1A降圧DC/DCコンバータ	8つの1A同期整流式降圧レギュレータ。最大4つのパワー段を並列接続して単一インダクタで大電流出力(最大4A)を供給可能、15出力構成が可能。高精度イネーブル入力とPGOOD_ALLによる通知。38ピン5mm × 7mm QFNおよびTSSOPパッケージ。
LTC3375	並列接続可能な8チャンネル1A降圧DC/DCコンバータ	8つの1A同期整流式降圧レギュレータ。最大4つのパワー段を並列接続して単一インダクタで大電流出力(最大4A)を供給可能、15出力構成が可能。高精度イネーブル入力とPGOOD_ALLによる通知。I^2Cプログラミング、ウォッチドッグ・タイマーおよびプッシュボタン付き。48ピン7mm × 7mm QFNパッケージ。
LTC3616	5.5V、6A、4MHz、同期整流式降圧DC/DCコンバータ	95%の効率、V_{IN}:2.25～5.5V、$V_{OUT(MIN)}$ = 0.6V、I_Q = 75µA、I_{SD} < 1µA、3mm × 5mm QFN-24パッケージ
LTC3412A	3A、4MHz、モノリシック同期整流式降圧レギュレータ	95%の効率、V_{IN}:2.25～5.5V、$V_{OUT(MIN)}$ = 0.8V、I_Q = 64µA、I_{SD} < 1µA、4mm × 4mm QFN-16パッケージ

©ANALOG DEVICES, INC. 2019