

20V、15A 同期整流式降圧 Silent Switcher 2 レギュレータ

特長

- Silent Switcher[®]2 アーキテクチャにより低 EMI に対応
- V_{IN} の範囲: 3.1V~20V
- V_{OUT} の電圧範囲: 0.5V~5.5V
- V_{OUT} の差動リモート検出
- 調整可能な周波数: 400kHz~3MHz
- PolyPhase[®] 動作: 最大 12 相
- 出力トラッキングおよびソフトスタート
- リファレンス精度: $\pm 1\%$ (全温度範囲)
- 電流モード動作による優れたラインおよび負荷過渡応答
- 高精度の RUN ピン閾値: 1.2V
- 強制連続モード/不連続モードをサポート
- 熱特性に優れた 28 ピン 4mm × 5mm × 0.74mm LQFN パッケージ

アプリケーション

- 自動車用電源および産業用電源
- サーバー電源アプリケーション
- 分散給電システム
- ASIC、FPGA、DSP、 μP などのポイントオブロード電源

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

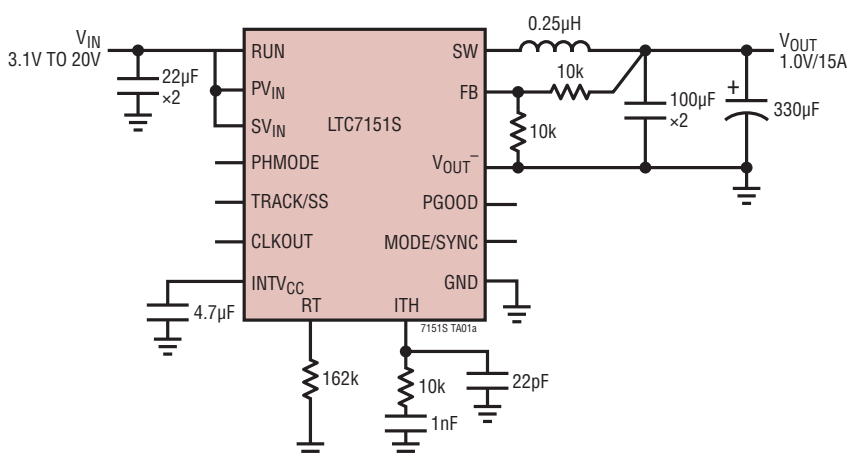
概要

LTC[®]7151S は、負荷に 15A を供給可能な高効率のモノリシック同期整流式降圧レギュレータです。このデバイスは、位相同期可能なオン時間制御の固定周波数電流モード・アーキテクチャを採用しています。PolyPhase 動作により、複数の LTC7151S レギュレータを位相をずらして動作させることが可能であり、これによって入力コンデンサと出力コンデンサの数が減少します。動作電源電圧範囲は 3.1V~20V です。

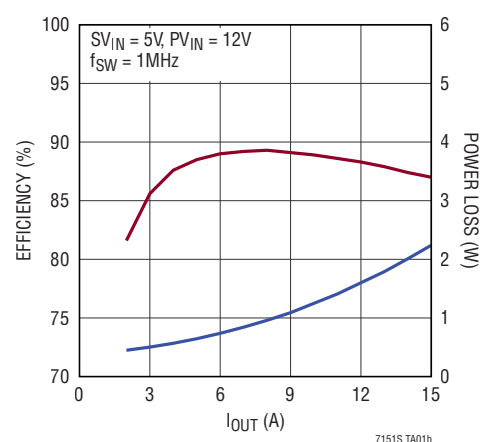
動作周波数は外付け抵抗により 400kHz~3MHz の範囲で設定できます。高い周波数に対応できるため、物理的に小型のインダクタおよびコンデンサを使用できます。スイッチング・ノイズの影響を受けやすいアプリケーションでは、LTC7151S は 400kHz~3MHz の範囲で外部同期可能です。PHMODE ピンにより、出力クロック信号の位相をユーザが制御できます。独自の固定周波数/オン時間制御アーキテクチャは、高周波で動作しながら高速過渡応答を必要とする高降圧比アプリケーションに最適です。LTC7151S は、内蔵バイパス・コンデンサを含む第 2 世代の Silent Switcher 2 技術を採用して、高い周波数での効率の高い解決策を優れた EMI 性能と共に実現しています。

標準的応用例

12V 入力、1.0V 出力のアプリケーション



効率および電力損失



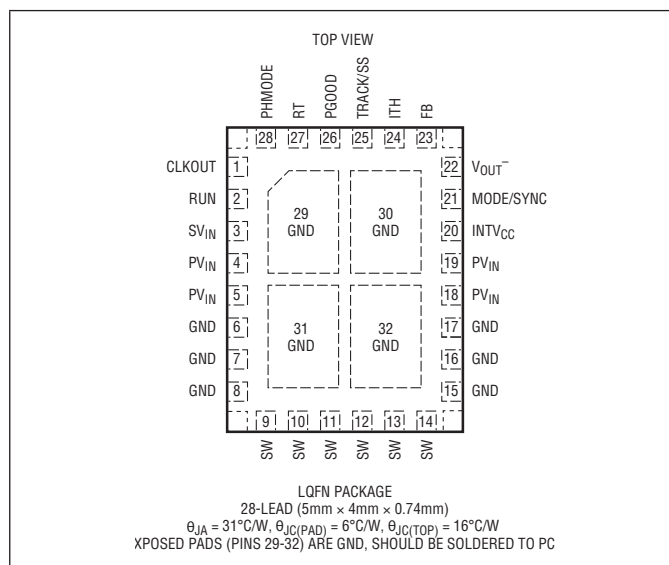
LTC7151S

絶対最大定格

(Note 1)

PV_{IN} 、 SV_{IN}	$-0.3V \sim 22V$
RUN の電圧	$-0.3V \sim SV_{IN}$
MODE/SYNC、TRACK/SS の電圧	$-0.3V \sim INTV_{CC}$
ITH、RT、PGOOD の電圧	$-0.3V \sim 3.6V$
PHMODE、CLK の電圧	$-0.3V \sim 3.6V$
V_{OUT} の電圧	$-0.3V \sim 0.3V$
FB の電圧	$-0.3V \sim 3.6V$
動作ジャンクション温度範囲	$125^{\circ}C$
保存温度範囲	$-65^{\circ}C \sim 150^{\circ}C$
最大内部温度	$125^{\circ}C$
ハンダ・リフローのピーク・ボディ温度	$260^{\circ}C$

ピン配置



発注情報

製品番号	テープ&リール	パッド仕上げ	製品マーキング*		パッケージ・タイプ**	MSL 定格	温度範囲 (Note 2 参照)
			デバイス	仕上げコード			
LTC7151SEV#PBF	LTC7151SEV#TRPBF	Au (RoHS)	7151S	e4	LQFN	3	$-40^{\circ}C$ to $125^{\circ}C$
LTC7151SIV#PBF	LTC7151SIV#TRPBF		7151S				

- 更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
*パッドの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。*温度グレードは出荷時のコンテナのラベルで識別されます。
- 製品名の末尾がPBFのデバイスはRoHSおよびWEEEに準拠しています。**LTC7151Sパッケージの寸法は、標準の5mm x 4mm x 0.75mm QFNパッケージと同じです。

電気的特性

●は規定動作ジャンクション温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}C$ の値 (Note 2)。注記がない限り、 $V_{IN} = 12V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
SV_{IN}	SV_{IN} Operating Voltage	●	3.1		20	V
PV_{IN}	PV_{IN} Operating Voltage				20	V
V_{OUT}	V_{OUT} Operation Voltage		0.5		5.5	V
I_Q	Input Quiescent Current (Note 3)	Active Mode Shutdown Mode; $V_{RUN} = 0V$		2 20	4 40	mA μA
V_{FB}	Feedback Reference Voltage (Note 4)	ITH = 1.0V ITH = 1.0V, $-40^{\circ}C$ to $125^{\circ}C$	0.499 0.495	0.500 0.500	0.501 0.505	V V
$\Delta V_{FB(LINE+LOAD)}$	Feedback Voltage Line and Load Regulation (Note 4)	●		0.2	0.5	%
I_{FB}	Feedback Pin Input Current		-50		50	nA
$g_m(EA)$	Error Amplifier Transconductance	ITH = 1.0V	1.0	1.3	1.6	mS
$t_{ON(MIN)}$	Minimum On-Time	●		20	25	ns
$t_{OFF(MIN)}$	Minimum Off-Time			50		ns

Rev. 0

電気的特性

●は規定動作ジャンクション温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値 (Note 2)。注記がない限り、 $V_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
I_{LIM}	Positive Inductor Valley Current Limit	$FB = 0.58\text{V}$	●	16	18	20	A
$I_{LIM-ITH}$	Current Threshold at Different ITH Voltage	$ITH = 1.4\text{V}$	●	7	9	11	A
		$ITH = 1\text{V}$	●	-2	0	2	A
		$ITH = 0.6\text{V}$	●	-11	-9	-7	A
		$ITH = 0.2\text{V}$	●	-20	-18	-16	A
R_{TOP}	Top Power NMOS On-Resistance	$INTV_{CC} = 3.3\text{V}$			11		m Ω
R_{BOT}	Bottom Power NMOS On-Resistance	$INTV_{CC} = 3.3\text{V}$			4		m Ω
I_{SW} (Note 5)	Top Switch Leakage	$V_{IN} = 20\text{V}$, $V_{SW} = 0\text{V}$			0.1	1	μA
	Bottom Switch Leakage	$V_{IN} = 20\text{V}$, $V_{SW} = 20\text{V}$			100	150	μA
V_{UVLO}	$INTV_{CC}$ Undervoltage Lockout Threshold	$INTV_{CC}$ Falling $INTV_{CC}$ Hysteresis (Rising)		2.45	2.6 250	2.75	V mV
V_{RUN}	RUN Rising			1.15	1.20	1.25	V
	RUN Falling Hysteresis				100		mV
I_{RUN}	Run Leakage Current					100	nA
V_{INTVCC}	Internal V_{CC} Voltage			3.2	3.3	3.4	V
OV	Output Overvoltage PGOOD Upper Threshold	V_{FB} Rising		6	8	10	%
		V_{FB} Falling Hysteresis			10		mV
UV	Output Undervoltage PGOOD Lower Threshold	V_{FB} Falling		-10	-8	-6	%
		V_{FB} Rising Hysteresis			10		mV
R_{PGOOD}	PGOOD Pull-Down Resistance	$V_{PGOOD} = 100\text{mV}$			8	15	Ω
I_{PGOOD}	PGOOD Leakage	$V_{FB} = 0.6\text{V}$				2	μA
t_{PGOOD}	PGOOD Delay	PGOOD Low to High			6		cycles
		PGOOD High to Low			25		cycles
$I_{TRACK/SS}$	Track Pull-Up Current	$V_{TRACK/SS} = 0\text{V}$			6	10	μA
f_{OSC}	Oscillator Frequency	$RT = 162\text{k}\Omega$	●	0.9.	1	1.1	MHz
f_{SYNC}	SYNC Capture Range	% of Programmed Frequency		70		130	%
MODE/SYNC	MODE/SYNC Threshold Input High					1	V
	MODE/SYNC Threshold Input Low			0.3			V
$I_{MODE/SYNC}$	MODE/SYNC Current	MODE/SYNC = 0V			6	14	μA
V_{CLKOUT}	Clock Output High Voltage			$V_{INTVCC} - 0.2$	V_{INTVCC}		
	Clock Output Low Voltage				0	0.2	
PHMODE	PHMODE Threshold	180° (2-Phase)		$V_{INTVCC} - 0.1$			V
		90° (4-Phase)		1.0		$V_{INTVCC} - 1$	V
		120° (3-Phase)				0.1	V
V_{INOV}	V_{IN} Overvoltage Threshold	V_{IN} Rising			24.5		V
		V_{IN} Falling			21.5		V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC7151Sは T_J が T_A にほぼ等しいノルマル負荷条件でテストされる。LTC7151SEは $0^\circ\text{C} \sim 85^\circ\text{C}$ のジャンクション温度範囲で仕様に適合することが確認されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作ジャンクション温度範囲での仕様は、設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LTC7151SIは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作ジャンクション温度範囲で動作することが確認されている。これらの仕様と合致する最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。ジャンクション温度 (T_J ($^\circ\text{C}$)) は周囲温度 (T_A ($^\circ\text{C}$)) および消費電力 (P_D (W)) から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ここで、 θ_{JA} ($^\circ\text{C/W}$) はパッケージの熱抵抗である。

Note 3: 強制連続モードでの静止電流には、パワー FET のスイッチング損失は含まれない。

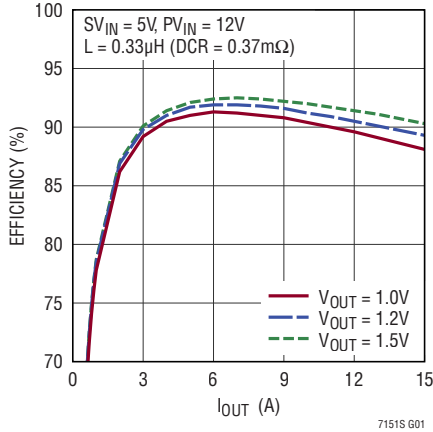
Note 4: LTC7151S は、 V_{TH} を規定の電圧にサーボ制御し、結果として得られた V_{FB} を測定する帰還ループ内でテストされる。

Note 5: グラウンドとの間に内部抵抗が接続されているため、下側スイッチにはリーク電流が流れる。

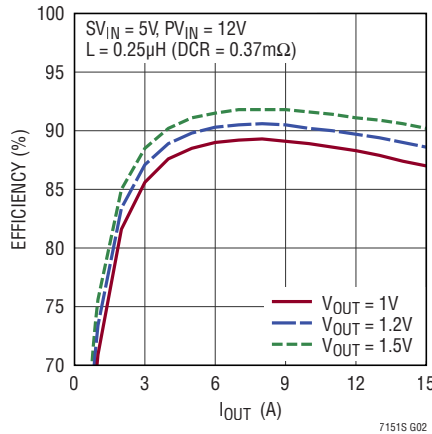
代表的な性能特性

特に注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1.0\text{V}$ 。

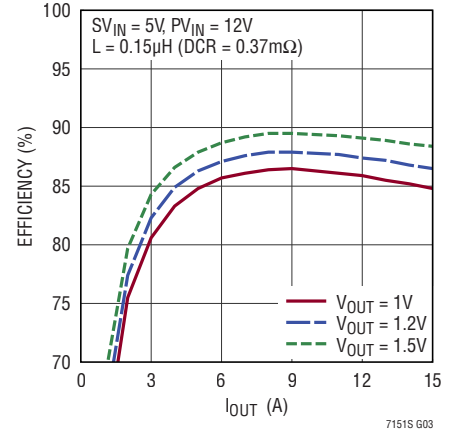
効率と負荷電流 (500kHz, CCM)



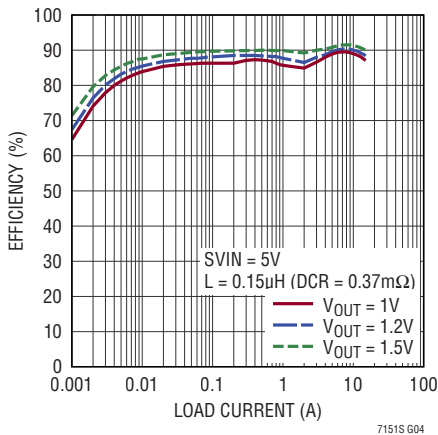
効率と負荷電流 (1MHz, CCM)



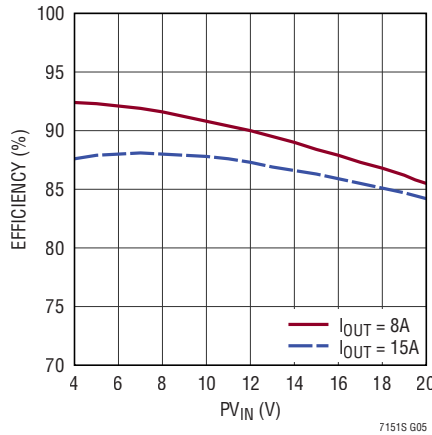
効率と負荷電流 (2MHz, CCM)



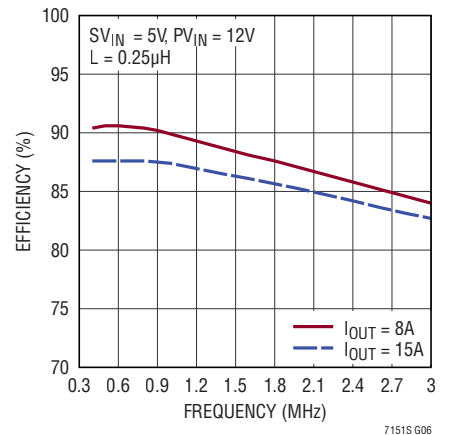
効率と負荷電流 (1MHz, DCM)



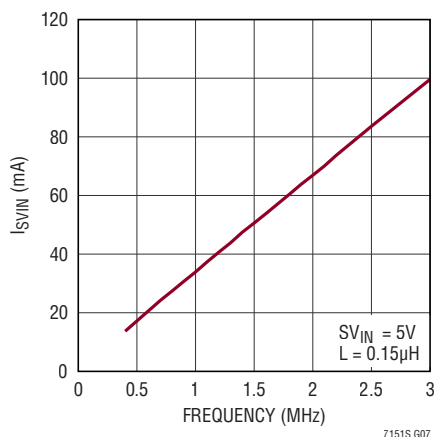
効率とPVIN



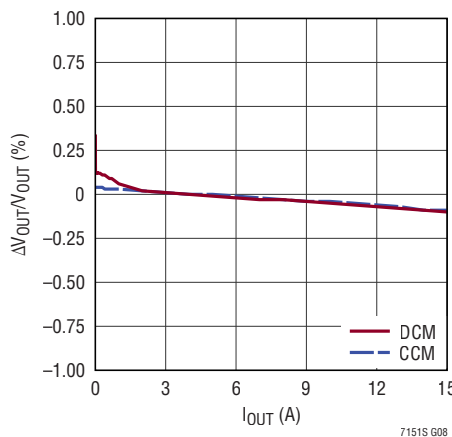
効率と周波数



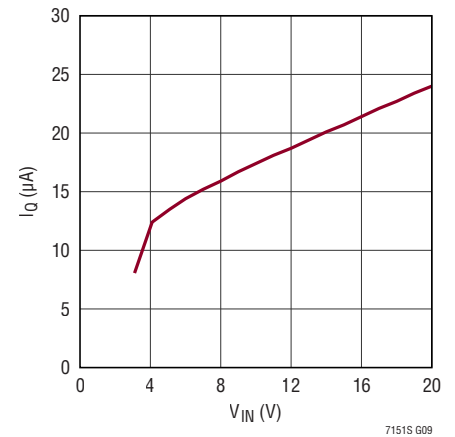
SVINの電流と周波数, CCM



負荷レギュレーションと負荷電流



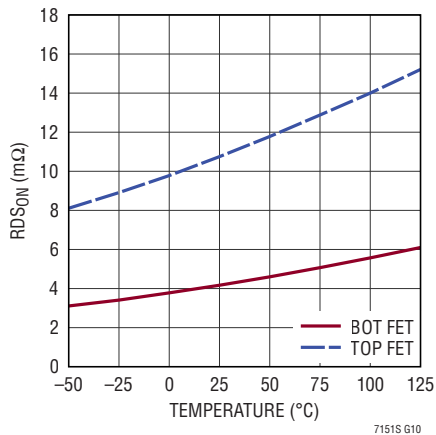
シャットダウン電流とVIN



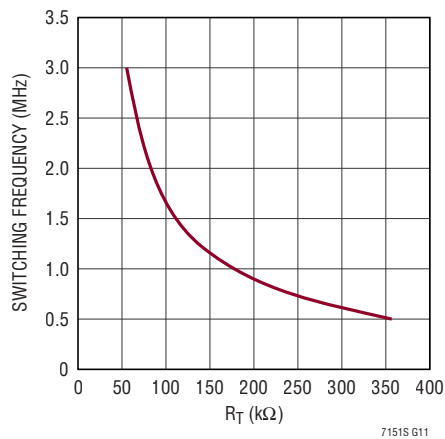
代表的な性能特性

特に注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1.0\text{V}$ 。

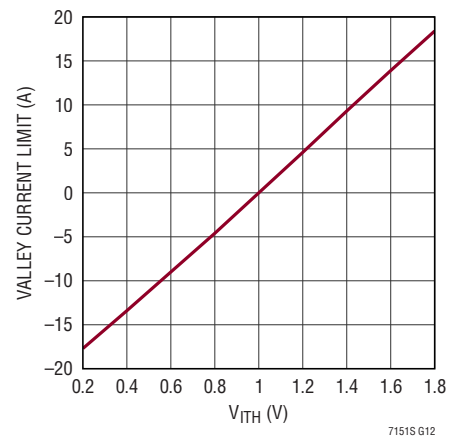
$R_{DS(on)}$ と温度



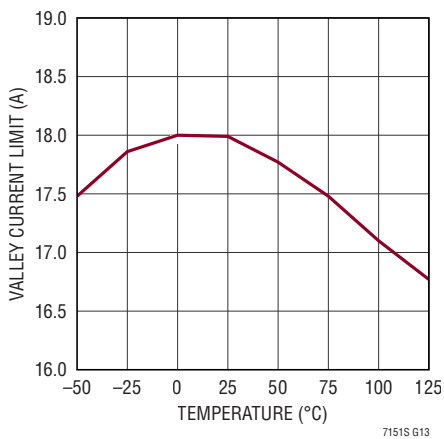
スイッチング周波数と R_T



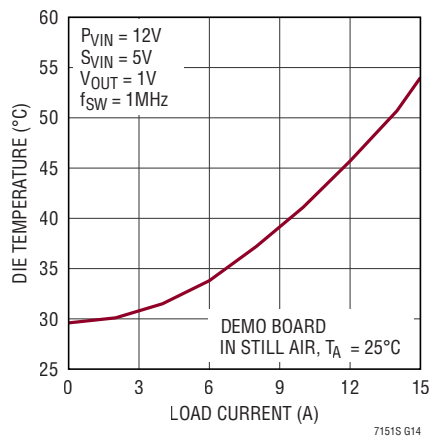
谷電流の制限値と V_{ITH}



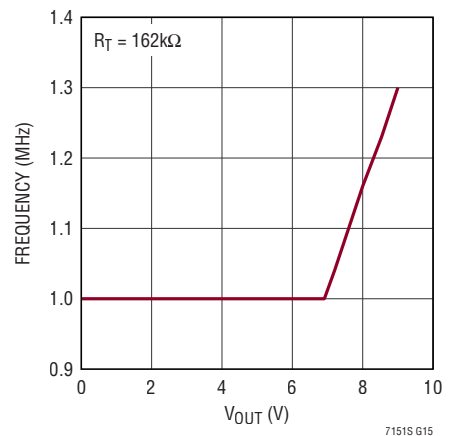
谷電流の制限値と温度



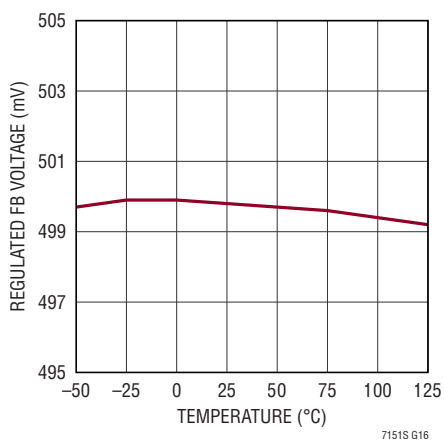
ダイ温度と負荷、CCM



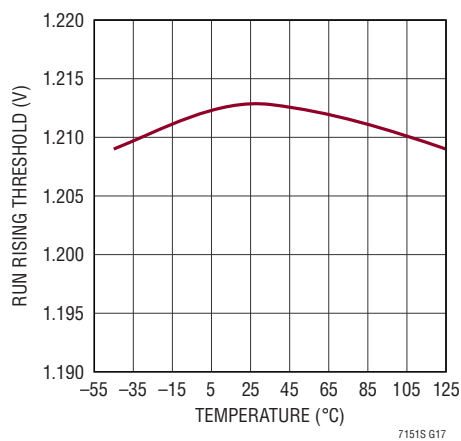
スイッチング周波数と V_{OUT}



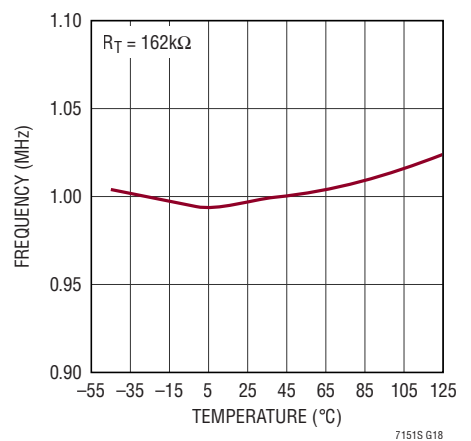
安定化されたFBの電圧と温度



RUN ピンの立ち上がり閾値と温度



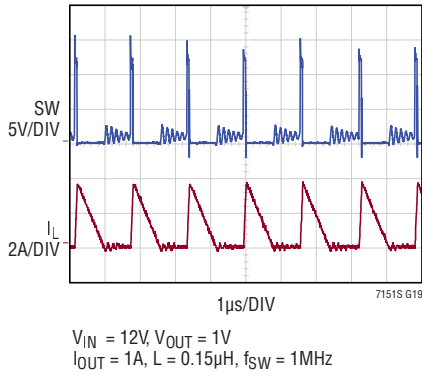
周波数と温度



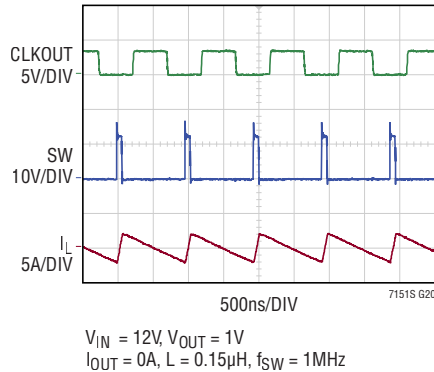
代表的な性能特性

特に注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1.0\text{V}$ 。

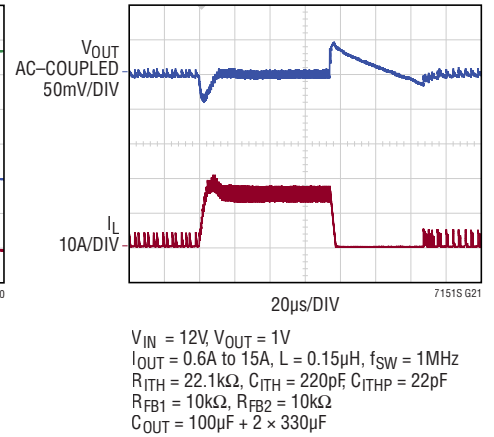
不連続導通モードの動作



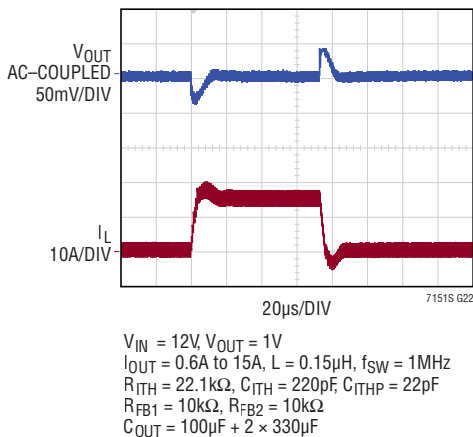
連続導通モードの動作



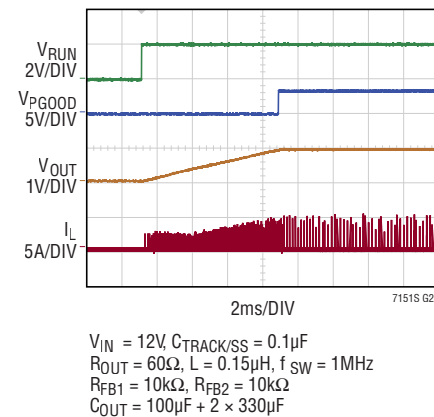
過渡応答、DCM



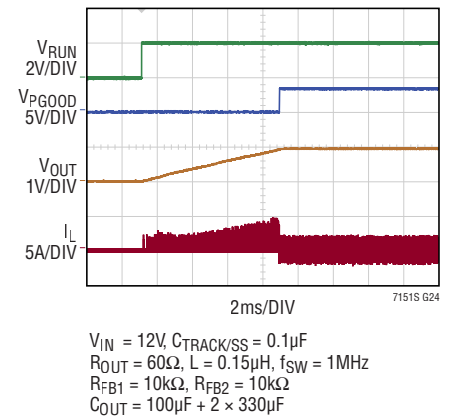
過渡応答、CCM



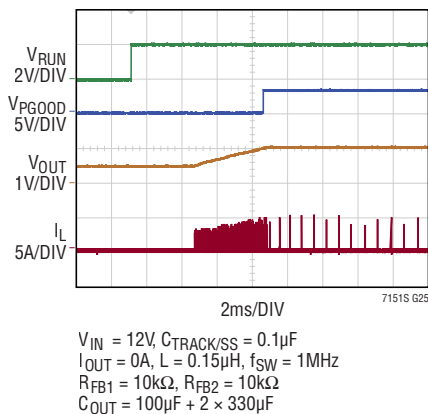
起動波形、DCM



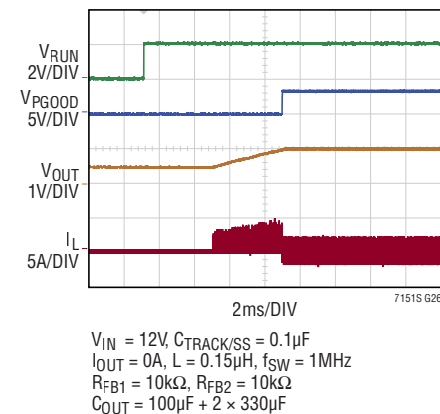
起動波形、CCM



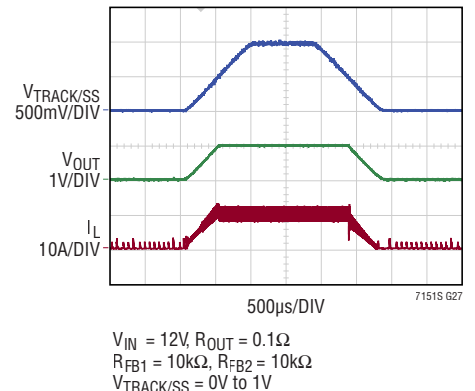
出力がプリバイアスされた状態での起動、DCM



出力がプリバイアスされた状態での起動、CCM



出力トラッキング



ピン機能

CLKOUT (ピン1) : PolyPhase動作の出力クロック信号。CLKINを基準にしたCLKOUTの位相はPHMODEピンの状態で決まります。CLKOUTでのピークtoピークの振幅範囲はINTV_{CC}からGNDまでです。

RUN (ピン2) : ロジック制御RUN入力。このピンはフロート状態のままにしないでください。このピンをロジック”H”にすると、降圧レギュレータが作動します。

SV_{IN} (ピン3) : 信号用V_{IN}ピン。内蔵3.3Vレギュレータへのフィルタを通した入力電圧。0.1μFのセラミック・コンデンサを使用して信号をSV_{IN}ピンにバイパスします。

PV_{IN} (ピン4、5、18、19) : 大電力用V_{IN}ピン。内蔵パワーMOSFETへの入力電圧。

GND (ピン6~8、15~17、29~32) : 電源と信号のグラウンド。

SW (ピン9~14) : 外付けインダクタのスイッチ・ノード接続ピン。SWの電圧振幅は、グラウンドよりダイオードの電圧降下分だけ低い電圧からPV_{IN}よりダイオードの電圧だけ高い電圧までです。

INTV_{CC} (ピン20) : 3.3V内部レギュレータの出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。このピンは、4.7μF以上の低ESRセラミック・コンデンサで電源グラウンドにデカップリングします。

MODE/SYNC (ピン21) : 不連続モードの選択ピンおよび発振器の同期ピン。不連続動作モードにするには、MODE/SYNCをGNDに接続します。MODE/SYNCをフロート状態にするか、1Vを超える電圧に接続すると、強制連続モードが選択されます。更に、MODE/SYNCピンを外部クロックに接続すると、システム・クロックが外部クロックに同期して、デバイスは強制連続モードになります。

V_{OUT} (ピン22) : 出力レールの負帰還。基板の金属トレース両端での電圧降下に起因する誤差を最小限に抑えるため、このピンを負荷の近くにあるリモート出力コンデンサの負極に直接接続します。

FB (ピン23) : 降圧レギュレータのエラーアンプへの帰還入力。抵抗分割器のタップをこのピンに接続します。出力電圧は0.5V~5.5Vの範囲で調整できます。

ITH (ピン24) : エラーアンプの出力およびスイッチング・レギュレータの補償点。電流コンパレータの作動閾値は、(通常0.3V~1.8Vの)この電圧に直線的に比例します。

TRACK/SS (ピン25) : 出力トラッキングおよびソフトスタート・ピン。このピンを使うと、出力電圧の立ち上がり時間を制御することができます。V_{OUT}を基準にして0.0V~0.5Vの電圧をこのピンに加えると、内部リファレンスの入力がエラーアンプにバイパスされ、代わりにFBピンの電圧がV_{OUT}を基準にしてその電圧にサーボ制御されます。INTV_{CC}からこのピンへは6μAの内部プルアップ電流が流れるので、このピンとV_{OUT}の間にコンデンサを接続すると、ソフトスタート機能が得られます。

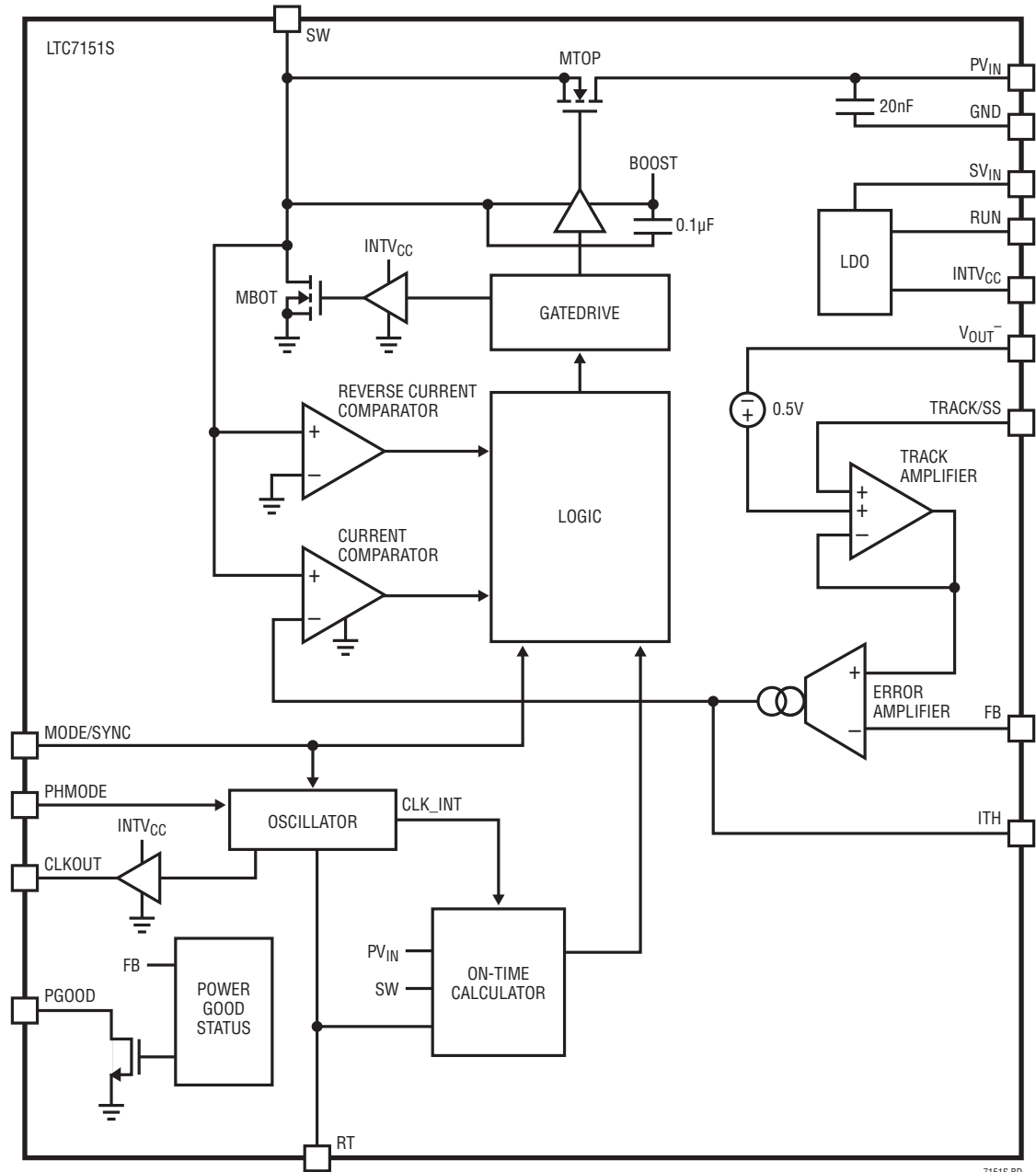
PGOOD (ピン26) : オープンドレイン・ロジックを備えた出力パワーグッド・ピン。FBピンの電圧が内部0.5Vリファレンスの±7.5%以内に入らない場合、PGOODはグラウンド電位になります。

RT (ピン27) : スwitching周波数設定ピン。このピンとGNDの間に外付け抵抗(405k~54k)を接続して、周波数を400kHz~3MHzに設定します。

PHMODE (ピン28) : フェーズ・セレクトへの制御入力。内部発振器とCLKOUTピンの間の位相関係を決めます。2相動作の場合はこのピンをINTV_{CC}に接続し、3相動作の場合はSGNDに接続し、4相動作の場合はINTV_{CC}/2に接続(あるいは、フロート状態に)します。

コーナー・ピン: グラウンド。これらのピンは機械的支持のためにのみ存在し、フロート状態のままにしておくか、またはグラウンドに接続してかまいません。

ブロック図



7151S BD

動作

メイン制御ループ

LTC7151Sは電流モードのモノリシック15A 降圧レギュレータです。通常動作では、内蔵の上側MOSFETはワンショット・タイマー (OST) によって決まる一定の時間オンします。上側パワーMOSFETがオフすると、下側パワーMOSFETがオンします。このオン状態は、電流コンパレータ I_{CMP} が作動してワンショット・タイマーが再始動し、次のサイクルが開始されるまで持続します。インダクタ電流は、下側パワーMOSFETの導通時の電圧降下を検出することによって測定します。ITHピンの電圧により、インダクタの谷電流に対応したコンパレータ閾値が設定されます。エラーアンプEAは、帰還信号 V_{FB} と0.5Vの内部リファレンスを比較することによってこのITH電圧を調整します。負荷電流が増加すると、帰還電圧は内部リファレンスと比較して低くなるので、ITH電圧は平均インダクタ電流が負荷電流に釣り合うまで上昇します。

軽負荷電流では、インダクタ電流はゼロに低下し、更に負になることがあります。不連続モード(DCM)では、これを電流反転コンパレータ I_{REV} が検出して、下側パワーMOSFETをオフします。 I_{TH} 電圧がゼロ電流レベルを超えて次のサイクルが開始されるまで、上下両側のパワーMOSFETはオフ状態に保たれ、出力コンデンサが負荷電流を供給します。連続動作モードが望ましい場合は、MODE/SYNCピンを単純にフロート状態にするか、INTV_{CC}に接続します。

動作周波数は、内部発振器の電流を設定するRTピン接続抵抗の値によって決まります。内部位相同期ループは、MODE/SYNCピンに外部クロック信号が存在すると、発振周波数を外部クロック信号にサーボ制御します。内部位相同期ループは、スイッチング・レギュレータのオン時間をサーボ制御して内部発振器を追尾し、強制的に一定のスイッチング周波数にします。

過電圧コンパレータOVおよび低電圧コンパレータUVは、出力帰還電圧(V_{FB})がレギュレーション点の前後 $\pm 7.5\%$ の範囲から外れると、PGOOD出力をローに引き下げます。OV状態とUV状態の間は連続動作が強制されます。ただし、TRACKピンの電圧が0.5Vまで上昇している起動時は除きます。

LTC7151Sの「S」は、第2世代のSilent Switcher 2技術を表しています。このデバイスは V_{IN} とBOOSTにセラミック・コンデンサを内蔵して全ての高速AC電流ループを小さく抑えているので、EMI性能が向上しています。更に、より高速のスイッチング・エッジに対応するので、スイッチング周波数が高いときは効率が大幅に向上します。

RUNピンの閾値

RUNピンの電圧をグラウンドまで下げると、LTC7151Sは強制的にシャットダウン状態になります。RUNピンの電圧を0.6Vより高くすると、内部リファレンスだけはオンしますが、パワーMOSFETはオフに保たれます。RUNの電圧が更に高くなり、RUNの上昇時閾値(公称1.2V)を超えると、デバイス全体がオンします。1.2VのRUNピン閾値は正確なので、 SV_{IN} から抵抗分割器を接続することにより、 SV_{IN} の低電圧ロックアウト閾値を設定することができます。

INTV_{CC}レギュレータ

内部の低ドロップアウト(LDO)レギュレータは、ドライバと内部バイアス回路に電力を供給する3.3V電源を生成します。INTV_{CC}は4.7 μ F以上のセラミック・コンデンサを使用してグラウンドにバイパスする必要があります。パワーMOSFETのゲート・ドライバが必要とする大量の過渡電流を供給するには、十分なバイパスが必要です。入力電圧が高く、スイッチング周波数が高いアプリケーションでは、LDOでの消費電力が大きいためダイ温度の上昇が見込まれます。このような場合、5Vまたは3.3Vの電源レールが別に存在するときは、これを使用して SV_{IN} ピンを駆動し、内部LDOでの消費電力を低減することを検討してください。

V_{IN} 過電圧保護

内部のパワーMOSFETデバイスをトランジェント電圧スパイクから保護するため、LTC7151Sは PV_{IN} ピンの電圧を絶えずモニタして、過電圧状態の有無を検査します。 PV_{IN} が24.5Vより高くなると、レギュレータは上下両側のパワーMOSFETをオフして動作を一時停止します。 PV_{IN} が21.5Vより低くなると、レギュレータは直ちに通常動作を再開します。過電圧発生時、内部のソフトスタート電圧は帰還電圧よりわずかに高い電圧にクランプされるので、ソフトスタート機能は過電圧状態が解消されるとすぐに動作します。

動作

出力電圧のプログラミング

出力電圧は次式に従って外付けの抵抗分割器によって設定されます。

$$V_{OUT} = 0.5V \cdot \left(1 + \frac{R_{FB1}}{R_{FB2}} \right)$$

図1に示すように、 V_{FB} ピンは出力電圧を抵抗分割器で分圧した電圧を検出することができます。LTC7151Sは大電力アプリケーションで使用されることが多いので、デバイスと負荷点(POL)との間の基板レイアウトに起因する電圧降下が大きくなることがあります。したがって、 R_{FB2} と R_{FB1} を負荷点の正端子と負端子に直接ケルビン接続することが不可欠です。その後、 V_{OUT} を差動で検出するため、負端子をLTC7151Sの V_{OUT-} ピンに直接接続します。また、フィードフォワード補償コンデンサ C_{FF} を V_{OUT} とFBの間に接続して、トランジェント性能を向上することもできます。

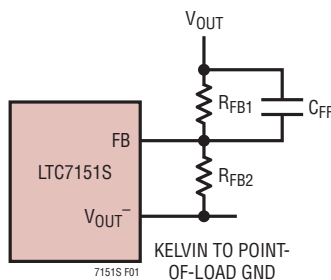


図1. 出力電圧の差動設定

POLがデバイスから離れているアプリケーションでは、 $0.1\mu F$ のコンデンサを V_{OUT-} とGNDの間にデバイスに近づけて配置して、 V_{OUT-} のトレースに注入される可能性があるノイズをフィルタで除去することを推奨します。

スイッチング周波数のプログラミング

RTピンとSGNDの間に抵抗を接続すると、スイッチング周波数は次式に従って400kHz～3MHzの範囲内に設定されます。

$$\text{Frequency} = \frac{1.67 \cdot 10^{11}}{R_T(\Omega)}$$

内部PLLの同期範囲は設定された周波数を中心にして $\pm 30\%$ です。したがって、外部クロック同期を行う場合は、外部クロック周波数がこのRTで設定する周波数から $\pm 30\%$ の範囲内に入るようにする必要があります。代表的な性能特性のセクションのスイッチング周波数と R_T の値のグラフを参照してください。

出力電圧トラッキングとソフトスタート

ユーザはLTC7151SのTRACK/SSピンによってその出力電圧の上昇率をプログラムすることができます。内蔵の $6\mu A$ 電流源により、TRACK/SSピンの電圧は $INTV_{CC}$ まで高くなります。外付けコンデンサをTRACK/SSに接続すると、出力をソフトスタートさせて入力電源の電流サージを防ぐことができます。出力トラッキング・アプリケーションでは、別の電圧源によってTRACK/SSを外部から駆動することができます。 $0V \sim 0.5V$ の範囲では、エラーアンプに入力される $0.5V$ の内部リファレンスよりTRACK/SSピンの電圧の方が優先されるので、帰還電圧はTRACK/SSピンの電圧に安定化されます。起動中は、LTC7151Sは不連続モードで動作します。TRACK/SSの電圧が $0.5V$ より高くなるとトラッキングはディスエーブルされ、帰還電圧は内部リファレンス電圧に安定化されるようになります。出力の立ち上がり時間とTRACK/SSの容量との関係は次式により求められます。

$$T_{SS} = 83333 \cdot C_{TRACK/SS}$$

マルチフェーズ動作

15Aを超える電流を必要とする出力負荷の場合は、複数のLTC7151Sを並列に接続して位相をずらして動作させ、出力電流を増やすことができます。LTC7151SはMODE/SYNCピンによって外部クロックに同期することができます。また、LTC7151Sは内部のフェーズロック・ループによってMODE/SYNCの位相にも同期することができます。CLKOUT信号を後段のLTC7151SのMODE/SYNCピンに接続して、システム全体の周波数と位相の両方を揃えることができます。PHMODEピンを $INTV_{CC}$ またはSGNDに接続するか、フロート状態にすると、MODE/SYNCピンに入力されているクロックとCLKOUTの間にそれぞれ 180° 、 120° 、または 90° の位相差が発生し、それぞれが2相、3相、または4相の動作に対応します。各LTC7151SのPHMODEピンを異なる電圧レベルにプログラムすることにより、全12相を並列接続し、互いに対して位相がずれた状態で同時に動作させることができます。

動作

I_{TH} の外部補償

LTC7151Sを正常に動作させるには、外部補償が必須です。 I_{TH} に接続する部品を適切に選択して、OPTI-LOOP®を最適化することが必要です。補償回路網を図2に示します。

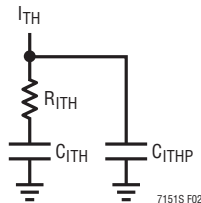


図2. 外部補償回路網

デバイスの周波数が与えられている場合に、使用する補償部品の値の基本ガイドラインを表1に示します。アプリケーションで使用される出力容量によっては、これらの値を微調整することが必要な可能性があります。

表1. 補償部品の値

周波数	R_{ITH}	C_{ITH}	C_{ITHP}
500kHz	4.99k	1.5nF	47pF
1MHz	10k	1nF	22pF
2MHz	15k	0.68nF	15pF
3MHz	20k	0.47nF	10pF

最小オフ時間と最小オン時間に関する検討事項

最小オフ時間 $t_{OFF(MIN)}$ は、LTC7151Sが下側パワーMOSFETをオンし、電流コンパレータを作動させて、下側パワーMOSFETをオフに戻すことができる最小時間です。この時間は通常約50nsです。最小オフ時間の制約により、最大デューティ・サイクルは $t_{ON}/(t_{ON} + t_{OFF(MIN)})$ に制限されます。例えば、入力電圧が低下したために最大デューティ・サイクルに達すると、出力はレギュレーション状態から外れます。ドロップアウトを避けるための最小入力電圧は次のとおりです。

$$V_{IN(MIN)} = V_{OUT} \cdot \frac{t_{ON} + t_{OFF(MIN)}}{t_{ON}}$$

逆に、最小オン時間は上側のパワーMOSFETがその「オン」状態に留まることのできる最小時間です。この時間は標準20nsです。連続モード動作では、最小オン時間の制限により、最小デューティ・サイクルは次のようになります。

$$DC_{MIN} = f \cdot t_{ON(MIN)}$$

ここで、 $t_{ON(MIN)}$ は最小オン時間です。動作周波数を低くすると、最大デューティ・サイクルの制約が緩和されます。

最小デューティ・サイクルを超える稀なケースでは、出力電圧がレギュレーション状態に留まり、スイッチング周波数は設定値より低くなります。多くのアプリケーションではこれを許容できるので、この制約はほとんどの場合決定的に重要だというわけではありません。高いスイッチング周波数を設計に使用しても、出力の過電圧を懸念する必要はありません。インダクタとコンデンサの選択のセクションで示すように、スイッチング周波数が高いと小型の基板部品を使用することができるので、アプリケーション回路のサイズが小さくなります。

入力コンデンサ(C_{IN})の選択

入力容量 C_{IN} が必要なのは、上側パワーMOSFETのドレインで方形波電流を除去するためです。大きなトランジェント電圧の発生を防ぐには、最大RMS電流に対応できる大きさの低ESR入力コンデンサを使用します。最大RMS電流は次式で与えられます。

$$I_{RMS} \cong I_{OUT(MAX)} \frac{V_{OUT}}{V_{IN}} \sqrt{\frac{V_{IN}}{V_{OUT}} - 1}$$

この式は、 $V_{IN} = 2V_{OUT}$ で次の最大値を取ります。

$$I_{RMS} \cong \frac{I_{OUT}}{2}$$

設計ではこの単純で最も厳しい条件がよく使用されます。条件を大きく変化させても状況がそれほど改善されないからです。コンデンサ・メーカーの規定するリップル電流定格は多くの場合わずか2000時間の寿命試験に基づいているので、コンデンサを更にデレーティングする、つまり要求より高い温度定格のコンデンサを選択することを推奨します。設計でのサイズまたは高さの要件を満たすため、数個のコンデンサを並列に接続することもできます。入力電圧が低いアプリケーションでは、出力負荷の変化時にトランジェントの影響を最小限に抑えるのに十分なバルク入力容量が必要です。

動作

出力コンデンサ(C_{OUT})の選択

C_{OUT} の選択は、電圧リップルと負荷ステップによるトランジェントを最小に抑えるのに必要な等価直列抵抗(ESR)、および制御ループの安定性を確保するのに必要なバルク容量の大きさによって決まります。ループの安定性は、負荷過渡応答を観察することによってチェックすることができます。出力リップル ΔV_{OUT} は次式で決定されます。

$$\Delta V_{OUT} < \Delta I_L \left(\frac{1}{8 \cdot f \cdot C_{OUT}} + ESR \right)$$

ΔI_L は入力電圧に応じて増加するので、出力リップルは入力電圧が最大のとき最大になります。ESRおよびRMS電流処理の要件を満たすために、複数のコンデンサを並列に配置する必要がある場合があります。乾式タンタル、特殊ポリマー、アルミ電解およびセラミックの各コンデンサは全て表面実装パッケージで入手できます。特殊ポリマー・コンデンサはESRが非常に低いのですが、他のタイプに比べて容量密度が低くなります。タンタル・コンデンサは容量密度が最高ですが、スイッチング電源に使用するにはサージ・テストが実施されているタイプのみを使用することが重要です。アルミ電解コンデンサはESRがかなり大きいのですが、リップル電流定格および長期信頼性に対して配慮すれば、コスト重視のアプリケーションに使用することができます。セラミック・コンデンサはフットプリントが小さく、低ESRの優れた特性をもっています。

セラミックの入力コンデンサおよび出力コンデンサの使用

現在では、値の大きい低価格セラミック・コンデンサが小型ケース・サイズで入手できるようになっています。これらはリップル電流と電圧定格が大きく、ESRが小さいので、スイッチング・レギュレータのアプリケーションに最適です。ただし、入力と出力にこれらのコンデンサを使うときは注意が必要です。入力にセラミック・コンデンサを使用し、コードの長いACアダプタで電力を供給すると、出力の負荷ステップによって V_{IN} 入力にリングングが誘起されることがあります。最善でも、このリングングは出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、長いコードを通して電流が急に突入すると、 V_{IN} に電圧スパイクが生じてデバイスを損傷するのに十分な大きさになる恐れがあります。

入力と出力にセラミック・コンデンサを選択する場合は、X5RやX7Rの誘電体を使ったものを選択します。これらの誘電体は、ある特定の値とサイズについて全てのセラミックの中で温度特性と電圧特性が最も優れています。

セラミック・コンデンサのESRは非常に小さいため、代わりに入力コンデンサと出力コンデンサが電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。負荷ステップに応答するには標準で5サイクルが必要ですが、最初のサイクルだけ出力電圧が直線的に低下しますが、出力の低下量 V_{DROOP} は、通常最初のサイクルの直線的な低下の約3倍です。したがって、おおよそ以下の出力コンデンサの値から開始するのが良いでしょう。

$$C_{OUT} = 3 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DROOP}}$$

デューティ・サイクルと負荷ステップの要件によっては、更に大きな容量が必要になることがあります。ほとんどのアプリケーションでは、ソース・インピーダンスは非常に小さいので、入力コンデンサが必要なのは高周波をバイパスするためだけです。これらの条件では、通常47 μ Fのセラミック・コンデンサで十分です。この入力コンデンサは PV_{IN} ピンにできるだけ近づけて配置してください。

インダクタの選択

望みの入力電圧と出力電圧が与えられると、インダクタ値と動作周波数によってリップル電流が決まります。

$$\Delta I_L = \frac{V_{OUT}}{f \cdot L} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

リップル電流が小さいと、インダクタのコア損失、出力コンデンサのESR損失、および出力電圧リップルが減少します。最大効率の動作は低周波数でリップル電流が小さいときに得られます。ただし、これを達成するには大きなインダクタが必要です。部品のサイズ、効率および動作周波数の間には交換条件があります。

妥当な出発点として、 $I_{OUT(MAX)}$ の約50%のリップル電流を選択します。リップル電流が規定された最大値を超えないことを確保するには、次式に従ってインダクタンスを選択します。

動作

$$L = \frac{V_{OUT}}{f \cdot \Delta I_{L(MAX)}} \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

Lの値が求められたら、インダクタの種類を選択する必要があります。インダクタ値が固定の場合、実際のコア損失はコア・サイズに無関係ですが、選択したインダクタンスに大きく依存します。インダクタンスが大きいほどコア損失は減少します。インダクタンスを大きくするには、ワイヤの巻数を増やす必要があるため、銅損失は残念ながら増加します。

フェライトを使ったタイプはコア損失が極めて小さく、高いスイッチング周波数に適しているので、設計目標を銅損失と飽和防止に集中することができます。フェライト・コアの材質は急激に飽和します。つまり、設計電流のピーク値を超えると、インダクタンスは急落します。その結果、インダクタのリプル電流が急激に増加し、そのため出力電圧リップルも増加します。コアは決して飽和させないでください。

コアの材質と形状が異なると、インダクタのサイズ／電流の関係および価格／電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされたポット型コアは小型で、エネルギー放射は大きくありませんが、同等の特性を有する鉄粉コアのインダクタより通常は高価です。使用するインダクタの種類をどう選択するかは、主に価格とサイズの要件や放射電磁界／EMIの要件に依存します。表面実装型インダクタの新設計製品は、東光、Vishay、NECトーキン、Cooper、TDKおよびWürth Elektronikから入手できます。詳細については表2を参照してください。

過渡応答のチェック

OPTI-LOOP補償により、広範な負荷と出力コンデンサに対して過渡応答の最適化を図ることができます。ITHピンを備えているので、制御ループの動作を最適化できるだけでなく、DC結合され、ACフィルタを通したクローズドループ応答のテスト・ポイントも得られます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリングは、これらのクローズドループ応答を正確に反映します。2次特性が支配的なシステムを想定すれば、位相余裕やダンピング・ファクタは、このピンに現れるオーバーシュートのパーセンテージを使用して概算できます。

表2の回路に示すITHピンの外付け部品は、ほとんどのアプリケーションにおいて妥当な出発点となります。直列RCフィルタにより、支配的なポール・ゼロのループ補償が設定されます。これらの値は、最終的なプリント回路基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少(推奨値の0.5～2倍)変更することができます。様々なタイプと値によってループ帰還係数と位相が決まるので、まず出力コンデンサを選択する必要があります。最大負荷電流の20%～100%の出力電流パルス(立ち上がり時間は1μs～10μs)によって発生する出力電圧波形とITHピンの波形により、帰還ループを開くことなくループ全体の安定性を判断できます。

スイッチング・レギュレータが負荷電流のステップに応答するには数サイクルを要します。負荷ステップが発生すると、 V_{OUT} は $\Delta I_{LOAD} \cdot ESR$ に等しい大きさだけ即座にシフトします。ここで、ESRは C_{OUT} の等価直列抵抗です。また、 ΔI_{LOAD} によって C_{OUT} の充電または放電も開始されるので、レギュレータが V_{OUT} をその定常状態値に戻すのに使用する帰還誤差信号が発生します。この回復時間に V_{OUT} をモニタして、安定性に問題があることを示すオーバーシュートやリングがないかチェックすることができます。

表2. インダクタの選択表(例)

メーカー	製品番号	インダクタンス(nH)	最大電流(A)	直流抵抗(mΩ)	寸法(mm)	高さ(mm)
Würth	744308015	150	25	0.37	10×7	6.8
	744308033	330	25	0.37	10×7	6.8
Coilcraft	XAL7030-161ME	160	32.5	1.15	7.5×7.5	3.1
	XAL7070-301ME	300	33.4	1.06	7.5×7.2	7.0
Pulse	PA0511.850NLT	85	31	0.39	10.2×7	4.96
	PA0512.151NLT	150	24	0.32	7×7	4.96
Eaton	FP0805R1-R10-R1	100	50	0.17	7.5×7.6	5
	FP0805R1-R20-R1	200	20	0.17	7.5×7.6	5

動作

初期出力電圧ステップが帰還ループの帯域幅内にない場合があるため、位相余裕を決定するのに、標準的2次オーバーシュート/DC比を使用することはできません。ループのゲインは R_{ITH} を大きくすると増加し、ループの帯域幅は C_{ITH} を小さくすると拡大します。 C_{ITH} を減少させるのと同じ比率で R_{ITH} を増加させればゼロの周波数は変化しないので、最も重要な周波数範囲での帰還ループの位相を一定に保つことができます。

出力電圧のセトリングの様子はクロズドループ・システムの安定性に関係し、電源全体の実際の性能を表します。制御ループ理論の概要説明を含む補償部品の最適化の詳細については、弊社のアプリケーション・ノート76を参照してください。

アプリケーションによっては、(47 μ Fを超える)大容量の入力コンデンサが接続されている負荷でスイッチングが行われると、更に大きなトランジェントが発生することがあります。放電状態の入力コンデンサが実質的に C_{OUT} と並列接続された状態になるため、 V_{OUT} が急激に低下します。負荷に接続しているスイッチの抵抗が低く、急速に駆動された場合、この問題を防止するのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバがオンになる速度を制限することです。ホット・スワップ・コントローラはこの目的専用に設計され、通常は電流制限機能、短絡保護、およびソフトスタート機能が組み込まれています。

効率に関する検討事項

スイッチング・レギュレータのパーセント表示での効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。多くの場合、個々の損失を分析して、効率を制限する要素が何であり、また何が変化すれば最も効率が改善されるかを判断することが有益です。パーセント表示の効率は、次式で表すことができます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセント値で表した個々の損失です。回路内の電力を消費する全ての素子で損失が生じますが、LTC7151Sの回路での損失の大部分は、通常、主に次の3つの要因によって生じます。これらは、1) I^2R 損失、2) スwitchングおよびバイアスでの損失、3) その他の損失です。

1. I^2R 損失は内部スイッチのDC抵抗 R_{SW} と外付けインダクタのDC抵抗 R_L から計算されます。連続モードでは、平均出力電流はインダクタ L を流れますが、内蔵の上側パワー MOSFETと下側パワー MOSFETとの間で分かれます。したがって、SWピンを見たときの直列抵抗は、次式のように、上側 MOSFET および下側 MOSFET の両方の $R_{DS(ON)}$ とデューティ・サイクル(DC)の関数になります。

$$R_{SW} = (R_{DS(ON)TOP})(DC) + (R_{DS(ON)BOT})(1-DC)$$

上側 MOSFET と下側 MOSFET の $R_{DS(ON)}$ は、両方とも代表的な性能特性のグラフから求めることができます。したがって、 I^2R 損失は次式で求められます。

$$I^2R \text{ losses} = I_{OUT}^2(R_{SW} + R_L)$$

2. スwitchング電流は、MOSFETドライバ電流と制御電流の合計です。パワー MOSFETドライバ電流はパワー MOSFETのゲート容量をスswitchングすることによって流れます。パワー MOSFETのゲートがローからハイ、更に再びローに切り替わるたびに、一定量の電荷 dQ がINからグラウンドに移動します。結果として得られる dQ/dt はINから流出する電流であり、通常はDC制御バイアス電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f(Q_T + Q_B)$ です。ここで、 Q_T および Q_B は内蔵の上側および下側パワー MOSFETのゲート電荷であり、 f はスswitchング周波数です。したがって、電力損失は次のようになります。

$$\text{Switching Loss} = I_{GATECHG} \cdot V_{IN}$$

ゲート電荷の損失はINTV_{CC} LDOを流れる電流として現れ、周波数が高くなるにつれて増加します。したがって、これらの影響は入力電圧と周波数が高いアプリケーションでより顕著になります。

3. 遷移損失、銅線の抵抗、内部負荷抵抗など、その他の「隠れた」損失が電源システム全体のさらなる効率低下の原因になる可能性があります。これらの「システム」レベルの損失をシステムの設計段階で盛り込むことが非常に重要です。遷移損失は、スイッチ・ノードの遷移中に上側パワー MOSFETが短時間飽和領域に留まることから生じます。LTC7151Sの内部パワー・デバイス是十分速く切り替わるので、これらの損失は他の要因に比べると大きくはありません。デッド・タイム中のダイオードの導通損失やインダクタのコア損失などその他の損失は、一般に全追加損失の2%に満たない値です。

動作

熱に関する検討事項

高い周囲温度、高いスイッチング周波数、高い V_{IN} 、大量の出力負荷の組み合わせで LTC7151S が動作する一部のアプリケーションでは、必要な消費電力によってデバイスがその最大ジャンクション温度を超える可能性があります。

LTC7151S が最大ジャンクション温度を超えないようにするため、電流の最大定格は動作条件に応じてディレーティングされるものとします。デバイスの温度上昇は、PCB 基板上の銅の厚さ、基板の層数、および銅トレースの形状に応じて

変化します。一般に、PCB のトップ層で厚く切れ目のない銅領域を SW ピンと GND ピンに接続すると、デバイスの熱性能は大幅に向上します。

図3～図8に、1層当たりの銅が2オンスの6層標準PCB基板(LTC7151Sの標準評価用ボード)でのLTC7151Sの代表的なディレーティング曲線を示します。デバイスは不連続モードで動作しており、 V_{OUT} は全ての曲線で1.0Vに設定されています。

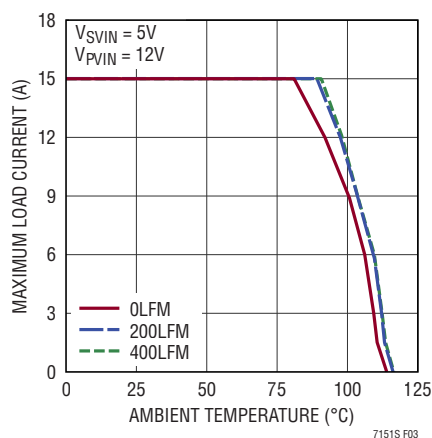


図3. 500kHz、 $V_{SVIN} = 5V$ での電流ディレーティング

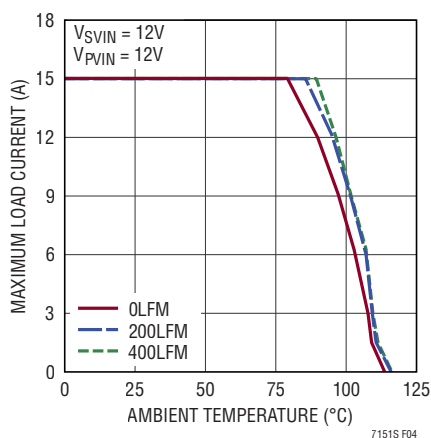


図4. 500kHz、 $V_{SVIN} = 12V$ での電流ディレーティング

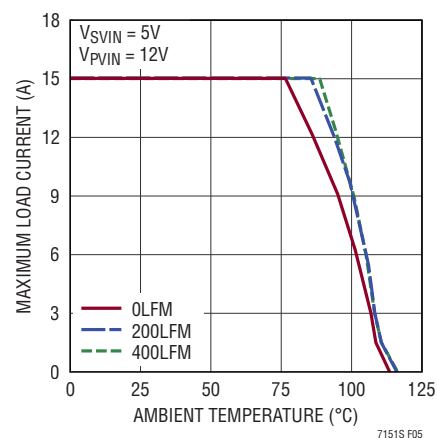


図5. 1MHz、 $V_{SVIN} = 5V$ での電流ディレーティング

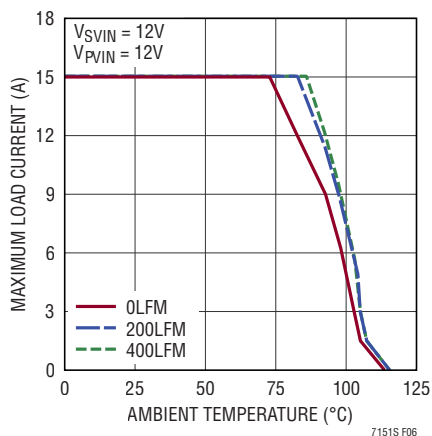


図6. 1MHz、 $V_{SVIN} = 12V$ での電流ディレーティング

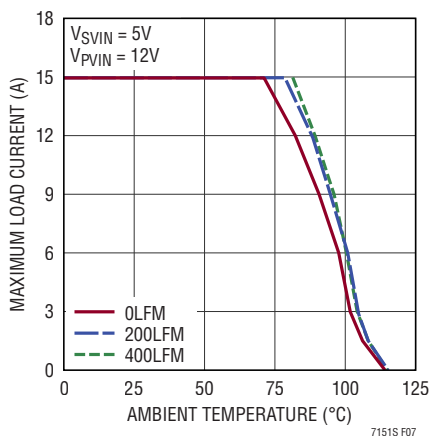


図7. 2MHz、 $V_{SVIN} = 5V$ での電流ディレーティング

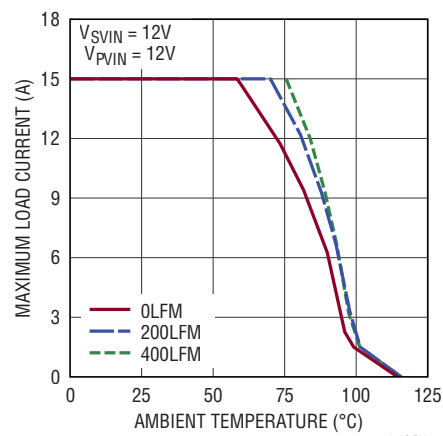


図8. 2MHz、 $V_{SVIN} = 12V$ での電流ディレーティング

動作

Silent Switcher 2アーキテクチャ

LTC7151Sはコンデンサを内蔵しているので、高いスイッチング周波数で効率的に動作することができます。 V_{IN} の内部バイパス・コンデンサにより、SWのエッジを極めて急速に切り替えることができるので、実質的に遷移損失が減少します。また、バイパス・コンデンサは上側FETの導通時にSWのオーバーシュートも大きく低減するので、時間の経過と共にデバイスの堅牢性が向上します。

基板レイアウトに関する検討事項

プリント回路基板をレイアウトするときは、以下のチェックリストを使用して、LTC7151Sが正しく動作するようにします(図9を参照)。レイアウトでは、以下の項目をチェックしてください。

1. V_{IN} とGNDの間に接続する数組のコンデンサ(C_{IN})は、パッケージの両側のできるだけ近くにありますか。これらのコンデンサは、内蔵のパワーMOSFETとそれらのドライバにAC電流を供給するだけでなく、EUI/EMC放出を最小限に抑えます。
2. C_{OUT} とLは近づけて接続されていますか。 C_{OUT} の(-)電極はGNDと C_{IN} の(-)電極に電流を戻します。
3. V_{OUT} を差動で検出するため、FBの抵抗分割器はデバイスの近くに配置し、負荷のすぐ近くでケルビン接続によって V_{OUT} および V_{OUT-} に接続します。
4. 影響を受けやすい部品はSWピンから遠ざけます。FBの抵抗、 R_T の抵抗、補償部品、およびINTV_{CC}のバイパス・コンデンサは、SWのトレースおよびインダクタから離して配線します。

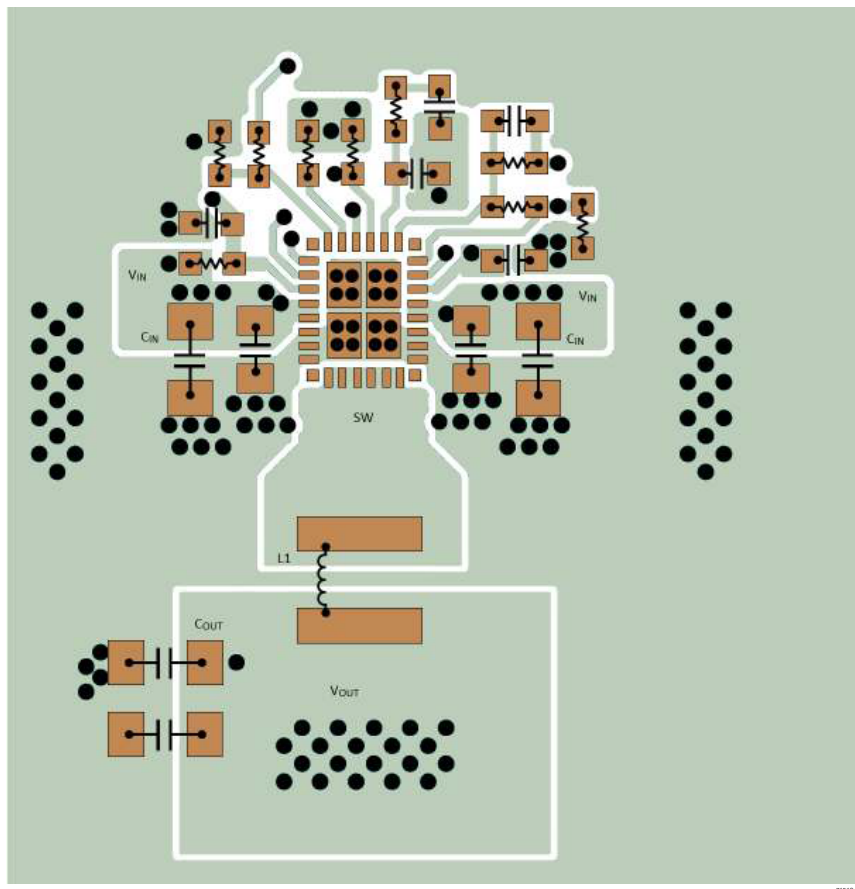


図9. トップ層のPCB設計例

動作

5. グラウンド・プレーンが望まれます。
6. 全ての層の未使用領域は銅で覆ってください。これにより、電力部品の温度上昇が小さくなります。これらの銅領域はGNDに接続してください。

設計例

設計例として、以下の仕様のアプリケーションにLTC7151Sを使用する場合を考えます。

$$V_{IN} = 12V \sim 15V$$

$$V_{OUT} = 1.0V$$

$$I_{OUT(MAX)} = 15A$$

$$I_{OUT(MIN)} = 1A$$

$$f_{SW} = 1MHz$$

まず、出力を1.0Vに設定するために R_{FB1} と R_{FB2} を同じ値にします。ここで両方の抵抗に使用できる代表値は10kです。最高の精度を得るには、0.1%精度の抵抗を使用します。

標準的なソフトスタート時間である2ms (V_{OUT} の最終値の0%~100%)にするには、 $C_{TRACK/SS}$ の値を次のようにします。

$$6\mu A = C_{TRACK/SS} \cdot \frac{0.5V}{2ms}$$

$$C_{TRACK/SS} = 24nF$$

$C_{TRACK/SS}$ には標準的な22nFのコンデンサを使用することができます。

高負荷電流と低負荷電流の両方で効率が重要なので、不連続動作を利用します。1MHzのスイッチング周波数に対応する正しい R_T 抵抗を特性曲線から選択します。それを基準にすると、 R_T は162kになります。次に、インダクタの値を計算して、 V_{IN} が最大するときリップル電流が最大出力電流(18A)の約40%になるようにします。

$$L = \left(\frac{1.0V}{1MHz \cdot 7.2A} \right) \left(1 - \frac{1.0}{15V} \right) = 0.13\mu H$$

最も近い標準値で値が大きい方のインダクタは0.15μHです。

C_{OUT} は、出力リップルの要件を満たすのに必要なESRと、ループの安定性を確保するのに必要なバルク容量に基づいて選択します。この設計回路では、100μFのセラミック・コンデンサを2個使用します。

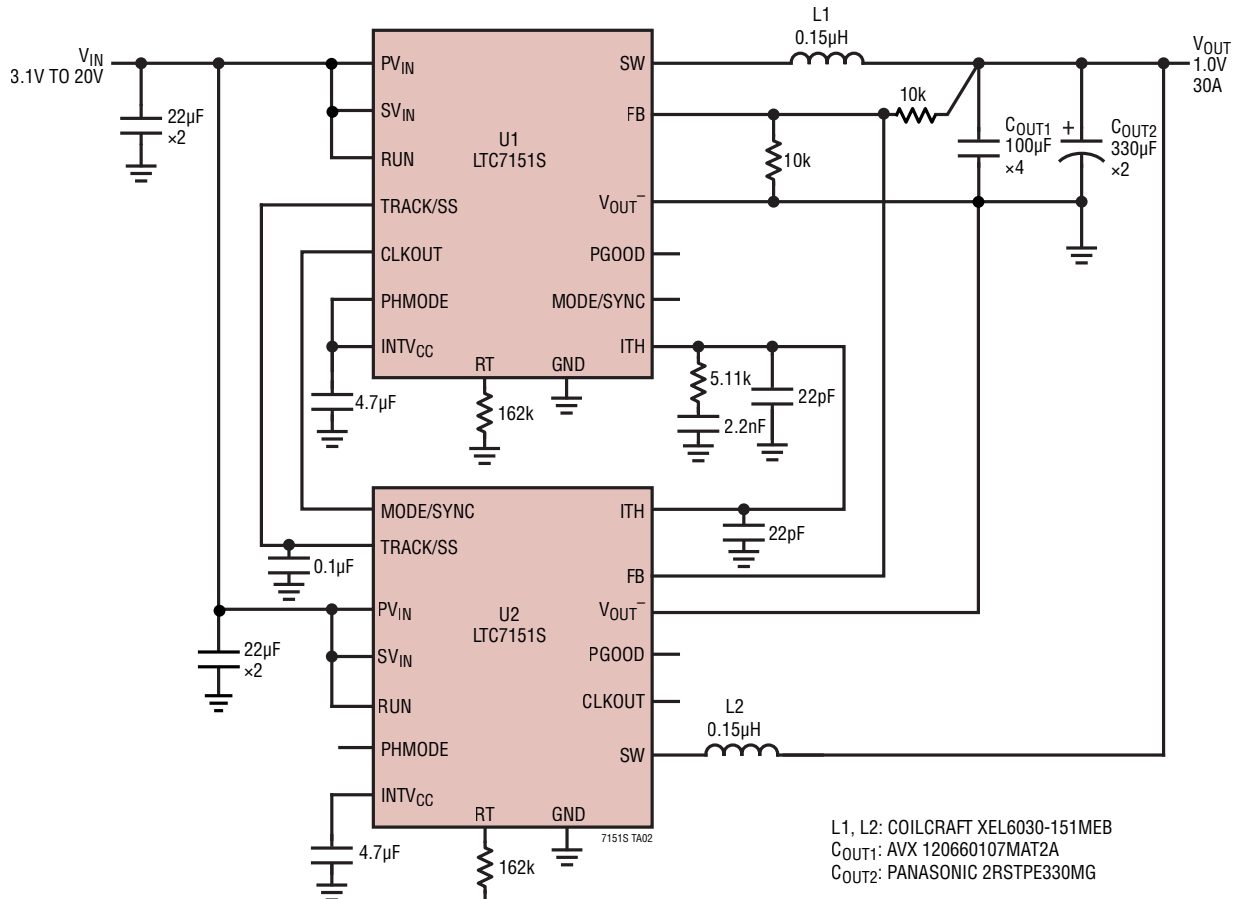
C_{IN} は次の最大電流定格を満たすサイズのものにします。

$$I_{RMS} = 15A \left(\frac{1.0V}{15V} \right) \left(\frac{15V}{1.0V} - 1 \right)^{1/2} = 3.7A$$

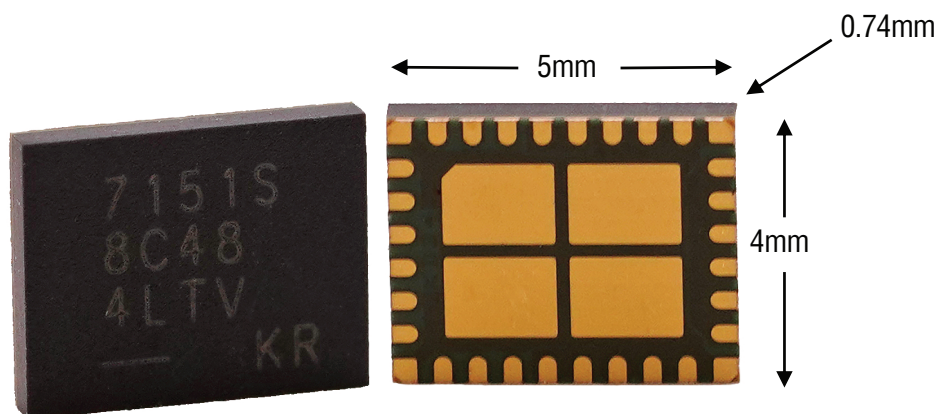
ほとんどのアプリケーションでは、図9に示すように22μFのセラミック・コンデンサ2個で V_{IN} ピンをデカップリングすれば十分です。

標準的応用例

高効率、2相1.0V/30A降圧電源

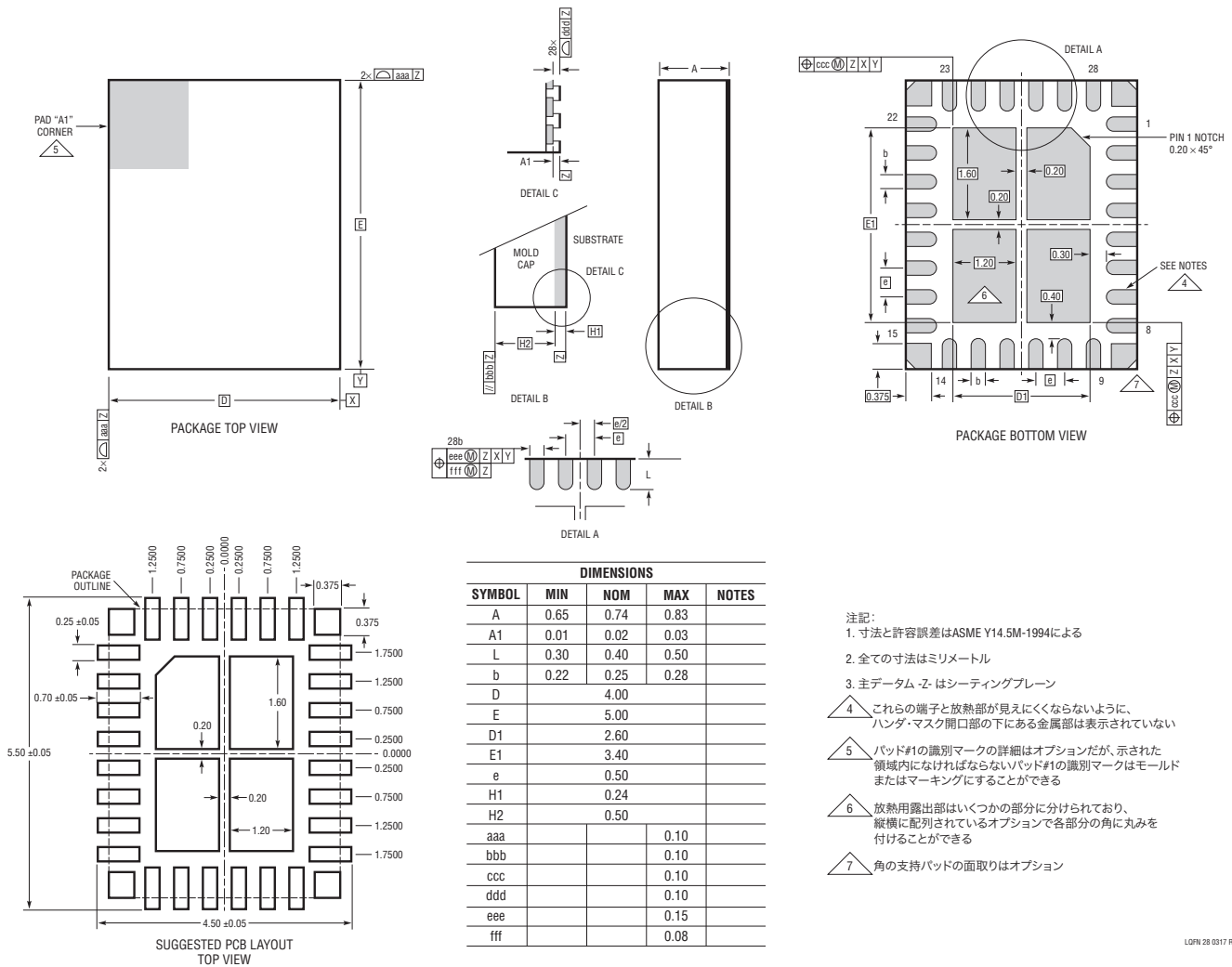


パッケージの写真



パッケージ

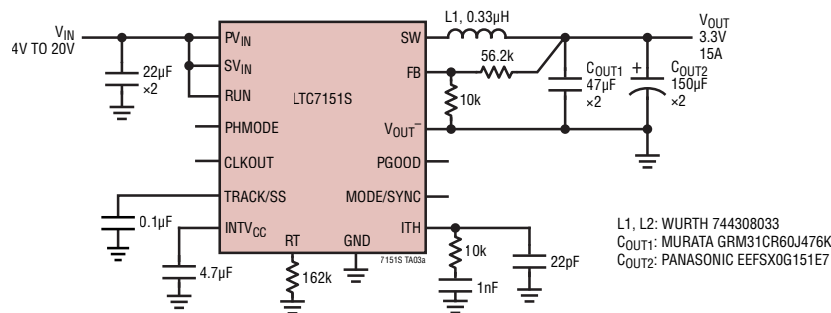
LQFN Package
28-Lead (5mm × 4mm × 0.74mm)
 (Reference LTC DWG # 05-08-1552 Rev A)



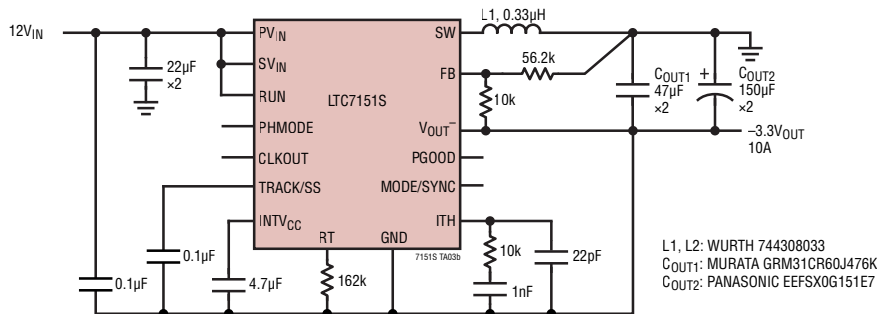
LQFN 28 0317 REV A

標準的応用例

3.3V/15A 降圧コンバータ



$V_{IN} = 12V$, $V_{OUT} = -3.3V$ の 10A 降圧コンバータ



関連製品

製品番号	説明	注釈
LTC3605/ LTC3605A	20V、5A 同期整流式降圧レギュレータ	$4V < V_{IN} < 20V$, $0.6V < V_{OUT} < 20V$ 、最大効率:96%、 4mm × 4mm QFN-24 パッケージ
LTC3613	差動出力検出を備えた24V、15A モノリシック降圧レギュレータ	$4.5V < V_{IN} < 24V$, $0.6V < V_{OUT} < 5.5V$ 、出力電圧精度:0.67%、 谷電流モード、200kHz~1MHz の範囲でプログラム可能、電流検出、 7mm × 9mm QFN-56 パッケージ
LTC3622	超低静止電流の17Vデュアル1A同期整流式降圧レギュレータ	$2.7V < V_{IN} < 17V$, $0.6V < V_{OUT} < V_{IN}$ 、最大効率:95%、 3mm × 4mm DFN-14 および MSOP-16 パッケージ
LTC3623	15V、±5A レール to レール同期整流式降圧レギュレータ	$4V \leq V_{IN} \leq 15V$ 、最大効率:96%、 3mm × 5mm QFN パッケージ
LTC3624	静止電流が3.5μA の17V、2A 同期整流式降圧レギュレータ	$2.7V < V_{IN} < 17V$, $0.6V < V_{OUT} < V_{IN}$ 、最大効率:95%、 I_Q :3.5μA、 シャットダウン時の電流がゼロ、3mm × 3mm DFN-8 パッケージ
LTC3633A/ LTC3633A-1	デュアル・チャンネル、3A、20V モノリシック同期整流式降圧レギュレータ	$3.6V < V_{IN} < 20V$, $0.6V < V_{OUT} < V_{IN}$ 、最大効率:95%、 4mm × 5mm QFN-28 および TSSOP-28 パッケージ
LTM4639	低入力電圧 20A DC/DC μModule 降圧レギュレータ	完全な 20A スイッチ・モード電源、 $2.375V < V_{IN} < 7V$, $0.6V < V_{OUT} < 5.5V$ 、 全 DC 出力電圧誤差:最大 1.5%、差動リモート検出アンプ、15mm × 15mm BGA パッケージ
LTM4637	20A DC/DC μModule 降圧レギュレータ	完全な 20A スイッチ・モード電源、 $4.5V < V_{IN} < 20V$, $0.6V < V_{OUT} < 5.5V$ 、 全 DC 出力電圧誤差:最大 1.5%、差動リモート検出アンプ、15mm × 15mm BGA または LGA パッケージ
LTC7130	超低 DCR による検出機能を備えた 20V、20A モノリシック降圧コンバータ	$4.5V < V_{IN} < 20V$ 、最大効率:95%、低デューティ・サイクル・アプリケーション 向けに最適化、6.25mm × 7.5mm BGA パッケージ
LTC7150S	20V、20A 同期整流式降圧レギュレータ	$3.1V < V_{IN} < 20V$, $0.6V < V_{OUT} < 5.5V$ 、最大効率:96%、 5mm × 6mm BGA パッケージ
LT8642S	18V、10A 同期整流式降圧 Silent Switcher 2	$2.8V < V_{IN} < 18V$, $0.6V < V_{OUT} < V_{IN}$ 、最大効率:96%、 4mm × 4mm (厚さ 0.94mm) LQFN パッケージ