20V入力、12A降圧DC/DC µModuleレギュレータ

特長

- **実装面積が1cm²（片面PCB）または0.5cm²（両面PCB）以内の全機能内蔵型ソリューション**
- **6.25mm×6.25mm×3.87mm BGAパッケージ**
- 広い入力電圧範囲：3.1V～20V
- 出力電圧範囲：0.6V～5.5V
- DC出力電流：12A
- 入力、負荷、温度の全範囲での全DC出力電圧誤差：最大±1.5%
- 差動リモート検出アンプ
- 電流モード制御、高速過渡応答
- 外部周波数同期
- 複数のLTM4626によるマルチフェーズ並列電流分担
- 出力電圧のトラッキング
- 不連続モードを選択可能
- パワーグッド・インジケータ
- 過電圧保護、過電流保護、過熱保護

アプリケーション

- 通信機器、データ通信機器、ネットワーク機器、および産業用機器
- 医療診断機器
- データ・ストレージ・ラック装置およびカード
- テスト・システムおよびデバッグ・システム

概要

LTM®4626は、小型の6.25mm×6.25mm×3.87mm BGAパッケージに収容された全機能内蔵型12A降圧スイッチング・モードµModule（マイクロ・モジュール）レギュレータです。スイッチング・コントローラ、パワーFET、インダクタ、および周辺部品がパッケージに搭載されています。LTM4626は、3.1V～20Vの入力電圧範囲で動作し、0.6V～5.5Vの出力電圧範囲をサポートしており、出力電圧は1本の外付け抵抗で設定されます。高効率設計により、最大12Aの連続出力電流を供給します。必要なのは入力と出力のバルク・コンデンサだけです。LTM4626の製品ビデオをウェブサイトで提供しています。

LTM4626は、選択可能な不連続モード動作と、出力電圧トラッキングによる電源レールのシーケンス制御をサポートしています。高いスイッチング周波数と電流モード制御により、安定性を損なうことなく入力および負荷の変動に対する極めて高速な過渡応答が可能です。

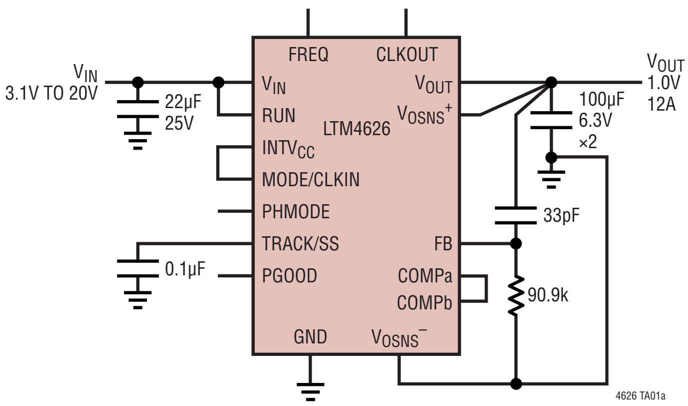
障害保護機能には、過電圧保護、過電流保護、過熱保護が含まれます。

LTM4626は、SnPbまたはRoHS準拠の端子仕上げで供給されます。

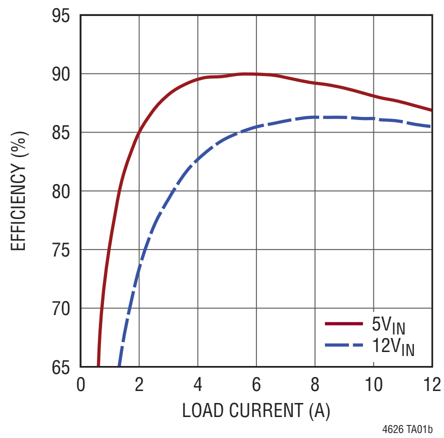
クリックすると、関連する製品紹介のビデオが表示されます。

標準的応用例

12A、1.0V出力のDC/DC µModule® 降圧レギュレータ



1.0V出力の効率と負荷電流



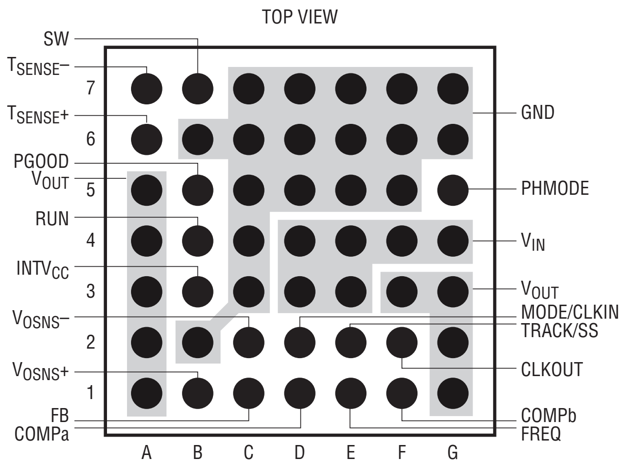
絶対最大定格

(Note 1)

V_{IN} .... –0.3V～22V
V_{OUT} .... –0.3V～6V
$INTV_{CC}$ .... –0.3V～3.6V
RUN .... –0.3V～V_{IN}
PGOOD、FREQ、COMPa、COMPb、
PHMODE、CLKOUT、FB .... –0.3V～6V
MODE/CLKIN、TRACK/SS .... –0.3V～$INTV_{CC}$
V_{OSNS}^+ .... –0.3V～6V
V_{OSNS}^- .... –0.3V～0.3V
内部動作温度範囲
(Note 2、5) .... –40°C～125°C
保存温度範囲 .... –55°C～125°C
ハンダ・リフローのピーク・ボディ温度 .... 245°C

ピン配置

(ピン機能、ピン配置の表を参照)



BGA PACKAGE
49-LEAD (6.25mm × 6.25mm × 3.87mm)
T_{JMAX} = 125°C, θ_{JCtop} = 10°C/W, $\theta_{JCbottom}$ = 2.6°C/W, θ_{JA} = 25°C/W,
θ_{JA} DERIVED FROM 95mm × 76mm PCB WITH 4 LAYERS
θ VALUES DETERMINED PER JESD51-12, WEIGHT = 497mg

発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ・タイプ	MSL定格	温度範囲(Note 2)
		デバイス	仕上げコード			
LTM4626EY#PBF	SAC305 (RoHS)	4626	e1	BGA	3	–40°C to 125°C
LTM4626IY#PBF	SAC305 (RoHS)	4626	e1	BGA	3	–40°C to 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* デバイスの温度グレードは出荷時のコンテナのラベルに表示されます。パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。

- 推奨されるLGA/BGAのPCBアセンブリおよび製造方法
- LGA/BGAパッケージおよびトレイの図面

電気的特性

●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。それ以外はT_A = 25°Cでの値。V_{IN} = 12V、1ページ目に示す標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
スイッチング・レギュレータ部:チャンネル当たり							
V_{IN}	Input DC Voltage	V_{IN}	●	3.1		20	V
V_{OUT}	Output Voltage Range		●	0.6		5.5	V
$V_{OUT(DC)}$	Output Voltage, Total Variation with Line and Load (Note 6)	C_{IN} = 22µF, C_{OUT} = 100µF Ceramic, R_{FB} = 40.2k, MODE = $INTV_{CC}$, I_{OUT} = 0A to 12A (Note 3) –40°C to 125°C	●	1.477	1.50	1.523	V
V_{RUN}	RUN Pin On Threshold	V_{RUN} Rising		1.1	1.25	1.35	V

Rev 0

電気的特性

●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。それ以外はT_A = 25°Cでの値。V_{IN} = 12V、1ページ目に示す標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$I_{Q(VIN)}$	Input Supply Bias Current	V_{IN} = 12V, V_{OUT} = 1.5V, MODE = $INTV_{CC}$ V_{IN} = 12V, V_{OUT} = 1.5V, MODE = GND Shutdown, RUN = 0, V_{IN} = 12V			100 18 20		mA mA µA
$I_{S(VIN)}$	Input Supply Current	V_{IN} = 12V, V_{OUT} = 1.5V, I_{OUT} = 12A			1.8		A
$I_{OUT(DC)}$	Output Continuous Current Range	(V_{IN} = 12V、V_{OUT} = 1.5V)		0		12	A
ΔV_{OUT} (Line)/V_{OUT}	Line Regulation Accuracy	V_{OUT} = 1.5V, V_{IN} = 3.1V to 20V, I_{OUT} = 0A	●		0.04	0.15	%/V
ΔV_{OUT} (Load)/V_{OUT}	Load Regulation Accuracy	V_{OUT} = 1.5V, I_{OUT} = 0A to 12A	●		0.5	1.2	%
$V_{OUT(AC)}$	Output Ripple Voltage	I_{OUT} = 0A, C_{OUT} = 100µF Ceramic, V_{IN} = 12V, V_{OUT} = 1.5V			5		mV
$\Delta V_{OUT(START)}$	Turn-On Overshoot	I_{OUT} = 0A, C_{OUT} = 100µF Ceramic, V_{IN} = 12V, V_{OUT} = 1.5V			30		mV
t_{START}	Turn-On Time	C_{OUT} = 100µF Ceramic, No Load, TRACK/SS = 0.01µF, V_{IN} = 12V, V_{OUT} = 1.5V			2.5		ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load, C_{OUT} = 47µF Ceramic, V_{IN} = 12V, V_{OUT} = 1.5V			160		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, C_{OUT} = 47µF Ceramic, V_{IN} = 12V, V_{OUT} = 1.5V			40		µs
I_{OUTPK}	Output Current Limit	(V_{IN} = 12V、V_{OUT} = 1.5V)			14		A
V_{FB}	Voltage at FB Pin	I_{OUT} = 0A, V_{OUT} = 1.5V	●	0.594	0.60	0.606	V
I_{FB}	Current at FB Pin	(Note 4)				±30	nA
R_{FBHI}	Resistor Between V_{OUT} and FB Pins			60.05	60.40	60.75	kΩ
$I_{TRACK/SS}$	Track Pin Soft-Start Pull-Up Current	TRACK/SS = 0V			6	10	µA
$V_{IN(UVLO)}$	V_{IN} Undervoltage Lockout	V_{IN} Falling V_{IN} Hysteresis		2.5	2.6 300	2.7	V mV
$t_{ON(MIN)}$	Minimum On-Time	(Note 4)			25		ns
$t_{OFF(MIN)}$	Minimum Off-Time	(Note 4)			50		ns
V_{PGOOD}	PGOOD Trip Level	V_{FB} With Respect to Set Output V_{FB} Ramping Negative V_{FB} Ramping Positive		 -12 5	 -8 8	 -5 12	 % %
I_{PGOOD}	PGOOD Leakage					2	µA
V_{PGL}	PGOOD Voltage Low	I_{PGOOD} = 1mA			0.02	0.1	V
V_{INTVCC}	Internal V_{CC} Voltage	V_{IN} = 4V to 20V		3.2	3.3	3.4	V
f_{OSC}	Oscillator Frequency				600		kHz

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

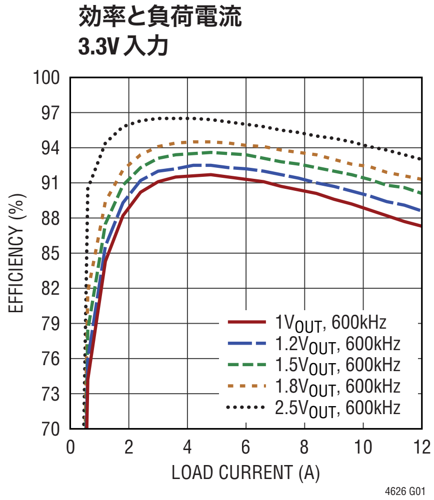
Note 2: LTM4626はT_JがT_Aにほぼ等しいパルス負荷条件でテストされる。LTM4626Eは、0°C〜125°Cの内部動作温度範囲で性能仕様に適合することが確認されている。–40°C〜125°Cの内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4626Iは–40°C〜125°Cの全内部動作温度範囲で仕様に適合することが確認されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

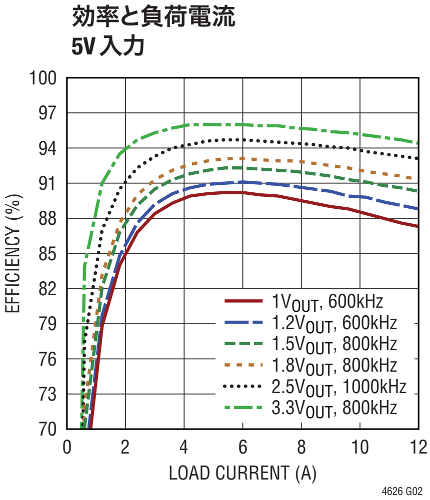
Note 3: 異なるV_{IN}、V_{OUT}、およびT_Aについては出力電流のディレーティング曲線を参照。

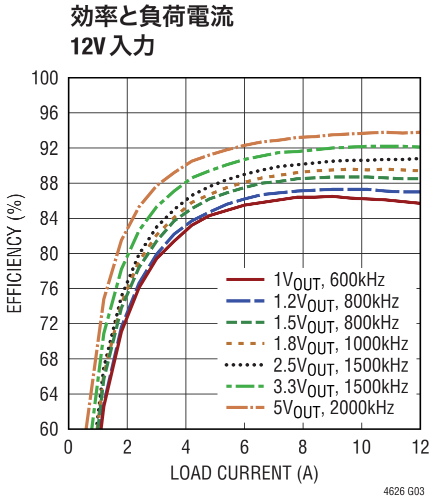
Note 4: ウェーハ・レベルで全数テストされる。

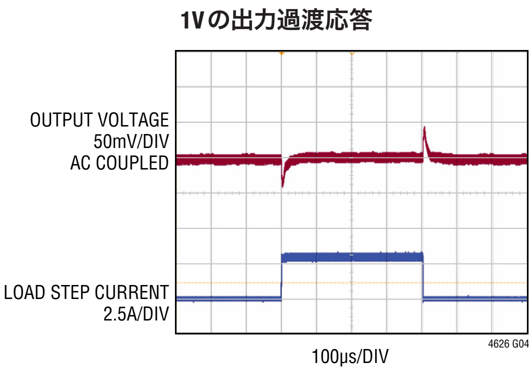
Note 5: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなときジャンクション温度は125°Cを超える。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう可能性がある。

代表的な性能特性

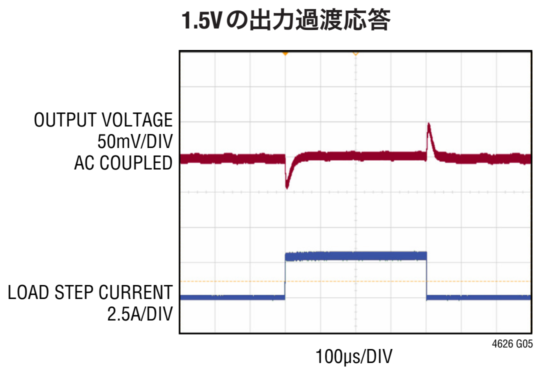




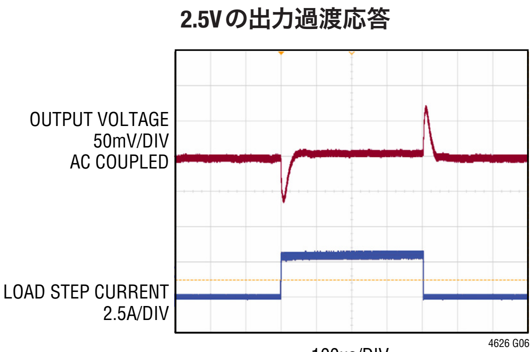




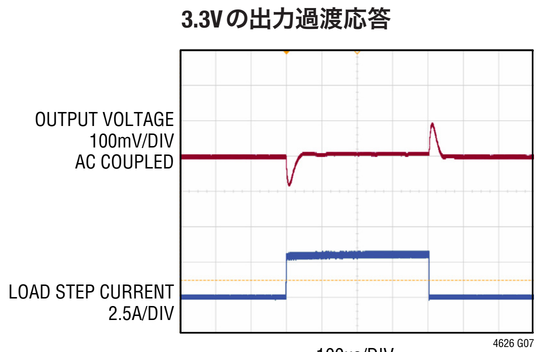
V_{IN} = 12V, V_{OUT} = 1.0V, f_S = 600kHz
C_{OUT} = 3x 100µF + 1x 22µF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
COMPa CONNECT TO COMPb, C_{FF} = 33pF
9A ~ 12A (25%) LOAD STEP



V_{IN} = 12V, V_{OUT} = 1.5V, f_S = 800kHz
C_{OUT} = 3x 100µF + 1x 22µF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
COMPa CONNECT TO COMPb, C_{FF} = 33pF
9A ~ 12A (25%) LOAD STEP



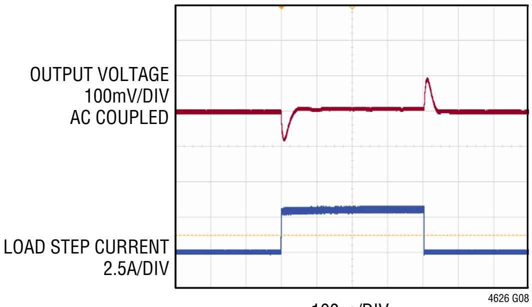
V_{IN} = 12V, V_{OUT} = 2.5V, f_S = 1000kHz
C_{OUT} = 3x 100µF + 1x 22µF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
COMPa CONNECT TO COMPb, C_{FF} = 33pF
9A ~ 12A (25%) LOAD STEP



V_{IN} = 12V, V_{OUT} = 3.3V, f_S = 1000kHz
C_{OUT} = 3x 100µF + 1x 22µF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
COMPa CONNECT TO COMPb, C_{FF} = 33pF
9A ~ 12A (25%) LOAD STEP

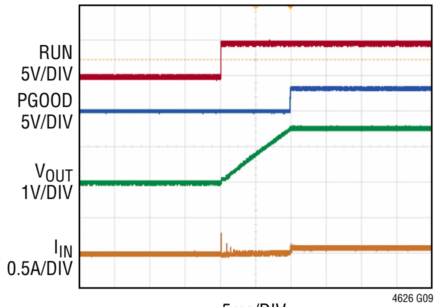
代表的な性能特性

5Vの出力過渡応答



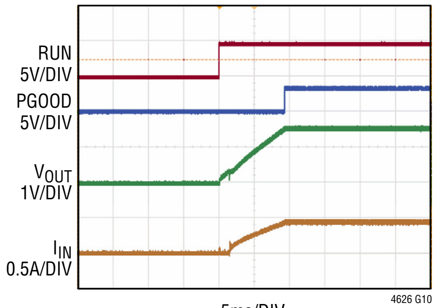
V_{IN} = 12V, V_{OUT} = 5V, f_S = 1500kHz
C_{OUT} = 3x 100μF + 1x 22μF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
COMPa CONNECT TO COMPb, C_{FF} = 33pF
9A ~ 12A (25%) LOAD STEP

無負荷電流での起動



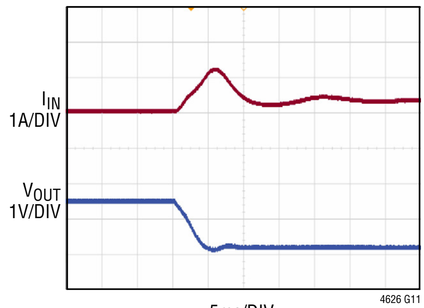
V_{IN} = 12V, V_{OUT} = 1.5V, f_S = 800kHz
C_{OUT} = 3x 100μF + 1x 22μF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
$COMP_a$ CONNECT TO $COMP_b$, C_{FF} = 33pF
C_{SS} = 0.1μF

負荷電流が流れている状態での起動



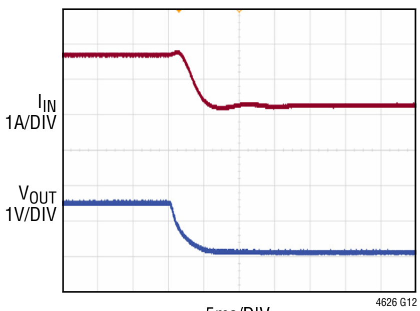
V_{IN} = 12V, V_{OUT} = 1.5V, f_S = 800kHz
C_{OUT} = 3x 100μF + 1x 22μF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
$COMP_a$ CONNECT TO $COMP_b$, C_{FF} = 33pF
C_{SS} = 0.1μF

無負荷電流での短絡



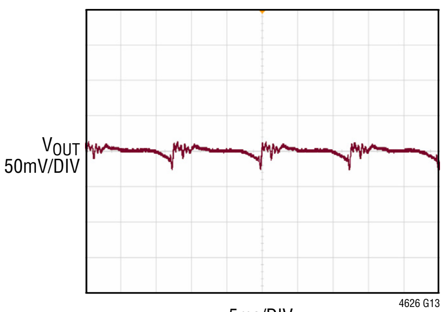
V_{IN} = 12V, V_{OUT} = 1.5V, f_S = 800kHz
C_{OUT} = 3x 100μF + 1x 22μF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
$COMP_a$ CONNECT TO $COMP_b$, C_{FF} = 33pF

負荷電流が流れている状態での短絡



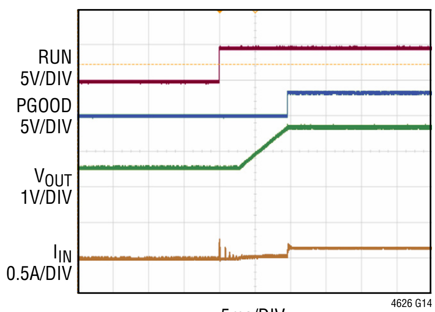
V_{IN} = 12V, V_{OUT} = 1.5V, f_S = 800kHz
C_{OUT} = 3x 100μF + 1x 22μF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
$COMP_a$ CONNECT TO $COMP_b$, C_{FF} = 33pF

定常状態での出力電圧リップル



V_{IN} = 12V, V_{OUT} = 1.5V, f_S = 800kHz
C_{OUT} = 3x 100μF + 1x 22μF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
$COMP_a$ CONNECT TO $COMP_b$, C_{FF} = 33pF
MEASURED ON THE 22μF CERAMIC CAPACITOR

プリバイアス出力を伴う起動



V_{IN} = 12V, V_{OUT} = 1.5V, f_S = 800kHz
C_{OUT} = 3x 100μF + 1x 22μF CERAMIC CAPACITOR
INTERNAL COMPENSATION,
$COMP_a$ CONNECT TO $COMP_b$, C_{FF} = 33pF
C_{SS} = 0.1μF

ピン機能

パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトをよく確認してください。

V_{OUT}（A1～A5、F3、G1～G3）：スイッチング・モード・レギュレータの電源出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。出力の並列接続については、アプリケーション情報のセクションを参照してください。

COMPb（F1）：内部ループ補償回路網。大多数のアプリケーションでは、内部補償回路を使用するため、COMPaに接続します。

FREQ（E1）：スイッチング周波数の設定ピン。周波数は内部で600kHzに設定されます。外付け抵抗をこのピンとGNDピンの間に接続して周波数を高くするか、またはこのピンと$INTV_{CC}$の間に接続して周波数を低くすることができます。周波数の調整については、アプリケーション情報のセクションを参照してください。

COMPa（D1）：スイッチング・モード・レギュレータ・チャンネルの電流制御閾値およびエラーアンプ補償点。内部電流コンパレータの閾値は、この電圧に直線的に比例します。並列動作を行うには、別のチャンネルとの間でCOMPaピンを互いに接続します。このデバイスは内部補償されています。内部補償回路を使用するには、COMPbに接続します。または、タイプIIのC-R-Cネットワークに接続して、カスタマイズされた補償回路を使用します。

FB（C1）：スイッチング・モード・レギュレータのエラーアンプの負入力。このピンは内部で60.4kΩの高精度抵抗を介してV_{OSNS}^+に接続されています。FBピンとV_{OSNS}^-ピンの間に抵抗を追加して、出力電圧を設定できます。PolyPhase® 動作では、FBピンを相互接続することによって並列動作が可能になります。詳細については、アプリケーション情報のセクションを参照してください。

V_{OSNS}^+（B1）：差動リモート検出アンプの非反転入力。このピンは内部で60.4k 0.5%の高精度抵抗を介してFBに接続されています。詳細については、アプリケーション情報のセクションを参照してください。

PHMODE（G5）：スイッチング・モード・レギュレータの位相セレクタへの制御入力。内部発振器とCLKOUTピンの間の位相関係を決めます。2相動作の場合はこのピンを$INTV_{CC}$に接続し、3相動作の場合はGNDに接続し、4相動作の場合は$INTV_{CC}/2$に接続します。詳細については、アプリケーション情報のセクションを参照してください。

TRACK/SS（E2）：スイッチング・モード・レギュレータの出力トラッキング／ソフトスタート・ピン。このピンを使うと、出力電圧の立上がり時間を制御できます。このピンの電圧が0.6Vより低くなると、エラーアンプへの内部リファレンス入力がバイパスされ、代わりにFBピンがTRACKピンの電圧にサーボ制御されます。0.6Vより高くなるとトラッキング機能が停止し、内部リファレンスによるエラーアンプの制御が再開されます。このピンには$INTV_{CC}$から6μAのプルアップ電流が流れるので、このピンにコンデンサを接続すると、ソフトスタート機能を実現できます。詳細については、アプリケーション情報のセクションを参照してください。

MODE/CLKIN（D2）：不連続モード選択ピン、および位相検出器への外部同期入力ピン。不連続動作モードにするには、MODE/CLKINをGNDに接続します。MODE/CLKINをフロート状態にするか、1Vを超える電圧に接続すると、強制連続モードが選択されます。更に、MODE/CLKINピンを外部クロックに接続すると、システム・クロックが外部クロックに同期して、デバイスは強制連続モードになります。詳細については、アプリケーション情報のセクションを参照してください。

V_{OSNS}^-（C2）：差動リモート検出アンプの反転入力。FBピンとV_{OSNS}^-ピンの間に外付け抵抗を接続して、特定のチャンネルの出力電圧を設定します。詳細については、アプリケーション情報のセクションを参照してください。

CLKOUT（F2）：PolyPhase動作の出力クロック信号。CLKINを基準にしたCLKOUTの位相は、PHMODEピンの状態によって決まります。CLKOUTでのピークtoピークの振幅範囲は$INTV_{CC}$からGNDまでです。詳細については、アプリケーション情報のセクションを参照してください。

V_{IN}（D3～D4、E3～E4、F4、G4）：電源入力ピンは内部の上側MOSFETのドレインに接続しており、信号用V_{IN}は各スイッチング・モード・レギュレータ・チャンネルの制御回路用の内部3.3Vレギュレータに接続しています。これらのピンとGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサは、V_{IN}ピンとGNDピンのそれぞれの間に直接配置することを推奨します。

$INTV_{CC}$（B3）：スイッチング・モード・レギュレータ・チャンネルの内部3.3Vレギュレータ出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。2.2μF以上のローカルの低ESRセラミック・コンデンサを使用して、各ピンをGNDにデカップリングします。

ピン機能

RUN (B4)：実行制御入力ピン。特定のRUNピンを1.2Vより高い電圧に接続することにより、レギュレータの動作をイネーブルします。このピンを1.1Vより低い電圧に接続すると、レギュレータの特定のチャンネルがシャットダウンします。

T_{SENSE}^+ (A6)：温度モニタ・ピン。内部のダイオード接続PNPトランジスタがT_{SENSE}^+ピンとT_{SENSE}^-ピンの間に配置されています。アプリケーション情報のセクションを参照してください。

GND（B2、B6、C3～C7、D5～D7、E5～E7、F5～F7、G6～G7）：入力帰路と出力帰路の両方の電源グラウンド・ピン。PCBの銅箔面積を広くして、全てのGNDを互いに接続します。

PGOOD (B5)：オープンドレインのロジック回路を備えた出力パワーグッド・ピン。FBピンの電圧が内部0.6Vリファレンスの±10%以内に入らない場合、PGOODはグラウンド電位になります。

T_{SENSE}^- (A7)：内部温度モニタの低電位側。

SW (B7)：テスト目的で使われる各チャンネルのスイッチング・ノード。RCスナバ回路ネットワークを接続して、スイッチ・ノードのリンギングを低減または除去することもできます。それ以外の場合はフロート状態のままにします。アプリケーション情報のセクションを参照してください。

ブロック図

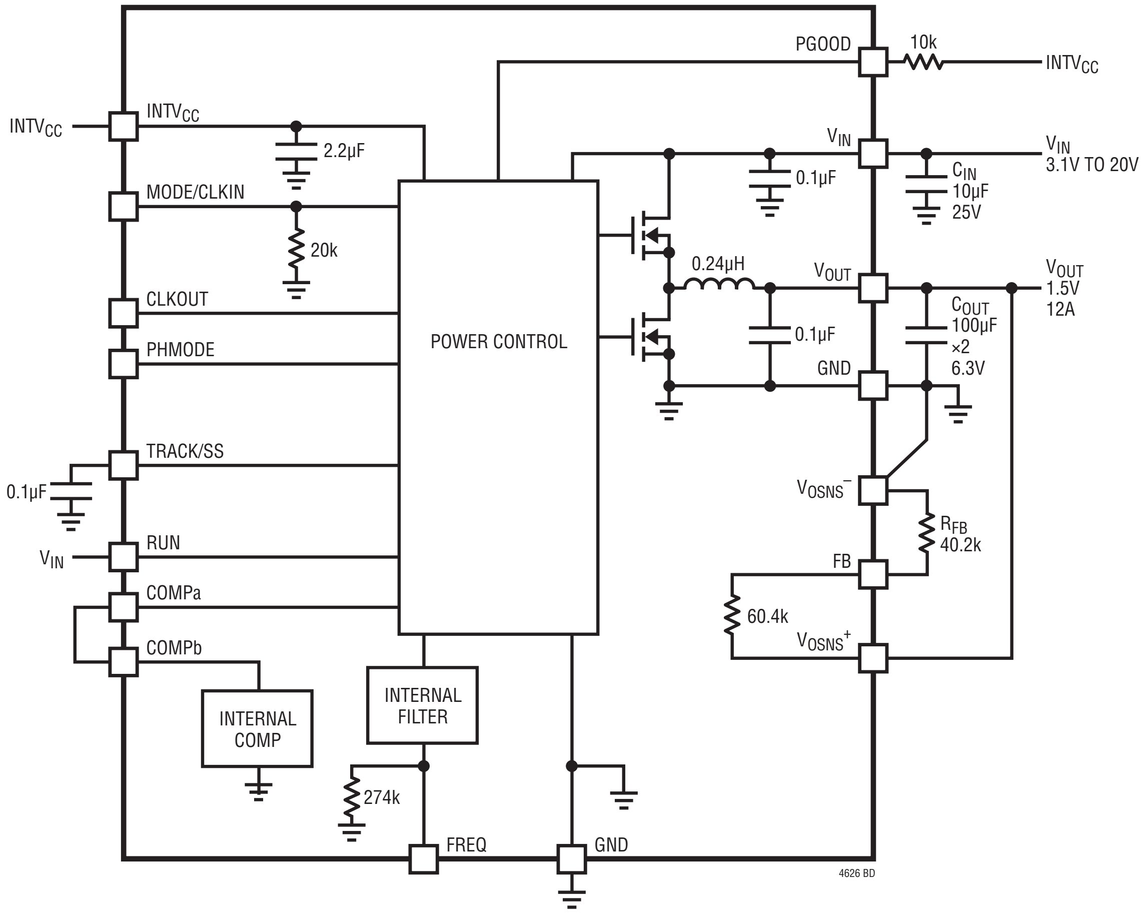


図1. LTM4626の簡略ブロック図

デカップリング条件

記号	PARAMETER	条件	MIN	TYP	MAX	単位
C_{IN}	External Input Capacitor Requirement (V_{IN} = 3.1V to 20V, V_{OUT} = 1.5V)	I_{OUT} = 12A	10	22		µF
C_{OUT}	External Output Capacitor Requirement (V_{IN} = 3.1V to 20V, V_{OUT} = 1.5V)	I_{OUT} = 12A	200*	470*		µF

*バイアス電圧と温度の全範囲にわたる実容量の変動が原因で、極端な温度条件あるいはコンデンサのバイアス電圧条件の下では、追加容量が必要になる場合があります。

Rev 0

動作

LTM4626は、独立した非絶縁型のスイッチ・モードDC/DC電源です。数個の入力コンデンサと出力コンデンサを外付けすることで、最大12AのDC出力電流を供給できます。このモジュールは、3.1V～20Vの入力電圧範囲にわたり、1個の外付け抵抗によって0.6V～5.5Vの範囲で調整可能な高精度の安定化出力電圧を供給します。標準的応用例の回路図を図23に示します。

LTM4626は、オン時間一定の谷電流モード・レギュレータ、パワーMOSFET、インダクタ、その他のディスクリート周辺部品を内蔵しています。デフォルトのスイッチング周波数は600kHzです。スイッチング・ノイズの影響を受けやすいアプリケーションでは、スイッチング周波数を外付け抵抗によって調整できます。また、μModuleレギュレータは、設定周波数の±30%以内の範囲で外部からクロックに同期することができます。アプリケーション情報のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4626モジュールは、広範囲の出力コンデンサを使って（全てセラミック出力コンデンサを使用する場合でも）十分に余裕のある安定性と良好なトランジェント性能を達成します。

電流モード制御により、各サイクルごとに高速電流制限が行われます。内蔵の出力過電圧コンパレータと低電圧コンパレータは、出力帰還電圧がレギュレーション点の上下±8%の範囲から外れると、オープンドレインのPGOOD出力をローにします。OV状態とUV状態の間は連続動作が強制されます。ただし、TRACKピンの電圧が0.6Vまで上昇している起動時は除きます。

更に、内部のパワーMOSFETデバイスをトランジェント電圧スパイクから保護するため、LTM4626はV_{IN}ピンの電圧を絶えずモニタして、過電圧状態の有無を検査します。V_{IN}が24.5Vより高くなると、レギュレータは上下両側のパワーMOSFETをオフして動作を一時停止します。V_{IN}が21.5Vより低くなると、レギュレータは直ちに通常動作を再開します。過電圧状態が解消されると、レギュレータはソフトスタート機能を実行しません。

マルチフェーズ動作を採用するのは、同期制御と位相モード制御を使用すれば簡単です。PHMODEピンを異なるレベルにプログラムすることにより、最大6相をカスケード接続し、互いを基準にして同時に動作させることができます。LTM4626はMODE/CLKINピンとCLKOUTピンを備えており、複数デバイスのPolyPhase動作または周波数同期に対応します。

RUNピンの電圧をGNDまで下げると、コントローラは強制的にシャットダウン状態になり、上下両側のパワーMOSFETとほとんどの内部制御回路はオフします。軽負荷電流では、MODE/CLKINピンの電圧をGNDまで下げることにより、不連続モード（DCM）動作をイネーブルして、連続モード（CCM）に比べて高い効率を達成できます。TRACK/SSピンは電源トラッキングとソフトスタートの設定に使用されます。アプリケーション情報のセクションを参照してください。

アプリケーション情報

LTM4626の標準的なアプリケーション回路を図23に示します。外部部品の選択は主に、入力電圧、出力電圧、および最大負荷電流で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な条件については、表7を参照してください。

V_{IN}からV_{OUT}への降圧比

レギュレータには最小オフ時間と最小オン時間の制限があるので、所定の入力電圧で実現可能なV_{IN}とV_{OUT}との最大降圧比には制約があります。最小オフ時間の制限によって最大デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MAX} = 1 - (t_{OFF(MIN)} \bullet f_{SW})$$

ここで、$t_{OFF(MIN)}$は最小オフ時間で、LTM4626の代表値は50nsであり、f_{SW}（Hz）はスイッチング周波数です。反対に、最小オン時間の制限によってコンバータの最小デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MIN} = t_{ON(MIN)} \bullet f_{SW}$$

ここで、$t_{ON(MIN)}$は最小オン時間であり、LTM4626の代表値は25nsです。最小デューティ・サイクルを超える稀なケースでは、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定値より減少します。更にサーマル・ディレーティングが適用される可能性があることに注意してください。このデータシートの熱に関する検討事項と出力電流のディレーティングのセクションを参照してください。

出力電圧のプログラミング

PWMコントローラには0.6Vの内部リファレンス電圧があります。ブロック図に示すように、60.4kの内部帰還抵抗がV_{OSNS}+ ピンとFBピンを互いに接続しています。FBピンとV_{OSNS}^-の間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$R_{FB} = \frac{0.6V}{V_{OUT} - 0.6V} \bullet 60.4k$$

表1. 各種の出力電圧に対する抵抗R_{FB}の表

V_{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3	5.0
R_{FB} (kΩ)	OPEN	90.9	60.4	40.2	30.1	19.1	13.3	8.25

複数チャンネルの並列動作の場合は、並列接続の設計に同じ帰還設定抵抗を使用できます。このためには、図2に示すように、V_{OSNS}^+を出力に接続することにより、内部抵抗60.4kのいずれかを出力に接続すれば済みます。図2に示すように、全てのV_{FB}ピンをまとめて1つのプログラミング抵抗に接続します。

図25に並列動作の例を示します。

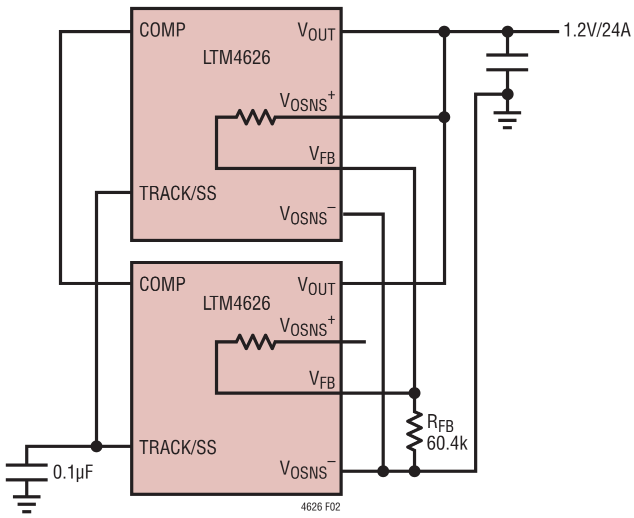


図2. 2相並列構成

入力デカップリング・コンデンサ

LTM4626モジュールは低ACインピーダンスのDC電源に接続します。このレギュレータでは、RMSリップル電流のデカップリングのため、10µFの入力セラミック・コンデンサが1つ必要です。バルク入力容量が必要なのは、長い誘導性のリード線やパターン、または電源の容量不足によって入力信号源インピーダンスが損なわれる場合だけです。バルク・コンデンサは、アルミ電解コンデンサでもポリマー・コンデンサでもかまいません。

インダクタのリップル電流を考慮しない場合、入力コンデンサのRMS電流は次のように概算できます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \bullet \sqrt{D \bullet (1-D)}$$

ここで、η%は電源モジュールの推定効率です。

出力デカップリング・コンデンサ

LTM4626は高い周波数と広い帯域幅に合わせて設計が最適化されているので、低ESRの出力セラミック・コンデンサを1つ取り付けるだけで、低い出力リップル電圧と非常に良好な過渡応答を実現できます。極端に低温または高温の場合や、出力電圧が高い場合は、バイアス電圧と温度の全範囲にわたる実容量の変動が原因で、追加のセラミック・コンデンサまたはポリマータンタル・コンデンサが必要です。3Aの負荷ステップ・トランジェント発生時の電圧低下やオーバーシュートを最小限に抑えるための様々な出力電圧と出力コ

Rev 0

アプリケーション情報

ンデンサの一覧を表7に示します。出力リップルや動的トランジェント・スパイクを更に低減する必要がある場合は、システム設計者が出力フィルタを追加することが必要になる可能性があります。LTpowerCAD™設計ツールをオンラインでダウンロードして入手し、出力リップル、安定性、過渡応答解析による更なる最適化を目指すことができます。

不連続電流モード(DCM)

電流が中程度のときに低出力リップルと高効率が求められるアプリケーションでは、MODE/CLKINピンをGNDに接続して、不連続電流モード(DCM)を使用します。軽負荷では、内部の電流コンパレータが数サイクルにわたって作動したままになり、上側MOSFETが数サイクルにわたって強制的にオフになるために、サイクルをスキップすることがあります。インダクタ電流は、このモードでは反転しません。

強制連続電流モード(CCM)

低電流での効率より周波数固定の動作が重要で、更に出力リップルを最小限に抑えることが望ましいアプリケーションでは、強制連続動作を使用します。強制連続動作をイネーブルするには、MODE/CLKINピンを$INTV_{CC}$に接続します。このモードでは、インダクタ電流が低出力負荷の間反転可能で、$COMP_a$の電圧が電流コンパレータの閾値を常に制御し、上側のMOSFETは発振器のパルスごとに必ずオンします。起動時には、LTM4626の出力電圧が安定化されるまで、強制連続モードがディスエーブルされ、インダクタ電流の反転が防止されます。

動作周波数

LTM4626の動作周波数は、小型パッケージ・サイズと最小出力リップル電圧を達成し、なおかつ高い効率を維持するように最適化されています。デフォルトの動作周波数は600kHzです。ほとんどのアプリケーションでは、追加の周波数調整は必要ありません。

600kHz以外の動作周波数がアプリケーションによって要求される場合は、図24に示すように、FREQピンとGNDの間に抵抗R_{FSET}を追加して動作周波数を高くすることができます。動作周波数は次式で計算することができます。

$$f(Hz) = \frac{1.6e11}{274k \,||\, R_{FSET}(\Omega)}$$

プログラマブルな動作周波数の範囲は最大で3MHzです。

周波数同期とクロック入力

この電源モジュールには電圧制御発振器と位相検出器で構成されるフェーズロック・ループが内蔵されています。これにより、内部の上側MOSFETのターンオンを外部クロックの立ち上がりエッジにロックすることができます。外部クロックの周波数範囲は、抵抗設定の動作周波数を中心にして±30%以内にする必要があります。フェーズロック・ループをオンするには、パルス検出回路を使用してCLKINピンのクロックを検出します。クロックのパルス幅は100ns以上にする必要があります。クロックのハイ・レベルは1Vより高くする必要があり、クロックのロー・レベルは0.3Vより低くする必要があります。レギュレータの起動時、フェーズロック・ループ機能はディスエーブルされます。

マルチフェーズ動作

12Aを超える電流を出力負荷が必要とする場合は、複数のLTM4626を並列に接続して位相をずらして動作させ、入出力の電圧リップルを増やさずに出力電流を増やすことができます。

CLKOUT信号を後段のLTM4626のMODE/CLKINピンに接続して、システム全体の周波数と位相の両方を揃えることができます。PHMODEピンを$INTV_{CC}$またはGNDに接続するか、フロート状態にすると、(CLKINとCLKOUTの間に)それぞれ180°、120°、または90°の位相差が発生し、それぞれが2相、3相、または4相の動作に対応します。各LTM4626のPHMODEピンを異なるレベルにプログラムすることにより、全6相をカスケード接続し、互いに対して位相がずれた状態で同時に動作させることができます。クロックの位相制御を目的とした4相の設計例と6相の設計例を図3に示します。

表2. PHMODEピンのステータスと対応する位相関係(CLKINが基準)

PHMODE	$INTV_{CC}$	GND	FLOAT
CLKOUT	180°	120°	90°

アプリケーション情報

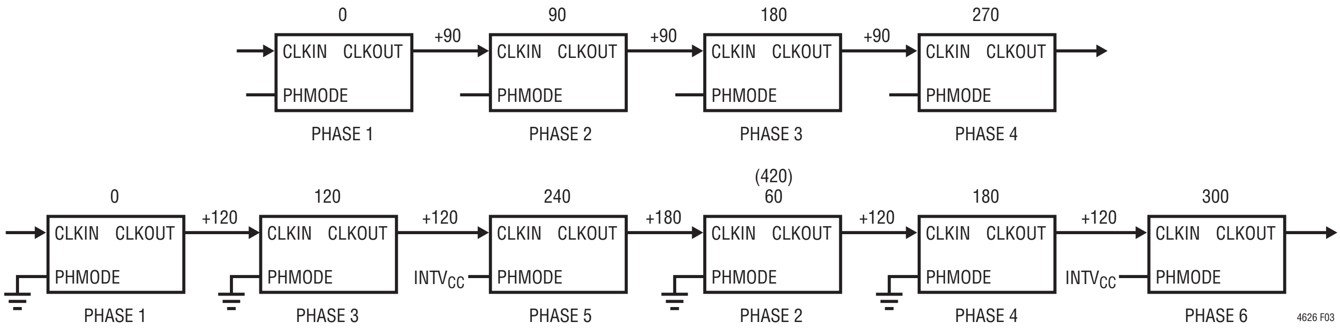


図3. 4相動作、6相動作

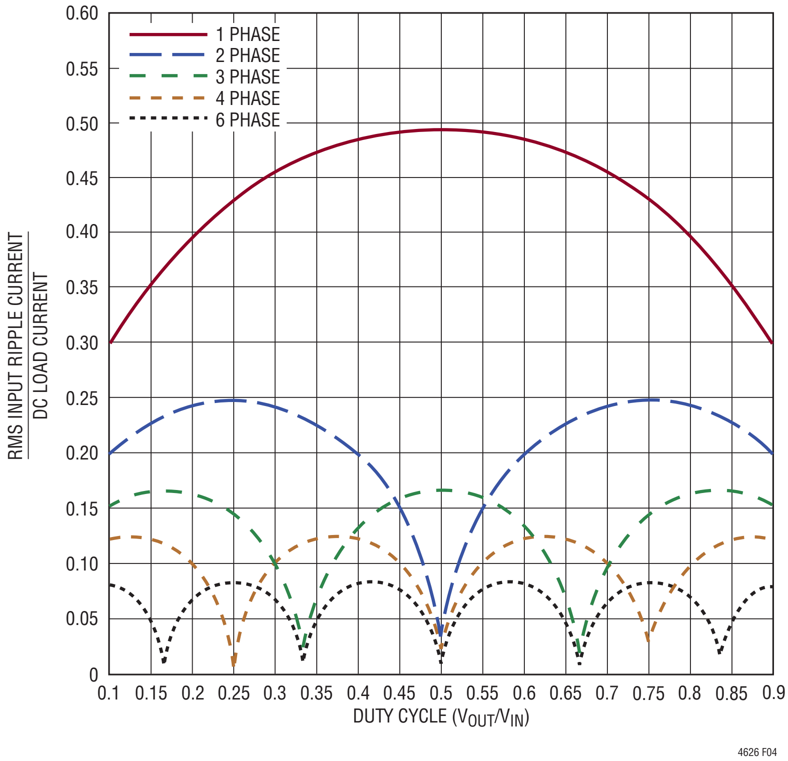


図4. DC負荷電流に対するRMS入力リップル電流の比のデューティ・サイクル依存性

マルチフェーズ電源では、入力と出力のどちらのコンデンサのリップル電流の量も大幅に減少します。RMS入力リップル電流は使用する位相数が増えると低減され、実効リップル周波数は位相数倍されます（入力電圧が、使用される位相数×出力電圧より大きいと仮定）。また、全ての出力を互いに接続して大電流のシングル出力設計を実現する場合は、使用する位相数によって出力リップルの振幅を低減できます。

LTM4626は本来、電流モードで制御されるデバイスなので、並列モジュールは非常に優れた電流分担特性を示します。このため、設計の発熱バランスがよくなります。並列接続する各チャンネルのRUN、TRACK/SS、FB、およびCOMPピンを互いに接続してください。図25に、並列動作とピン接続の例を示します。

アプリケーション情報

入力RMSリップル電流の相殺

マルチフェーズ動作は「アプリケーション・ノート77」で詳細に説明されています。入力RMSリップル電流の相殺を数学的に導出し、RMSリップル電流の減少を、インタリーブされた位相の数の関数として表したグラフを掲載しています。図4にこのグラフを示します。

ソフトスタートおよび出力電圧トラッキング

TRACK/SSピンによって、レギュレータをソフトスタートさせることも、別の電源をトラッキングさせることもできます。TRACK/SSピンに接続されたコンデンサにより、出力電圧の上昇率が設定されます。内部の6μA電流源が外付けのソフトスタート・コンデンサを充電し、その電圧は$INTV_{CC}$ピンの電圧に近づきます。TRACK/SSピンの電圧が0.6Vより低くなると、出力電圧の制御は0.6Vの内部リファレンス電圧に引き継がれます。ソフトスタートの合計時間は次のように計算できます。

$$t_{SS} = 0.6 \bullet \frac{C_{SS}}{6\mu A}$$

ここで、C_{SS}はTRACK/SSピンに接続されている容量です。電流フォールドバックと強制連続モードはソフトスタートの間ディスエーブルされます。

出力電圧のトラッキングはTRACK/SSピンを使用して外部から設定することもできます。出力を別のレギュレータによってトラッキングアップおよびトラッキングダウンさせることができます。スレーブ・レギュレータの出力スルー・レートがマスタのスルー・レートに比例する比例トラッキングの波形および回路図の例を図5および図6に示します。

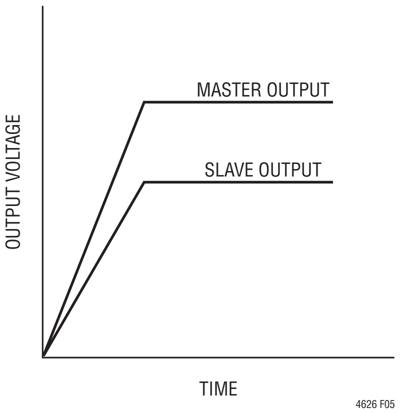


図5. 出力比例トラッキングの波形

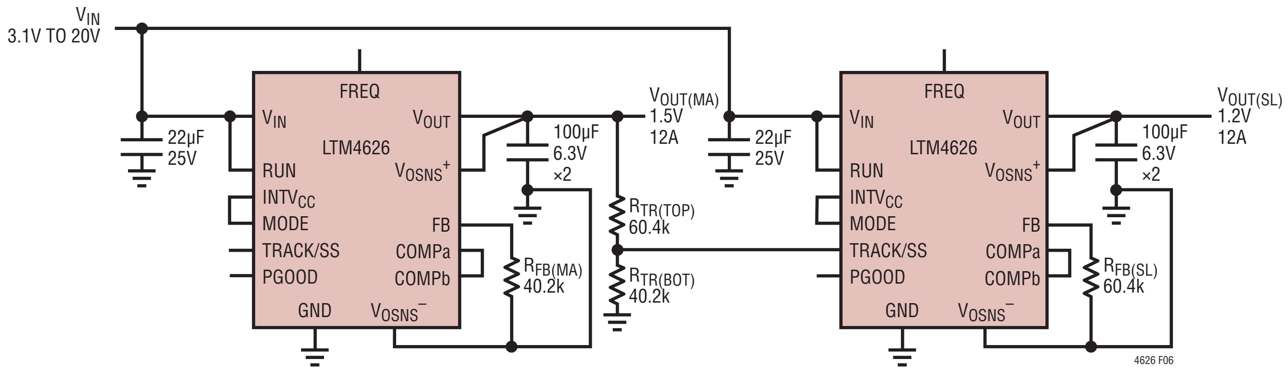


図6. 出力電圧比例トラッキングの回路例

アプリケーション情報

スレーブ・レギュレータのTRACK/SSピンは抵抗分圧器$R_{TR(TOP)}$/$R_{TR(BOT)}$を介してマスタの出力に接続されており、その電圧は、TRACK/SSピンの電圧が0.6Vより低いとき、スレーブの出力電圧を安定化するために使用されるので、スレーブの出力電圧とマスタの出力電圧は起動時に次の式を満たす必要があります。

$$V_{OUT(SL)} \bullet \frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} =$$

$$V_{OUT(MA)} \bullet \frac{R_{TR(BOT)}}{R_{TR(TOP)} R_{TR(BOT)}}$$

図6に示すように、$R_{FB(SL)}$は帰還抵抗であり、$R_{TR(TOP)}$/$R_{TR(BOT)}$はスレーブ・レギュレータのTRACK/SSピンに接続されている抵抗分圧器です。

前述の式に従うと、マスタの出力スルー・レート（MR）とスレーブの出力スルー・レート（SR）の比は、次式により求められます。

$$\frac{MR}{SR} = \frac{\dfrac{R_{FB(SL)}}{60.4k + R_{FB(SL)}}}{\dfrac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}}$$

例えば、$V_{OUT(MA)}$=1.5V、MR = 1.5V/1msおよび$V_{OUT(SL)}$= 1.2V、SR = 1.2V/1msとします。前述の式から、$R_{TR(TOP)}$ = 60.4kおよび$R_{TR(BOT)}$ = 40.2kが比例トラッキングに適した組み合わせであると解くことができます。

TRACK/SSピンは、抵抗分圧器を使用してスレーブ・レギュレータにトラッキングを実装した場合、2µAの電流源をオンします。このため、TRACK/SSピンの入力にはオフセットが生じます。上式で計算した抵抗値と比が同じで、値がより小さな抵抗を使用してもかまいません。例えば、60.4kを使っている場合は、6.04kを使ってTRACK/SSピンのオフセットを無視できる値まで低減できます。

図7の波形に示すように、同時出力トラッキングは、マスタの出力スルー・レート（MR）がスレーブの出力スルー・レート（SR）と同じである特殊な比例出力トラッキングとしてとらえることができます。

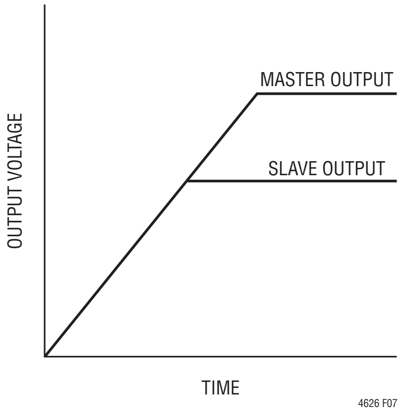


図7. 出力同時トラッキングの波形

式から容易に分かるように、同時トラッキングでは、スレーブ・レギュレータのTRACK/SSピンの抵抗分圧器が帰還抵抗分圧器と常に同じです。

$$\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} = \frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

例えば、$R_{TR(TOP)}$ = 60.4kおよび$R_{TR(BOT)}$ = 60.4kは、$V_{OUT(MA)}$ = 1.5Vおよび$V_{OUT(SL)}$ = 1.2Vのアプリケーションの同時トラッキングに適した組み合わせです。

パワーグッド

PGOODピンはオープンドレインのピンで、有効な出力電圧レギュレーションをモニタするのに使用できます。出力電圧がレギュレーション点の上下±8%の範囲を超えると、このピンはローになります。トランジェント時またはV_{OUT}の動的変化時にPGOODの不要なグリッチが発生しないように、LTM4626のPGOODの立下がりエッジにはスイッチング・サイクル約25回分のブランキング遅延が含まれています。

RUNイネーブル

RUNピンの電圧をグラウンド電位まで下げると、LTM4626は強制的にシャットダウン状態になり、上下両側のパワーMOSFETおよびほとんどの内部制御回路はオフします。RUNピンの電圧を0.6Vより高くすると、内部リファレンスだけがオンして、パワーMOSFETはオフに保たれます。RUNピンの電圧を1.2Vより高くすると、デバイス全体がオンします。

アプリケーション情報

プリバイアスされた出力の起動

状況によっては、出力コンデンサをある程度充電した状態で電源を起動することが必要です。LTM4626は、出力コンデンサを放電せずに、プリバイアスした状態で安全に起動できます。

LTM4626は、TRACK/SSピンの電圧が0.6Vのリファレンス電圧に達するまで不連続モード（DCM）の動作を強制することにより、これを実現します。これにより、プリバイアスされた出力での起動中にBGがオンして出力を放電することを防ぎます。

SWピンとスナバ回路

通常、SWピンはテスト時のモニタリング目的で使用します。また、SWピンは、スイッチング電流パスのLC寄生素子によって発生するスイッチ・ノード・リンギングを減衰させる目的にも使用できます。これには通常、スナバ回路と呼ばれる直列RC回路を使用します。抵抗が共振を減衰させるので、コンデンサには、抵抗両端に生じる高周波リンギングだけに作用する値を選択します。

浮遊インダクタンスまたは容量を測定できる場合、または近似値が既知の場合は、スナバ回路の値を選択するのにある程度解析的な手法を適用できます。通常は、インダクタンスの方が予測が容易です。電源経路のボード・インダクタンスとMOSFET相互接続ボンディング・ワイヤのインダクタンスを組み合わせた値になります。

はじめに、広帯域幅のオシロスコープと高周波のプローブによってSWピンをモニタします。これによって、リンギング周波数の値を測定できます。インピーダンスZは次式により計算できます。

$$Z_L = 2\pi \bullet f \bullet L$$

ここで、fはリンギングの共振周波数、Lはスイッチ経路の寄生インダクタンスの合計値です。この式のZに等しい抵抗を選べば、リンギングは減衰するはずです。スナバのコンデンサの値は、インピーダンスがリンギング周波数における抵抗に等しくなるように選択されます。次式で計算されます。

$$Z_C = \frac{1}{2\pi \bullet f \bullet C}$$

これらの値は初期値として妥当です。これらの部品の値を変更して、最小限の電力損失でリンギングを減衰するようにしてください。

安定性補償

LTM4626は、$COMP_b$を$COMP_a$に接続した時点で、全ての出力電圧と、全てのセラミック・コンデンサ・アプリケーションを含むコンデンサの組み合わせに対して、内部で最適化と補償を既に実施済みです。全てのセラミック・コンデンサ・アプリケーションでは、22pF～47pFのフィードフォワード・コンデンサ（C_{FF}）をV_{OUT}とV_{FB}ピンの間に接続して、十分な位相余裕を持つ広帯域幅の制御ループ補償を実現することが必要です。表7は、最適化された内部補償回路を使用するほとんどのアプリケーション条件を対象として示しています。個別の最適化条件がある場合は、$COMP_b$を$COMP_a$から切り離して、$COMP_a$とGNDの間にタイプIIのC-R-C補償ネットワークを適用し、外部補償を実現します。LTpowerCAD設計ツールをオンラインでダウンロードして入手し、制御ループを個別に最適化することや、制御の安定性と負荷過渡応答性能を解析することができます。

差動リモート検出アンプ

LTM4626は、遠隔の負荷点で出力電圧を正確に検出するため、高精度の差動リモート検出アンプを内蔵しています。これが特に当てはまるのは、負荷が大電流の場合です。V_{OSNS}^+とV_{OSNS}^-をリモート出力検出点で正しく接続することと、帰還抵抗R_{FB}をV_{FB}ピンとV_{OSNS}^-ピンの間に接続することが非常に重要です。参考のため、図23の回路図を確認してください。

マルチフェーズのシングル出力アプリケーションでは、必要な差動検出アンプと帰還抵抗は1組ずつだけですが、異なるチャンネルのRUN、TRACK/SS、V_{OUT}、V_{FB}、COMPは互いに接続します。並列接続アプリケーションについては、図25を参照してください。

アプリケーション情報

入力過電圧保護

内部のパワーMOSFETデバイスをトランジェント電圧スパイクから保護するため、LTM4626では各V_{IN}ピンを連続してモニタし、過電圧状態の有無を検査します。V_{IN}が24.5Vを超えると、レギュレータは対応するチャンネルの2つのパワーMOSFETを両方ともオフして、動作を一時停止します。V_{IN}が21.5Vより低くなると、レギュレータは直ちに通常動作を再開します。過電圧状態が解消されると、レギュレータはソフトスタート機能を実行します。

温度のモニタリング

ダイオードの絶対温度は、次に示す古典的なダイオードの式によって表される、電流、電圧、温度間の関係を使って測定できます。

$$I_D = I_S \bullet e\left(\frac{V_D}{\eta \bullet V_T}\right)$$

or

$$V_D = \eta \bullet V_T \bullet \ln\frac{I_D}{I_S}$$

ここで、I_Dはダイオードの電流、V_Dはダイオードの電圧、ηは理想係数（通常は1.0に近い値）であり、I_S（飽和電流）はプロセスに依存するパラメータです。V_Tは、次のように書き換えることができます。

$$V_T = \frac{k \bullet T}{q}$$

ここでTはダイオードのジャンクション温度（単位：K）、qは電子電荷、kはボルツマン定数です。V_Tは室温（298K）で約26mVであり、絶対温度に対して線形に変化します。ダイオードが温度センサーに適しているのは、この温度に対する線形性のためです。上式のI_Sの項は、ダイオードの接合部を流れる電流を、ダイオード端子間の電圧が0Vになる点まで外挿した値です。I_Sの項はプロセス間や温度によってばらつきますが、その定義から常にI_Dより小さくする必要があります。すべての定数を1つの項にまとめると、次のようになります。

$$K_D = \frac{\eta \bullet k}{q}$$

ここで、$K_D = 8.62^{-5}$であり、$\ln(I_D/I_S)$は常に正になることが分かります。I_DはI_Sより常に大きいからです。これらのことから、次の式が得られます。

$$V_D = T(\text{KELVIN}) \bullet K_D \bullet \ln\frac{I_D}{I_S}$$

この式から、V_Dは温度と共に増加することが分かります。電流源がバイアスされたシリコン・ダイオードが、約–2mV/°Cの温度係数を持つことは周知の事実ですが（図8参照）、この結果は式とうまく整合が取れません。実際、I_Sの項が温度と共に増加し、$\ln(I_D/I_S)$の絶対値が減少することで、約–2mV/°Cの複合ダイオードの電圧スロープが得られます。

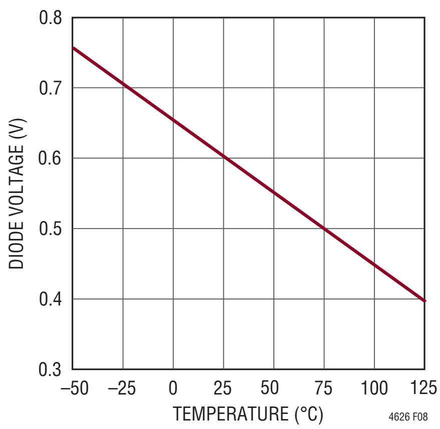


図8. ダイオード電圧V_Dと温度T（°C）

温度に比例する線形の電圧特性を得るために、自然対数の項のI_S変数を消去して、式1からI_Sの依存性を排除します。そのために、ダイオードの電圧を、2つの電流I_1とI_2で測定します。両者の間には$I_1 = 10 \bullet I_2$の関係があり、以下の式が得られます。

$$\Delta V_D = T(\text{KELVIN}) \bullet K_D \bullet \text{IN}\frac{I_1}{I_S} - T(\text{KELVIN}) \bullet K_D \bullet \text{IN}\frac{I_2}{I_S}$$

Rev 0

アプリケーション情報

類似の項をまとめ、自然対数の項を簡単化すると、次式が得られます。

$$\Delta V_D = T(KELVIN) \bullet K_D \bullet \ln(10)$$

定数を次のように定義し直します。

$$K'_D = K_D \bullet IN(10) = \frac{198\mu V}{K}$$

式を書き換えると、次のようになります。

$$\Delta V_D = K'_D \bullet T(KELVIN)$$

これを温度について解きます。

$$T(KELVIN) = \frac{\Delta V_D}{K'_D} \quad (°CELSIUS) = T(KELVIN) - 273.15$$

ここで、

300°K = 27°C

これは、比率が10倍の2つの電流でダイオード両端の電圧を測定して、その差から接合部の絶対温度1Kあたり198µVの電圧と、0Kでの切片として0が得られたことを意味します。

TEMPピンのダイオード接続NPNトランジスタを使用することにより、LTM4626の内部温度をモニタできます。

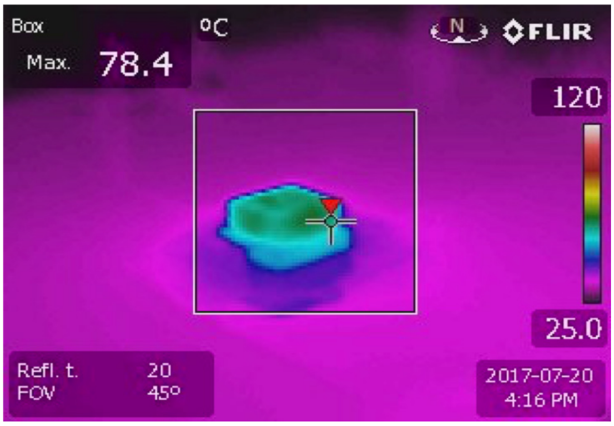


図9. LTM4626の熱画像(12V入力、1V出力、負荷電流12A、空気流、ヒートシンクなしで動作)

熱に関する検討事項と出力電流のディレーティング

このデータシートのピン配置のセクションに記載されている熱抵抗はJESD 51-12で定義されているパラメータと整合しており、有限要素解析(FEA)ソフトウェア・モデリング・ツールを併用することを想定しています。このツールは、熱モデリング、シミュレーションの他に、ハードウェア・テスト基板に実装したµModuleパッケージで実行したハードウェア評価に対する補正の結果を活用します。これらの熱係数を示す意図は、JESD 51-12(Guidelines for Reporting and Using Electronic Package Thermal Information)に記載されています。

多くの設計者は、様々な電気的および環境的動作条件で動作する実際のアプリケーションにおけるµModuleレギュレータの熱性能を予測するのに、実験室の装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補強できます。FEAソフトウェアを使用しない場合、ピン配置のセクションに記載された熱抵抗は、それだけでは熱性能の目安を示すことになりません。むしろ、このデータシートに示されたディレーティング曲線を使った方が、アプリケーションへの適用方法に沿った見通しと参考情報が得られ、熱性能をユーザ独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることができます。

ピン配置のセクションには、JESD 51-12に明示的に定義された4つの熱係数が記載されています。これらの係数は以下のように引用されるか言い換えられます。

1. θ_{JA}(接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「自然空冷」と呼ばれることがあります。この値は、95mm × 76mmの4層PCBに実装された部品によって決まります。

2. $\theta_{JCbottom}$(接合部から製品のケースの底面までの熱抵抗)は、パッケージの底面を通って流れ出す部品の全消費電力によって決まります。標準的なµModuleレギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にアプリケーションに合致しません。

アプリケーション情報

3. θ_{JCtop}（接合部から製品のケースの上面までの熱抵抗）は、部品のほぼ全消費電力がパッケージの上面を通って流れ出す状態で決定されます。標準的なμModuleレギュレータの電気的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。$\theta_{JCbottom}$の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。

4. θ_{JB}（接合部からプリント回路基板までの熱抵抗）は、熱の大部分がμModuleパッケージの底面を通って基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、$\theta_{JCbottom}$と、デバイスの底面からハンダ接合部を通り、基板の一部までの熱抵抗の和です。基板温度は、パッケージから規定された距離をおいて測定されます。

前述の熱抵抗を図式化したものが図10です。青色の部分はμModuleレギュレータ内部の熱抵抗、緑色の部分はμModuleパッケージの外部に存在する熱抵抗です。

実際には、JESD 51-12またはピン配置のセクションで定義されている4種類の熱抵抗パラメータは、個別でもいくつかの組み合わせでも、μModuleレギュレータの通常の動作条件を再現することも表現することもないので注意してください。例えば、通常の基板実装アプリケーションでは、デバイスの全電力損失（熱）の100%がμModuleパッケージの上面のみを通るか底面のみを通って熱的に伝達されることはありません。これは、θ_{JCtop}および$\theta_{JCbottom}$を標準規格で個々に定義しているのと同様です。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

LTM4626の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイの様々な接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確には線形になっていないことに注意してください。この複雑な問題をモデリングの簡潔性を犠牲にすることなく、（しかも実用的な現実性を無視せずに）解決するため、制御環境室でのラボ・テストと共にFEAソフトウェア・モデリングを使用するやり方を採用して、このデータシートに記載されている熱抵抗値を合理的に定義して相関をとります。（1）最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4626と指定のPCBの機械的形状モデルを高精度で作成します。（2）このモデルにより、JESD51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、様々な界面での電力損失熱流と温度計測値を予測します。これにより、JEDEC定義の熱抵抗値を計算できます。（3）モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合のLTM4626の熱性能を評価します。（4）これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内で様々な動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現しま

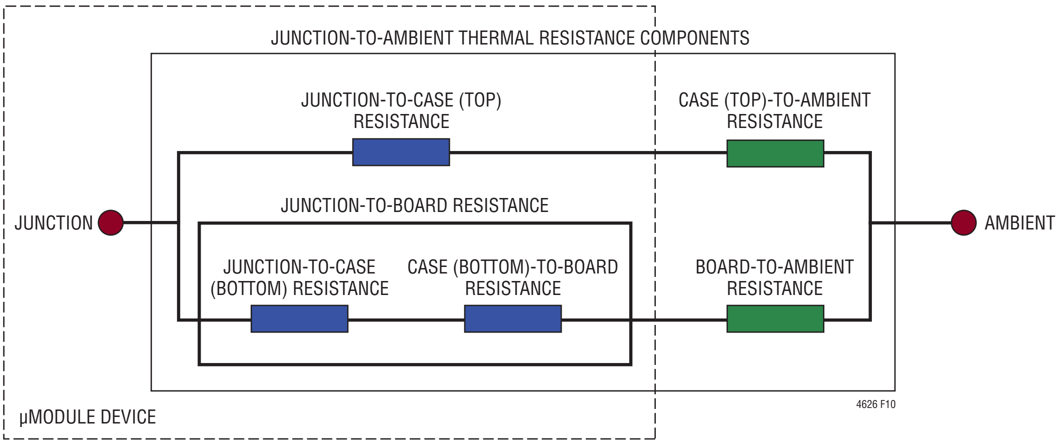


図10. JESD 51-12の熱係数の図解

アプリケーション情報

す。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。このプロセスと必要な作業の結果、このデータシートに示す一連のディレーティング曲線が得られました。これらの実験室テストを実施して、LTM4626モデルと相関をとってから、θ_{JB}とθ_{BA}を合計すると、θ_{JA}の値に非常に近い値が得られます。これは、空気流や上面に実装したヒートシンクがない状態では、電力損失のほぼ100%が接合部から基板を通って周辺に流れるからです。

図11～図14の1.0V、1.5V、3.3V、5Vの電力損失曲線を図15～図21の負荷電流ディレーティング曲線と組み合わせて使用することにより、LTM4626の概略のθ_{JA}熱抵抗を様々な空気流条件で計算できます。電力損失曲線は室温で測定されますが、周囲温度に応じた倍率で増加します。この近似倍率は、ジャンクション温度が120°Cのとき1.1です。ジャンクション温度が120°C（125°Cの最大ジャンクション温度から5°Cのガード・バンドをとった値）より低い限り、周囲温度が高くなっても最大負荷電流を流すことができます。ジャンクション温度が120°Cになる温度まで周囲温度が到達すると、負荷電流が減少してジャンクション温度を120°Cに維持する一方で、周囲温度は最大120°Cまで上昇します。ディレーティング曲線は、12Aを始点とする出力電流と、30°Cを始点とする周囲温度の関数としてプロットされます。出力電圧は1.0V、1.5V、3.3V、5Vです。これらの数値が選ばれたのは、低めおよび高めの出力電圧範囲を含むようにして、熱抵抗の相関をとるためです。熱モデルは、恒温槽での数回の温度計測と熱モデリング解析から得られます。空気流ありと空気流なしの条件で周囲温度を上げながらジャンクション温度をモニタします。ディレーティング曲線には、周囲温度の変化に応じた電力損失の増加が加味されます。周囲温度の上昇に合わせて出力電流つまり電力が減少するので、ジャンクション温度は最大で120°Cに維持されます。出力電流が減少することにより、周囲温度が上昇するにつれて内部モジュールの損失は減少します。モニタされた120°Cのジャンクション温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。図18の例では、空気流やヒートシンクなしで約90°Cのとき負荷電流が約8Aにディレーティングされ、12Vから1.5V/8A出力の電力損失は約1.8Wです。1.8Wの損失は、12V入力、1.5V/8A出力での電力損失曲線から得られる約1.65Wの室温での損失と、120°Cのジャンクション温度での1.1の倍率を使用して計算します。120°Cのジャンクション温度から90°Cの周囲温度を引き、その差の30°Cを1.8Wで割ると16.6°C/Wの熱抵抗θ_{JA}が得られます。表3はこれと非常に近い16.5°C/Wの値を規定しています。表4、表5、表6は、空気流とヒートシンクの有無を条件として、1.5V出力、3.3V出力、および5V出力の等価熱抵抗を示します。表3、表4、表5および表6で得られる様々な条件での熱抵抗に、周囲温度の関数として算出した電力損失を掛けると、周囲温度からの温度上昇値が得られ、この値から最大ジャンクション温度が得られます。室温での電力損失を代表的な性能特性のセクションの効率曲線から求めて、前述の周囲温度の倍率で調整することができます。プリント回路基板は1.6mm厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は95mm × 76mmです。

アプリケーション情報

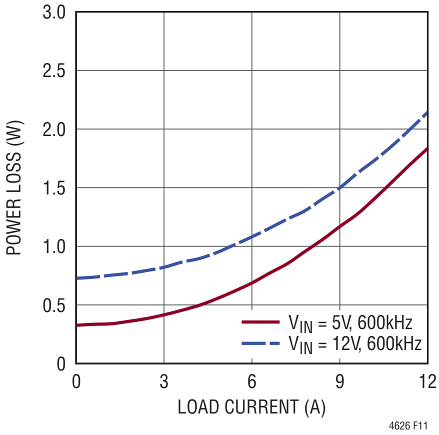


図11. 1V出力での電力損失

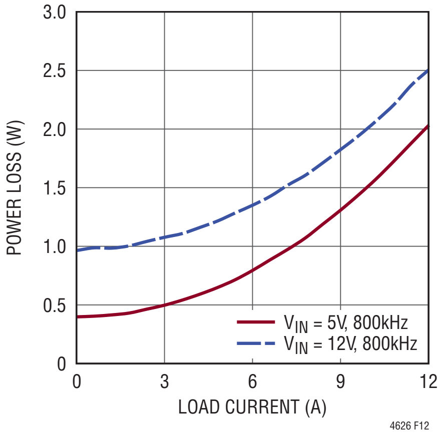


図12. 1.5V出力での電力損失

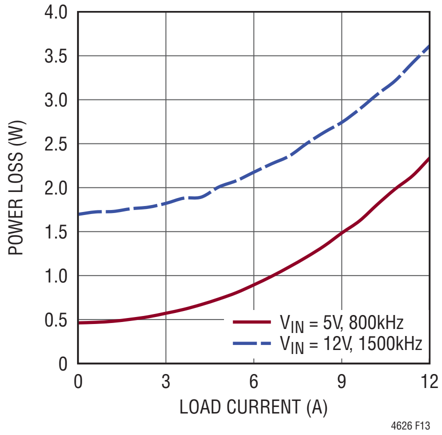


図13. 3.3V出力での電力損失

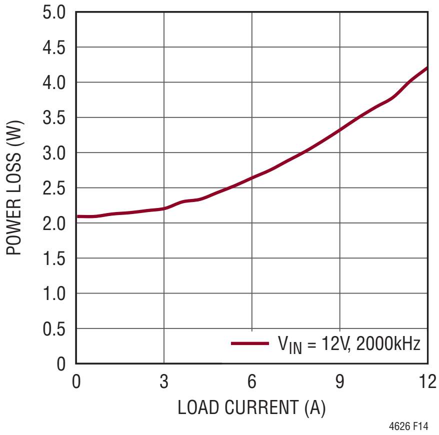


図14. 5V出力での電力損失

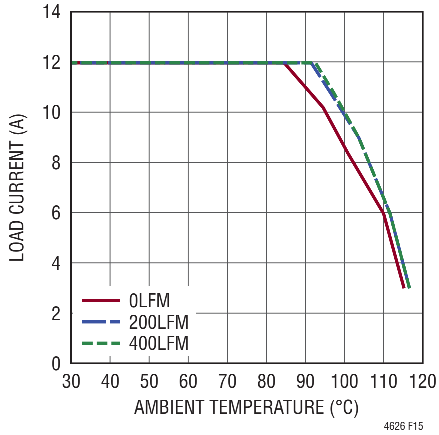


図15. 5V入力、
1V出力のディレーティング曲線、
ヒートシンクなし

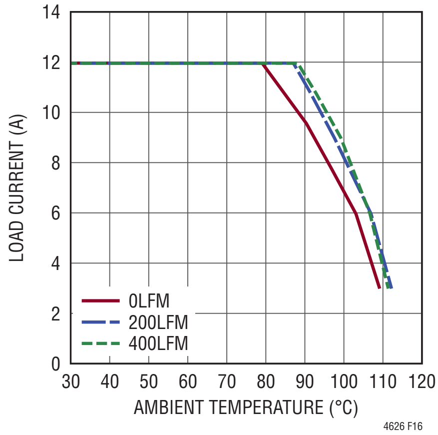


図16. 12V入力、
1V出力のディレーティング曲線、
ヒートシンクなし

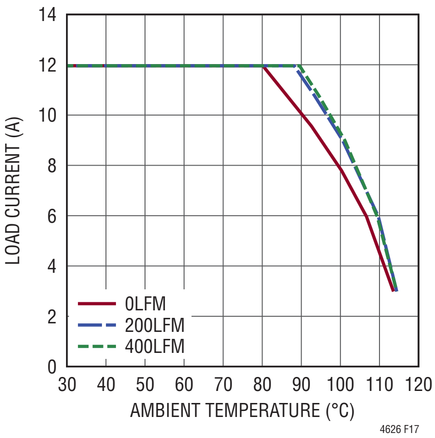


図17. 5V入力、
1.5V出力のディレーティング曲線、
ヒートシンクなし

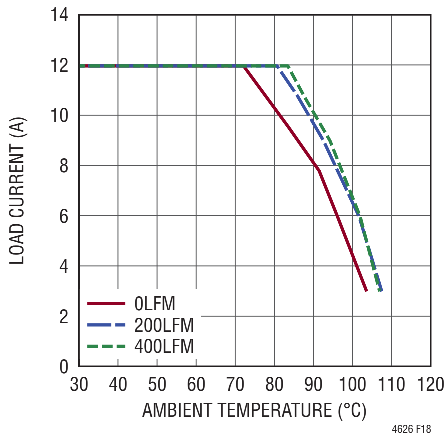


図18. 12V入力、
1.5V出力のディレーティング曲線、
ヒートシンクなし

アプリケーション情報

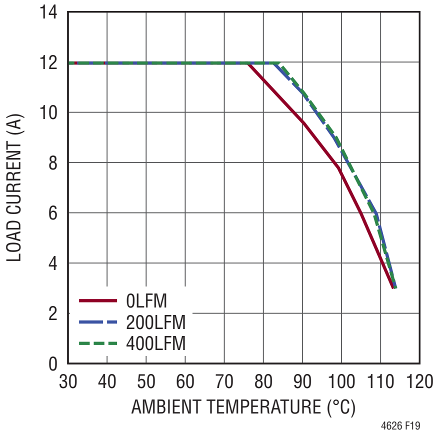


図19. 5V入力、3.3V出力のディレーティング曲線、ヒートシンクなし

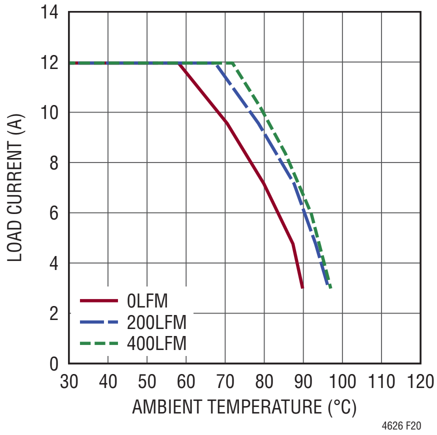


図20. 12V入力、3.3V出力のディレーティング曲線、ヒートシンクなし

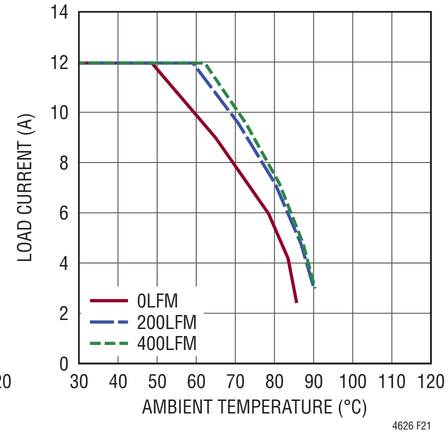


図21. 12V入力、5V出力のディレーティング曲線、ヒートシンクなし

表3. 1.0V出力

ディレーティング曲線	V_{IN} (V)	電力損失曲線	空気流(LFM)	ヒートシンク	θ_{JA} (°C/W)
Figures 15, 16	5, 12	Figure 11	0	None	16.5
Figures 15, 16	5, 12	Figure 11	200	None	13.5
Figures 15, 16	5, 12	Figure 11	400	None	12.5

表4. 1.5V出力

ディレーティング曲線	V_{IN} (V)	電力損失曲線	空気流(LFM)	ヒートシンク	θ_{JA} (°C/W)
Figures 17, 18	5, 12	Figure 12	0	None	16.5
Figures 17, 18	5, 12	Figure 12	200	None	13.5
Figures 17, 18	5, 12	Figure 12	400	None	12.5

表5. 3.3V出力

ディレーティング曲線	V_{IN} (V)	電力損失曲線	空気流(LFM)	ヒートシンク	θ_{JA} (°C/W)
Figures 19, 20	5, 12	Figure 13	0	None	16.5
Figures 19, 20	5, 12	Figure 13	200	None	13.5
Figures 19, 20	5, 12	Figure 13	400	None	12.5

表6. 5V出力

ディレーティング曲線	V_{IN} (V)	電力損失曲線	空気流(LFM)	ヒートシンク	θ_{JA} (°C/W)
Figure 21	12	Figure 14	0	None	16.5
Figure 21	12	Figure 14	200	None	13.5
Figure 21	12	Figure 14	400	None	12.5

アプリケーション情報

表7. 出力電圧応答と部品の表（図23参照）

C_{IN}	製品番号	説明	C_{OUT1}	製品番号	説明	C_{OUT2}	製品番号	説明
Murata	GRM21BR61E106KA73L	10µF, 25V, 0805, X5R	Murata	GRM186R60J226ME	22µF, 6.3V, X5R, 0603	PANASONIC	EEF-GX0E471L	470µF, 2.5V, 3mΩ
Taiyo Yuden	TMK212BBJ106KG-T	10µF, 25V, 0805, X5R	TDK	C1608X5R0J226M080AC	22µF, 6.3V, X5R, 0603			
Murata	GRM31CR61E226ME15L	22µF, 25V, 1206, X5R	Murata	GRM31CR60J107ME	100µF, 6.3V, X5R, 1206			
Taiyo Yuden	TMK316BBJ226ML-T	22µF, 25V, 1206, X5R	Taiyo Yuden	JMK316BJ107ML	100µF, 6.3V, X5R, 1206			
			TDK	C3216X5R0J107M160AB	100µF, 6.3V, X5R, 1206			

V_{OUTn} (V)	V_{INn} (V)	RFB (kΩ)	f_{SW} (kHz)	C_{OUT1} （セラミック・コンデンサ）	C_{OUT2} （バルク・コンデンサ）	COMPa (pF)	$COMP_a$の R_{TH} (kΩ)	$COMP_a$の C_{TH} (pF)	C_{FF} (pF)	負荷ステップ (A)	ピークtoピーク変動 (mV)	回復時間 (µs)
1	5	90.9	600	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	81.7	40
1	12	90.9	600	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	84.4	40
1.5	5	40.2	800	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	88.4	50
1.5	12	40.2	800	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	93.1	50
2.5	5	19.1	1000	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	132	50
2.5	12	19.1	1500	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	137	50
3.3	5	13.3	800	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	182	50
3.3	12	13.3	1500	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	177	50
5	12	8.25	2000	22µF + 3x100µF	None	Short to $COMP_b$	None	None	33	3	255	50

アプリケーション情報

安全性に関する検討事項

LTM4626モジュールでは、V_{IN}とV_{OUT}の間が電気的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。デバイスはサーマル・シャットダウンおよび過電流保護機能を備えています。

レイアウトのチェックリスト／例

LTM4626は高度に集積化されているので、PCB基板のレイアウトが非常に簡単です。ただし、電気的性能と熱的性能を最適化するには、更にレイアウト上の配慮がいくつか必要です。

- V_{IN}、GNDおよびV_{OUT}を含む大電流経路では、PCBの銅箔面積を広くします。PCBの導通損失と熱ストレスを最小に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサをV_{IN}、GND、V_{OUT}の各ピンに隣接させて配置し、高周波ノイズを最小限に抑えます。
- ユニットの下に専用の電源グラウンド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、最上層と他の電源層の間の相互接続に複数のビアを使用します。
- 充填ビアまたはメッキ・ビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別のSGNDグラウンド銅領域を使います。SGNDとGNDをユニットの下で接続します。
- 信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。
- CLKIN、CLKOUT、FREQピン間のパターンは間隔をあけて、これらの信号間のクロストークによるノイズの可能性を最小限に抑えてください。

推奨レイアウトの良い例を図22に示します。

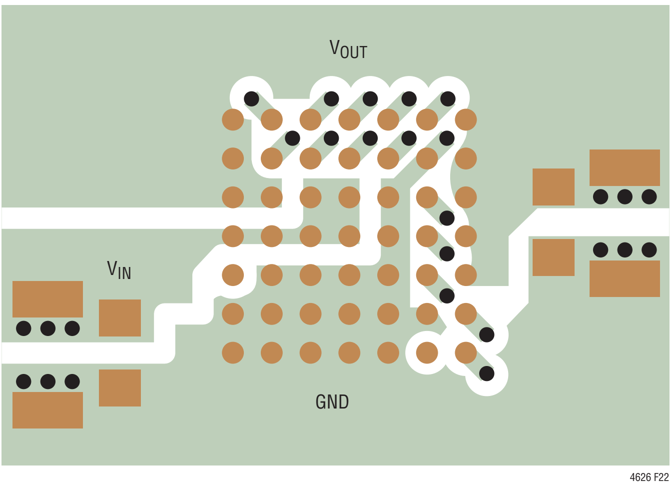


図22. 推奨のPCBレイアウト

アプリケーション情報

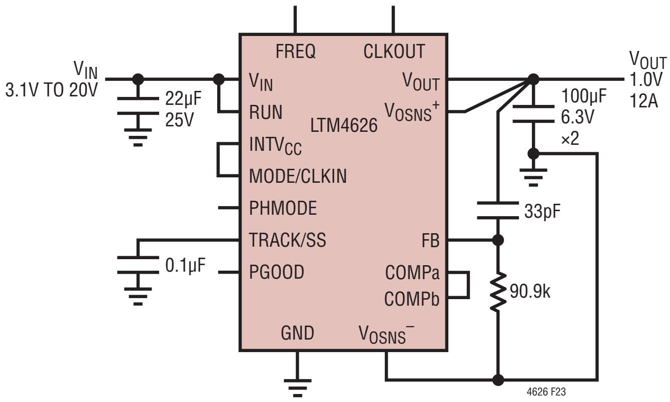


図23. 3.1V～20V入力、1V/12A出力の設計

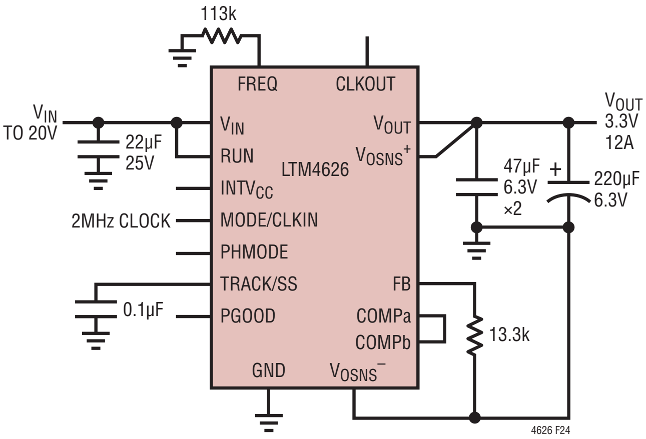


図24. 5V～20V入力、3.3V出力、外部クロック2MHzの設計

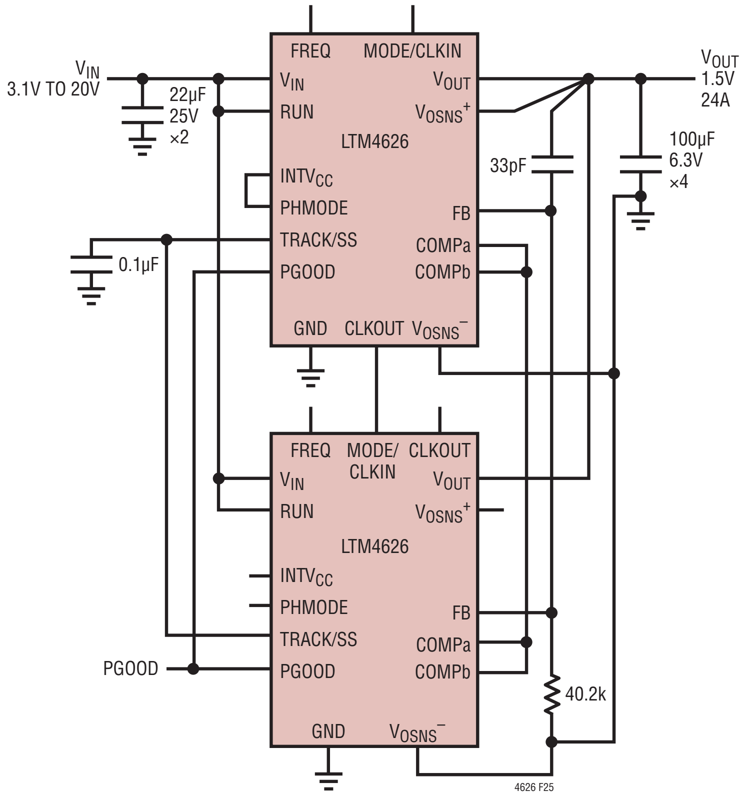


図25. 3.1V～20V入力、2相、1.5V/24A出力の設計

Rev 0

アプリケーション情報

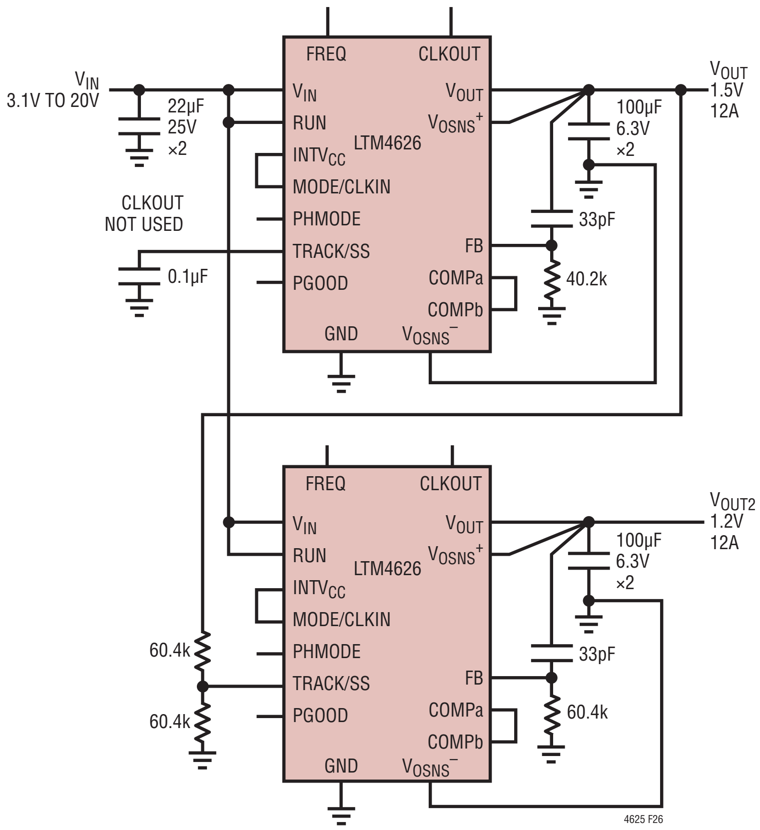


図26. 3.1V～20V入力、1.2Vおよび1.5V出力、同時トラッキングありの設計

パッケージ

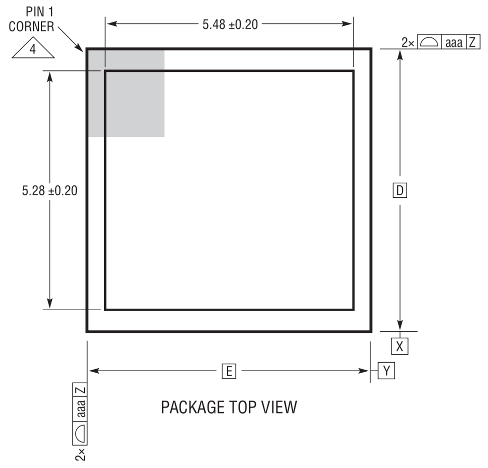
パッケージの行と列のラベルはµModule製品間で異なります。各パッケージのレイアウトをよく確認してください。

LTM4626の構成要素のBGAピン配列

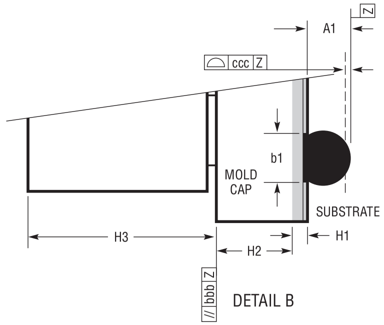
ピンID	FUNCTION	ピンID	FUNCTION	ピンID	FUNCTION	ピンID	FUNCTION	ピンID	FUNCTION	ピンID	FUNCTION	ピンID	FUNCTION
A1	V_{OUT}	A2	V_{OUT}	A3	V_{OUT}	A4	V_{OUT}	A5	V_{OUT}	A6	T_{SENSE+}	A7	T_{SENSE-}
B1	V_{OSNS}^+	B2	GND	B3	$INTV_{CC}$	B4	RUN	B5	PGOOD	B6	GND	B7	SW
C1	FB	C2	V_{OSNS}^-	C3	GND	C4	GND	C5	GND	C6	GND	C7	GND
D1	COMPa	D2	MODE/CLKIN	D3	V_{IN}	D4	V_{IN}	D5	GND	D6	GND	D7	GND
E1	FREQ	E2	TRACK/SS	E3	V_{IN}	E4	V_{IN}	E5	GND	E6	GND	E7	GND
F1	COMPb	F2	CLKOUT	F3	V_{OUT}	F4	V_{IN}	F5	GND	F6	GND	F7	GND
G1	V_{OUT}	G2	V_{OUT}	G3	V_{OUT}	G4	V_{IN}	G5	PHMODE	G6	GND	G7	GND

パッケージ

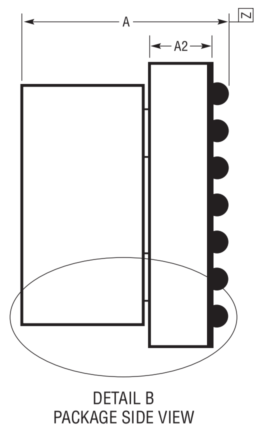
BGA Package
49-Lead (6.25mm × 6.25mm × 3.87mm)
(Reference LTC DWG# 05-08-1573 Rev A)



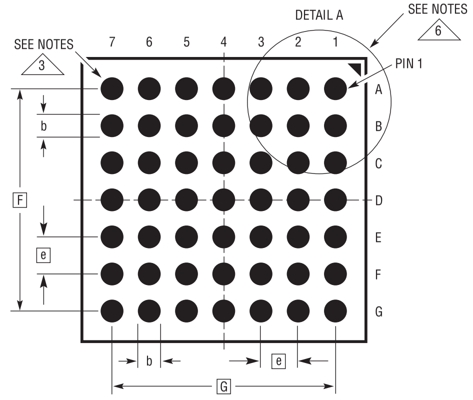
PACKAGE TOP VIEW



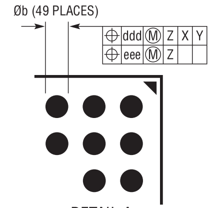
DETAIL B



DETAIL B
PACKAGE SIDE VIEW



PACKAGE BOTTOM VIEW



DETAIL A

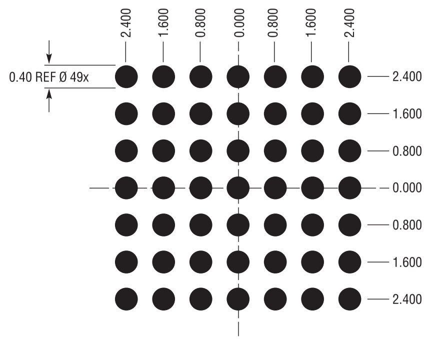
注記：
1. 寸法と許容誤差はASME Y14.5M-1994による
2. 全ての寸法はミリメートル

3 ボールの指定はJEP95による

4 1番ピンの識別マークはオプションだが、
表示の領域内に設ける必要がある。
1番ピンの識別マークはモールドでも
マーキングでもかまわない

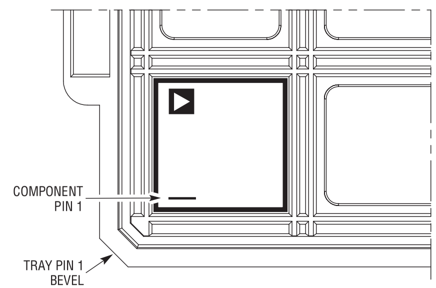
5. 主データム-Z-はシーティング・プレーン

6 パッケージの列と行のラベルは、
μModule製品間で異なる。
各パッケージのレイアウトを十分に確認すること



SUGGESTED PCB LAYOUT
TOP VIEW

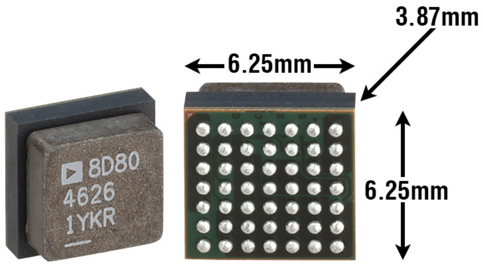
SYMBOL	MIN	NOM	MAX	NOTES
		DIMENSIONS		
A	3.53	3.87	4.21	
A1	0.30	0.40	0.50	BALL HT
A2	1.41	1.52	1.69	
b	0.45	0.50	0.55	BALL DIMENSION
b1	0.37	0.40	0.43	PAD DIMENSION
D		6.25		
E		6.25		
e		0.80		
F		4.80		
G		4.80		
H1		0.32 REF		SUBSTRATE THK
H2		1.20 REF		MOLD CAP HT
H3		1.95 REF		INDUCTOR HT
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.20	
eee			0.08	
TOTAL NUMBER OF BALLS: 49				



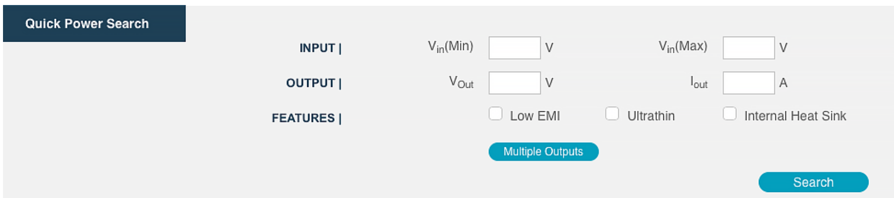
PACKAGE IN TRAY LOADING ORIENTATION

BGA 49 1018 REV A

パッケージの写真



デザイン・リソース

主題	説明	
μModuleの設計／製造リソース	設計： • 選択ガイド • デモ・ボードおよびガーバー・ファイル • 無料シミュレーション・ツール	製造： • クイック・スタート・ガイド • PCBの設計、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性
μModuleレギュレータ製品の検索	1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Searchパラメトリック・テーブルを使って検索を実行する 	
デジタル・パワー・システム・マネージメント	アナログ・デバイセズのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、設定と障害ログを格納するEEPROMを搭載しています。	

関連製品

製品番号	説明	注釈
LTM4625	5A μModuleレギュレータ	$4V \le V_{IN} \le 20V$、$0.6V \le V_{OUT} \le 5.5V$。6.25mm × 6.25mm × 5.01mm BGA
LTM4649	10A μModuleレギュレータ	$4.5V \le V_{IN} \le 16V$、$0.6V \le V_{OUT} \le 3.3V$。9mm × 15mm × 4.92mm BGA
LTM4638	15A μModuleレギュレータLTM4626とピン互換。	$3.1V \le V_{IN} \le 20V$、$0.6V \le V_{OUT} \le 5.5V$。6.25mm × 6.25mm × 5.02mm BGA
LTM4645	25A μModuleレギュレータ	$4.7V \le V_{IN} \le 15V$、$0.6V \le V_{OUT} \le 1.8V$。9mm × 15mm × 3.51mm BGA
LTM4646	デュアル10A μModuleレギュレータ	$4.5V \le V_{IN} \le 20V$、$0.6V \le V_{OUT} \le 5.5V$。11.25mm × 15mm × 5.01mm BGA
LTM4662	デュアル15A μModuleレギュレータ	$4.5V \le V_{IN} \le 20V$、$0.6V \le V_{OUT} \le 5.5V$。11.25mm × 15mm × 5.74mm BGA

D17109-0-12/18(0)
ANALOG DEVICES
www.analog.com