

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

概要

MAX17048/MAX17049 ICは、ハンドヘルドおよびポータブル機器のリチウムイオン(Li+)バッテリー用の、小型、マイクロパワー電流残量ゲージです。MAX17048は1つのリチウムセルで動作し、MAX17049は直列に接続された2つのリチウムセルで動作します。

これらのICは、高度なLi+バッテリーモデリングアルゴリズムのModelGauge™を使用して、大幅に変化する充放電状態にわたってバッテリーの相対的な充電状態(SOC)を継続的に追跡管理します。ModelGaugeアルゴリズムでは、従来の残量ゲージで必要とされた電流検出抵抗およびバッテリー学習サイクルが不要です。温度補償はシステムのマイクロコントローラを使用して実現されます。

これらICはバッテリーが低電流状態へ移行したことを自動的に検出し、(ICを)消費電流4μAのハイバネートモードへ切り替えますが、引き続き高精度の残量ゲージ機能を提供し続けます。システムがアクティブ状態に戻った時点で、これらのICは自動的にハイバネートモードを終了します。

バッテリー装着時には、初期SOC予測を改善するためにこれらのICは最初の電圧測定値をデバウンスするため、システム側に配置することが可能です。SOC、電圧、および充電レートの情報には、I²Cインタフェースを使用してアクセスします。これらのICは、小型8ピンのウェハレベルパッケージ(WLP) (0.9mm x 1.7mm)、または8ピンのTDFNパッケージ(2mm x 2mm)で提供されます。

アプリケーション

ワイヤレス端末
スマートフォン/PDA
タブレットおよびハンドヘルドコンピュータ
携帯ゲーム機
電子書籍リーダー
デジタルスチルおよびビデオカメラ
ポータブル医療機器

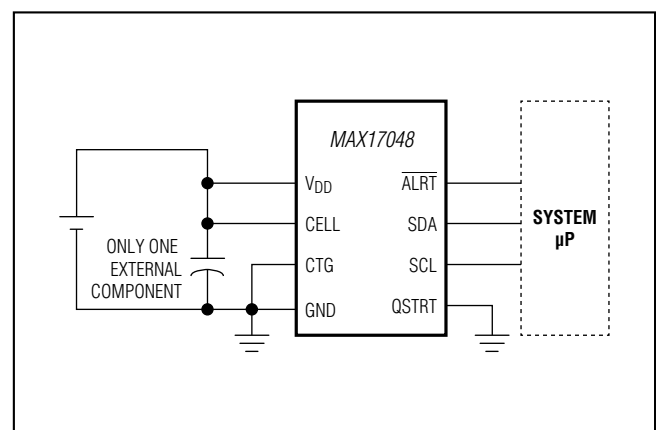
型番はデータシートの最後に記載されています。

ModelGaugeはMaxim Integrated Products, Inc.の商標です。

特長および利点

- ◆ MAX17048 : 1セル、MAX17049 : 2セル
- ◆ 高精度±7.5mV/セルの電圧測定
- ◆ ModelGaugeアルゴリズム
 - ✧ 高精度の充電状態(State-of-Charge)を提供
 - ✧ 温度/負荷の変動を補償
 - ✧ クーロンカウンタと異なり、誤差の蓄積なし
 - ✧ 学習が不要
 - ✧ 電流検出抵抗が不要
- ◆ 超低静止時消費電流
 - ✧ ハイバネート時4μA、アクティブ時23μA
 - ✧ ハイバネートモードでの残量ゲージ動作
 - ✧ 自動的なハイバネートモードへの移行/終了
- ◆ 充放電レートを通知
- ◆ バッテリー装着デバウンス
 - ✧ 16サンプル中のベスト値で初期SOCを推定
- ◆ バッテリー交換のためのプログラム可能なリセット
 - ✧ 範囲 : 2.28V ~ 3.48V
- ◆ 設定変更可能なアラートインジケータ
 - ✧ Low SOC
 - ✧ SOCの1%の変化
 - ✧ バッテリー低電圧/過電圧
 - ✧ VRESETアラート
- ◆ I²Cインタフェース
- ◆ 8ビットOTP IDレジスタ(お問い合わせください)

簡略動作回路



本データシートは日本語翻訳であり、相違及び誤りのある可能性があります。設計の際は英語版データシートを参照してください。

価格、納期、発注情報についてはMaxim Direct (0120-551056)にお問い合わせいただくか、Maximのウェブサイト(japan.maximintegrated.com)をご覧ください。

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

ABSOLUTE MAXIMUM RATINGS

CELL to GND.....-0.3V to +12V
 All Other Pins to GND-0.3V to +6V
 Continuous Sink Current, SDA, $\overline{\text{ALRT}}$ 20mA
 Operating Temperature Range..... -40°C to +85°C
 Storage Temperature Range..... -55°C to +125°C

Lead Temperature (TDFN only) (soldering, 10s)+300°C
 Soldering Temperature (reflow)+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_{DD} = 2.5V$ to $4.5V$, $T_A = -20^\circ C$ to $+70^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage	V_{DD}	(Note 2)	2.5		4.5	V
Fuel-Gauge SOC Reset (VRESET Register)	V_{RST}	Configuration range, in 40mV steps	2.28		3.48	V
		Trimmed at 3V	2.85	3.0	3.15	V
Data I/O Pins	SCL, SDA, $\overline{\text{ALRT}}$	(Note 2)	-0.3		+5.5	V
Supply Current	I_{DD0}	Sleep mode, $T_A \leq +50^\circ C$		0.5	2	μA
		Hibernate mode, reset comparator disabled (VRESET.Dis = 1)		3	5	
		Hibernate mode, reset comparator enabled (VRESET.Dis = 0)		4		
	I_{DD1}	Active mode		23	40	
Time Base Accuracy	t_{ERR}	Active, hibernate modes (Note 3)	-3.5	± 1	+3.5	%
ADC Sample Period		Active mode		250		ms
		Hibernate mode		45		s
Voltage Error	V_{ERR}	$V_{CELL} = 3.6V$, $T_A = +25^\circ C$ (Note 4)	-7.5		+7.5	mV/cell
			-20		+20	
Voltage-Measurement Resolution				1.25		mV/cell
Voltage-Measurement Range		MAX17048: V_{DD} pin	2.5		5	V
		MAX17049: CELL pin	5		10	
SDA, SCL, QSTRT Input Logic-High	V_{IH}		1.4			V
SDA, SCL, QSTRT Input Logic-Low	V_{IL}				0.5	V
SDA, $\overline{\text{ALRT}}$ Output Logic-Low	V_{OL}	$I_{OL} = 4mA$			0.4	V
SDA, SCL Bus Low-Detection Current	I_{PD}	$V_{SDA} = V_{SCL} = 0.4V$ (Note 5)		0.2	0.4	μA
Bus Low-Detection Timeout	t_{SLEEP}	(Note 6)	1.75		2.5	s

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

ELECTRICAL CHARACTERISTICS (I²C INTERFACE)

(2.5V < V_{DD} < 4.5V, T_A = -20°C to +70°C, unless otherwise noted.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCL Clock Frequency	f _{SCL}	(Note 7)	0		400	kHz
Bus Free Time Between a STOP and START Condition	t _{BUF}		1.3			μs
START Condition (Repeated) Hold Time	t _{HD:STA}	(Note 8)	0.6			μs
Low Period of SCL Clock	t _{LOW}		1.3			μs
High Period of SCL Clock	t _{HIGH}		0.6			μs
Setup Time for a Repeated START Condition	t _{SU:STA}		0.6			μs
Data Hold Time	t _{HD:DAT}	(Notes 9, 10)	0		0.9	μs
Data Setup Time	t _{SU:DAT}	(Note 9)	100			ns
Rise Time of Both SDA and SCL Signals	t _R		20 + 0.1C _B		300	ns
Fall Time of Both SDA and SCL Signals	t _F		20 + 0.1C _B		300	ns
Setup Time for STOP Condition	t _{SU:STO}		0.6			μs
Spike Pulse Widths Suppressed by Input Filter	t _{SP}	(Note 11)	0		50	ns
Capacitive Load for Each Bus Line	C _B	(Note 12)			400	pF
SCL, SDA Input Capacitance	C _{B,IN}				60	pF

Note 1: Specifications are 100% tested at T_A = +25°C. Limits over the operating range are guaranteed by design and characterization.

Note 2: All voltages are referenced to GND.

Note 3: Test is performed on unmounted/unsoldered parts.

Note 4: The voltage is trimmed and verified with 16x averaging.

Note 5: This current is always present.

Note 6: The IC enters shutdown mode after SCL < V_{IL} and SDA < V_{IL} for longer than 2.5s.

Note 7: Timing must be fast enough to prevent the IC from entering sleep mode due to bus low for period > t_{SLEEP}.

Note 8: f_{SCL} must meet the minimum clock low time plus the rise/fall times.

Note 9: The maximum t_{HD:DAT} has to be met only if the device does not stretch the low period (t_{LOW}) of the SCL signal.

Note 10: This device internally provides a hold time of at least 100ns for the SDA signal (referred to the V_{IH,MIN} of the SCL signal) to bridge the undefined region of the falling edge of SCL.

Note 11: Filters on SDA and SCL suppress noise spikes at the input buffers and delay the sampling instance.

Note 12: C_B is total capacitance of one bus line in pF.

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

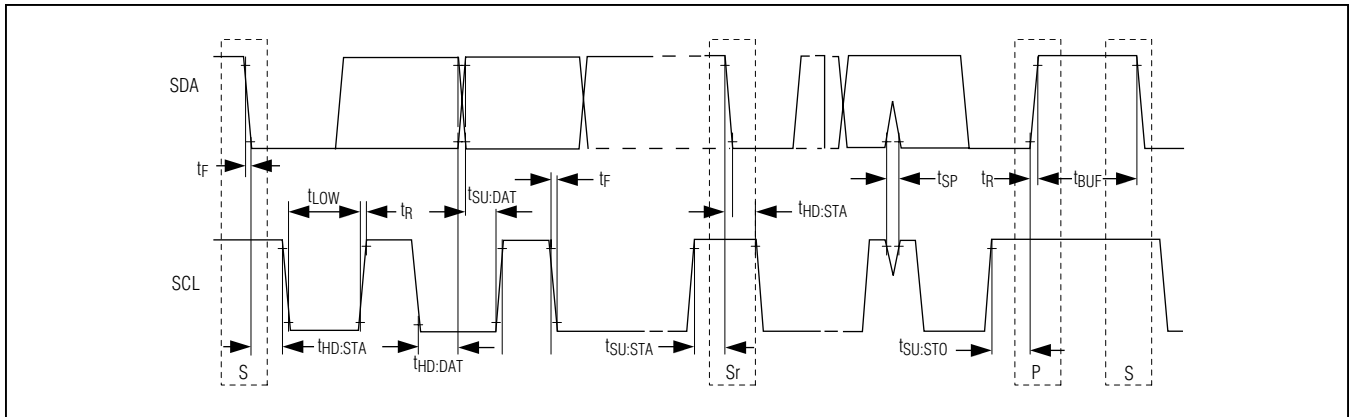
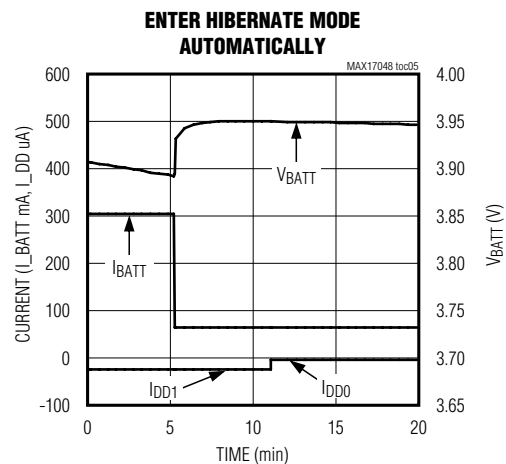
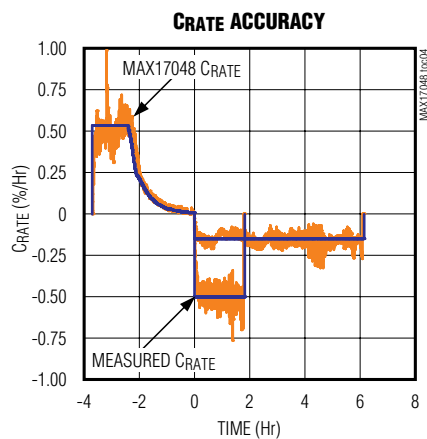
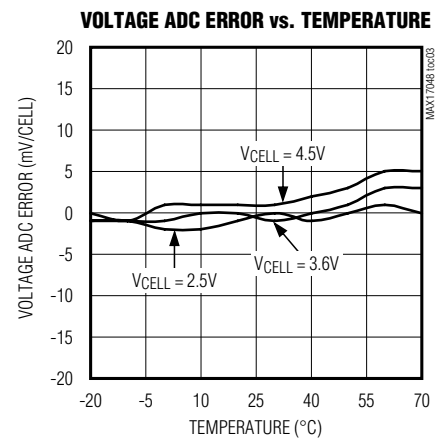
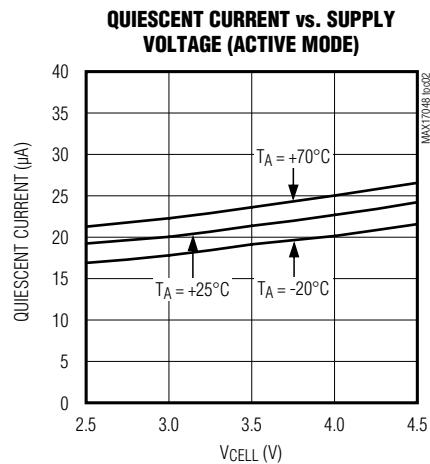
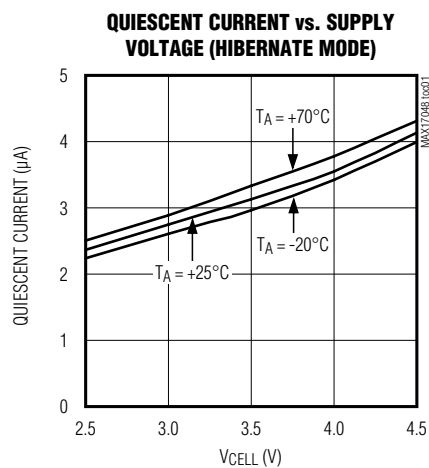


図1. I²Cバスタイミング図

標準動作特性

($T_A = +25^\circ\text{C}$, battery is Sanyo UF504553F, unless otherwise noted.)

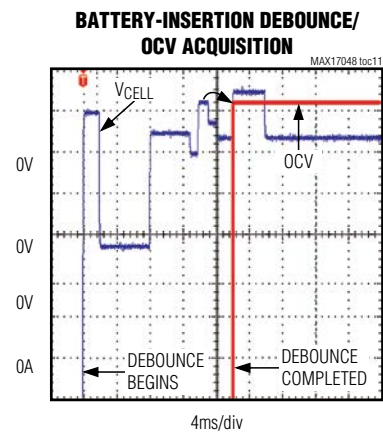
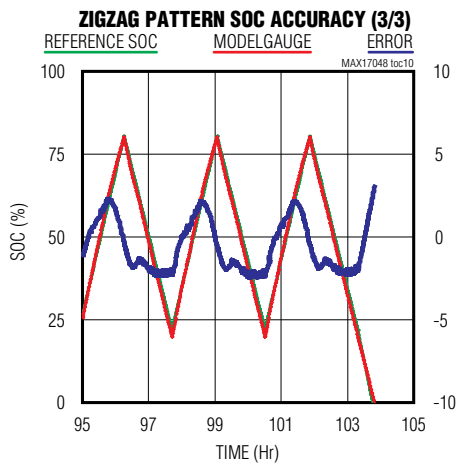
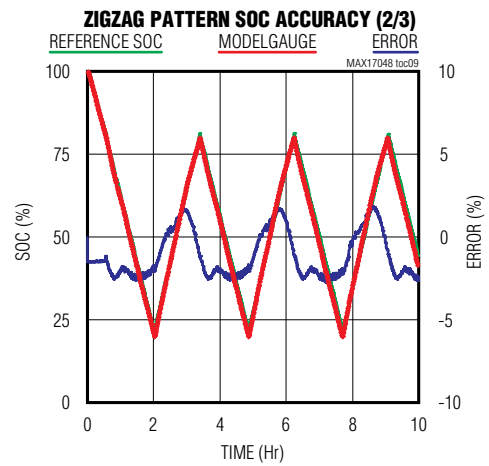
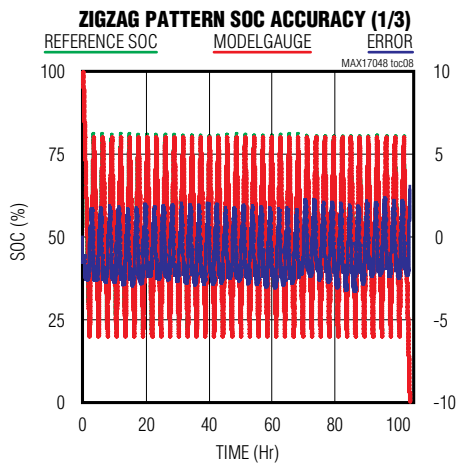
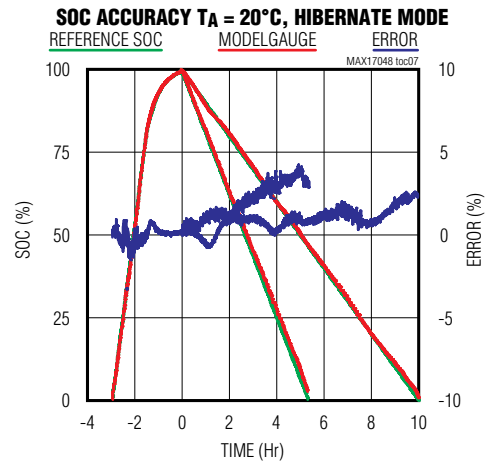
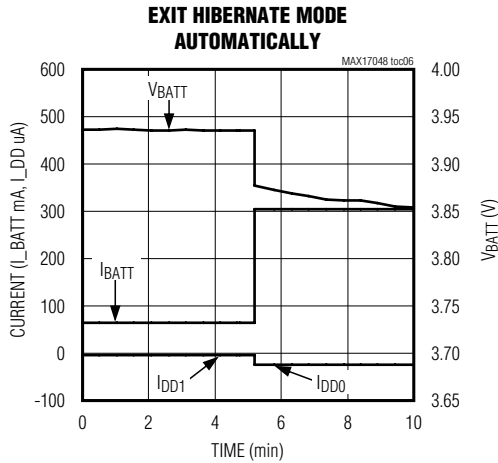


MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

標準動作特性(続き)

($T_A = +25^\circ\text{C}$, battery is Sanyo UF504553F, unless otherwise noted.)

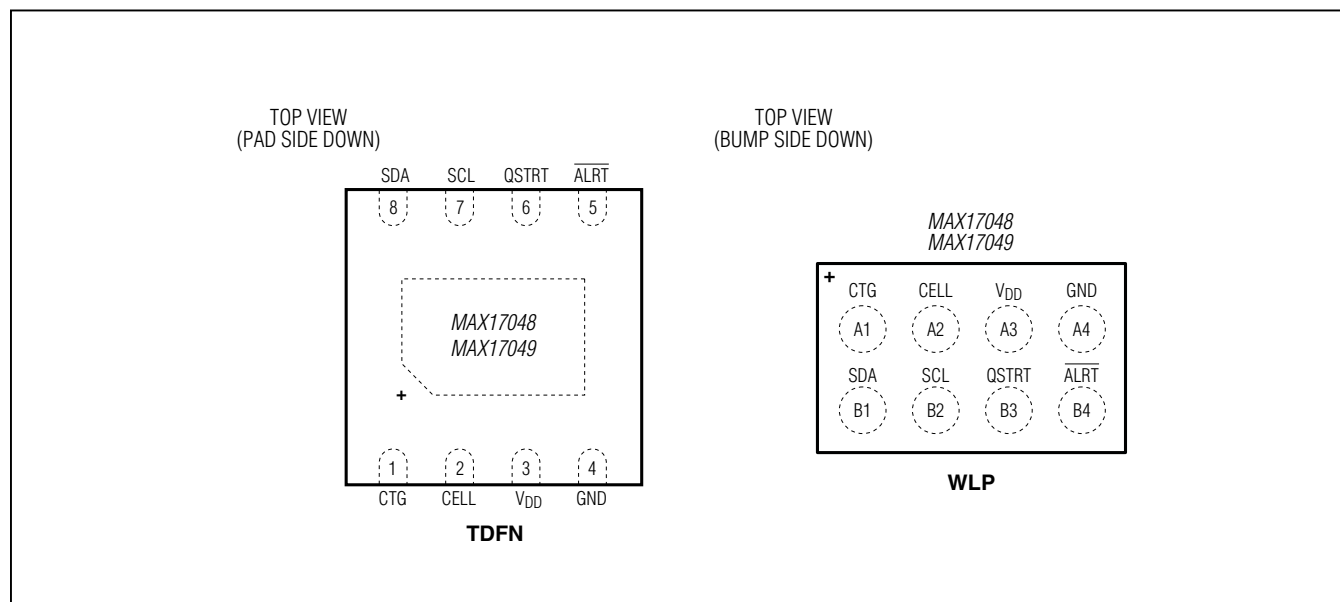


MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン)

ModelGauge IC

ピン配置



端子説明

端子		名称	機能
TDFN	WLP		
1	A1	CTG	グラウンドに接続してください。
2	A2	CELL	バッテリーの正の端子に接続してください。 MAX17048：内部で接続されていません。 MAX17049：電圧検出入力。
3	A3	V _{DD}	電源入力。0.1μFでGNDにバイパスしてください。 MAX17048：電圧検出入力。バッテリーの正の端子に接続してください。 MAX17049：レギュレートされた電源電圧に接続してください。
4	A4	GND	グラウンド。バッテリーの負の端子に接続してください。
5	B4	ALRT	オープンドレイン、アクティブローのアラート出力。必要に応じて、システムのマイクロコントローラの割込み入力に接続してください。
6	B3	QSTRT	クイックスタート入力。ハードウェアを介したデバイスのリセットを可能にします。使用しない場合はGNDに接続してください。
7	B2	SCL	I ² Cクロック入力。SCLは、切断を検出するための内蔵プルダウン(I _{PD})を備えています。
8	B1	SDA	オープンドレインのI ² Cデータ入出力。SDAは、切断を検出するための内蔵プルダウン(I _{PD})を備えています。
—	—	EP	エクスポーズドパッド(TDFNのみ)。GNDに接続してください。

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

詳細

ModelGaugeの動作の理論

MAX17048/MAX17049 ICは、Li+バッテリーの内部の、非直線的なダイナミクスをシミュレートして、そのSOCを判定します。高度なバッテリーモデルは、バッテリー内のインピーダンスおよび低速な化学反応を考慮しています(図2)。

ModelGaugeは、複数の放電電流および温度におけるバッテリーの特性を正確にモデル化することによって得られるカスタムモデルを使用した場合に、最高の性能を示します。パワーオンリセット(POR)時、ICはプリロードされたROMモデルで動作し、一部のバッテリーではこれによって十分な性能が得られます。カスタムモデルが必要な場合はお問い合わせください。

残量ゲージの性能

クーロンカウンタベースの残量ゲージでは、電流検出ADCの測定のオフセット誤差が時間とともに蓄積するため、SOCのドリフトが発生します。瞬間的な誤差はごくわずかですが、正確にゼロになることはありません。それらのシステムでは時間とともに誤差が蓄積するため(通常は1日当り0.5%~2%)、周期的な補正が必要になります。一部のアルゴリズムは、たまに発生するイベントを使用してドリフトを補正しており、次のようなイベントが発生するまでアルゴリズムの誤差は無限に増え続けます。

- フルまたはエンプティに近いあらかじめ定義されたSOCレベルへの到達時
- 長期間にわたり動作がなかったあとのリラックス状態のバッテリー電圧の測定時
- 完全な充放電サイクルの完了時

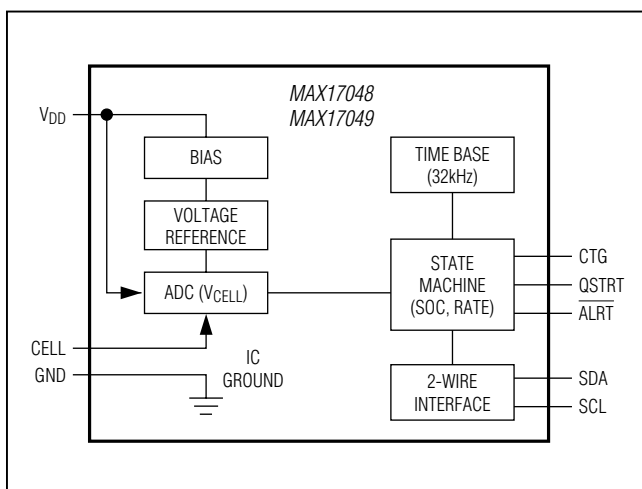


図2. ブロック図

ModelGaugeは、時間の経過に対して安定している電圧のみを使用するため、補正イベントを必要としません。TOC 8、9、10が示すように、ModelGaugeは上記のイベントがいずれも発生しない状態において精度を維持し、時間の経過にともなうドリフトも誤差の蓄積もありません。

エンドユーザーが経験する残量ゲージの性能を正しく評価するために、バッテリーを動的に動作させてください。単純なサイクルのみによって精度を完全に判断することは不可能です。

バッテリー電圧と充電状態

Li+バッテリーのオープン回路電圧(OCV)からそのSOCが一意に決定されます。1つのSOCに対して、OCVの1つの値のみが存在します。これと対照的に、VCELLは、時間、OCV、負荷、温度、経年、インピーダンスなどの関数であるため、特定のVCELLがさまざまなOCVの値で発生する場合があります。OCVの1つの値に対して、多数のVCELLの値が存在します。したがって、1つのSOCは多数のVCELLの値を持つため、VCELLからSOCを一意に決定することはできません。

図3は、VCELL = 3.81Vが2%、50%、および72%のSOCで発生することを示しています。

高度なテーブルを使用して電圧および負荷の両方を考慮する場合でさえ、システムで一般的に発生する負荷トランジェントが原因で大幅な誤差が発生します。充電中または放電中、およびその後約30分間は、VCELLとOCVの間に大きな差が発生し、VCELLはそれまでの数時間にわたるバッテリーの動作の影響を受けます。ModelGaugeは電圧を包括的に使用します。

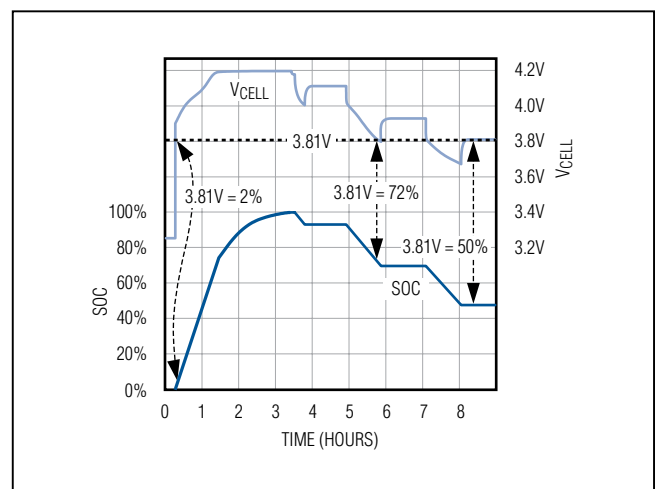


図3. 即時的なバッテリー電圧は直接SOCに変換されるわけではない

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

温度補償

最高の性能を実現するために、ホストマイクロコントローラはバッテリーの温度を定期的に測定し、それに応じてModelGaugeのパラメータのRCOMPを少なくとも1分間に1回補正する必要があります。個々のカスタムモデルで、定数RCOMP0 (デフォルトは0x97)、TempCoUp (デフォルトは-0.5)、およびTempCoDown (デフォルトは-5.0)を定義します。新しいCONFIG.RCOMPの値は、次のように計算します。

```
// T is battery temperature (degrees Celsius)
if (T > 20) {
    RCOMP = RCOMP0 + (T - 20) x TempCoUp;
}
else {
    RCOMP = RCOMP0 + (T - 20) x TempCoDown;
}
```

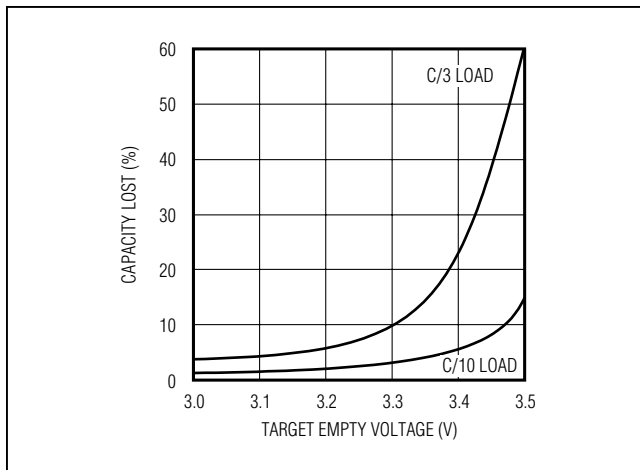


図4. エンプティ電圧の増大によるバッテリー容量の減少

エンプティ電圧の選択による影響

ほとんどのアプリケーションには、それ以下ではシステムが直ちにパワーオフする最低動作電圧が存在します(エンプティ電圧)。バッテリーの特性を指定してカスタムモデルを作成するときには、エンプティ電圧を注意深く選択してください。図4に示すように、エンプティ電圧の増大とともにシステムで利用することができない容量が急速に増大します。

シャットダウン管理を確実にするには、たとえば3%または5%でシャットダウンするなどのように、SOCの何らかの下限スレッシュホールドに基づく動作マージンを残量ゲージに含めることを検討してください。これによって、エンプティ電圧に誤差マージンを付加するよりも効率的にバッテリーが利用されます。

バッテリー装着

バッテリーが最初にシステムに装着される時点では、残量ゲージICにはバッテリーのSOCに関する事前の情報がありません。バッテリーがリラクセスしていると仮定して、ICはその最初のV_{CELL}測定値をSOCの最良の初期推定値に変換します。バッテリーがリラクセス状態でないことによる初期誤差は、この最初の変換のあとの負荷に関係なく時間とともに減少します。クーロンカウンタによって推定されるSOCが拡散するのに対して、図5に示すように誤差が自動的に補正されるため、ModelGaugeのSOCは収束します。初期誤差は、長期にわたる影響を及ぼしません。

バッテリー装着デバウンス

ICのパワーオンまたはリセットが行われるたびに([VRESET/IDレジスタ(0x18)]の項を参照)、ICはOCVが16のV_{CELL}サンプル(各1ms、フル12ビット分解能)の中で最大のものと推定します。OCVはバッテリー装着の17ms後に利用可能になり、SOCはその175ms後に利用可能になります。

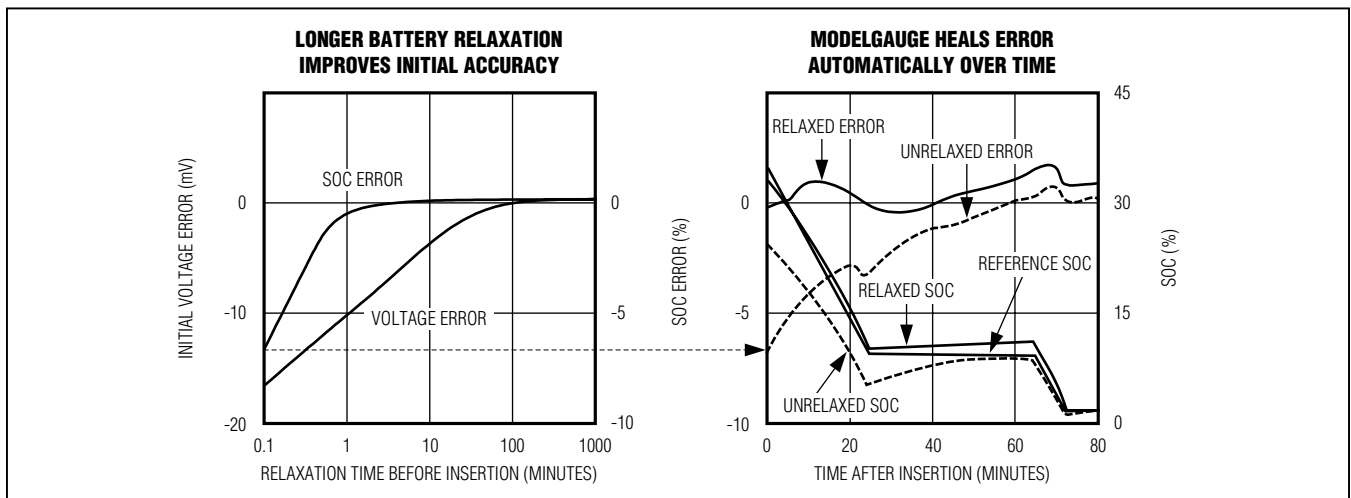


図5. ModelGaugeによる自動的な誤差の修正

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

バッテリー交換の検出

V_{CELL}がV_{RST}を下回った場合、V_{CELL}がV_{RST}以上に戻った時点でICはクイックスタートを行います。これはバッテリー交換に対応するためであり、それまでのバッテリーのSOCは新しいバッテリーのSOCに影響を与えません。「[クイックスタート](#)」および「[VRESET/IDレジスタ\(0x18\)](#)」の項を参照してください。

クイックスタート

ICが誤った初期SOCを生成した場合、バッテリー交換およびシステムパワーアップの電圧波形を調べて、クイックスタートが必要かどうか、およびそのコマンドを実行するのに最適なタイミングを判断する必要があります。ICは最初の17ms間における最大のV_{CELL}をサンプリングします。「[バッテリー装着デバウンス](#)」の項を参照してください。V_{CELL}が完全にリラックスしていない限り、サンプリングされた最良の電圧でさえOCVより高いか低い可能性があります。そのため、クイックスタートは注意深く使用する必要があります。

装着時におけるバッテリー端子の断続的な接続などのスタートアップ時の問題の大部分はICが透過的に処理するため、ほとんどのシステムではクイックスタートを使用しないでください。図6に示すようにバッテリー電圧が17msより早く安定化した場合は、クイックスタートを使用しないでください。クイックスタートのコマンドによって、ICの初期パワーアップ時と同様に残量ゲージの計算が再スタートします。システムのパワーアップシーケンスでのノイズが多いために、SOCの初期推定に許容限度を超える誤差が含まれる場合は、システムのマイクロコントローラでクイックス

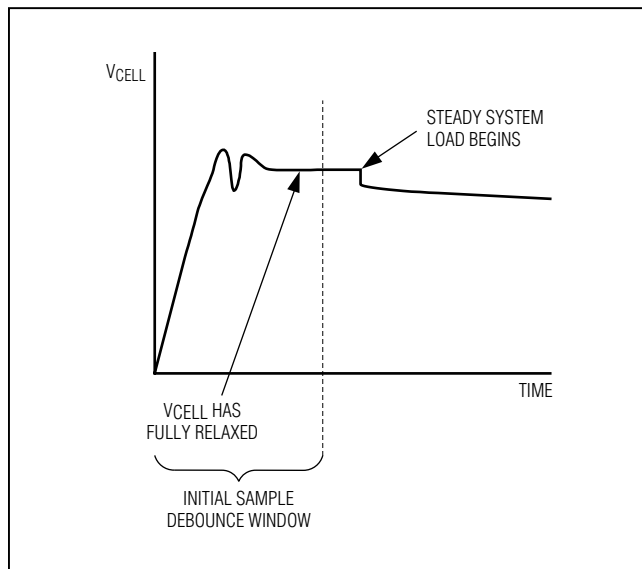


図6. クイックスタートのコマンドが不要な装着波形

タートを使用することによって誤差を減少させることができる可能性があります。クイックスタートは、QSTRT端子の立上りエッジによって、またはMODEレジスタのクイックスタートビットに1を書き込むことによって開始されます。

パワーオンリセット(POR)

PORにはクイックスタートが含まれるため、バッテリーが完全にリラックスしている場合にのみ使用してください。「[クイックスタート](#)」の項を参照してください。このコマンドによって、すべてのレジスタがデフォルト値に復元されます。このコマンドのあとで、カスタムモデルを再ロードしてください。「[CMDレジスタ\(0xFE\)](#)」の項を参照してください。

ハイバネートモード

これらのICは、充放電レートが低い場合にバッテリーの残量ゲージを高精度で行うことができる低電力ハイバネートモードを備えています。デフォルトでは、デバイスは充放電レートに応じてハイバネートモードへの移行と終了を自動的にを行い、残量ゲージの精度を損なうことなく静止時消費電流を最小限(5μA以下)に抑えます。ICを強制的にハイバネートまたはアクティブモードに移行させることも可能です。最大負荷がC/4のレート以下のアプリケーションでは、ICを強制的にハイバネートモードに移行して消費電力を低減してください。これより負荷の高いアプリケーションの場合は、Maximはデフォルト設定のハイバネートモード自動制御を推奨します。

ハイバネートモードでは、デバイスはそのADC変換周期およびSOCの更新を45秒に1回の割合に低減します。ICの自動的なハイバネートモードへの移行と終了の詳細については、「[HIBRTレジスタ\(0x0A\)](#)」の項を参照してください。

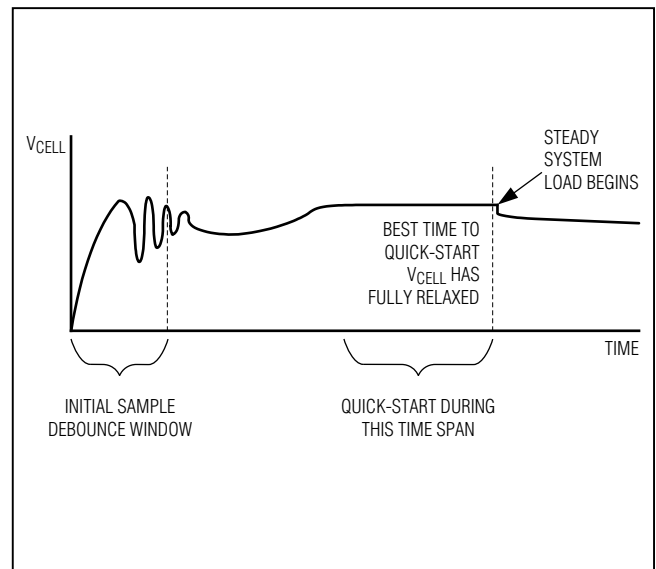


図7. クイックスタートのコマンドが必要な装着波形

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

アラート割込み

これらのICは、5つの設定可能なアラートを使用してシステムのマイクロコントローラに割込みを行うことができます(表1を参照)。すべてのアラートは、ソフトウェアによるイネーブルまたはディセーブルが可能です。割込みが発生した場合、システムのマイクロコントローラはSTATUSレジスタによって原因を判断することができます。

アラートがトリガされた場合、ICは $\overline{\text{ALRT}}$ 端子をロジックローに駆動し、CONFIG.ALRT = 1に設定します。システムのソフトウェアがCONFIG.ALRT = 0を書き込んでアラートをクリアするまで、 $\overline{\text{ALRT}}$ 端子はロジックローのままです。アラート機能はデフォルトでイネーブルされているため、どのアラートもパワーアップ時に直ちに発生する可能性があります。スリープモードへの移行によってアラートはクリアされません。

スリープモード

スリープモード時、ICはすべての動作を停止して、電流消費を1 μ A以下に低減します。スリープモードの終了後、ICは通常動作を継続します。スリープモード中は、ICは自己放電を検出しません。ICのスリープ中にバッテリーの状態が変化した場合、ICはそれを検出することができず、SOCの誤差が発生します。充電または放電の前に、ICをウェイクアップしてください。スリープモードへ移行するには、MODE.EnSleep = 1を書き込んだ上で、次のいずれかを行ってください。

- SDAおよびSCLを t_{SLEEP} の間ロジックローに保持する。SDAまたはSCLの立上りエッジでICはウェイクアップします。

表1. アラート割込みの概要

ALERT FUNCTION	WHERE CONFIGURED	INDICATOR BIT
Low SOC	CONFIG.ATHD	STATUS.HD
SOC 1% change	CONFIG.ALSC	STATUS.SC
Reset	VRESET, STATUS.RI	STATUS.VR
Overvoltage	VALRT.MAX	STATUS.VH
Undervoltage	VALRT.MIN	STATUS.VL

表2. レジスタの概要

アドレス	レジスタ名	16ビットのLSb	説明	読み取り/書き込み	デフォルト
0x02	VCELL	78.125 μ V/cell	VCELLのADC測定値。	R	—
0x04	SOC	1%/256	バッテリーの充電状態。	R	—
0x06	MODE	—	クイックスタートの開始、ハイバネートモードの通知、およびスリープモードのイネーブルを行います。	W	0x0000
0x08	VERSION	—	ICの製造バージョン。	R	0x001_
0x0A	HIBRT	—	ハイバネートモードへの移行と終了のスレッシュホールドを制御します。	R/W	0x8030

- CONFIG.SLEEP = 1を書き込む。ICをウェイクアップするには、CONFIG.SLEEP = 0を書き込んでください。その他の通信では、ICはウェイクアップされません。PORはICをウェイクアップします。

4 μ Aを許容可能なアプリケーションでは、スリープモードではなくハイバネートを使用してください。

レジスタの概要

すべてのレジスタは、16ビットワードとして読み書きを行う必要があります。8ビットの書き込みは無効です。X (任意)と書かれたビットまたは読み取り専用のビットは、レジスタの残りのビットとともに書き込む必要がありますが、書き込んだ値はICによって無視されます。任意ビットから読み取られる値は未定義です。16ビットワードに、表2に示すレジスタのLSb値を乗算することによって、レジスタの値を計算してください。

VCELLレジスタ(0x02)

MAX17048は、 V_{DD} 端子とGND端子の間でVCELLを測定します。MAX17049は、CELL端子とGND端子の間でVCELLを測定します。VCELLは、4回のADC変換の平均値です。値は、アクティブモードでは250msごとに更新され、ハイバネートモードでは45秒ごとに更新されます。

SOCレジスタ(0x04)

これらのICは、ModelGaugeアルゴリズムを使用してSOCを計算します。ModelGaugeは自然に相対SOCを識別するため、このレジスタは異なるバッテリーサイズに自動的に適応します。

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン)

ModelGauge IC

表2. レジスタの概要(続き)

アドレス	レジスタ名	16ビットのLSb	説明	読取り/書込み	デフォルト
0x0C	CONFIG	—	性能を最適化するための補正、スリープモード、アラートインジケータ、および設定。	R/W	0x971C
0x14	VALRT	—	逸脱時にアラートが生成されるVCELLの範囲を設定します。	R/W	0x00FF
0x16	CRATE	0.208%/hr	バッテリーの充電または放電レートの近似値。	R	—
0x18	VRESET/ID	—	下回った場合ICが自分自身をリセットするVCELLのスレッシュホールドを設定し、IDは出荷時ワントタイムプログラマブルの識別子です。	R/W	0x96__
0x1A	STATUS	—	過電圧、低電圧、SOCの変化、SOC low、およびリセットの各アラートを示します。	R/W	0x01__
0x40 to 0x7F	TABLE	—	バッテリーのパラメータを設定します。	W	—
0xFE	CMD	—	PORコマンドを送信します。	R/W	0xFFFF

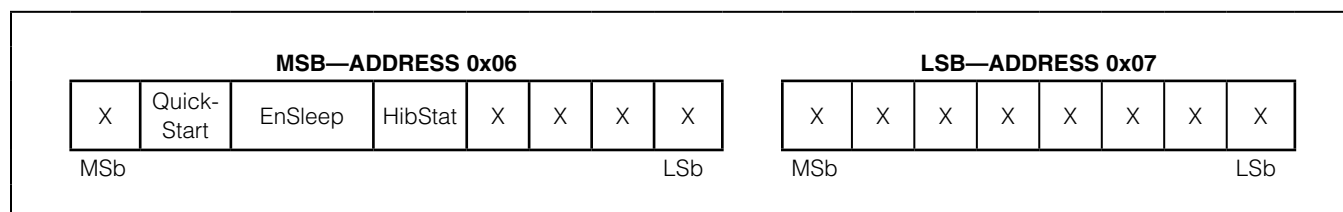


図8. MODEレジスタの形式

上位バイトの最下位ビットの単位は1%です。下位バイトはそれ以上の分解能を提供します。

最初の更新は、ICのPORの約1秒後に利用可能になります。後続の更新は、アプリケーションの状態に応じた可変の間隔で発生します。

MODEレジスタ(0x06)

MODEレジスタは、システムのプロセッサが特別なコマンドをICに送信することを可能にします(図8を参照)。

- **Quick-Start**は、即時的なセル電圧に基づいてOCVとSOCの最初の推定値を生成します。注意深く使用してください。「[クイックスタート](#)」の項を参照してください。
- **EnSleep**は、スリープモードをイネーブルします。「[スリープモード](#)」の項をご覧ください。
- **HibStat**は、ICがハイバネートモードであることを知らせます(読取り専用)。

VERSIONレジスタ(0x08)

この読取り専用レジスタの値は、ICの製造バージョンを示します。

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

HIBRTレジスタ(0x0A)

ハイバネートモードのディセーブル：HIBRT = 0x0000を設定。常時ハイバネートモードを使用：HIBRT = 0xFFFFを設定(図9を参照)。

- **ActThr** (アクティブスレッショルド)：いずれかのADCサンプルにおいてIOCV-CELLIがActThrを上回った場合、ICはハイバネートモードを終了します。1 LSb = 1.25mVです。
- **HibThr** (ハイバネートスレッショルド)。6分以上にわたってCRATEの絶対値がHibThrを下回った場合、ICはハイバネートモードに移行します。1 LSb = 0.208%/時間です。

CONFIGレジスタ(0x0C)

- **RCOMP**は、さまざまなリチウムの化学的特性や動作温度に応じてICの動作を最適化するために調整することができる8ビット値です。最適化の方法については、お問い合わせください。RCOMPのPOR値は0x97です。
- **SLEEP**は、Mode.EnSleepが設定された場合、ICを強制的にスリープモードへ移行または終了させます。1の書込みによってICは強制的にスリープモードに移行し、0の書込みによってICは強制的にスリープモードを終了します。SLEEPのPOR値は0です。

- **ALSC** (SOC変化アラート)は、SOCが少なくとも1%変化した場合のアラートをイネーブルします。個々のアラートはSTATUS.SCがクリアされるまで継続し、その後はSOCが再び1%だけ変化するまでアラートは自動的にクリアされた状態になります。SOCの変化を積算する目的でこのアラートを使用しないでください。
- **ALRT** (アラートステータスビット)は、アラートが発生した場合にICによってセットされます。このビットがセットされるとき、 $\overline{\text{ALRT}}$ 端子がローにアサートされます。サービスを行ってALRT端子をデアサートするには、このビットをクリアしてください。ALRTのパワーアップ時のデフォルト値は0です。 $\overline{\text{ALRT}}$ 端子がアサートされた原因はSTATUSレジスタによって示されます。
- **ATHD** (エンプティアラートスレッショルド)は、 $\overline{\text{ALRT}}$ 端子で割込みが生成されるSOCスレッショルドを設定し、1%~32%の範囲で設定可能です。値は(32 - ATHD)%です(たとえば、00000b → 32%、00001b → 31%、00010b → 30%、11111b → 1%)。ATHDのPOR値は0x1C、すなわち4%です。アラートはこのスレッショルドを超えた立下りエッジでのみ発生します。

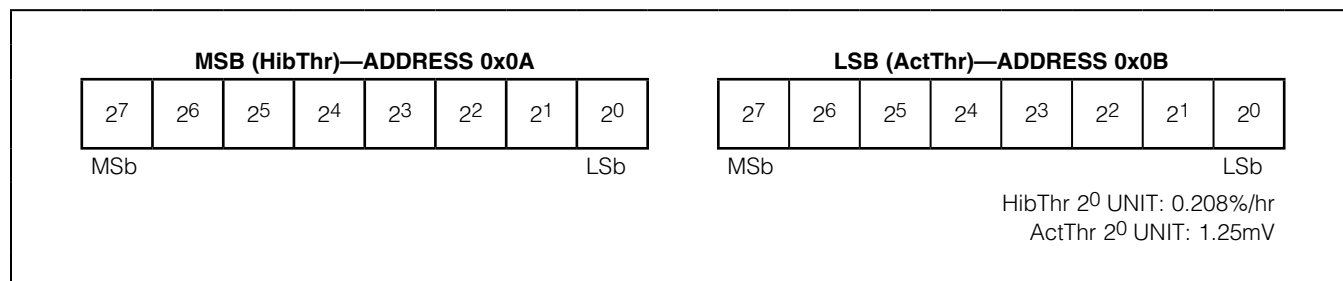


図9. HIBRTレジスタの形式

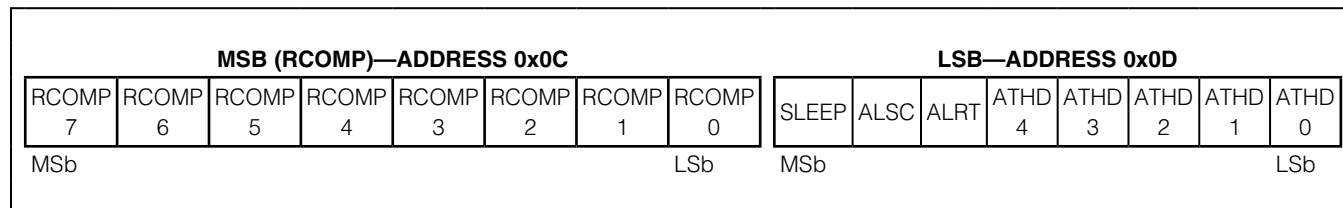


図10. CONFIGレジスタの形式

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

VALRTレジスタ(0x14)

このレジスタは、電圧アラートの最大(VA_{RT}.MAX)と最小(VA_{RT}.MIN)の2つのスレッシュホールドに別れています。両方のレジスタともに1 LSb = 20mVです。ICはVCELL > VA_{RT}.MAXまたはVCELL < VA_{RT}.MINの間アラートを生成します(図11を参照)。

CRATEレジスタ(0x16)

ICはSOCの平均変化率の近似値を計算します。1 LSb = 0.208%/時間です(Aへの変換用ではありません)。

VRESET/IDレジスタ(0x18)

図12を参照してください。

- **ID**は、出荷時ワнтаイムプログラマブルな読取り専用の8ビット値で、生産中の複数のセルタイプを区別するための識別子として使用することができます。これらのビットへの書き込みは無視されます。

- **VRESET[7:1]**は、バッテリーの取り外しと再装着を検出するための高速アナログコンパレータおよびより低速なデジタルADCのスレッシュホールドを調整します。アプリケーションの目的のリセットスレッシュホールドに応じて、2.28V~3.48Vの範囲で、アプリケーションのエンプティ電圧より40mV~80mV低く設定してください。コンパレータがイネーブルされている場合、ICはVCELLがスレッシュホールドを上回ってから1ms後にリセットします。そうでない場合、ICはVCELLレジスタがスレッシュホールドを上回ってから250ms後にリセットします。
- **Dis**。ハイバネートモード時にアナログコンパレータをディセーブルして約0.5μAを節約するには、Dis = 1に設定してください。

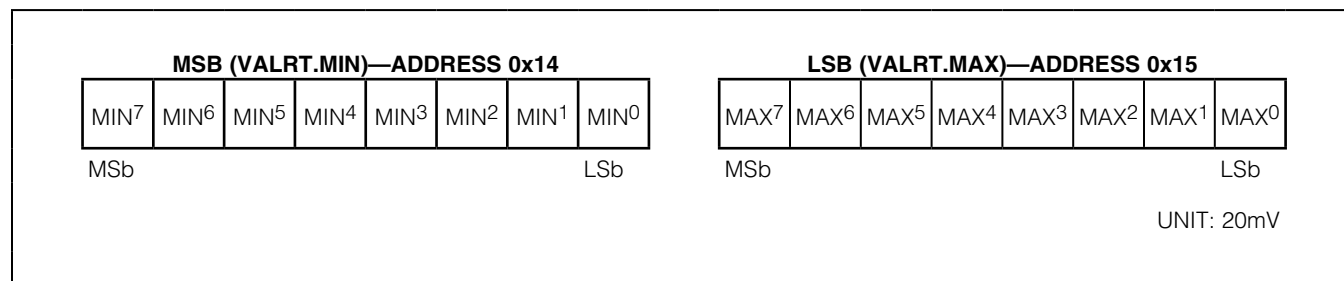


図11. VALRTレジスタの形式

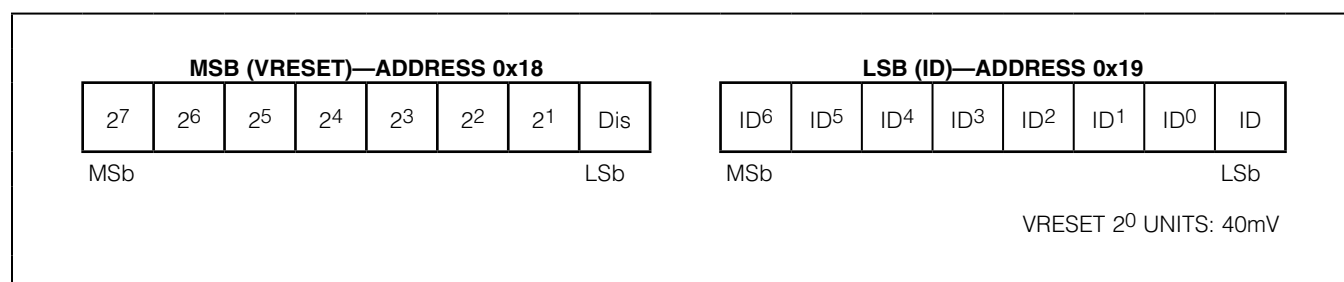


図12. VRESET/IDレジスタの形式

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

STATUSレジスタ(0x1A)

アラートは、さまざまな状態を示す場合があります。STATUSレジスタは、どのアラート条件が成立したかを識別します。アラートに対するサービスを行ったあと、該当するビットをクリアしてください(図13を参照)。

リセットインジケータ：

- **RI** (リセットインジケータ)は、デバイスのパワーアップ時にセットされます。このビットがセットされている場合は、ICの設定が行われていないため、モデルをロードしてこのビットをクリアしてください。

アラートデスク립タ：

これらのビットは、それが原因となってアラートが発生する場合にのみセットされます(たとえば、CONFIG.ALSC = 0の場合は、SCがセットされることはありません)。

- **VH** (電圧ハイ)は、VCELLがALRT.VALRTMAXを上回ったときにセットされます。
- **VL** (電圧ロー)は、VCELLがALRT.VALRTMINを下回ったときにセットされます。
- **VR** (電圧リセット)は、EnVrに関係なくデバイスがリセットされたあとにセットされます。
- **HD** (SOC low)は、SOCがCONFIG.ATHDの値を通過したときにセットされます。
- **SC** (1%のSOC変化)は、CONFIG.ALSCがセットされている場合にSOCが少なくとも1%変化したときにセットされます。

VRESETアラートのイネーブルまたはディセーブル：

- **EnVr** (電圧リセットアラートのイネーブル)に1がセットされている場合、VRESET/IDレジスタによって規定される条件下で電圧リセットイベントが発生したときにALRT端子がアサートされます。

TABLEレジスタ(0x40~0x7F)

これらのレジスタを設定する方法の詳細については、お問い合わせください。デフォルト値は一部のLi+バッテリーにとって適切です。

TABLEレジスタをアンロックするには、0x57をアドレス0x3Fに書き込み、0x4Aをアドレス0x3Eに書き込んでください。TABLEがアンロックされている間は、Model Gaugeレジスタの更新は行われないため、0x00をアドレス0x3Fに書き込み、0x00をアドレス0x3Eに書き込むことによって、できる限り早く再ロックしてください。

CMDレジスタ(0xFE)

このレジスタに0x5400という値を書き込むことによって、デバイスは電源を除去した場合と同様に完全にリセットされます(「パワーオンリセット(POR)」の項を参照)。リセットは最後のビットがクロックインされた時点で行われます。このコマンドシーケンスのあとに、ICはI²CのACKによる応答を行いません。

アプリケーションの例

これらのICは、アプリケーションに応じてさまざまな構成が可能です。表3に、最も一般的なシステム構成およびそれぞれの適切な端子接続を示します。

すべての場合において、システムは $\overline{\text{ALRT}}$ (使用する場合)、SDA、およびSDLに対するプルアップ回路を提供する必要があります。

図14は、1セルパック用のアプリケーション例を示します。この例では、バッテリーがローの場合にMAX17048が通知できるように、 $\overline{\text{ALRT}}$ 端子はマイクロコントローラの割込み入力に接続されています。QSTRT端子はこのアプリケーションでは未使用で、GNDに接続されています。

図15は、2セルパックを使用するMAX17049のアプリケーション例を示します。MAX17049はシステム側に実装され、システムによって生成される3.3V電源から給電されます。その場合も、CELL端子はPACK+に直接接続されます。

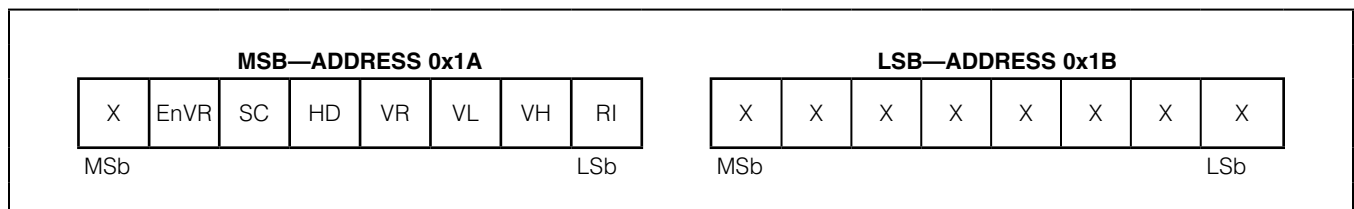


図13. STATUSレジスタの形式

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

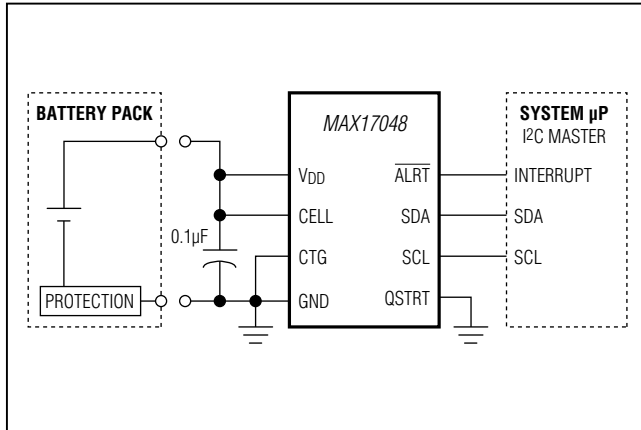


図14. MAX17048のアプリケーション回路(1Sセルパック)

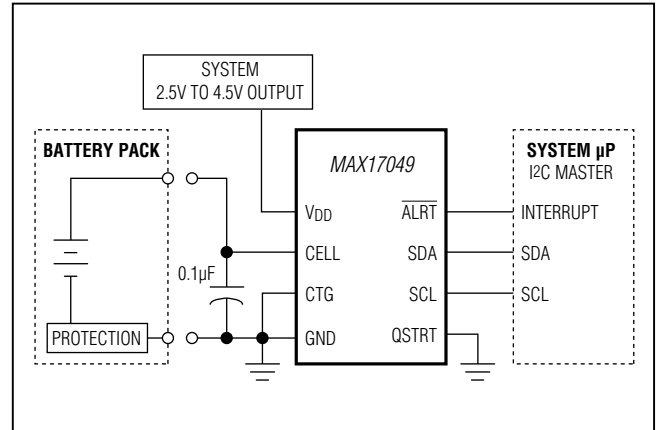


図15. MAX17049のアプリケーション回路(2Sセルパック)

表3. 可能なアプリケーション構成

SYSTEM CONFIGURATION	IC	V _{DD}	ALRT	QSTRT
1S pack-side location	MAX17048	Power directly from battery	Leave unconnected	Connect to GND
1S host-side location	MAX17048	Power directly from battery	Leave unconnected	Connect to GND
1S host-side location, low-cell interrupt	MAX17048	Power directly from battery	Connect to system interrupt	Connect to GND
1S host-side location, hardware quick-start	MAX17048	Power directly from battery	Leave unconnected	Connect to rising-edge reset signal
2S pack-side location	MAX17049	Power from +2.5V to +4.5V LDO in pack	Leave unconnected	Connect to GND
2S host-side location	MAX17049	Power from +2.5V to +4.5V LDO or PMIC	Leave unconnected	Connect to GND
2S host-side location, low-cell interrupt	MAX17049	Power from +2.5V to +4.5V LDO or PMIC	Connect to system interrupt	Connect to GND
2S host-side location, hardware quick-start	MAX17049	Power from +2.5V to +4.5V LDO or PMIC	Leave unconnected	Connect to rising-edge reset signal

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン) ModelGauge IC

I²Cバスシステム

I²Cバスシステムは、単一または複数スレーブ、および単一または複数マスターのシステムにおけるスレーブ専用デバイスとしての動作をサポートします。7ビットのスレーブアドレスを独自に設定することによって、スレーブデバイスはバスを共有することができます。I²Cインタフェースは、シリアルデータライン(SDA)とシリアルクロックライン(SCL)で構成されます。SDAとSCLによって、スレーブデバイスであるICとマスターデバイスの間で最高400kHzの速度の双方向通信が実現されます。ICのSDA端子は双方向で動作します。すなわち、ICがデータを受信するときはSDAが入力として動作し、ICがデータを返すときはSDAがオープンドレイン出力として動作して、ホストシステムが抵抗性プルアップを提供します。このICは常にスレーブデバイスとして動作し、マスターデバイスの制御下でデータの受信と送信を行います。マスターはバス上のすべてのトランザクションを開始して、SCL信号を生成するとともに、各トランザクションの開始と終了を行うSTARTビットとSTOPビットも生成します。

ビット転送

各SCLクロックサイクルの間に1個のデータビットが転送され、このサイクルはSCLがローからハイに遷移した後ハイからローに遷移することで規定されます。SDAのロジックレベルは、SCLのクロックパルスがハイの期間中は安定している必要があります。SCLがハイのときにSDAが変化した場合は、STARTまたはSTOP制御信号と解釈されます。

バスアイドル

どのマスターデバイスも制御を行っていない場合、バスはアイドル(すなわちビジーでない)と定義されます。バスがアイドルの間は、SDAとSCLの両方がハイのままになります。STOP条件は、バスをアイドル状態に戻すための適切な手段です。

STARTおよびSTOP条件

マスタはSTART条件(S)を使用して、すなわちSCLがハイの間にSDA上でハイからローへの遷移を強制することによってトランザクションを開始します。マスターはSTOP条件(P)、すなわちSCLがハイの間にSDAをローからハイに遷移させることによってトランザクションを終了させます。STOPに続くSTARTというシーケンスの代わりにRepeated START条件(Sr)を使用することによって、バスをアイドル状態に戻さずに1つのトランザクションを終了して別のトランザクションを開始することができます。複数マスターのシステムでは、Repeated STARTによってマスターがバスの制御を維持することができます。STARTおよびSTOP条件は、SCLがハイのときにSDAが遷移する唯一のバス動作です。

アクノリッジビット

データ転送の各バイトは、アクノリッジビット(A)または非アクノリッジビット(N)を使用したアクノリッジが行われます。マスターおよびスレーブであるMAX17048の両方がアクノリッジビットを生成します。アクノリッジを生成するには、受信側デバイスがアクノリッジ関連のクロックパルス(9番目のパルス)の立上りエッジより前にSDAをローに駆動して、SCLがローに戻るまでロー状態を維持する必要があります。非アクノリッジ(またはNAKとも呼ぶ)を生成するには、受信側がアクノリッジ関連のクロックパルスの立上りエッジより前にSDAを解放して、SCLがローに戻るまでSDAをハイにしておきます。アクノリッジビットを監視することによって、データ転送の失敗を検出することができます。データ転送の失敗は、受信側デバイスがビジーの場合またはシステム障害が発生した場合に起きる可能性があります。データ転送に失敗した場合は、バスマスターが通信を再試行してください。

データの並び順

1バイトのデータは最上位ビット(MSb)を先頭とする8ビットで構成されます。各バイトの最下位ビット(LSb)の後にアクノリッジビットが続きます。マルチバイト値で構成されるICのレジスタはMSBから順に並びます。マルチバイトのレジスタのMSBは、偶数データメモリアドレスに格納されます。

Slave Address

バスマスタは、START条件を発行した後にスレーブアドレス(SAddr)と読取り/書込み(R/W)ビットを続けることによってスレーブデバイスとの通信を開始します。バスがアイドルのとき、ICはSTART条件に続くスレーブアドレスを連続的に監視します。ICが自分のSlave Addressレジスタ内の値と一致するスレーブアドレスを受信した場合、R/Wビットの次のクロック期間にアクノリッジビットで応答します。7ビットのスレーブアドレスは、0x6C (書込み)/0x6D (読取り)に固定されています。

MAX17048/MAX17049 のスレーブアドレス	0110110
--------------------------------	---------

読取り/書込みビット

スレーブアドレスに続くR/Wビットは、転送される後続のバイトのデータ方向を決定します。R/W = 0で書込みトランザクションが選択され、後続のバイトはマスターによってスレーブに書き込まれます。R/W = 1で読取りトランザクションが選択され、後続のバイトはマスターによってスレーブから読み取られます(表4)。

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン)

ModelGauge IC

表4. I²Cプロトコルの記号一覧

記号	説明	記号	説明
S	STARTビット	Sr	Repeated START
SAddr	スレーブアドレス(7ビット)	W	R/Wビット = 0
MAddr	メモリアドレスバイト	P	STOPビット
Data	マスターによって書き込まれるデータバイト	Data	スレーブによって返されるデータバイト
A	アクノリッジビット—マスター	A	アクノリッジビット—スレーブ
N	非アクノリッジ—マスター	N	非アクノリッジビット—スレーブ
		R	R/Wビット = 1

バスタイミング

これらのICは、最高400kHzまでの任意のバスタイミングに対応しています。どの速度で動作させる場合も、特別な設定は必要ありません。

I²Cのコマンドプロトコル

コマンドプロトコルには数種類のトランザクション形式が使用されます。最も単純な形式は、マスターによるSTARTビット、スレーブアドレス、R/Wビット書き込み、およびICの存在を示すアクノリッジビットの監視で構成されます。より複雑なWrite DataやRead Dataなどの形式では、データの読取りおよびデバイス固有の動作が実行されます。各コマンド形式のすべてのバイトに対して、次のバイトに進む前にスレーブまたはホストがアクノリッジビットを返す必要があります。表4に、トランザクション形式に適用される記号一覧を示します。

基本的なトランザクション形式

書き込みトランザクションは、2バイト以上のデータをICに転送します。データ転送は、MAddrバイトで与えられたメモリアドレスから開始されます。アクノリッジサイクル以外は、トランザクション全体を通してマスターがSDA信号の制御権を保持します。

読取りトランザクションは、2バイト以上をICから転送します。読取りトランザクションは、書き込み部分の後に読取り部分が続く形の2つの部分で構成されるため、本質的に書き込みトランザクションより長くなります。書き込み部分によって読取り操作の開始位置が指示されます。その直後に読取り部分が続き、これはRepeated STARTで始まってスレーブアドレスのR/Wに1がセットされています。スレーブアドレスのアクノリッジサイクルからあとは、ICがSDAの制御を担当します。アクノリッジサイクル以外は、トランザクション全体を通してICがSDA信号の制御権を保持します。

マスターは、必要な最後のバイトに対して非アクノリッジで応答することによって、読取りトランザクションの終了を通知します。これによって、アクノリッジクロック以後はSDAの制御がマスター側に残ることがICに伝えられます。

書き込み: S. SAddr W. A. MAddr. A. Data0. A. Data1. A. P

読取り: S. SAddr W. A. MAddr. A. Sr. SAddr R. A. Data0. A. Data1. N. P

書き込み部分 読取り部分

Write Dataプロトコル

Write Dataプロトコルは、レジスタへの書き込みをICのメモリアドレスMAddr以降に対して行うために使用します。Data0はMAddrに書き込むデータを、Data1はMAddr + 1に書き込むデータを、DataNはMAddr + Nに書き込む最後のデータバイトを表します。マスターは、最後のアクノリッジビットを受信した後にSTOPまたはRepeated STARTを送信することによって、書き込みトランザクションの終了を通知します。

S. SAddr W. A. MAddr. A. Data0. A. Data1. A... DataN. A. P

MAddrバイトがアクノリッジされた直後に、アドレスMAddrに格納するデータのMSbを書き込むことができます。各バイトのLSbがICによって受信された後にアドレスが自動的にインクリメントされるため、アドレスMAddrのデータがアクノリッジされた直後にアドレスMAddr + 1のデータのMSbを書き込むことができます。バスマスターがアドレス4Fhを超えて自動インクリメント書き込みトランザクションを継続した場合、ICはそのデータを無視します。有効な書き込みには、両方のレジスタバイトが含まれる必要があります。読取り専用アドレスへの書き込みも無視されます。不完全なバイトおよびICによってアクノリッジされなかったバイトは、メモリに書き込まれません。

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン)

ModelGauge IC

Read Dataプロトコル

Read Dataプロトコルは、レジスタの読取りをICのMAddrで指定されたメモリアドレス以降から行うために使用されます。レジスタデータが有効であるためには、両方のレジスタバイトを同じトランザクションで読み取る必要があります。Data0はメモリ位置MAddrのデータバイトを、Data1はMAddr + 1のデータを、DataNはマスターによって読み取られる最後のバイトを表します。

S. SAddr W. **A**. MAddr. **A**. Sr. SAddr R. **A**.
Data0. **A**. Data1. **A**... DataN. **N**. P

データはMAddrのデータのMSbから順に返されます。各バイトのLSbが返された後でアドレスが自動的にインクリメントされるため、アドレスMAddrのデータに対するアクノリッジの直後に、アドレスMAddr + 1のデータのMSbをホストが読取り可能になります。バスマスターがアドレスFFhを超えて読取りを継続すると、ICはデータ値としてFFhを出力します。メモリマップでRESERVEDと記載されているアドレスの読取りを行うと、未定義のデータが返されます。バスマスターは、非アクノリッジに続けてSTOPまたはRepeated STARTを発行することによって、任意のバイト境界で読取りトランザクションを終了することができます。

型番

PART	TEMP RANGE	PIN-PACKAGE	DESCRIPTION
MAX17048G+	-40°C to +85°C	8 TDFN-EP*	1-Cell ModelGauge IC
MAX17048G+T10	-40°C to +85°C	8 TDFN-EP*	1-Cell ModelGauge IC
MAX17048X+	-40°C to +85°C	8 WLP	1-Cell ModelGauge IC
MAX17048X+T10	-40°C to +85°C	8 WLP	1-Cell ModelGauge IC
MAX17049G+	-40°C to +85°C	8 TDFN-EP*	2-Cell ModelGauge IC
MAX17049G+T10	-40°C to +85°C	8 TDFN-EP*	2-Cell ModelGauge IC
MAX17049X+	-40°C to +85°C	8 WLP	2-Cell ModelGauge IC
MAX17049X+T10	-40°C to +85°C	8 WLP	2-Cell ModelGauge IC

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。

*EP = エクスポーズドパッド

T = テープ&リール。

パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)はjapan.maximintegrated.com/packagesを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	外形図No.	ランドパターンNo.
8 WLP	W80B1+1	21-0555	アプリケーションノート1891 を参照
8 TDFN-EP	T822+3	21-0168	90-0065

MAX17048/MAX17049

マイクロパワー1セル/2セルLi+ (リチウムイオン)

ModelGauge IC

改訂履歴

版数	改訂日	説明	改訂ページ
0	2/12	初版	—
1	4/12	レジスタのバイト順の誤りを修正	10, 11, 13
2	8/12	「Absolute Maximum Ratings (絶対最大定格)」のはんだ付け温度を変更、ハイバネートモードのレジスタ名を修正	2, 12, 14
3	10/12	「Absolute Maximum Ratings」と「Electrical Characteristics (電気的特性)」でV _{DD} 端子名を修正	2, 3
4	8/13	バージョン番号を修正	10
5	10/13	「Electrical Characteristics」の「Supply Current (電源電流)」の条件を修正	2



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。

Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-1000

19

© 2012 Maxim Integrated Products, Inc.

Maxim IntegratedおよびMaxim IntegratedのロゴはMaxim Integrated Products, Inc.の商標です。