

MAX17542G

42V、1A、超小型、高効率、 同期整流ステップダウンDC-DCコンバータ

概要

MOSFET内蔵、高効率、高電圧、同期整流ステップダウンDC-DCコンバータのMAX17542Gは、4.5V~42Vの入力で動作します。このコンバータは、最大1Aを供給可能で、 $0.9V \sim 0.92 \times V_{IN}$ の出力電圧を生成します。フィードバック(FB)電圧の精度は、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ にわたって $\pm 1.7\%$ 以内です。

MAX17542Gは、パルス幅変調(PWM)のピーク電流モード制御を使用し、あらゆる負荷で600kHzの固定スイッチング周波数で動作します。このデバイスは、10ピンTDFNパッケージ(3mm x 2mm)で提供されます。シミュレーションモデルが利用可能です。

アプリケーション

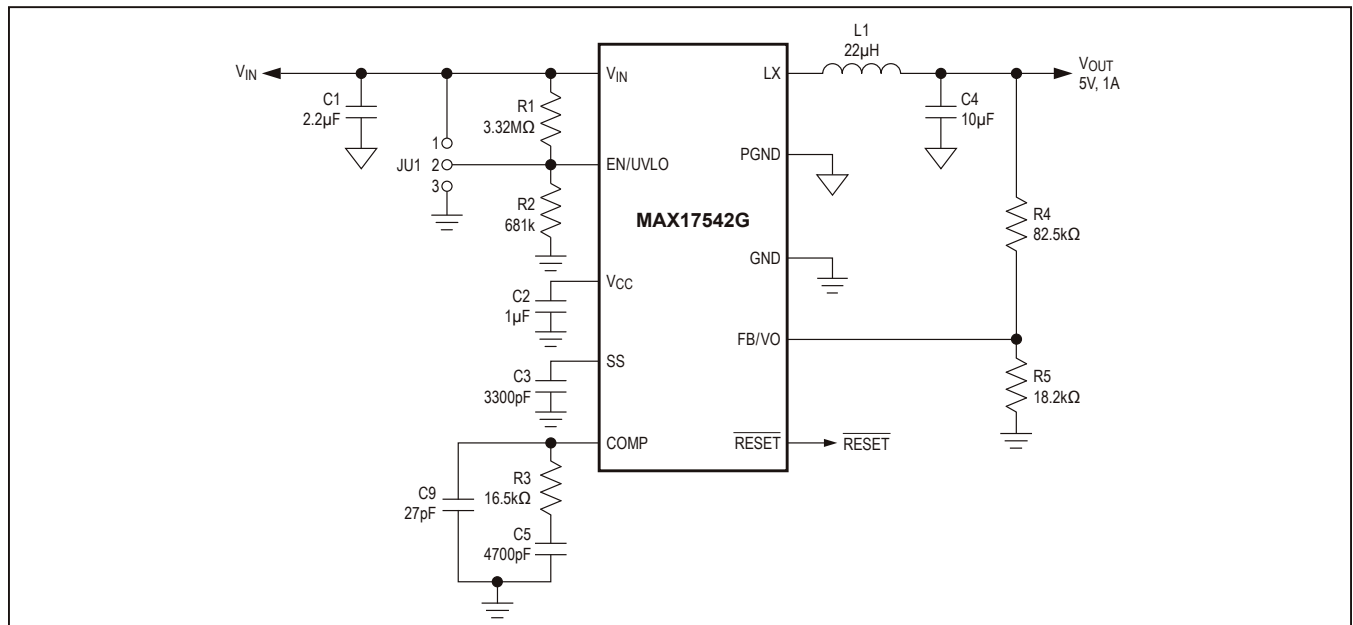
- 産業用プロセス制御
- HVACおよびビル制御
- 基地局、VoIP、テレコム
- ホームシアター
- バッテリー駆動機器
- 汎用PoL (ポイントオブロード)

利点と特長

- 外付け部品および総コストを削減
 - ショットキー不要の同期整流動作
 - 全セラミックコンデンサ、超小型レイアウト
- DC-DCレギュレータの在庫数を削減
 - 広入力電圧：4.5V~42V
 - 可変出力：0.9V~92% V_{IN}
 - 供給電流：最大1A
- 消費電力を低減
 - ピーク効率：90%以上
 - シャットダウン電流：0.9 μA (typ)
- 過酷な産業環境で信頼性の高い動作
 - ヒックアップモード電流制限、シンク電流制限、オートリトライ起動
 - 出力電圧監視内蔵(RESET端子)
 - 設定可能なEN/UVLOスレッショルド
 - 可変ソフトスタートとプリバイアス起動
 - 動作温度： $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$

型番はデータシートの最後に記載されています。

MAX17542Gのアプリケーション回路(出力5V、最大負荷電流1A)



Absolute Maximum Ratings

V_{IN} to GND.....	-0.3V to +48V
EN/UVLO to GND.....	-0.3V to ($V_{IN} + 0.3V$)
LX to PGND.....	-0.3V to ($V_{IN} + 0.3V$)
FB, $\overline{RESET}$, COMP, SS to GND	-0.3V to +6V
V_{CC} to GND.....	-0.3V to +6V
GND to PGND.....	-0.3V to +0.3V
LX Total RMS Current.....	$\pm 1.6A$

Output Short-Circuit Duration.....	Continuous
Operating Temperature Range.....	-40°C to +125°C
Junction Temperature.....	+150°C
Storage Temperature Range.....	-65°C to +160°C
Lead Temperature (soldering, 10s).....	+300°C
Soldering Temperature (reflow).....	+260°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Package Thermal Characteristics (Note 1)

10 TDFN

Continuous Power Dissipation ($T_A = +70^\circ C$)

(derate 14.9mW/°C above +70°C) (multilayer board).1188.7mW

Junction-to-Ambient Thermal Resistance (θ_{JA})67.3°C/W

Junction-to-Case Thermal Resistance (θ_{JC})18.2°C/W

Note 1: Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to www.maximintegrated.com/jp/thermal-tutorial.

Electrical Characteristics

($V_{IN} = 24V$, $V_{GND} = V_{PGND} = 0V$, $C_{VIN} = 2.2\mu F$, $C_{VCC} = 1\mu F$, $V_{EN} = 1.5V$, $C_{SS} = 3300pF$, $V_{FB} = 0.98 \times V_{OUT}$, LX = unconnected, $\overline{RESET}$ = unconnected. $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$. All voltages are referenced to GND, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLY (V_{IN})						
Input Voltage Range	V_{IN}		4.5		42	V
Input Supply Current	I_{IN-SH}	$V_{EN} = 0V$, shutdown mode		0.9	3.5	μA
	I_{IN-SW}	Normal switching mode, no load		4.75	6.75	mA
ENABLE/UVLO (EN/UVLO)						
EN Threshold	V_{ENR}	V_{EN} rising	1.194	1.218	1.236	V
	V_{ENF}	V_{EN} falling	1.114	1.135	1.156	
	$V_{EN-TRUESD}$	V_{EN} falling, true shutdown		0.7		
EN Input Leakage Current	I_{EN}	$V_{EN} = V_{IN} = 42V$, $T_A = +25^\circ C$		8	200	nA
LDO						
V_{CC} Output Voltage Range	V_{CC}	$6V < V_{IN} < 12V$, $0mA < I_{VCC} < 10mA$, $12V < V_{IN} < 42V$, $0mA < I_{VCC} < 2mA$	4.65	5	5.35	V
V_{CC} Current Limit	$I_{VCC-MAX}$	$V_{CC} = 4.3V$, $V_{IN} = 12V$	15	40	80	mA
V_{CC} Dropout	V_{CC-DO}	$V_{IN} = 4.5V$, $I_{VCC} = 5mA$	4.1			V
V_{CC} UVLO	V_{CC-UVR}	V_{CC} rising	3.85	4	4.15	V
	V_{CC-UVF}	V_{CC} falling	3.55	3.7	3.85	

Electrical Characteristics (continued)

($V_{IN} = 24V$, $V_{GND} = V_{PGND} = 0V$, $C_{VIN} = 2.2\mu F$, $C_{VCC} = 1\mu F$, $V_{EN} = 1.5V$, $C_{SS} = 3300pF$, $V_{FB} = 0.98 \times V_{OUT}$, LX = unconnected, RESET = unconnected. $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$. All voltages are referenced to GND, unless otherwise noted.) (Note 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER MOSFETs						
High-Side pMOS On-Resistance	R_{DS-ONH}	$I_{LX} = 0.5A$ (sourcing) $T_A = +25^\circ C$ $T_A = T_J = +125^\circ C$ (Note 3)	0.55	0.85	1.2	Ω
Low-Side nMOS On-Resistance	R_{DS-ONL}	$I_{LX} = 0.5A$ (sinking) $T_A = +25^\circ C$ $T_A = T_J = +125^\circ C$ (Note 3)	0.2	0.35	0.47	Ω
LX Leakage Current	I_{LX_LKG}	$V_{EN} = 0V$, $T_A = +25^\circ C$, $V_{LX} = (V_{PGND} + 1V)$ to $(V_{IN} - 1V)$			1	μA
SOFT-START (SS)						
Charging Current	I_{SS}	$V_{SS} = 0.5V$	4.7	5	5.3	μA
FEEDBACK (FB/VO)						
FB Regulation Voltage	V_{FB_REG}		0.884	0.9	0.916	V
FB Input Bias Current	I_{FB}	$V_{FB} = 0.9V$			100	nA
OUTPUT VOLTAGE (V_{OUT})						
Output Voltage Range	V_{OUT}		0.9		$0.92 \times V_{IN}$	V
TRANSCONDUCTANCE AMPLIFIER (COMP)						
Transconductance	G_M	$I_{COMP} = \pm 2.5\mu A$	510	590	650	μS
COMP Source Current	I_{COMP_SRC}		19	32	55	μA
COMP Sink Current	I_{COMP_SINK}		19	32	55	μA
Current-Sense Transresistance	R_{CS}		0.45	0.5	0.55	V/A
CURRENT LIMIT						
Peak Current-Limit Threshold	$I_{PEAK-LIMIT}$		1.4	1.65	1.9	A
Runaway Current-Limit Threshold	$I_{RUNAWAY-LIMIT}$		1.45	1.7	2	A
Sink Current-Limit Threshold	$I_{SINK-LIMIT}$		0.56	0.65	0.74	A
TIMINGS						
Switching Frequency	f_{SW}	$V_{FB} > V_{OUT-HICF}$	560	600	640	kHz
		$V_{FB} < V_{OUT-HICF}$	280	300	320	
Events to Hiccup after Crossing Runaway Current Limit				1		Event
V_{OUT} Undervoltage Trip Level to Cause Hiccup	$V_{OUT-HICF}$	$V_{SS} > 0.95V$ (soft-start is done)	69.14	71.14	73.14	%
HICCUP Timeout				32,768		Cycles
Minimum On-Time	t_{ON_MIN}			75	120	ns
Maximum Duty Cycle	D_{MAX}	$V_{FB} = 0.98 \times V_{FB-REG}$	92	94	96	%
LX Dead Time				5		ns

Electrical Characteristics (continued)

($V_{IN} = 24V$, $V_{GND} = V_{PGND} = 0V$, $C_{VIN} = 2.2\mu F$, $C_{VCC} = 1\mu F$, $V_{EN} = 1.5V$, $C_{SS} = 3300pF$, $V_{FB} = 0.98 \times V_{OUT}$, LX = unconnected, $\overline{RESET}$ = unconnected. $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$. All voltages are referenced to GND, unless otherwise noted.) (Note 2)

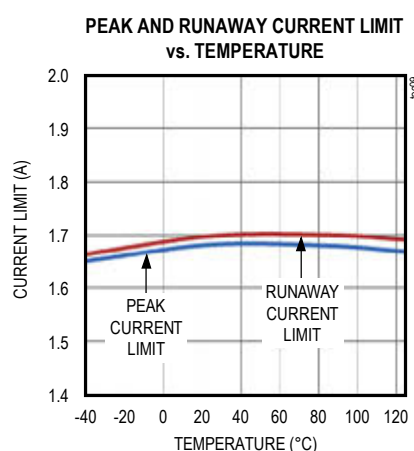
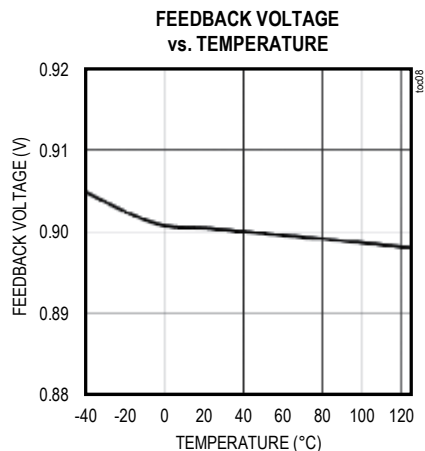
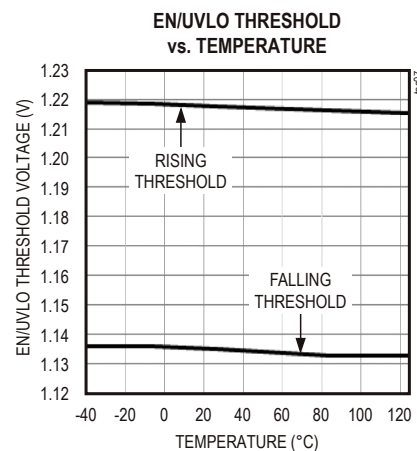
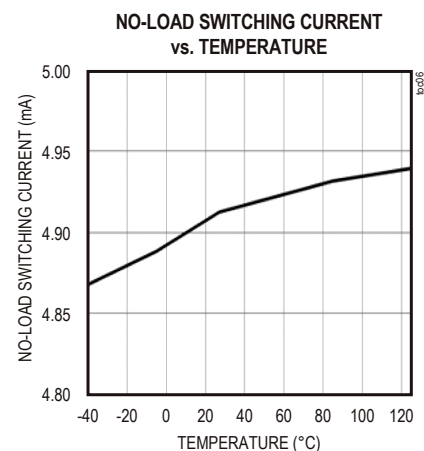
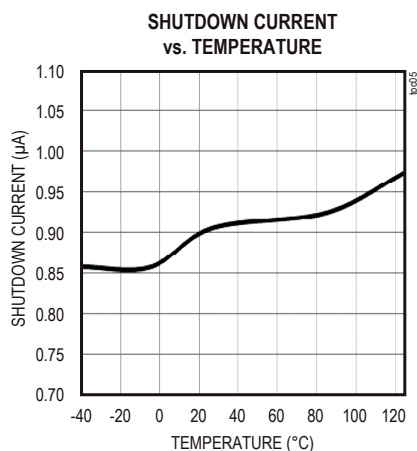
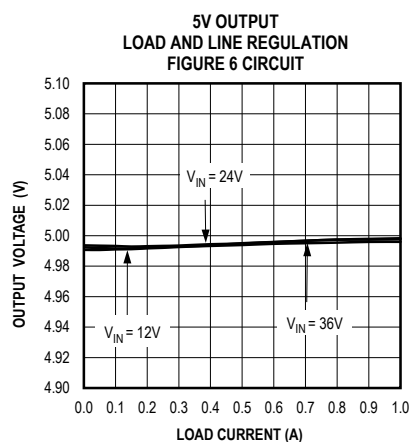
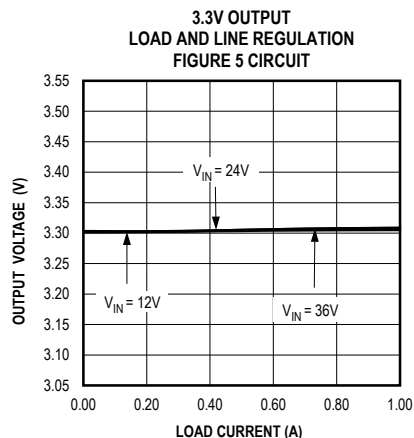
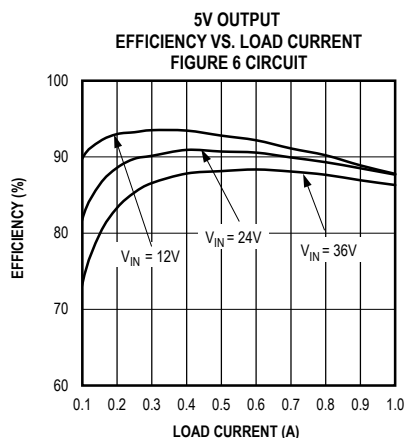
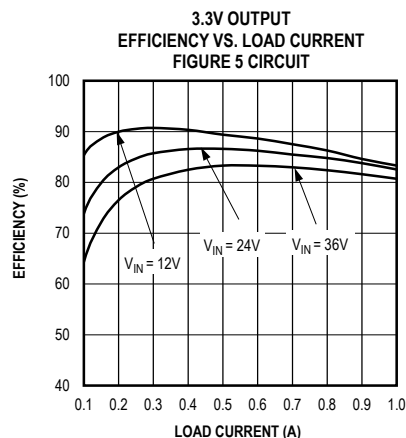
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
$\overline{RESET}$						
$\overline{RESET}$ Output Level Low		$I_{\overline{RESET}} = 1mA$			0.02	V
$\overline{RESET}$ Output Leakage Current High		$V_{FB} = 1.01 \times V_{FB-REG}$, $T_A = +25^\circ C$			0.45	μA
V_{OUT} Threshold for $\overline{RESET}$ Falling	$V_{OUT-OKF}$	V_{FB} falling	90.5	92.5	94.5	%
V_{OUT} Threshold for $\overline{RESET}$ Rising	$V_{OUT-OKR}$	V_{FB} rising	93.5	95.5	97.5	%
$\overline{RESET}$ Delay After FB Reaches 95% Regulation		V_{FB} rising		1024		Cycles
THERMAL SHUTDOWN						
Thermal-Shutdown Threshold		Temperature rising		165		$^\circ C$
Thermal-Shutdown Hysteresis				10		$^\circ C$

Note 2: All limits are 100% tested at $+25^\circ C$. Limits over temperature are guaranteed by design.

Note 3: Guaranteed by design, not production tested.

標準動作特性

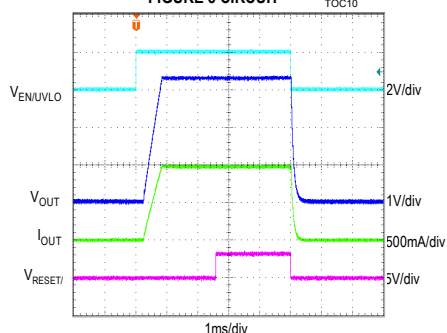
($V_{IN} = 24V$, $V_{GND} = V_{PGND} = 0V$, $C_{VIN} = 2.2\mu F$, $C_{VCC} = 1\mu F$, $V_{EN} = 1.5V$, $C_{SS} = 3300pF$, $V_{FB} = 0.98 \times V_{OUT}$, $LX = \text{unconnected}$, $RESET = \text{unconnected}$, $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$. All voltages are referenced to GND, unless otherwise noted.)



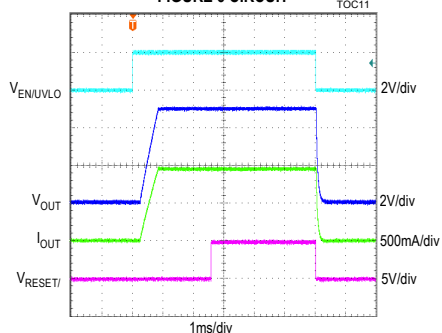
標準動作特性(続き)

($V_{IN} = 24V$, $V_{GND} = V_{PGND} = 0V$, $C_{VIN} = 2.2\mu F$, $C_{VCC} = 1\mu F$, $V_{EN} = 1.5V$, $C_{SS} = 3300pF$, $V_{FB} = 0.98 \times V_{OUT}$, $LX = \text{unconnected}$, $\overline{RESET} = \text{unconnected}$, $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$. All voltages are referenced to GND, unless otherwise noted.)

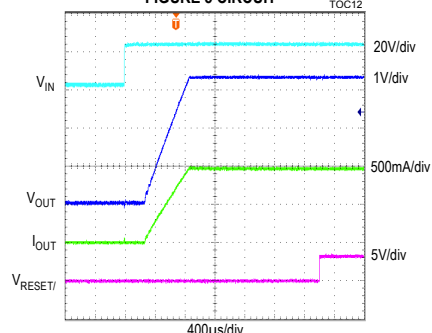
SOFT-START/SHUTDOWN FROM EN/UVLO,
3.3V OUTPUT, 1A LOAD CURRENT,
FIGURE 5 CIRCUIT



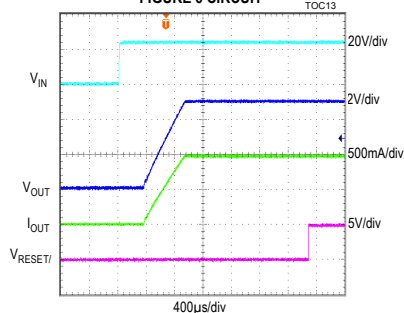
SOFT-START/SHUTDOWN FROM EN/UVLO,
5V OUTPUT, 1A LOAD CURRENT,
FIGURE 6 CIRCUIT



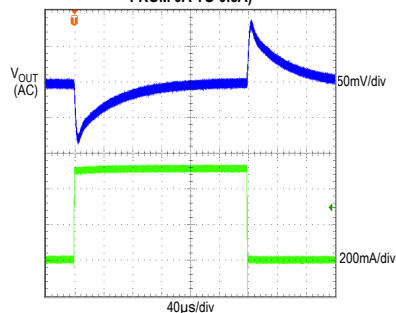
SOFT-START FROM VIN,
3.3V OUTPUT, 1A LOAD CURRENT,
FIGURE 5 CIRCUIT



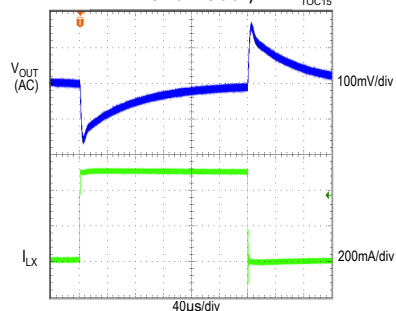
SOFT-START FROM VIN,
5V OUTPUT, 1A LOAD CURRENT,
FIGURE 6 CIRCUIT



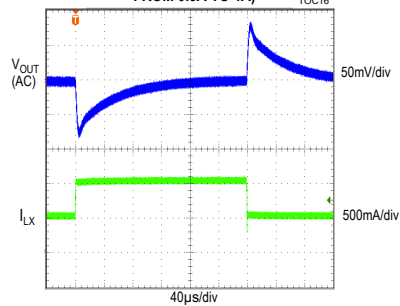
3.3V OUTPUT, FIGURE 5 CIRCUIT
(LOAD CURRENT STEPPED
FROM 0A TO 0.5A)



5V OUTPUT, FIGURE 6 CIRCUIT
(LOAD CURRENT STEPPED
FROM 0A TO 0.5A)

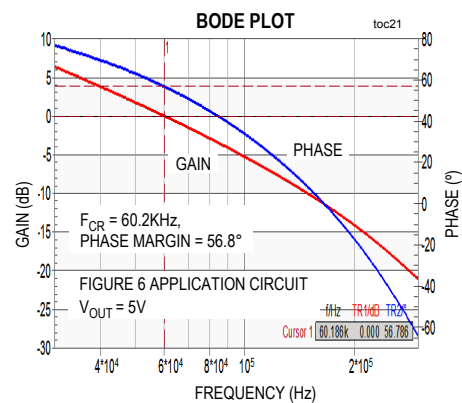
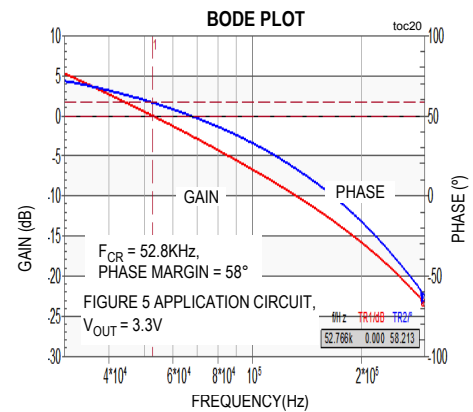
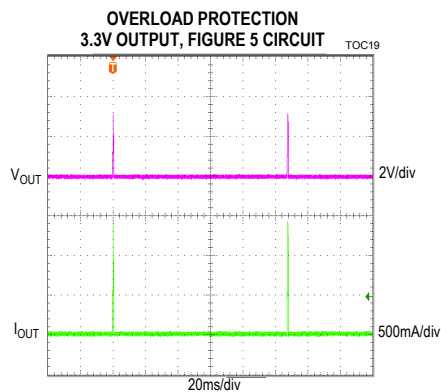
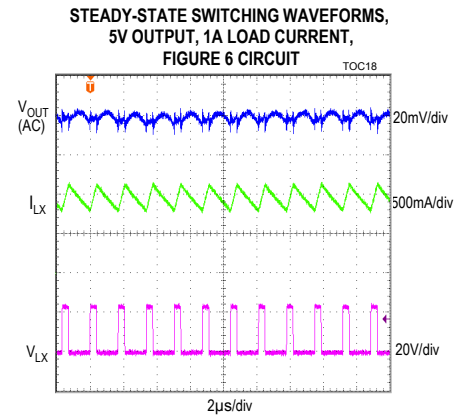
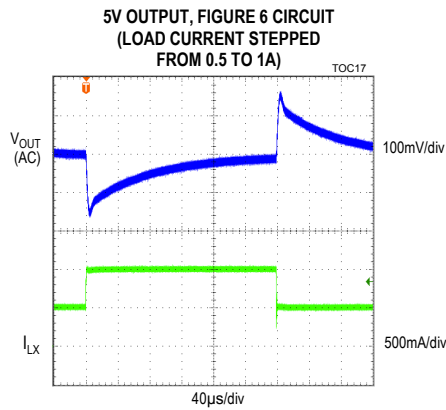


3.3V OUTPUT, FIGURE 5 CIRCUIT
(LOAD CURRENT STEPPED
FROM 0.5A TO 1A)

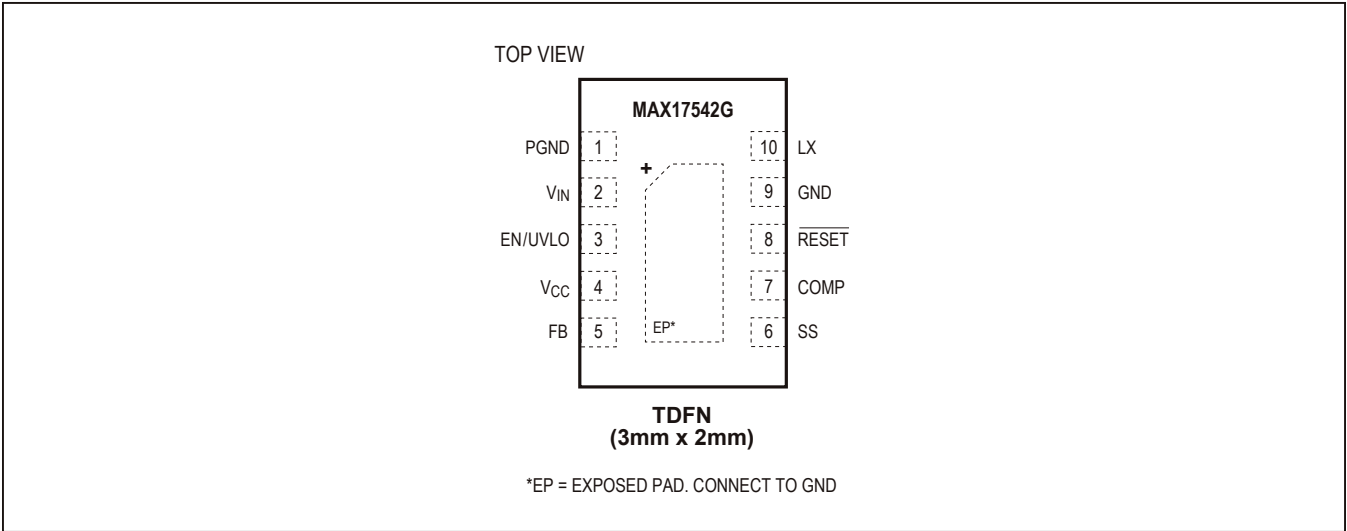


標準動作特性(続き)

($V_{IN} = 24V$, $V_{GND} = V_{PGND} = 0V$, $C_{VIN} = 2.2\mu F$, $C_{VCC} = 1\mu F$, $V_{EN} = 1.5V$, $C_{SS} = 3300pF$, $V_{FB} = 0.98 \times V_{OUT}$, $LX = \text{unconnected}$, $\overline{RESET} = \text{unconnected}$, $T_A = T_J = -40^\circ C$ to $+125^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$. All voltages are referenced to GND, unless otherwise noted.)



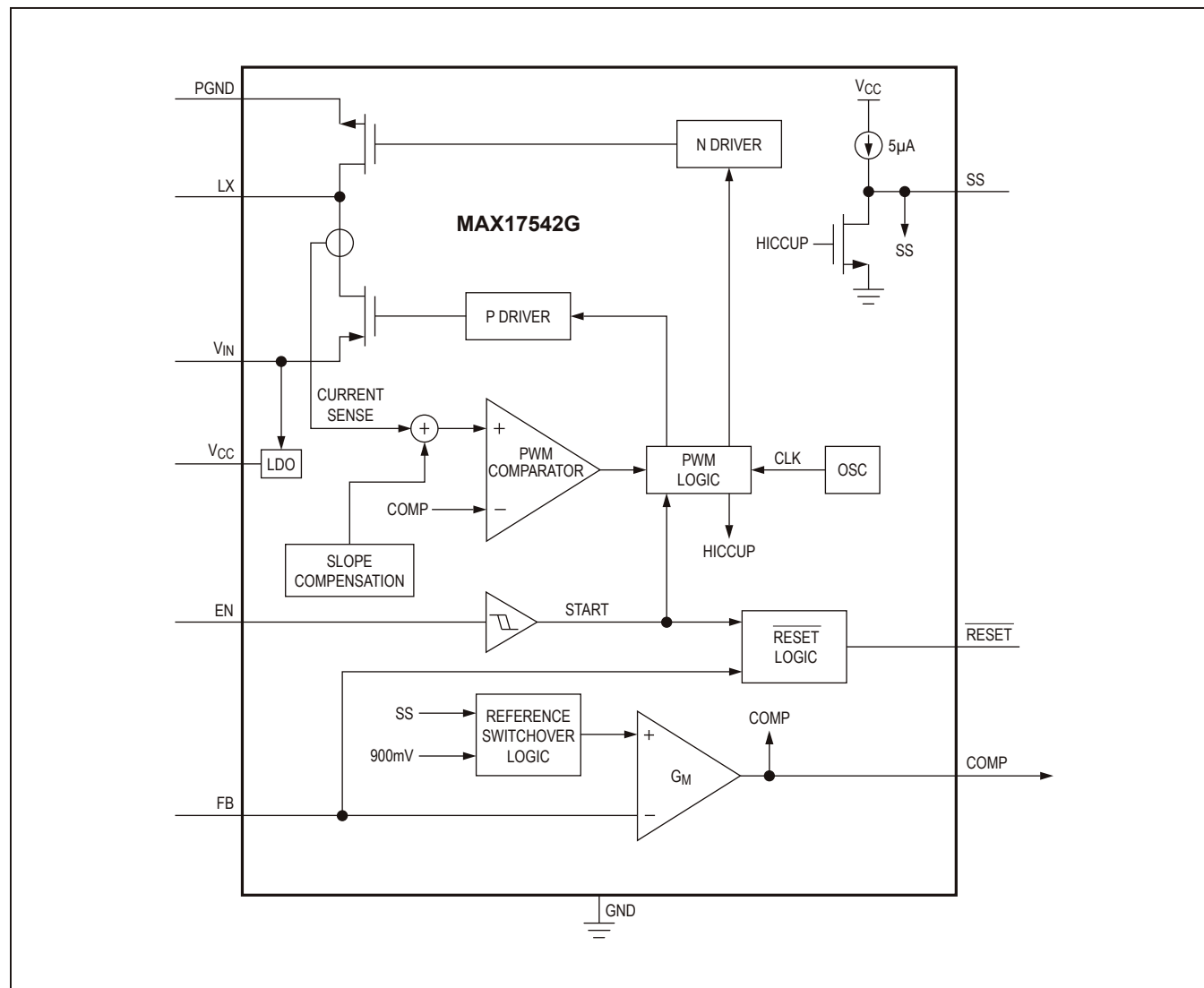
ピン配置



端子説明

端子	名称	機能
1	PGND	電源グラウンド。PGNDを外部で電源グラウンドプレーンに接続してください。VCCのバイパスコンデンサのグラウンドリターン経路の位置でGND端子とPGND端子を相互に接続してください。
2	VIN	電源入力。入力電源電圧の範囲は4.5V～42Vです。
3	EN/UVLO	イネーブル/低電圧ロックアウト入力。出力電圧をイネーブルするには、EN/UVLOをハイに駆動してください。デバイスをオンにする入力電圧(低電圧スレッショルド)を設定するには、VINとGNDの間に接続した抵抗分圧器のセンターに接続してください。常時オンの場合はVINにプルアップしてください。
4	VCC	5V LDO出力。1μFのセラミックコンデンサでVCCをGNDに接続してください。
5	FB	フィードバック入力。FBをVOUTとGNDの間に接続した抵抗分圧器のセンターに接続してください。
6	SS	ソフトスタート入力。SSとGNDの間にコンデンサを接続してソフトスタート時間を設定してください。
7	COMP	外部ループ補償。COMPとGND間にRCネットワークを接続してください。詳細については「外部ループ補償」(可変出力バージョン)の項を参照してください。
8	RESET	オープンドレインのRESET出力。RESET出力は、FBが設定値の92.5%を下回った場合にローに駆動されます。RESETは、FBが設定値の95.5%を上回ってから1024クロックサイクル後にハイになります。RESETは、デバイスがイネーブルされVINが4.5V以上の場合に有効です。
9	GND	アナロググラウンド
10	LX	スイッチング端子。LXをインダクタのスイッチング側に接続してください。デバイスがシャットダウンモード時、LXはハイインピーダンスです。
—	EP	エクスポーズドパッド。ICのGND端子に接続してください。放熱能力を向上させるために、ICの下の大面積の銅プレーンに接続してください。

ブロック図



詳細

同期整流ステップダウンレギュレータのMAX17542Gは4.5V~42Vで動作し、最大1Aの負荷電流を供給します。温度範囲に対する出力電圧レギュレーション精度は $\pm 1.7\%$ 以内です。

このデバイスは、ピーク電流モード制御方式を使用しています。内蔵のトランスコンダクタンスエラーアンプは、積分された誤差電圧を生成します。誤差電圧によって、PWMコンパレータ、ハイサイド電流検出アンプ、およびスロープ補償ジェネレータを使用してデューティサイクルが設定されます。クロックの各立上りエッジでハイサイドのpMOSFETがオンになり、適切なデューティサイクルまたは最大デューティサイクルに到達するか、またはピーク電流制限が検出されるまでオンのままになります。

ハイサイドMOSFETのオン時間の間、インダクタ電流が増加します。スイッチングサイクルの後半はハイサイドMOSFETがオフになり、ローサイドのnMOSFETがオンになり、次のクロックの立上りエッジが到着するか、またはシンク電流制限が検出されるまでオンのままになります。インダクタ電流の漸減とともにインダクタは蓄積されたエネルギーを解放し、出力に電流を供給します(内蔵の低 $R_{DS(on)}$ pMOS/nMOSスイッチは、最大負荷時に高効率を確保します)。

このデバイスは、イネーブル/低電圧ロックアウト(EN/UVLO)、可変ソフトスタート時間(SS)、およびオープンドレインのリセット出力(RESET)機能も内蔵しています。

リニアレギュレータ(V_{CC})

内蔵リニアレギュレータ(V_{CC})は公称5Vの電源を提供し、内部ブロックおよびローサイドMOSFETドライバへの給電を行います。 V_{CC} リニアレギュレータの出力を1 μ FのセラミックコンデンサでGNDに接続してください。このデバイスは、 V_{CC} が3.7V (typ)を下回った場合に内蔵リニアレギュレータをディセーブルする低電圧ロックアウト回路を採用しています。内蔵 V_{CC} リニアレギュレータは、デバイスの電源およびローサイドゲートドライバへの給電用に最大40mA (typ)を供給可能です。

動作入力電圧範囲

最大動作入力電圧は制御可能な最小オン時間で決まり、最小動作入力電圧は最大デューティサイクルと回路の電圧降下で決まります。所定の出力電圧に対する最小および最大動作入力電圧は、次のように計算してください。

$$V_{IN(MIN)} = \frac{V_{OUT} + (I_{OUT(MAX)} \times (R_{DCR} + 0.47))}{0.92} + (I_{OUT(MAX)} \times 0.73)$$

$$V_{IN(MAX)} = 13 \times V_{OUT}$$

ここで、 V_{OUT} は安定状態の出力電圧、 $I_{OUT(MAX)}$ は最大負荷電流、 R_{DCR} はインダクタのDC抵抗です。

過電流保護/ヒカップモード

このデバイスは、過負荷および出力短絡状態においてデバイスを保護する堅牢な過電流保護方式を備えています。ハイサイドスイッチ電流が1.65A (typ)の内部制限を超えると、サイクル単位のピーク電流制限がハイサイドMOSFETをオフにします。ハイサイドスイッチ電流の1.7A (typ)の暴走電流制限は、ステップダウンコンバータのオンの期間に増大するインダクタ電流の回復に利用可能な出力電圧が不足している場合に高入力電圧/短絡の条件下でデバイスを保護します。1回の暴走電流制限の発生によってヒカップモードがトリガされます。さらに、フォルト状態によってソフトスタート完了後の任意の時点で出力電圧が公称値の71.14% (typ)に低下した場合、ヒカップモードがトリガされます。

ヒカップモードでは、32,768クロックサイクルのヒカップタイムアウト時間にわたりスイッチングを停止することによってコンバータが保護されます。ヒカップタイムアウト時間の経過後、ソフトスタートが再試行されます。この動作によって、過負荷フォルト状態での消費電力が最小限に抑えられます。

RESET出力

このデバイスは、出力電圧を監視するRESETコンパレータを内蔵しています。RESET出力はオープンドレインのため、外付けのプルアップ抵抗が必要です。RESETはローの状態では2mAの電流をシンク可能です。RESETは、レギュレータ出力が指定された公称レギュレーション電圧の95.5%を上回ってから1024スイッチングサイクル後にハイ(ハイインピーダンス)になります。RESETは、レギュレータ出力電圧が公称レギュレーション電圧の92.5%を下回った場合にローになります。サーマルシャットダウン中も、RESETはローになります。RESETは、デバイスがイネーブルされ V_{IN} が4.5V以上の場合に有効です。

プリバイアス出力

デバイスがプリバイアス出力に対して起動する場合、コンバータが出力から電流をシンクしないように、ハイサイドとローサイドの両方のスイッチがオフになります。ハイサイドとローサイドのスイッチはPWMコンパレータが最初のPWMパルスを発行するまでスイッチングを開始せず、その時点でハイサイドスイッチから先にスイッチングが開始されます。その後、出力電圧が内部リファレンスに沿って目標値までスムーズに増加します。

熱過負荷保護

熱過負荷保護は、デバイス内の総消費電力を制限します。デバイスの接合部温度が+165℃を超えた時点で、内部の温度センサーがデバイスをシャットダウンして、デバイスの温度を低下させます。接合部温度が10℃低下すると、温度センサーはデバイスを再びオンにします。サーマルシャットダウン中に、ソフトスタートがリセットされます。通常動作時の不要な熱過負荷保護のトリガを防止するために、総電力消費を慎重に評価してください(「消費電力」の項を参照)。

アプリケーション情報

入力コンデンサの選択

バックコンバータの不連続な入力電流波形によって、入力コンデンサに大きいリップル電流が発生します。容量の要件は、スイッチング周波数、ピークインダクタ電流、およびソースに反射される許容可能なピークトゥピーク電圧リップルによって決まります。このデバイスはスイッチング周波数が高いため、より小さい値の入力コンデンサを使用することができます。産業アプリケーションでは、温度安定性の高いX7Rのコンデンサが推奨されます。入力コンデンサには最小値として2.2μFを使用してください。これより高い値は、入力DCバスのリップルをさらに低減するために役立ちます。ソースがデバイスの入力から遠い位置にあるアプリケーションの場合は、長い入力電源経路および入力セラミックコンデンサによる発振の可能性があるため、2.2μFのセラミックコンデンサと並列に電解コンデンサを追加して必要なダンピングを提供してください。

インダクタの選択

このデバイスによる動作のためには、インダクタンス値(L)、インダクタ飽和電流(I_{SAT})、およびDC抵抗(R_{DCR})の、3つの主要なインダクタのパラメータを指定する必要があります。出力電圧によって、インダクタの値が次のように決まります。

$$L = 4 \times V_{OUT}$$

ここで、Lの単位はμHです。

許容可能な大きさで可能な限りDC抵抗値が小さい、計算結果の値に最も近い低損失のインダクタを選択してください。飽和が発生する可能性を確実にピーク電流制限値(このデバイスの場合はI_{PEAK-LIMIT} (typ) = 1.65A)より上のみとするために、インダクタの飽和電流定格(I_{SAT})は十分に高い値にする必要があります。

出力コンデンサの選択

産業アプリケーションでは、温度変化に対する安定性からX7Rセラミック出力コンデンサが広く使用されます。出力コンデンサは、出力電圧偏差が出力電圧変化の±3%に抑えられるように、通常はアプリケーションの最大出力電流の50%のステップ負荷をサポートする大きさに設定されます。

出力容量は次のように計算することができます。

$$C_{OUT} = \frac{1}{2} \times \frac{I_{STEP} \times t_{RESPONSE}}{\Delta V_{OUT}}$$

$$t_{RESPONSE} \cong \frac{0.33}{f_C} + \frac{1}{f_{SW}}$$

ここで、I_{STEP}は負荷電流ステップ、t_{RESPONSE}はコントローラの応答時間、ΔV_{OUT}は許容可能な出力電圧偏差、f_Cは目標のクローズドループクロスオーバー周波数、f_{SW}はスイッチング周波数(600kHz)です。f_Cはf_{SW}の1/12になるように選択してください。出力コンデンサの選択時には、DCバイアスと経年変化を考慮してください。

ソフトスタートコンデンサの選択

このデバイスは、突入電流を低減する可変ソフトスタート動作を実装しています。SS端子とGND間に接続するコンデンサでソフトスタート時間を設定します。選択した出力容量(C_{SEL})および出力電圧(V_{OUT})によって、必要なソフトスタートコンデンサの最小値が次のように決まります。

$$C_{SS} \geq 19 \times 10^{-6} \times C_{SEL} \times V_{OUT}$$

ソフトスタート時間(t_{SS})とSSに接続するコンデンサ(C_{SS})の関係は、次式によって示されます。

$$t_{SS} = \frac{C_{SS}}{5.55 \times 10^{-6}}$$

出力電圧の調整

MAX17542Gは、0.9V~92%V_{IN}の可変出力電圧を備えています。出力コンデンサの正の端子(V_{OUT})とGND間に接続した抵抗分圧器で、出力電圧を設定します(図1を参照)。抵抗分圧器のセンターノードをFBに接続してください。効率および出力精度を最適化するため、以下の手順を使用してR4およびR5の値を選択してください。

$$R4 = 16 \times V_{OUT}$$

ここで、R4の単位はkΩです。

R5は、次のように計算してください。

$$R5 = \frac{R4 \times 0.9}{(V_{OUT} - 0.9)}$$

入力低電圧ロックアウトレベルの設定

このデバイスは、可変入力低電圧ロックアウトレベルを備えています。デバイスをオンにする電圧は、 V_{IN} とGND間に接続した抵抗分圧器で設定します(図2を参照)。抵抗分圧器のセンターノードをEN/UVLOに接続してください。

R1に3.3MΩを選択し、R2を次のように計算してください。

$$R2 = \frac{R1 \times 1.218}{(V_{INU} - 1.218)}$$

ここで、 V_{INU} はデバイスをオンにする電圧です。 V_{INU} が0.8 x V_{OUT} 以上であることを確保してください。

外部ループ補償

MAX17542Gはピーク電流モード制御方式を使用しており、可変出力電圧バージョン用の安定した、広帯域幅の制御ループを実現するために簡素なRCネットワークのみを必要とします。基本的なレギュレータのループは、パワーモジュレータ、出力フィードバック分圧器、およびエラーアンプとしてモデル化されています。パワーモジュレータはDC利得 $G_{MOD}(dc)$ を備え、ポールとゼロのペアがあります。次式によってパワーモジュレータのDC利得が定義されます。

$$G_{MOD}(dc) = \frac{2}{\frac{1}{R_{LOAD}} + \frac{0.4}{V_{IN}} + \left(\frac{0.5 - D}{f_{SW} \times L_{SEL}} \right)}$$

ここで、 $R_{LOAD} = V_{OUT}/I_{OUT}(MAX)$ 、 f_{SW} はスイッチング周波数(600kHz)、 L_{SEL} は選択した出力インダクタンス、 D はデューティ比で、 $D = V_{OUT}/V_{IN}$ です。

補償回路を図3に示します。

R_Z は次のように計算することができます。

$$R_Z = 6000 \times f_C \times C_{SEL} \times V_{OUT}$$

ここで、 R_Z の単位はΩです。 f_C はスイッチング周波数の1/12になるように選択してください。

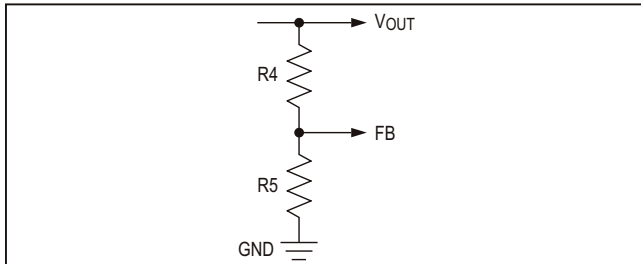


図1. 出力電圧の設定

C_Z は次のように計算することができます。

$$C_Z = \frac{C_{SEL} \times G_{MOD}(dc)}{2 \times R_Z}$$

C_P は次のように計算することができます。

$$C_P = \frac{1}{\pi \times R_Z \times f_{SW}}$$

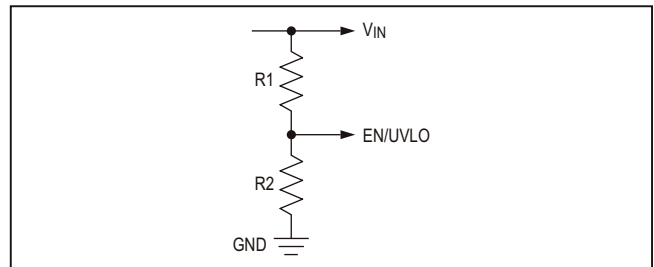


図2. 可変EN/UVLO回路

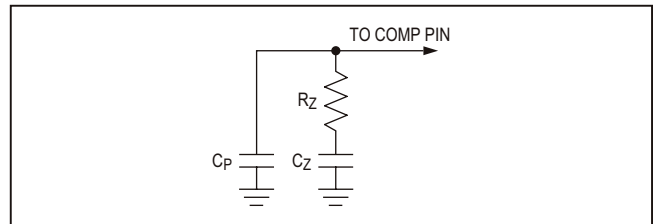


図3. 外部補償回路

消費電力

電源の仕様で規定された動作条件下で、デバイスの接合部温度が125℃を超えないことを確保してください。

特定の動作条件において、デバイスの温度上昇につながる電力損失は次のように概算されます。

$$P_{LOSS} = (P_{OUT} \times (\frac{1}{\eta} - 1)) - (I_{OUT}^2 \times R_{DCR})$$

$$P_{OUT} = V_{OUT} \times I_{OUT}$$

ここで、 P_{OUT} は出力パワー、 η はデバイスの効率、 R_{DCR} は出力インダクタのDC抵抗値です(標準的な動作条件での効率の詳細については、評価キットのデータシートの「標準動作特性」を参照してください)。

標準的な多層基板の場合、パッケージの熱性能基準は以下に示すとおりです。

$$\theta_{JA} = 67.3^{\circ}\text{C/W}$$

$$\theta_{JC} = 18.2^{\circ}\text{C/W}$$

デバイスの接合部温度は、任意の最大周囲温度(T_{A_MAX})について次式から概算することができます。

$$T_{J_MAX} = T_{A_MAX} + (\theta_{JA} \times P_{LOSS})$$

適切なヒートシンクの使用によってデバイスのエクスポーズドパッドが確実に所定の温度(T_{EP_MAX})に維持される熱管理システムを備えたアプリケーションの場合は、任意の最大周囲温度でのデバイスの接合部温度を次のように概算することができます。

$$T_{J_MAX} = T_{EP_MAX} + (\theta_{JC} \times P_{LOSS})$$

PCBレイアウトのガイドライン

スイッチング損失の少ない安定した動作を実現するために、注意深いPCBレイアウトが非常に重要です。初回での成功を保証するPCBレイアウト例については、www.maximintegrated.com/jpで提供されているMAX17542Gの評価キットのレイアウトを参照してください。適切なPCBレイアウトとするために、以下のガイドラインに従ってください。

- 1) パルス電流を搬送するすべての接続は、非常に短く、できる限り太くする必要があります。浮遊インダクタンスおよび放射EMIを低減するため、これらの接続のループ領域は非常に小さくする必要があります。
- 2) セラミック入力フィルタコンデンサは、デバイスの V_{IN} 端子の近くに配置してください。 V_{CC} 端子のバイパスコンデンサも、 V_{CC} 端子の近くに配置してください。外部補償部品はICの近くに、インダクタから遠ざけて配置してください。フィードバックトレースはインダクタからできる限り遠ざけて配線してください。
- 3) アナログ小信号グランドとスイッチング電流用の電源グランドは分離する必要があります。これらは、スイッチング動作が最小となる位置(通常は V_{CC} のバイパスコンデンサのリターン端子)で相互に接続してください。グランドプレーンはできる限り連続させてください。
- 4) 効率的な放熱のため、デバイスのエクスポーズドパッドの下で複数のサーマルビアを大面積のグランドプレーンに接続してください。

[図4](#)は、MAX17542Gの推奨部品配置を示します。

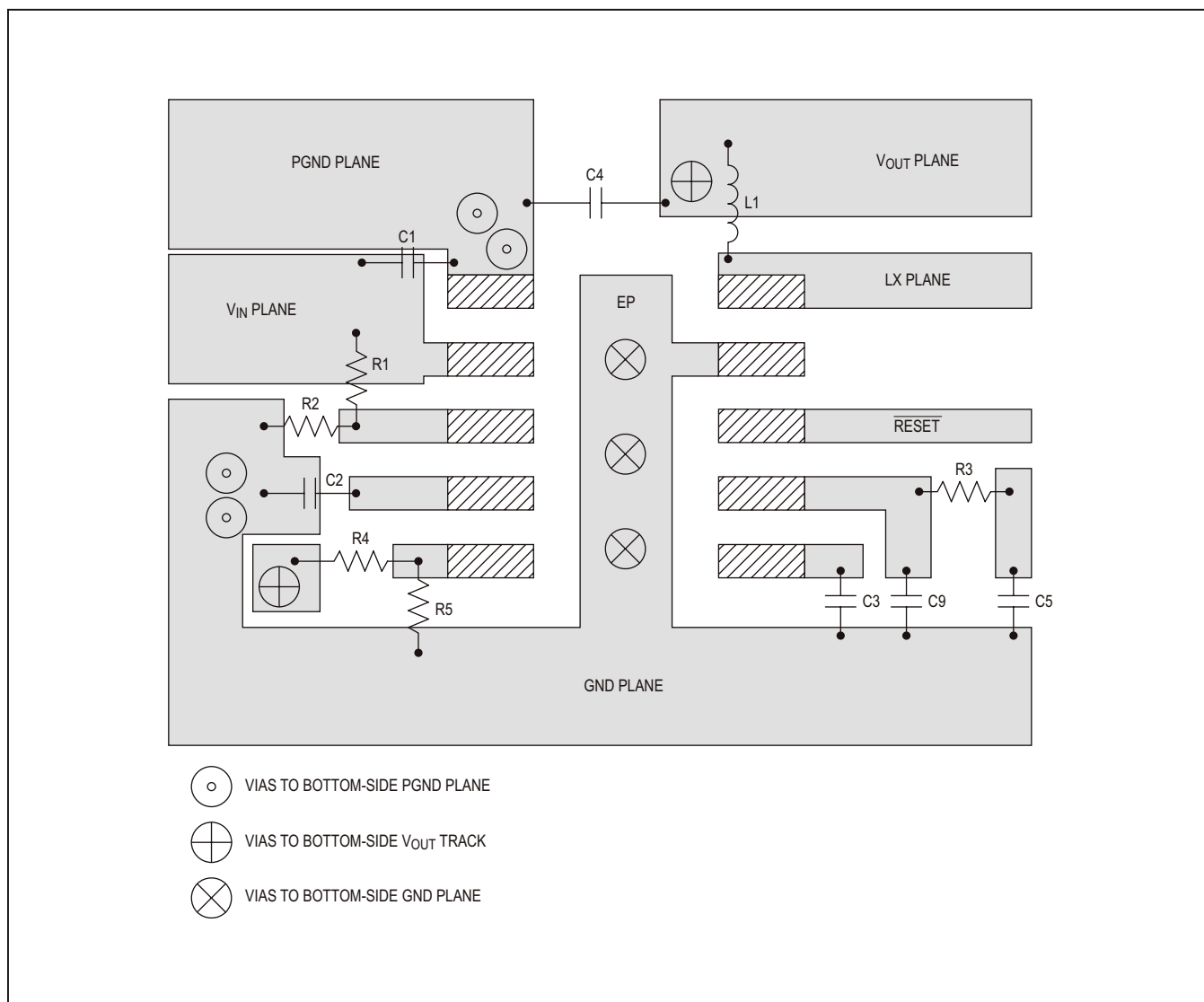


図4. MAX17542Gの推奨部品配置

標準アプリケーション回路

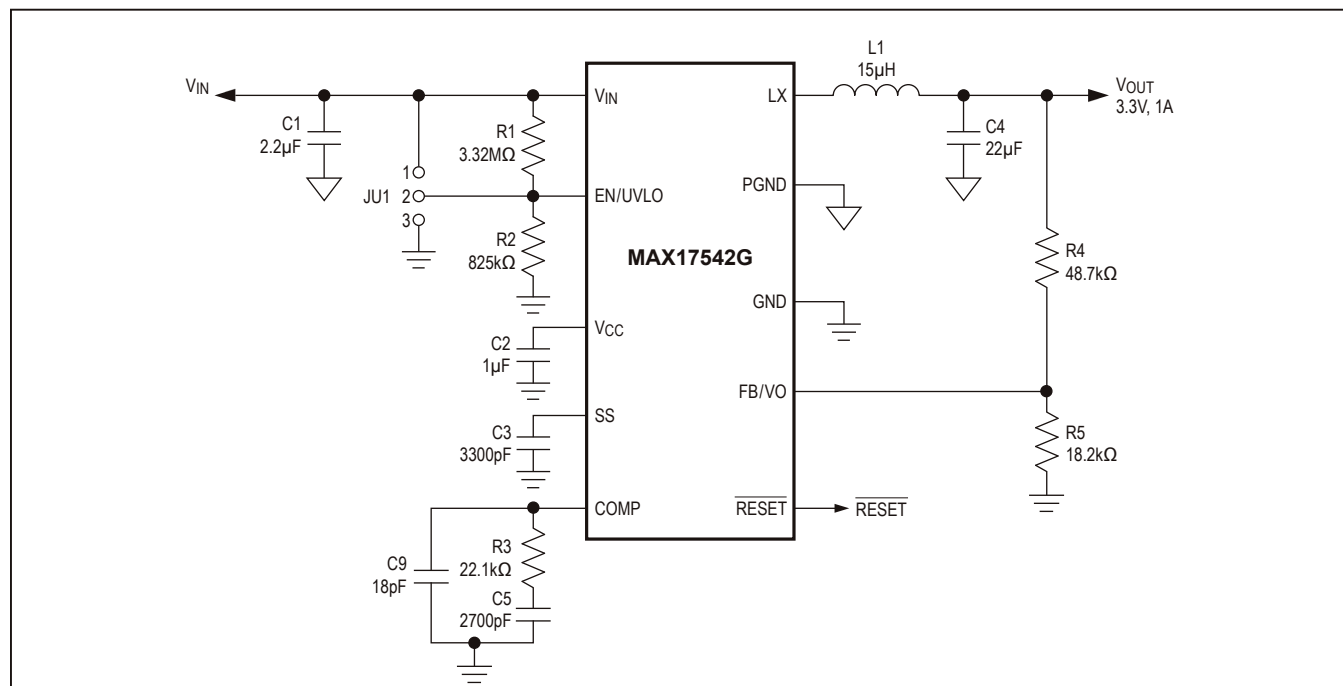


図5. MAX17542Gのアプリケーション回路(出力3.3V、最大負荷電流1A)

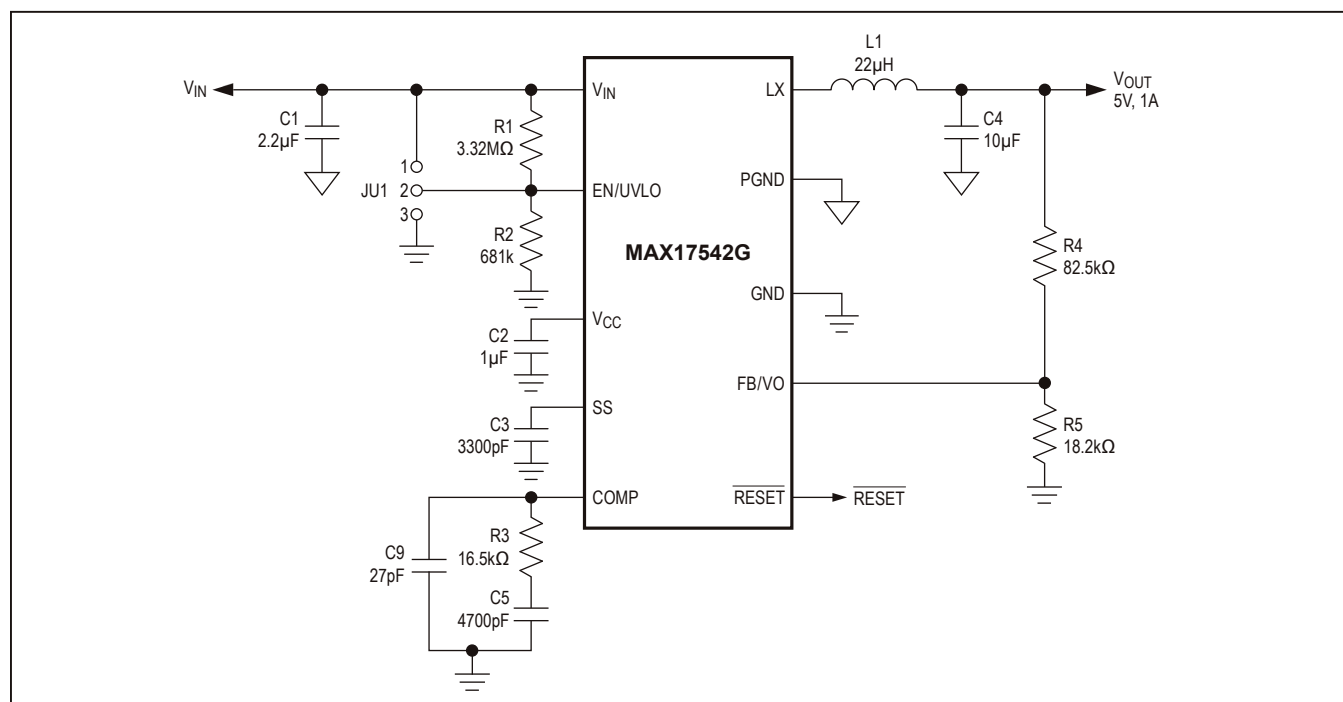


図6. MAX17542Gのアプリケーション回路(出力5V、最大負荷電流1A)

MAX17542G

42V、1A、超小型、高効率、
同期整流ステップダウンDC-DCコンバータ

型番

PART	PIN-PACKAGE
MAX17542GATB+	10 TDFN-EP*

+は鉛(Pb)フリー/RoHS準拠パッケージを表します。
*EP = エクスPOSEドパッド

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)は www.maximintegrated.com/jp/packaging を参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージ タイプ	パッケージ コード	外形図 No.	ランド パターンNo.
10 TDFN	T1032N+1	21-0429	90-0082

改訂履歴

版数	改訂日	説明	改訂ページ
0	3/15	初版	—



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電気的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。