

トラッキング/シーケンス3出力/5出力 電源コントローラ

概要

MAX1964/MAX1965電源コントローラは、ケーブルモデム利用者の構内/宅内機器(CPE)、xDSL CPE、セットトップボックスなど、電圧シーケンス/トラッキングを必要としコストを重視したアプリケーション向けに設計されています。低コストの非安定化DC電源(ACアダプタなど)を利用し、MAX1964は3つの正出力を、またMAX1965は4つの正出力と1つの負出力を発生して、安価なシステム電源を提供します。

MAX1964は、1つの電流モード同期ステップダウンコントローラと2つの正レギュレータゲインブロックを内蔵しています。MAX1965は、さらに正ゲインブロック1つと負ゲインブロック1つを内蔵しています。主同期ステップダウンコントローラは3.3Vにプリセットされた大電流出力、または外部抵抗分圧器により1.236V~0.75 x V_{IN}の範囲で調整可能な大電流出力を発生します。200kHzの動作周波数を採用することにより、低コストのアルミニウム電解コンデンサと低コストのパワー磁性部品が使用できます。さらに、MAX1964/MAX1965ステップダウンコントローラは、ローサイドMOSFETのオン抵抗両端の電圧を検出してカレントリミット信号を効率よく得ることができるので、高価な電流検出抵抗器は不要になります。

MAX1964/MAX1965は、低コストで補助電源ラインを発生します。正レギュレータゲインブロックでは、外部PNPパストランジスタを使用してメインステップダウンコンバータから直接低電圧ライン(メイン3.3V出力から2.5Vや1.8Vなど)を発生するか、もしくはステップダウンコンバータから結合巻線を用いて高電圧(5V、12V、15Vなど)を発生します。MAX1965の負ゲインブロックでは、結合巻線とともに外部NPNパストランジスタを使用して-5V、-12V、-15Vを発生します。

すべての出力電圧は、外部で調整できるので非常に便利です。スタートアップの間、MAX1964は電圧シーケンスを実行し、MAX1965は電圧トラッキングを実行します。これらのコントローラはともに、出力電圧すべてを監視するパワーグッド出力を備えています。

アプリケーション

- xDSL、ケーブル、ISDNモデム
- セットトップボックス
- 無線ローカルループ(市内無線)

標準動作回路はデータシートの最後に掲載されています。

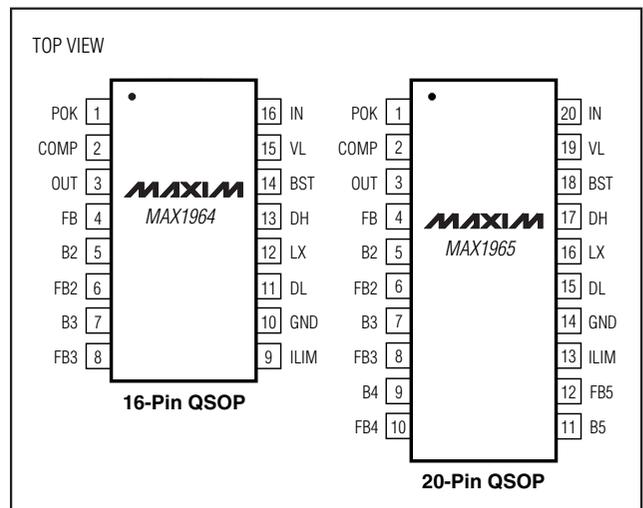
特長

- ◆ 入力電圧範囲：4.5V~28V
- ◆ マスタDC-DCステップダウンコンバータ：
 - 3.3Vにプリセットされた出力電圧、
 - または可変(1.236V~0.75 x V_{IN})出力電圧
 - 固定周波数(200kHz)PWMコントローラ
 - 電流検出抵抗器不要
 - 可変電流制限
 - 効率：95%
 - ソフトスタート
- ◆ アナログゲインブロック数：
 - 2ブロック(MAX1964)/4ブロック(MAX1965)：
 - 正アナログブロックドライブに低コストPNPパストランジスタを採用して正リニアレギュレータを構成
 - 負アナログブロック(MAX1965)ドライブに低コストNPNパストランジスタを採用して負リニアレギュレータを構成
- ◆ パワーグッドインジケータ
- ◆ 電圧シーケンス(MAX1964)またはトラッキング(MAX1965)

型番

PART	TEMP. RANGE	PIN-PACKAGE	fosc (kHz)
MAX1964TEEE	-40°C to +85°C	16 QSOP	200
MAX1965TEEP	-40°C to +85°C	20 QSOP	200

ピン配置



トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

ABSOLUTE MAXIMUM RATINGS

IN, B2, B3, B4 to GND	-0.3V to +30V
B5 to OUT	-20V to +0.3V
VL, POK, FB, FB2, FB3, FB4, FB5 to GND	-0.3V to +6V
LX to BST	-6V to +0.3V
BST to GND	-0.3V to +36V
DH to LX	-0.3V to (VBST + 0.3V)
DL, OUT, COMP, ILIM to GND	-0.3V to (VL + 0.3V)
VL Output Current	50mA
VL Short Circuit to GND	≤ 100ms

Continuous Power Dissipation (TA = +70°C)	
16-Pin QSOP (derate 8.3mW/°C above +70°C)	666mW
20-Pin QSOP (derate 9.1mW/°C above +70°C)	727mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(VIN = 12V, ILIM = FB = GND, VBST - VLX = 5V, TA = 0°C to +85°C. Typical values are at TA = +25°C, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL						
Operating Input Voltage Range (Note 1)	VIN		4.5		28	V
Quiescent Supply Current	IIN	VFB = 0, VOUT = 4V, VFB2 = VFB3 = VFB4 = 1.5V, VFB5 = -0.1V	MAX1964	1.25	2.5	mA
			MAX1965	1.5	3.0	
VL REGULATOR						
Output Voltage	VL	6V < VIN < 28V, 0.1mA < ILOAD < 20mA	4.75	5.00	5.25	V
Line Regulation		VIN = 6V to 28V			3.0	%
Undervoltage Lockout Trip Level	VUVLO	VL rising, 3% hysteresis (typ)	3.2	3.5	3.8	V
Minimum Bypass Capacitance	CBYP(MIN)	10mΩ < ESR < 500mΩ		1		μF
DC-DC CONTROLLER						
Output Voltage (Preset Mode)	VOUT	FB = GND	3.272	3.34	3.355	V
Typical Output Voltage Range (Adjustable Mode) (Note 2)	VOUT		VSET	0.75 × VIN		V
FB Set Voltage (Adjustable Mode)	VSET	FB = COMP	1.221	1.236	1.252	V
FB Dual-Mode™ Threshold			50	100	150	mV
FB Input Leakage Current	IFB	VFB = 1.5V		0.01	100	nA
FB to COMP Transconductance	gm	FB = COMP, ICOMP = ±5μA	70	100	140	μS
Current-Sense Amplifier Voltage Gain	ALIM	VIN - VLX = 250mV	4.46	4.9	5.44	V/V
Current-Limit Threshold (Internal Mode)	VVALLEY	VILIM = 5.0V	190	250	310	mV
Current-Limit Threshold (External Mode)	VVALLEY	VILIM = 2.5V	440	530	620	mV
Switching Frequency	fOSC		160	200	240	kHz

Dual Mode is a trademark of Maxim Integrated Products, Inc.

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

ELECTRICAL CHARACTERISTICS

($V_{IN} = 12V$, $I_{LIM} = FB = GND$, $V_{BST} - V_{LX} = 5V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Maximum Duty Cycle	D_{MAX}		77	82	90	%
Soft-Start Period	t_{SOFT}			1024		1/fOSC
Soft-Start Step Size				$V_{REF}/64$		V
FB Power-Up Sequence Threshold		MAX1964, FB rising, B2 turns on		1.145		V
DH Output Low Voltage		$I_{SINK} = 10mA$, measured from DH to LX			40	mV
DH Output High Voltage		$I_{SOURCE} = 10mA$, measured from BST to DH	40			mV
DL Output Low Voltage		$I_{SINK} = 10mA$, measured from DL to GND			20	mV
DL Output High Voltage		$I_{SOURCE} = 10mA$, measured from DL to GND	$V_L - 0.1$			V
DH On-Resistance		High (DH to BST) and low (DH to LX)		1.5	4	Ω
DL On-Resistance		High (DL to VL)		4.3	10	Ω
		Low (DL to GND)		0.7	2	
Output Drive Current		Sourcing or sinking, V_{DH} or $V_{DL} = V_L/2$		0.5		A
LX, BST Leakage Current		$V_{BST} = V_{LX} = V_{IN} = 28V$, $V_{FB} = 1.5V$		0.04	10	μA
POSITIVE ANALOG GAIN BLOCKS						
FB2, FB3, FB4 Regulation Voltage		$V_{B2} = V_{B3} = V_{B4} = 5V$, $I_{B2} = I_{B3} = I_{B4} = 1mA$ (sink)	1.226	1.24	1.257	V
FB2 Power-Up Sequence Threshold		MAX1964, FB2 rising, B3 turns on		1.145		V
FB2, FB3, FB4 to B ₋ Transconductance Error	ΔV_{FB-}	$V_{B2} = V_{B3} = V_{B4} = 5V$, $I_{B2} = I_{B3} = I_{B4} = 0.5mA$ to $5mA$ (sink)		13	22	mV
Feedback Input Leakage Current	I_{FB-}	$V_{FB2} = V_{FB3} = V_{FB4} = 1.5V$		0.01	100	nA
Driver Sink Current	I_{B-}	$V_{FB2} = V_{FB3} = V_{FB4} = 1.188V$	$V_{B2} = V_{B3} = V_{B4} = 2.5V$	10	21	mA
			$V_{B2} = V_{B3} = V_{B4} = 4.0V$		24	
NEGATIVE ANALOG GAIN BLOCK						
FB5 Regulation Voltage		$V_{B5} = V_{OUT} - 2V$, $V_{OUT} = 3.5V$, $I_{B5} = 1mA$ (source)	-20	-5	+10	mV
FB5 to B5 Transconductance Error	ΔV_{FB5}	$V_{B5} = 0$, $I_{B5} = 0.5mA$ to $5mA$ (source)		-13	-20	mV
Feedback Input Leakage Current	I_{FB5}	$V_{FB5} = -100mV$		0.01	100	nA
Driver Source Current	I_{B5}	$V_{FB5} = 200mV$, $V_{B5} = V_{OUT} - 2.0V$, $V_{OUT} = 3.5V$	10	25		mA
POWER GOOD (POK)						
OUT Trip Level (Preset Mode)		FB = GND, falling edge, 3% hysteresis (typ)	2.88	3.0	3.12	V
FB Trip Level (Adjustable Mode)		Falling edge, 3% hysteresis (typ)	1.070	1.114	1.159	V
FB2, FB3, FB4 Trip Level		Falling edge, 3% hysteresis (typ)	1.070	1.114	1.159	V
FB5 Trip Level		Rising edge, 35mV hysteresis (typ)	368	530	632	mV
POK Output Low Level		$I_{SINK} = 1mA$			0.4	V
POK Output High Leakage		$V_{POK} = 5V$			1	μA

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $I_{LIM} = FB = GND$, $V_{BST} - V_{LX} = 5V$, $T_A = 0^{\circ}C$ to $+85^{\circ}C$. Typical values are at $T_A = +25^{\circ}C$, unless otherwise noted.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
THERMAL PROTECTION (NOTE 3)						
Thermal Shutdown		Rising temperature		160		$^{\circ}C$
Thermal Shutdown Hysteresis				15		$^{\circ}C$

ELECTRICAL CHARACTERISTICS

($V_{IN} = 12V$, $I_{LIM} = FB = GND$, $V_{BST} - V_{LX} = 5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
GENERAL						
Operating Input Voltage Range (Note 1)	V_{IN}		4.5		28	V
Quiescent Supply Current	I_{IN}	$V_{FB} = 0$, $V_{OUT} = 4V$, $V_{FB2} = V_{FB3} = V_{FB4} = 1.5V$, $V_{FB5} = -0.1V$	MAX1964		2.5	mA
			MAX1965		3.0	
VL REGULATOR						
Output Voltage	V_L	$6V < V_{IN} < 28V$, $0.1mA < I_{LOAD} < 20mA$	4.75		5.25	V
Line Regulation		$V_{IN} = 6V$ to $28V$			3.0	%
Undervoltage Lockout Trip Level	V_{UVLO}	V_L rising, 3% hysteresis (typ)	3.0		4.0	V
DC-DC CONTROLLER						
Output Voltage (Preset Mode)	V_{OUT}	$FB = GND$	3.247		3.38	V
Feedback Set Voltage (Adjustable Mode)	V_{SET}	$FB = COMP$	1.211		1.261	V
Current-Sense Amplifier Voltage Gain	A_{LIM}	$V_{IN} - V_{LX} = 250mV$	4.12		5.68	V/V
Current-Limit Threshold (Internal Mode)	V_{VALLEY}	$V_{ILIM} = 5.0V$	150		350	mV
Current-Limit Threshold (External Mode)	V_{VALLEY}	$V_{ILIM} = 2.5V$	400		660	mV
Switching Frequency	f_{OSC}		160		240	kHz
Maximum Duty Cycle	D_{MAX}		74		90	%
POSITIVE ANALOG GAIN BLOCKS						
FB2, FB3, FB4 Regulation Voltage		$V_{B2} = V_{B3} = V_{B4} = 5V$, $I_{B2} = I_{B3} = I_{B4} = 1mA$ (sink)	1.215		1.265	V
FB2, FB3, FB4 to B ₋ Transconductance Error	ΔV_{FB-}	$V_{B2} = V_{B3} = V_{B4} = 5V$, $I_{B2} = I_{B3} = I_{B4} = 0.5mA$ to $5mA$ (sink)			28	mV

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 12V$, $I_{LIM} = FB = GND$, $V_{BST} - V_{LX} = 5V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
NEGATIVE ANALOG GAIN BLOCK						
FB5 Regulation Voltage		$V_{B5} = V_{OUT} - 2V$, $V_{OUT} = 3.5V$, $I_{B5} = 1mA$ (source)	-25		+10	mV
FB5 to B5 Transconductance Error	ΔV_{FB5}	$V_{B5} = 0$, $I_{B5} = 0.5mA$ to $5mA$ (source)			-30	mV
POWER GOOD (POK)						
OUT Trip Level (Preset Mode)		FB = GND, falling edge, 3% hysteresis (typ)	2.85		3.15	V
FB Trip Level (Adjustable Mode)		Falling edge, 3% hysteresis (typ)	1.058		1.17	V
FB2, FB3, FB4 Trip Level		Falling edge, 3% hysteresis (typ)	1.058		1.17	V
FB5 Trip Level		Rising edge, 35mV hysteresis (typ)	325		675	mV

Note 1: Connect VL to IN for operation with $V_{IN} < 5V$.

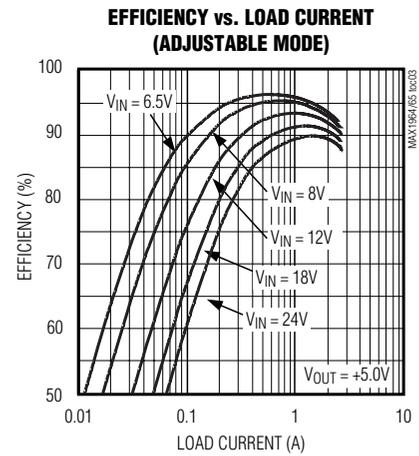
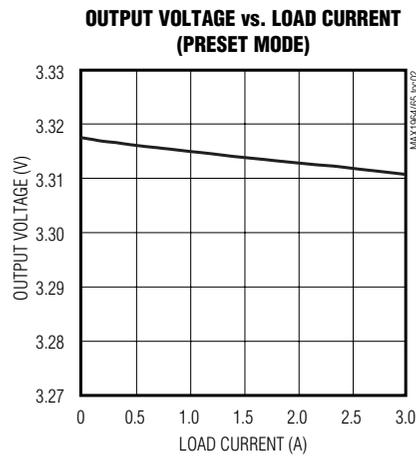
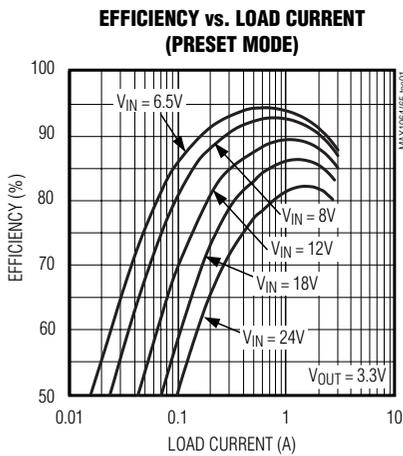
Note 2: See *Output Voltage Selection* section.

Note 3: The internal 5V linear regulator (VL) powers the thermal shutdown block. Shorting VL to GND disables thermal shutdown.

Note 4: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

標準動作特性

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{OUT} = 3.3V$, $T_A = +25^{\circ}C$, unless otherwise noted.)

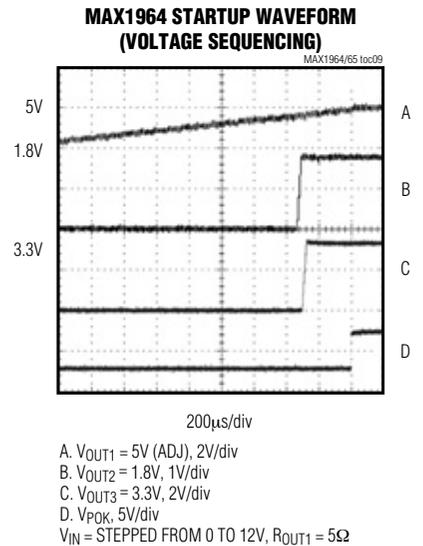
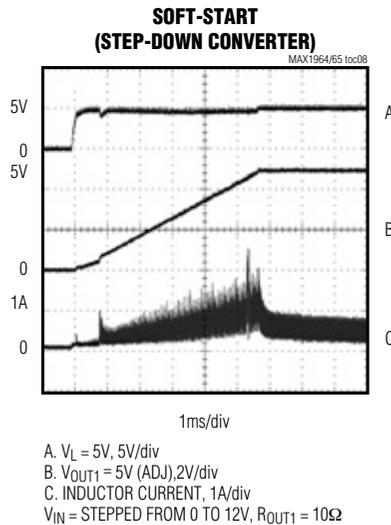
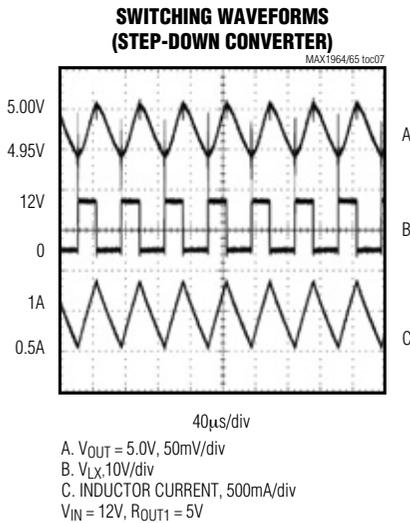
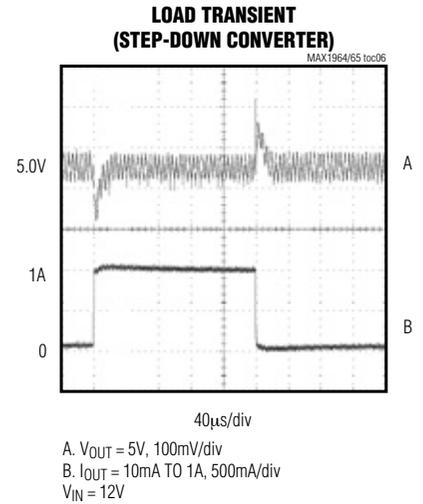
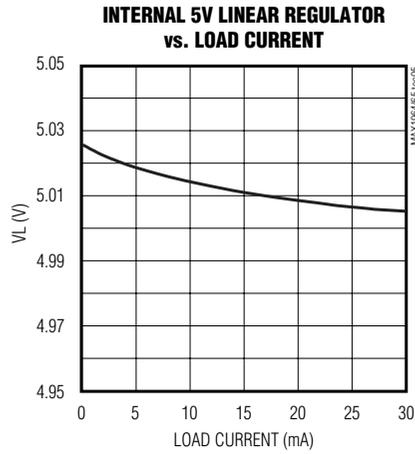
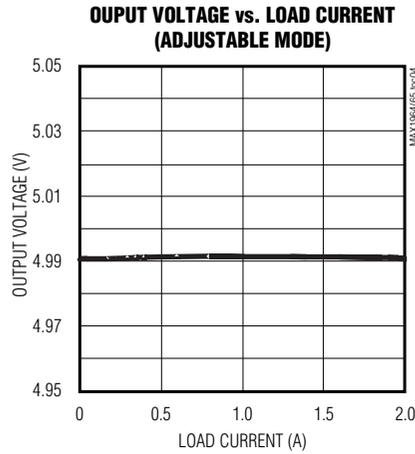


トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{OUT} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



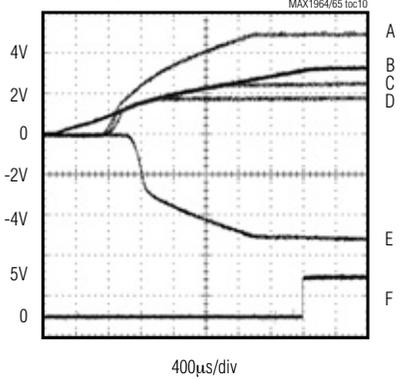
トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{OUT} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)

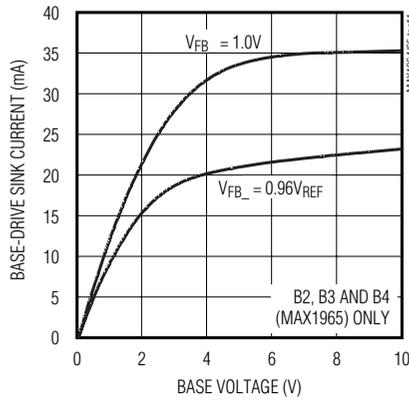
**MAX1965 STARTUP WAVEFORM
(VOLTAGE TRACKING)**



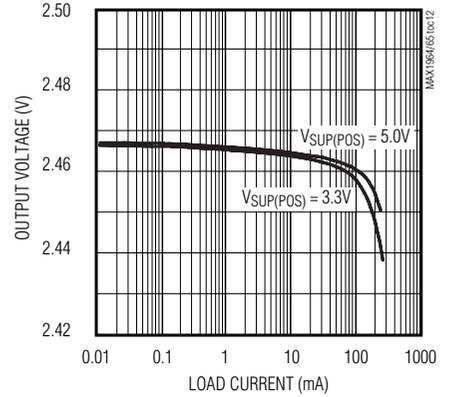
A. $V_{OUT4} = 5.0V$, 2V/div
B. $V_{OUT1} = 3.3V$, 2V/div
C. $V_{OUT2} = 2.5V$, 2V/div
 $V_{IN} =$ STEPPED FROM 0 TO 12V,
 $R_{OUT1} = 6.6\Omega$
CIRCUIT OF FIGURE 6

D. $V_{OUT3} = 1.8V$ /div
E. $V_{OUT5} = -5.0V$, 2V/div
F. V_{POK} , 5V/div

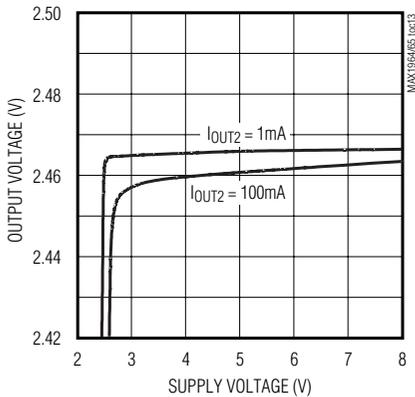
**POSITIVE LINEAR REGULATOR BASE-
DRIVE CURRENT vs. BASE-DRIVE VOLTAGE**



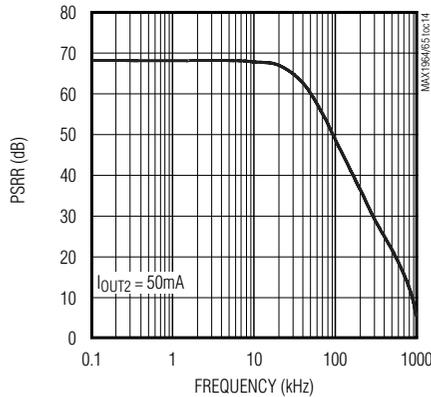
**POSITIVE LINEAR REGULATOR
OUTPUT VOLTAGE vs. LOAD CURRENT
($Q_{LDO} = 2N3905$)**



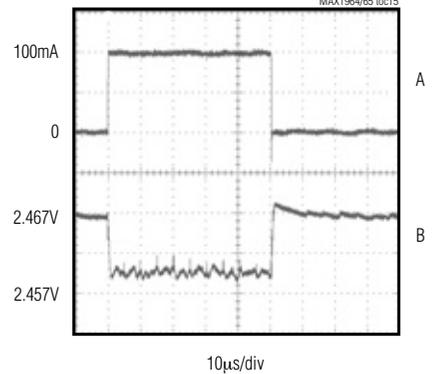
**POSITIVE LINEAR REGULATOR
OUTPUT VOLTAGE vs. SUPPLY VOLTAGE
($Q_{LDO} = 2N3905$)**



**POSITIVE LINEAR REGULATOR
POWER-SUPPLY REJECTION RATIO
($Q_{LDO} = 2N3905$)**



**POSITIVE LINEAR REGULATOR
LOAD TRANSIENT
($Q_{LDO} = 2N3905$)**



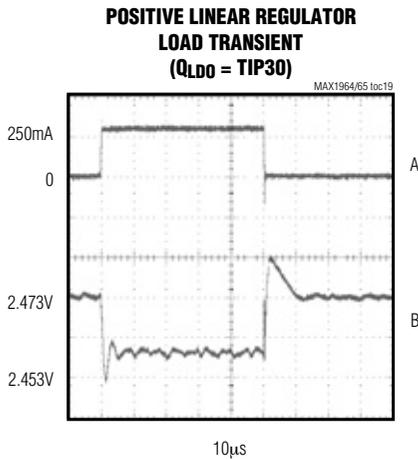
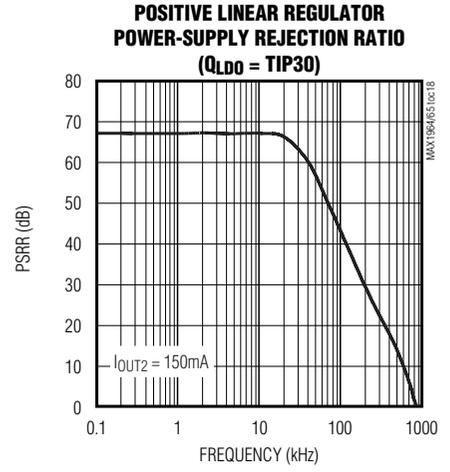
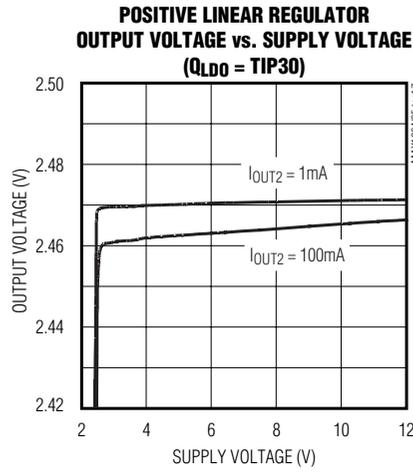
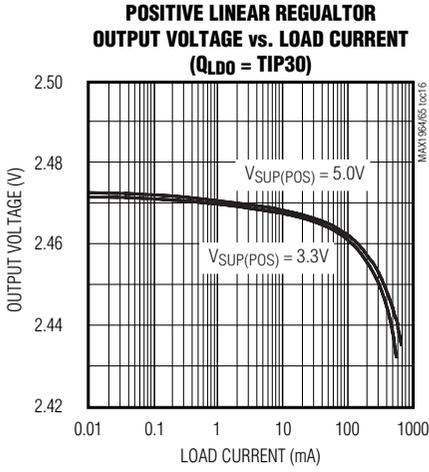
A. $I_{OUT2} = 1mA$ TO 100mA, 50mA/div
B. $V_{OUT2} = 2.5V$, 5mV/div
 $C_{LDO(POS)} = 10\mu F$ CERAMIC, $V_{SUP(POS)} = 3.3V$
CIRCUIT OF FIGURE 1

トラッキング/シーケンス3出力/5出力 電源コントローラ

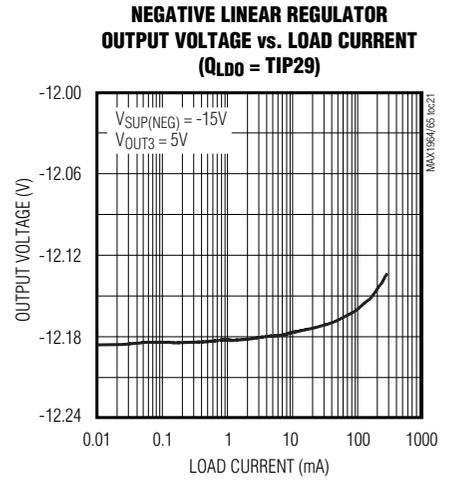
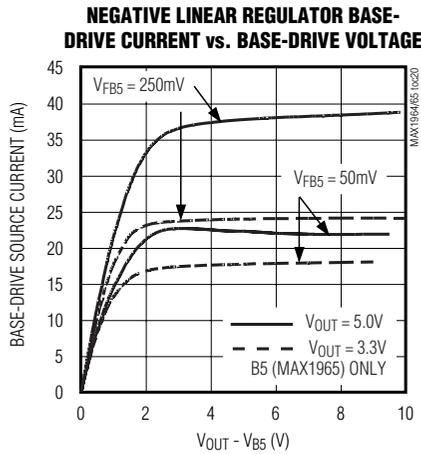
MAX1964/MAX1965

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{OUT} = 3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



A. $I_{OUT2} = 10mA$ TO $250mA$, 200mA/div
B. $V_{OUT2} = 2.5V$, 10mV/div
 $C_{LDO(POS)} = 10\mu F$ CERAMIC, $V_{SUP(POS)} = 3.3V$
CIRCUIT OF FIGURE 1

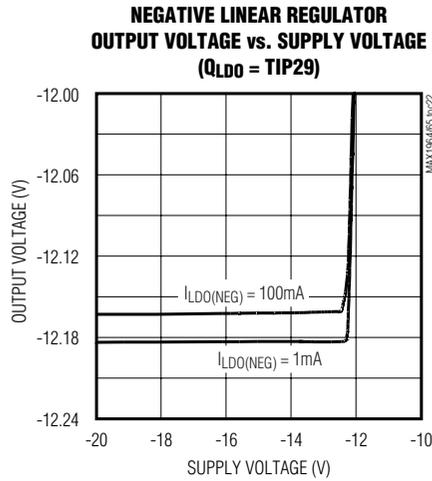


トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

標準動作特性(続き)

(Circuit of Figure 1, $V_{IN} = 12V$, $V_{OUT} = -3.3V$, $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子		名称	機能
MAX1964	MAX1965		
1	1	POK	オープンドレインパワーグッド出力。POKは、出力のいずれかがそのレギュレーションポイントを超えるとローになります。また、出力がすべてレギュレーション状態にあるときハイインピーダンスになります。電圧をロジックレベルにするにはPOKとVLの間に抵抗器を接続して下さい。
2	2	COMP	補償端子。補償ネットワークをGNDに接続して制御ループを補償して下さい。
3	3	OUT	安定化出力電圧ハイインピーダンス検出入力。内部で抵抗分圧器と負ゲインブロックに接続されています(MAX1965)。
4	4	FB	デュアルモードスイッチングレギュレータのフィードバック入力。プリセットされた3.3V出力の場合はGNDに接続して下さい。抵抗分圧器を出力からFB、さらにGNDに接続して、出力電圧を $1.236V \sim 0.75 \times V_{IN}$ に調整して下さい。フィードバックの設定点は1.236Vです。
5	5	B2	オープンドレイン出力PNPトランジスタドライバ(レギュレータ2)。内部でDMOSのドレインに接続されています。B2を外部PNPバストラジスタのベースに接続して正リニアレギュレータを形成します。
6	6	FB2	アナログゲインブロックフィードバック入力(レギュレータ2)。抵抗分圧器を正リニアレギュレータの出力とGNDの間に接続して、出力電圧を調整して下さい。フィードバック設定点は1.24Vです。

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

端子説明(続き)

端子		名称	機能
MAX1964	MAX1965		
7	7	B3	オープンドレイン出力PNPトランジスタドライバ(レギュレータ3)。内部でDMOSのドレインに接続されています。B3を外部PNPバスタランジスタのベースに接続して正リニアレギュレータを形成します。
8	8	FB3	アナログゲインブロックフィードバック入力(レギュレータ3)。抵抗分圧器を正リニアレギュレータの出力とGNDの間に接続して、出力電圧を調整して下さい。フィードバック設定点は1.24Vです。
—	9	B4	オープンドレイン出力PNPトランジスタドライバ(レギュレータ4)。内部でDMOSのドレインに接続されています。B4を外部PNPバスタランジスタのベースに接続して正リニアレギュレータを形成します。
—	10	FB4	アナログゲインブロックフィードバック入力(レギュレータ4)。抵抗分圧器を正リニアレギュレータの出力とGNDの間に接続して、出力電圧を調整して下さい。フィードバック設定点は1.24Vです。
—	11	B5	オープンドレイン出力NPNトランジスタドライバ(レギュレータ5)。内部でPチャネルMOSFETのドレインに接続されています。B5を外部NPNバスタランジスタのベースに接続して負リニアレギュレータを形成します。
—	12	FB5	アナログゲインブロックフィードバック入力(レギュレータ5)。抵抗分圧器を負リニアレギュレータの出力と正リファレンス電圧(通常は、正リニアレギュレータ出力の1つ)の間に接続して、出力電圧を調整して下さい。フィードバック設定点はGNDです。
9	13	ILIM	デュアルモード電流制限調整入力。デフォルトの250mV電流制限スレッショルドを利用する場合は、VLに接続して下さい。可変モードでは、電流制限スレッショルド電圧がILIMの電圧の1/5です。抵抗分圧器をVLとGNDの間に接続して、 V_{ILIM} を500mV~2.5Vに調整して下さい。デフォルト値250mVへの切替えロジックスレッショルドは、およそVL - 1Vです。
10	14	GND	グラウンド
11	15	DL	ローサイドゲートドライバ出力。DLはGNDとVLの間でスイングします。
12	16	LX	インダクタ接続。INとLXの間は電流検出に使用され、LXとGNDの間は電流制限に使用されます。
13	17	DH	ハイサイドゲートドライバ出力。DHはLXとBSTの間でスイングします。
14	18	BST	ブーストフライングコンデンサ接続。標準アプリケーション回路に示すように、BSTを外部ブーストダイオードとコンデンサに接続して下さい。
15	19	VL	内部5Vリニアレギュレータ出力。ICに電源を供給し、DLローサイドゲートドライバ及び外部のブーストダイオードとコンデンサに給電します。1 μ F以上のセラミックコンデンサでGNDにバイパスして下さい。
16	20	IN	入力電源電圧、4.5V~28V。1 μ F以上のセラミックコンデンサを用いてICの近くでGNDにバイパスして下さい。

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

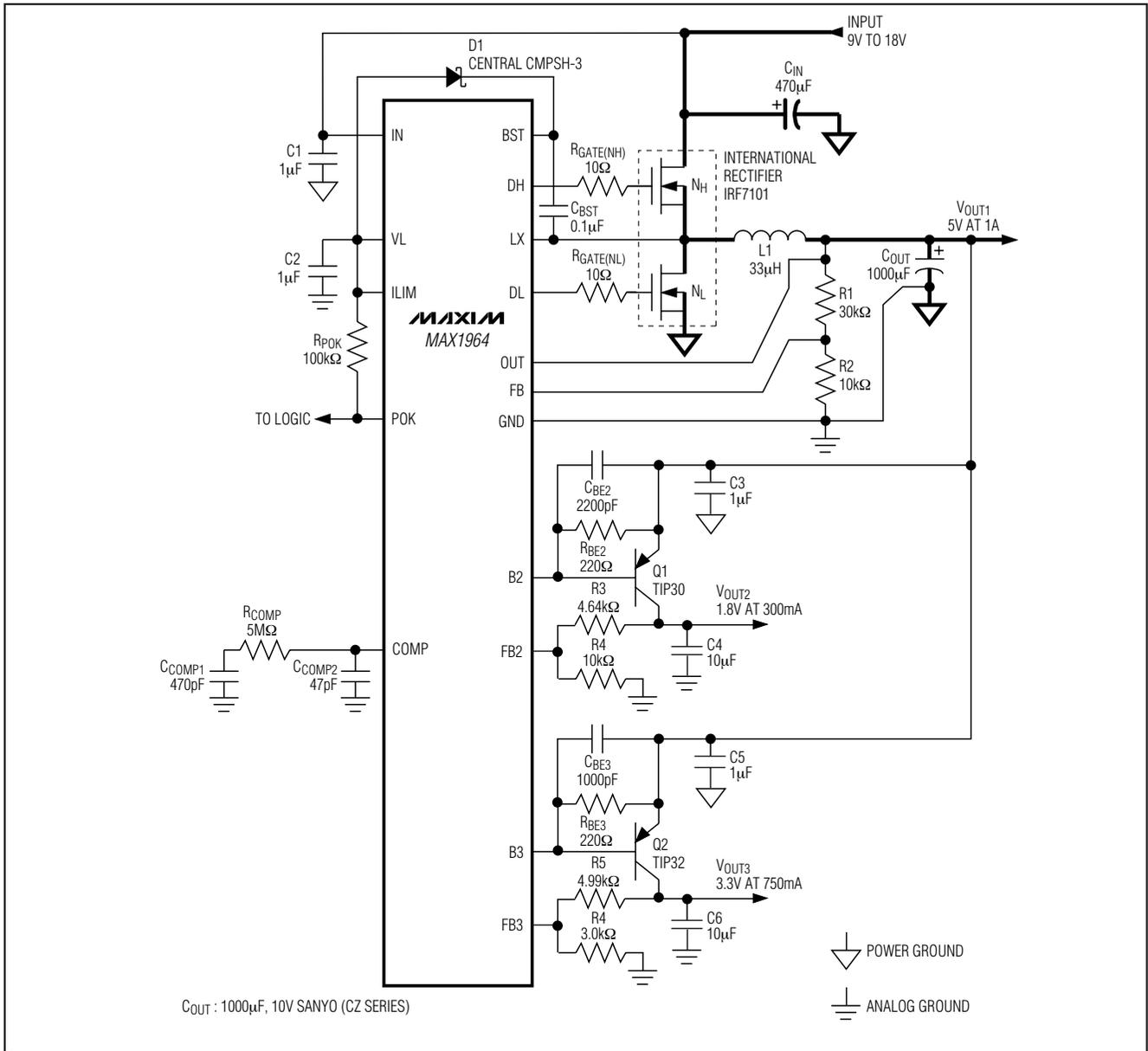


図1. MAX1964標準アプリケーション回路

詳細

MAX1964/MAX1965電源コントローラは、ケーブルとxDSLモデムのシステム電源を提供します。メインステップダウンDC-DCコントローラは、電流モードのパルス幅変調(PWM)制御方式により動作し、補償が容易で負荷とラインの過渡応答が優れています。

MAX1964は2つの正補助出力電圧を別途安定化するための2つのアナログゲインブロックを内蔵し、MAX1965

は3つの正補助出力電圧と1つの負補助出力電圧を別途安定化するための4つのアナログゲインブロックを内蔵しています。正レギュレータゲインブロックは、低電圧レールをメインステップダウンコンバータから直接発生させるか、もしくは高電圧をステップダウンコンバータから結合巻線を用いて発生させます。負ゲインブロックは、結合巻線とともに用いられ、-5V、-12V、-15Vを発生します。

トラッキング/シーケンス3出力/5出力 電源コントローラ

DC-DCコントローラ

MAX1964/MAX1965ステップダウンコンバータは、パルス幅変調(PWM)電流モード制御方式を採用しています(図2)。内部の相互コンダクタンスアンプは、COMP端子に積分された誤差電圧を発生します。電流モードPWMコントローラの中心は開ループコンパレータで、これは積分された電圧のフィードバック信号を増幅された電流検出信号及びスロープ補償ランプの和と比較します。内部クロックの各立上りエッジでターンオンしたハイサイドMOSFETは、PWMコンパレータがトリップするかデューティサイクルが最大に達するまでオンの状態を続けます。このオンタイムの間、インダクタに流れる電流が徐々に増加し、出力に電流を供給して磁場にエネルギーを蓄えます。電流モードフィードバックシステムは、ピークインダクタ電流を出力電圧誤差信号に従って安定化します。平均インダクタ電流はピークインダクタ電流とほぼ同じであるので(インダクタの値が比較的大きく、そのためリップル電流がきわめて小さいと仮定すると)、回路はスイッチモード相互コンダクタンスアンプとして動作します。この場合、電圧モードPWMで通常現れる出力LCフィルタ極が高周波側に移動します。内側ループの安定性を維持してインダクタ電流が階段状になるのを防止するために、スロープ補償ランプをメインPWMコンパレータに加算します。

後半のサイクルでは、ハイサイドMOSFETがターンオフしてローサイドNチャネルMOSFETがターンオンします。ここで、インダクタはその電流が徐々に減少するにつれて蓄えられたエネルギーを放出し、電流を出力に供給します。そのため、出力コンデンサは、インダクタ電流が負荷電流を超えると電荷を蓄え、インダクタ電流が減少すると放電して負荷両端の電圧を平滑します。インダクタ電流が選択した電流制限値を超えた過負荷状態では(電流制限の項を参照)、ハイサイドMOSFETはクロックの立上りエッジでターンオンせず、ローサイドMOSFETはオンのままでインダクタ電流が徐々に減少します。

MAX1964/MAX1965は強制PWMモードで動作するので、軽負荷においてもコントローラは一定のスイッチング周波数を維持し、トランスを使用するアプリケーションでのクロスレギュレーション誤差が最小限に抑えられます。したがって、ローサイドゲートドライブ波形は、軽負荷でインダクタ電流を反転させるハイサイドゲートドライブ波形を補完します。

電流検出アンプ

1つのMAX1964/MAX1965の1つの電流検出回路は、ハイサイドMOSFETのオン抵抗により発生する電流検出

電圧($R_{DS(ON)} \times I_{INDUCTOR}$)を増幅します($A_V=4.9$)。増幅されたこの電流検出信号と内部のスロープ補償信号は、加算され(V_{SUM})、PWMコンパレータの反転入力に供給されます。 V_{SUM} が積分されたフィードバック電圧(V_{COMP})を超えると、PWMコンパレータがハイサイドMOSFETをターンオフさせます。ハイサイドMOSFETはコントローラから5mm以内の場所に配置し、ケルビン検出接続を用いてINとLXをMOSFETに接続することにより、電流検出精度を保証し安定性を確保して下さい。

電流制限回路

電流制限回路には、ローサイドMOSFETのオン抵抗を検出素子として用いたユニークな「谷間」電流制限アルゴリズムを採用しています(図3)。ローサイドMOSFET両端の電圧($R_{DS(ON)} \times I_{INDUCTOR}$)が発振器の新たなサイクルの開始時点で電流制限スレッショルドを超えると、MAX1964/MAX1965はハイサイドMOSFETのターンオンを阻止します。実際のピーク電流は、電流制限スレッショルドよりもインダクタリップル電流分だけ大きい値です。そのため、正確な電流制限特性と最大負荷能力は、ローサイドMOSFETのオン抵抗、インダクタ値、入力電圧、及び出力電圧で決まります。こうした不確定性を代償として堅牢で損失のない過電流制限が得られます。

可変モードでは、電流制限スレッショルド電圧は、ILIMの電圧の約1/5($I_{VALLEY}=0.2 \times V_{ILIM}$)です。抵抗分圧器をVLからILIM、さらにGNDに接続することにより電流制限スレッショルドを調節して下さい。電流制限スレッショルドは、106mV~530mVに設定できます。この範囲は500mV~2.5VのILIM入力電圧に対応しています。この可変電流制限は、広範なオン抵抗特性を有するMOSFETに対応できます(設計手順の項を参照)。電流制限スレッショルドのデフォルト値は、ILIMをVLに接続したとき250mVです。250mVのデフォルト値に切り替えるためのロジックスレッショルドは、約VL-1Vです。プリント基板レイアウトの指針を順守し、LXとGNDに現れる電流検出信号がノイズとDC誤差で影響されないようにして下さい。ICは、短い(5mm以下)まつすぐなトレースのケルビン検出接続によりローサイドMOSFETの近くに取り付ける必要があります。

同期整流器ドライバ(DL)

同期整流は、通常のショットキキャッチダイオードを低抵抗のMOSFETスイッチで置き換えることにより整流器の導電損失を低減するものです。MAX1964/MAX1965でも同期整流器を用いてブーストゲートドライバ回路が適切にスタートアップできるようにし、電流制限信号を供給します。

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

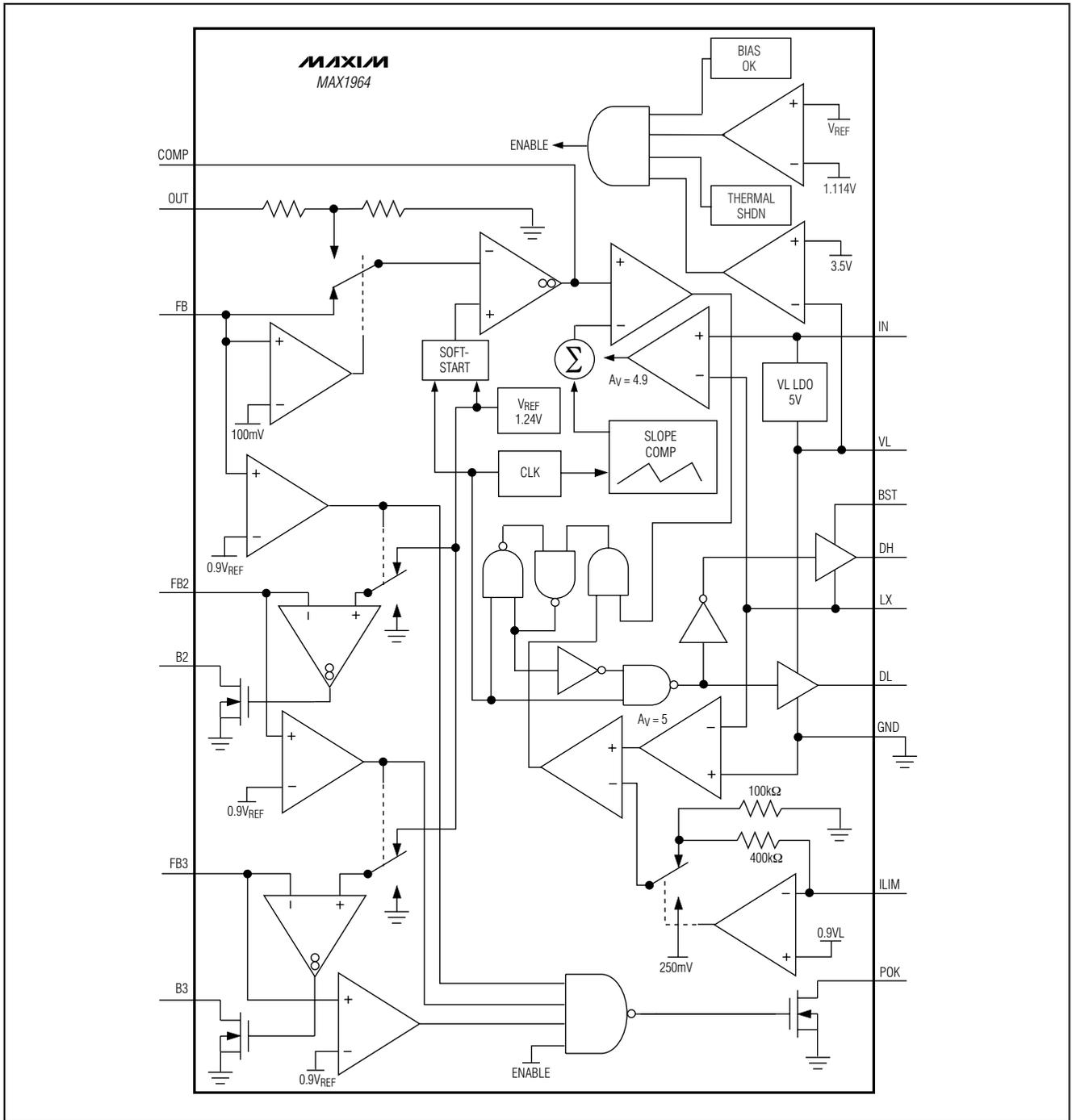


図2a. MAX1964のファンクションダイアグラム

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

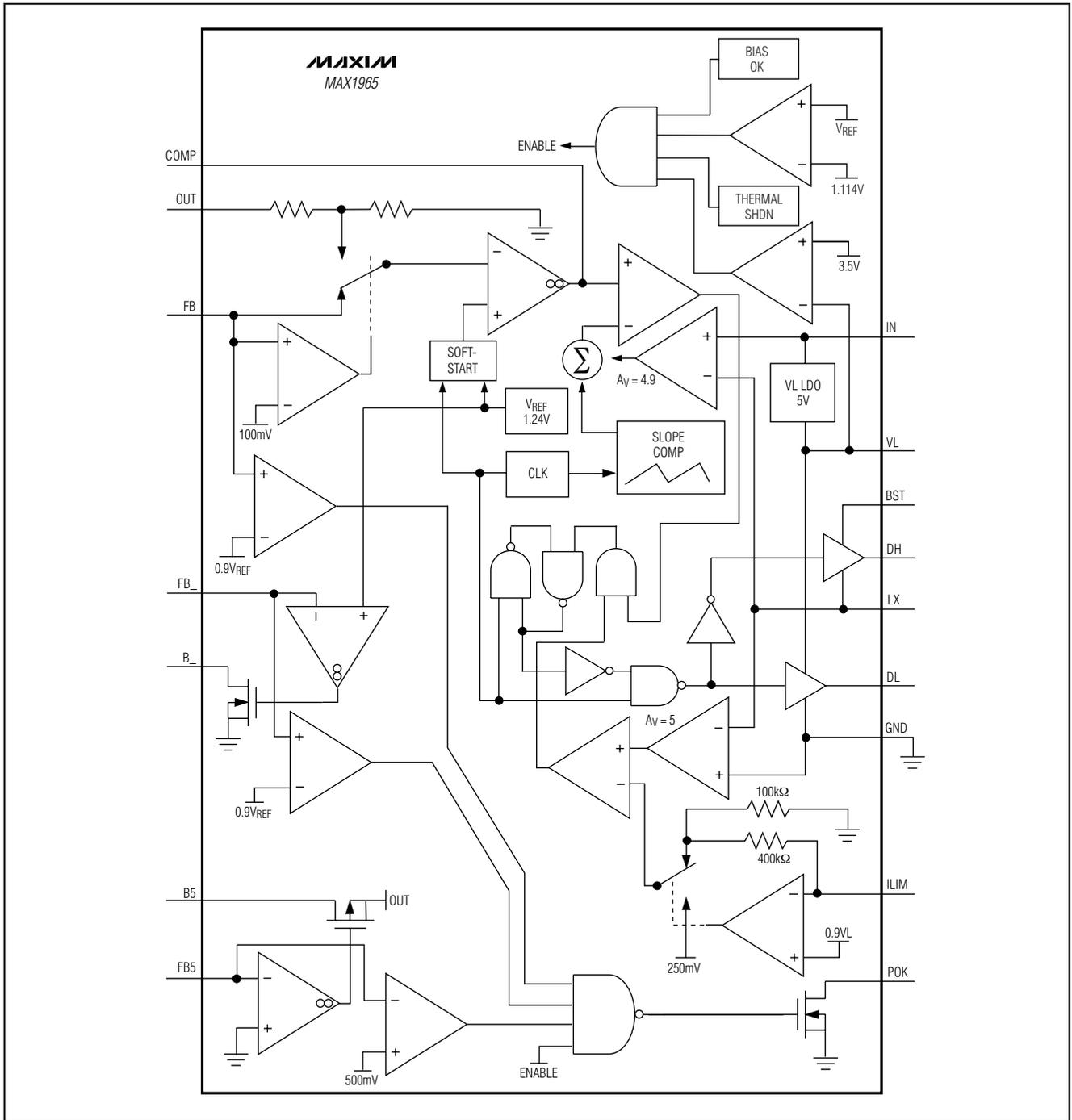


図2b. MAX1965のファンクションダイアグラム

トラッキング/シーケンス3出力/5出力 電源コントローラ

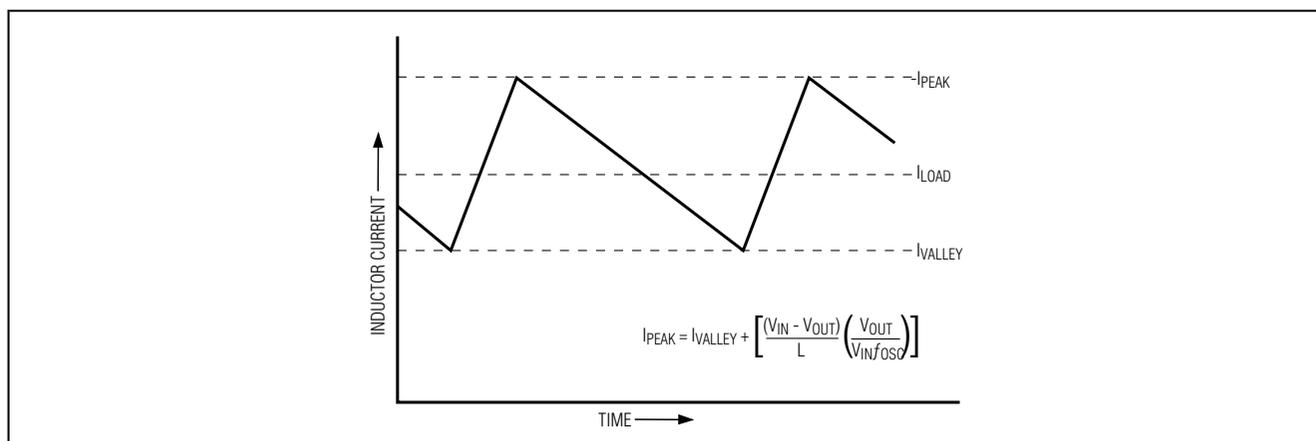


図3. 「谷間」電流制限スレッシュホールド点

DLローサイドドライブの波形は、DHハイサイドドライブの波形を常に補完します(デッドタイムを制御して貫通電流すなわち「シュートスルー」を防止します)。デッドタイム回路は、DL出力を監視し、DLが完全にオフになるまではハイサイドFETがターンオンしないようにします。デッドタイム回路が正常に動作するには、DLドライバとMOSFETゲートの間に低抵抗かつ低インダクタンスの経路が必要です。このような経路がない場合、MAX1964/MAX1965の検出回路網は、ゲート電荷が実際に残っていても、MOSFETゲートが「オフ」として解釈します。できる限り短く幅広い(MOSFETがデバイスから1インチ離れている場合は幅が50mil~100mil)トレースを使用して下さい。他方のエッジ(DHがターンオフしたとき)のデッドタイムは、一定の内部遅延により決まります。

ハイサイドゲートドライブ電源(BST)

ハイサイドNチャンネルスイッチのゲートドライブ電圧は、フライングコンデンサブースト回路により発生します(図1)。BSTとLXの間のコンデンサは、ハイサイドMOSFETのゲート及びソース端子と並列に接続され、VL電源から交互に充電されます。

スタートアップの際、同期整流器(ローサイドMOSFET)がLXを強制的にグランドに接続し、ブーストコンデンサを5Vに充電します。後半のサイクルが始まると、スイッチモード電源電圧がBSTとDHの間の内部スイッチを閉じるによりハイサイドMOSFETをターンオンします。こうして、ハイサイドスイッチのターンオンに必要なゲート・ソース間電圧が供給されます。この動作では、5Vのゲートドライブ信号が入力電圧以上に昇圧されます。

内部5Vリニアレギュレータ(VL)

電流検出アンプを除くMAX1964/MAX1965の機能はすべて、内部でオンチップ低ドロップアウト5Vレギュレータから給電されます。最大レギュレータ入力電圧

(VIN)は28Vです。1μF以上のセラミックコンデンサでレギュレータの出力(VL)をGNDにバイパスして下さい。VINとVLの間のドロップアウト電圧は標準で200mVです。したがって、VINが5.2Vよりも小さいとき、VLは通常VIN - 200mVです。

内部リニアレギュレータは、最大20mAの電源で、ICとローサイドゲートドライブへの給電、外部ブーストコンデンサの充電、小さい外部負荷への給電が可能です。特に大型のFETを駆動するとき、レギュレータ電流は外部負荷に全くもしくはほとんど利用できない場合があります。例えば、200kHzでスイッチングを行うとき、全ゲート電荷が40nCの大型FETでは40nC x 200kHz、すなわち8mAが必要です。

低電圧ロックアウト

VLが3.5V以下になると、MAX1964/MAX1965は適切な判断を行うには電源電圧が低すぎると見なし、低電圧ロックアウト(UVLO)回路網がスイッチングを禁止してPOKを強制的にローに駆動し、さらにDLとDHゲートドライブも強制的にローに駆動します。VLが3.5Vよりも高くなると、コントローラが出力をパワーアップします(スタートアップの項を参照)。

スタートアップ

外部では、VLが3.5Vの低電圧ロックアウトスレッシュホールドよりも高くなると、MAX1964/MAX1965がスイッチングを開始します。しかし、次の4つの条件がすべて満たされなければコントローラはイネーブルされません。1) VLが3.5V低電圧ロックアウトスレッシュホールドを超えること。2) 内部リファレンスとその公称値の92%を超えること(VREF > 1.145V)。3) 内部バイアス回路網がパワーアップすること。4) 温度が限界値を超えないこと。MAX1964/MAX1965が内部のイネーブル信号をアクティブにすると、ステップダウンコントローラがスイッチングを開始し、ソフトスタートをイネーブルします。

トラッキング/シーケンス3出力/5出力 電源コントローラ

スタートアップ中にステップダウンコントローラの立上り速度を制御し入力サージ電流を低減するために、ソフトスタート回路網がリファレンス電圧まで徐々に立上ります。ソフトスタートの期間は1024クロックサイクル(1024/f_{OSC})で、内部ソフトスタートDACが64ステップで電圧を立ち上げます。ソフトスタートが完了すると、出力は出力容量と負荷に関係なくレギュレーション状態に達します。

出力電圧のシーケンス(MAX1964)

リファレンスがパワーアップした後、コントローラがスタートアップシーケンスを開始します。まず、ソフトスタートがイネーブルされた状態で、DC-DCステップダウンコンバータがパワーアップします。ステップダウンコンバータがその公称値の92%に達して(V_{FB}>1.145V)ソフトスタートが完了すると、コントローラが最初のリニアレギュレータをパワーアップします。最初のリニアレギュレータがその公称値の92%に達すると(V_{FB2}>1.145V)、第2のリニアレギュレータがパワーアップします。3つの出力電圧すべてがそれらの公称値の92%を超えるとアクティブハイのレディ信号(POK)がハイになります(パワーグッド出力の項を参照)。

出力電圧のトラッキング(MAX1965)

リファレンスがパワーアップした後、コントローラは5つの出力電圧すべてを同時にパワーアップします。ソフトスタートがイネーブルされた状態でメインDC-DCステップダウンコンバータはパワーアップし、その間にリニアレギュレータは完全にアクティブになります。しかし、リニアレギュレータの入力は、通常、ステップダウンコンバータの出力電圧に接続され、ここから入力電圧を受け取っています。リニアレギュレータは完全にアクティブであるため、パストランジスタが直ちに飽和し、これらの出力電圧はステップダウンコンバータの緩やかに立ち上る出力電圧をトラッキングすることができます(標準動作特性を参照)。5つの出力電圧すべてがそれらの公称値の92%を超えると、アクティブハイのレディ信号(POK)がハイになります(パワーグッド出力の項を参照)。

パワーグッド出力(POK)

POKはオープンドレイン出力です。出力のいずれかがその公称レギュレーション電圧の90%以下に下がると、MOSFETはターンオンしてPOKをローにします。出力のすべてがそれらの公称レギュレーション電圧の92%を超え、ソフトスタートが完了すると、POKはハイインピーダンスになります。ロジック電圧出力を得るには、プルアップ抵抗器をPOKからVLに接続します。多くのアプリケーションで100kΩの抵抗器が有効です。POKを使用しない場合は、グラウンドに接続するか未接続にしておきます。

過熱保護

過熱保護は、MAX1964/MAX1965内の全消費電力を制限します。ジャンクション温度がT_J=160°Cを超えたとき、温度センサがデバイスをシャットダウンし、DLとDHを強制的にローにするので、ICが冷えます。ジャンクション温度が15°C下がると温度センサはICを再びターンオンし、過熱状態が続く間は出力がリバルス状になります。VL出力が短絡されると、過熱保護がディセーブルされます。過熱時、メインステップダウンコンバータとリニアレギュレータはターンオフし、POKはローになり、ソフトスタートはリセットされます。

設計手順

DC-DCステップダウンコンバータ

出力電圧の選択

ステップダウンコントローラのフィードバック入力は、デュアルモード動作を行います。3.3Vにプリセットされた出力電圧を使用する場合は、出力をOUTに接続しFBをGNDに接続して下さい。または、MAX1964/MAX1965の出力電圧は、分圧器を出力からFB、さらにGNDに接続することにより調整することもできます(図4)。R2を5kΩ~50kΩの範囲で選択します。次式でR1を計算します。

$$R1 = R2 \left[\left(\frac{V_{OUT}}{V_{SET}} \right) - 1 \right]$$

ここで、V_{SET}=1.236Vで、V_{OUT}は1.236Vから約0.75×V_{IN}(最大20V)までの範囲です。V_{OUT}が5.5Vを超えている場合、OUTをGNDに接続するか(MAX1964)、OUTを出力電圧が2V~5Vの正リニアレギュレータの1つに接続して下さい(MAX1965)。

インダクタの値

ここで、インダクタンス値(L)、ピーク電流(I_{PEAK})、DC抵抗(R_{DC})の3つの重要なインダクタパラメータを指定する必要があります。下記の式には、インダクタのピークツーピークAC電流のDC負荷電流に対する比である定数LIRが含まれています。LIR値を大きくするとインダクタンス値を小さくすることができますが、損失と出力リップルが増えます。寸法と損失の適切な妥協点は、リップル電流と負荷電流の比が30%(LIR=0.3)です。スイッチング周波数、入力電圧、出力電圧、選択したLIRにより、次のようにインダクタの値が決定されます。

$$L = \frac{V_{OUT}(V_{IN} - V_{OUT})}{V_{IN} f_{SW} I_{LOAD(MAX)} LIR}$$

ここで、f_{SW}は200kHzです。正確なインダクタの値は重要でなく、寸法、コスト、効率の間のトレードオフを行うための調整が可能です。インダクタの値を小さく

トラッキング/シーケンス3出力/5出力 電源コントローラ

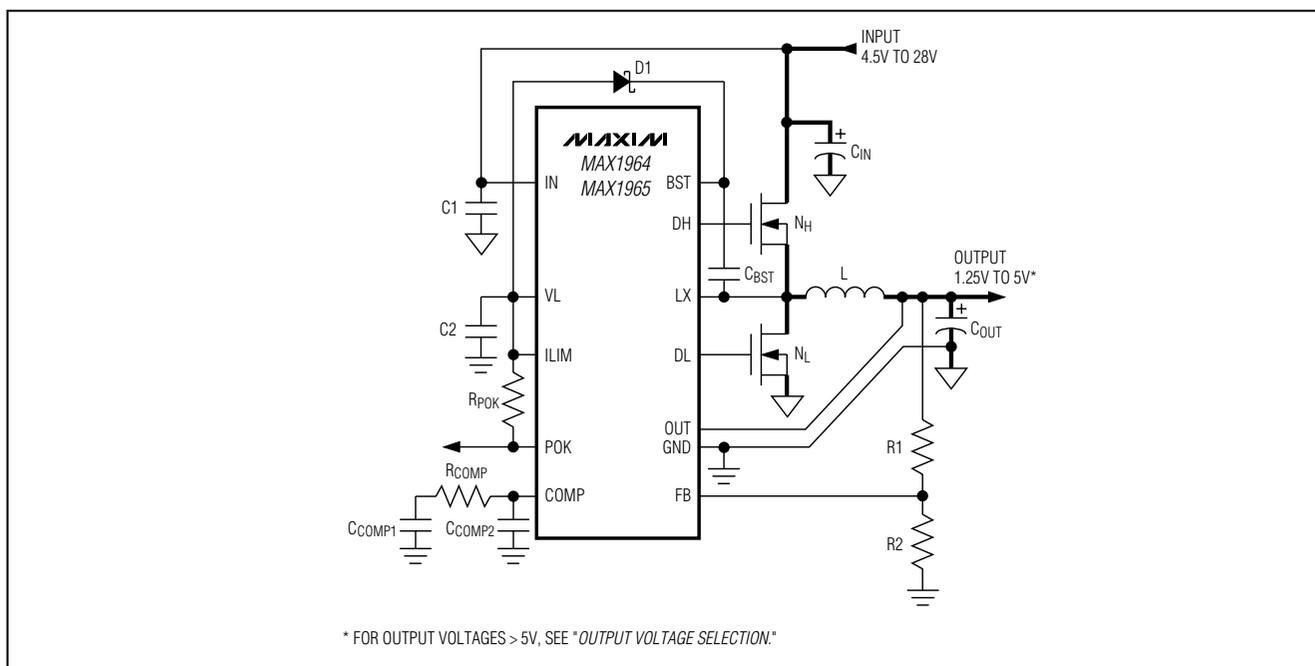


図4. 可変出力電圧

すると寸法とコストが減少しますが、ピーク電流が増えるため出力リップルが増加し効率が低下します。他方、インダクタの値が大きくなると効率が上がりますが、電線の巻数の増加によりある点で抵抗性の損失が低AC電流レベルによる利点を上回ってしまいます。

割り当てられた寸法を満たす、できる限り低いDC抵抗の低損失インダクタを探して下さい。粉末鉄も安価で200kHzでは有効ですが、多くの場合、フェライトコアが最良の選択肢です。選定したインダクタの飽和定格は、ピークインダクタ電流よりも大きくなければなりません。

$$I_{PEAK} = I_{LOAD(MAX)} + \left(\frac{LIR}{2}\right) I_{LOAD(MAX)}$$

電流制限値の設定

最小電流制限スレッショルドは、電流制限回路の最小許容レベルにおいて最大負荷電流を流せるだけの大きさでなければなりません。インダクタ電流の谷間は、次式のように $I_{LOAD(MAX)}$ からリップル電流の1/2を差し引いた値のところにあります。

$$\frac{V_{VALLEY(LOW)}}{R_{DS(ON)}} > I_{LOAD(MAX)} - \left(\frac{LIR}{2}\right) I_{LOAD(MAX)}$$

ここで、 $R_{DC(ON)}$ はローサイドMOSFET(N_L)のオン抵抗です。MAX1964/MAX1965では、最小電流制限スレッショルドが190mVです(標準の250mVデフォルト設定の場合)。MOSFET N_L データシートに記載された $R_{DS(ON)}$ に対してワーストケースの最大値を使用し、温度に

対する $R_{DS(ON)}$ の増加を考慮していくらかのマージンを加えます。だいたいの目安として、MOSFETジャンクション温度1°Cの上昇につき抵抗が0.5%増加するものとします。

デフォルト250mV(typ)の電流制限スレッショルドの場合は、ILIMをVLに接続して下さい。可変スレッショルドの場合は、抵抗分圧器をVLからILIM、さらにGNDに接続して下さい。500mV~2.5Vの外部調整範囲は、106mV~530mVの電流制限スレッショルドに対応します。電流制限値を調整するとき、許容差が1%の抵抗器と10μAの分流器を使用して、電流許容範囲が著しく大きくならないようにして下さい。

MOSFETの選択

MAX1964/MAX1965のステップダウンコントローラは、回路スイッチ要素として2つの外部ロジックレベルNチャンネルMOSFETを駆動します。重要な選択上のパラメータは以下の通りです。

1. オン抵抗($R_{DS(ON)}$)
2. 最大ドレイン・ソース間電圧($V_{DS(MAX)}$)
3. 最小スレッショルド電圧($V_{TH(MIN)}$)
4. 全ゲート電荷(Q_g)
5. 逆伝達容量(C_{RSS})

ハイサイドNチャンネルMOSFETは、オン抵抗仕様を $V_{GS} \leq 4.5V$ で保証するロジックレベルのタイプでなければなりません。電流検出範囲で $I_{PEAK} \times R_{DS(ON)} \leq 225mV$ を

トラッキング/シーケンス3出力/5出力 電源コントローラ

満たすようにハイサイドMOSFETのオン抵抗($R_{DS(ON)}$)を選択します。効率とコストの適切な妥協点としては、最適入力電圧におけるスイッチング損失に等しい導電損失のハイサイドMOSFET(N_H)を選定して下さい。最小入力電圧での導電損失がパッケージの温度限界を超えないか、または全熱許容量を超えないようにして下さい。また、最大入力電圧における導電損失とスイッチング損失の和がパッケージの定格を超えないか、または全熱許容量を超えないようにして下さい。

ローサイドMOSFET(N_L)は電流制限信号を発生するので、確実に回路保護ができる $R_{DS(ON)}$ の大きいMOSFETを選定して下さい(電流制限の設定の項を参照)。

$$R_{DS(ON)} = \frac{V_{VALLEY}}{I_{VALLEY}}$$

MOSFET N_L データシートに記載された $R_{DS(ON)}$ に対するワーストケースの最大値を使用し、温度に対する $R_{DS(ON)}$ の増加を考慮していくらかのマージンを加えます。だいたい目安として、MOSFETジャンクション温度1°Cの上昇につき抵抗が0.5%増加するものとします。MAX1964/MAX1965 DLゲートドライバが N_L を駆動できるようにして下さい。つまり、 N_H のターンオンに伴う dv/dt がドレイン・ゲート容量を通して N_L ゲートをプルアップすることによる交差導通が起きないことを確認して下さい。

一般に、MOSFETパッケージの消費電力が主要な設計要因となります。 I^2R 電力損失は、ハイサイドとローサイドの両MOSFETにとって最も大きな熱の発生要因です。 I^2R 損失は、以下の式に示すようにデューティ比に従って N_H と N_L の間に分布しています。通常、スイッチング損失は上側のMOSFETのみに影響を与えます。ローサイドMOSFETは、バック構成で使用するときゼロ電圧で切り替わるためです。

ゲート電荷損失は、ドライバにより放散されMOSFETを加熱しません。パッケージの熱抵抗仕様に基づいて温度上昇を計算し、両MOSFETが高い周囲温度で最大ジャンクション温度以内に納まるようにします。ハイサイドMOSFET(P_{NH})のワーストケースの消費電力は入力電圧の両極限で起こり、ローサイドMOSFET(P_{NL})のワーストケースの消費電力は最大入力電圧で起こります。

$$P_{NH(SWITCHING)} = V_{IN} I_{LOAD} f_{OSC} \left(\frac{Q_{GS} + Q_{GD}}{I_{GATE}} \right)$$

I_{GATE} は、次式で決定される平均DHドライバ出力電流能力です。

$$I_{GATE} = \frac{V_L}{2(R_{DS(ON)DH} + R_{GATE})}$$

ここで、 $R_{DS(ON)DH}$ はハイサイドMOSFETドライバのオン抵抗(4Ω max)で、 R_{GATE} はDHとハイサイドMOSFETのゲートとの間に存在する抵抗です(図5)。

$$P_{NH(CONDUCTION)} = I_{LOAD}^2 R_{DS(ON)NH} \left(\frac{V_{OUT}}{V_{IN}} \right)$$

$$P_{NH(TOTAL)} = P_{NH(SWITCHING)} + P_{NH(CONDUCTION)}$$

$$P_{NL} = I_{LOAD}^2 R_{DS(ON)NL} \left(1 - \left(\frac{V_{OUT}}{V_{IN}} \right) \right)$$

スイッチングノイズにより発生するEMIを低減するには、0.1μFのセラミックコンデンサをハイサイドスイッチのドレインからローサイドスイッチのソースに接続するか、DLとDHに直列に抵抗器(最大47Ω)を追加してスイッチのターンオン時間とターンオフ時間を増やします(図5)。

フォルト状態が予想される場合は、最小負荷電流が全温度範囲でハイサイドMOSFETの最大漏洩電流よりも大きくなければなりません。

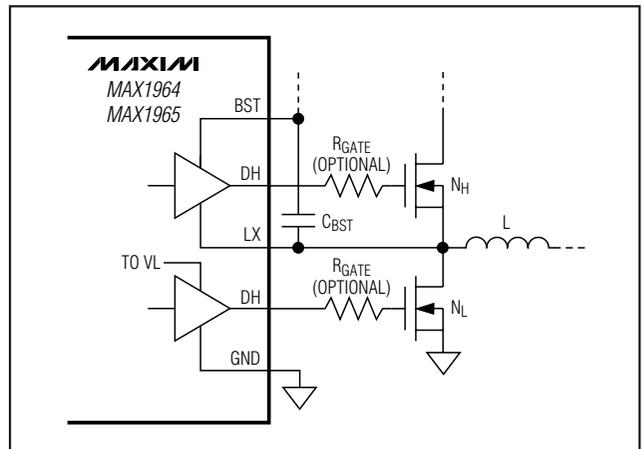


図5. スwitching EMIの低減

入力コンデンサ

入力フィルタコンデンサは、電源から流れるピーク電流を低減し、回路のスイッチングにより発生する入力ノイズと電圧リップルを低減します。入力コンデンサは、次式に示すスイッチング電流が要求するリップル電流の要件(I_{RMS})満たす必要があります。

トラッキング/シーケンス3出力/5出力 電源コントローラ

$$I_{RMS} = I_{LOAD} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

I_{RMS} は、入力電圧が出力電圧の2倍に等しいとき($V_{IN} = 2V_{OUT}$)値が最大になるので $I_{RMS(MAX)} = I_{LOAD}/2$ となります。多くのアプリケーションで、非タンタルコンデンサ(セラミック、アルミニウム、ポリマー、またはOS-CON)が推奨されます。これは、低インピーダンス入力のシステムに特有の突入電流に強いからです。また、コストを下げるために、2つ(またはさらに多くの)の値の小さい低ESRコンデンサを並列に接続することができます。長期にわたり回路の高い信頼性を保つために、RMS入力電流における温度上昇が+10°Cよりも小さい入力コンデンサを選定します。

出力コンデンサ

出力コンデンサを選択するための主要なパラメータは、実際の容量値、等価直列抵抗(ESR)、電圧定格の各要件で、これらは全体の安定性、出力リップル電圧、過渡応答に影響を与えます。

出力リップルには、出力コンデンサに蓄えられた電荷の変化、及びコンデンサの充放電電流により生じるコンデンサの等価直列抵抗(ESR)両端の電圧降下の2成分があります。

$$V_{RIPPLE} = V_{RIPPLE(ESR)} + V_{RIPPLE(C)}$$

ESRと出力容量に起因する出力電圧リップルは、次式で与えられます。

$$V_{RIPPLE(ESR)} = I_{p-p} ESR$$
$$V_{RIPPLE(C)} = \frac{I_{p-p}}{8C_{OUT} f_{SW}}$$
$$I_{p-p} = \left(\frac{V_{IN} - V_{OUT}}{f_{SW} L} \right) \left(\frac{V_{OUT}}{V_{IN}} \right)$$

ここで、 I_{p-p} はピークツーピークインダクタ電流です(インダクタの選択の項を参照)。上式は最初のコンデンサの選択には向いていますが、最終的な値はプロトタイプや評価回路の試験により設定すべきです。一般に、リップル電流が小さいと出力リップルが小さくなります。インダクタのリップル電流はインダクタ値と入力電圧により決まるので、出力電圧のリップルはインダクタンスが大きくなると減少しますが、入力電圧が低くなると増加します。

低コストのアルミニウム電解コンデンサでは、ESRにより発生するリップルがコンデンサの充放電電荷により生じるリップルよりも大きくなる可能性があります。

その結果、出力リップルを最小限に抑えるには、高品質の低ESRアルミニウム電解、タンタル、ポリマー、またはセラミックの各フィルタコンデンサが必要になります。0.1µFのセラミックコンデンサに並列に470µF程度のアルミニウム電解コンデンサを用いると、一般に手頃なコストで最良の結果が得られます。

MAX1964/MAX1965では電流モード制御方式を採用しているため、出力コンデンサは回路の安定性に影響を及ぼす極を形成します(補償設計を参照)。そのうえ、出力コンデンサのESRもゼロを形成します。

MAX1964/MAX1965の負荷過渡応答は、選択した出力コンデンサにより異なります。負荷の過渡現象の後、出力は直ちに $ESR \times \Delta I_{LOAD}$ だけ変化します。コントローラが応答する前に、出力にはインダクタと出力コンデンサの値に応じてさらにサグが現れます。短い時間後(標準動作特性を参照)、コントローラが応答して出力電圧が安定化されることにより公称の状態に戻ります。過渡現象に対する要求が厳しいアプリケーションでは、過渡電圧のスイングを最小限に抑えるために低ESRの大容量電解コンデンサを推奨します。

コンデンサの電圧やリップル電流の定格を超えないようにして下さい。

補償設計

MAX1964/MAX1965コントローラでは、内部に相互コンダクタンスエラーアンプを使用しており、その出力により制御ループを補償できます。COMPとGNDの間に抵抗器とコンデンサを直列に接続して極-ゼロのペアを形成し、COMOとGNDの間にもう1つの並列コンデンサを接続して別の極を形成して下さい。外部インダクタ、ハイサイドMOSFET、出力コンデンサ、補償抵抗器、及び補償コンデンサがループの安定性を決定します。インダクタと出力コンデンサは性能、寸法、コストに基づいて選択しますが、補償抵抗器とコンデンサは制御ループの安定性が最適になるように選択します。標準アプリケーション回路(図1と6)に示す値の部品を使用すると、入出力電圧の広い範囲にわたり安定な動作が得られます。

コントローラでは、電流モード制御方式を採用し、外部インダクタを通して必要な電流を強制的に流すことにより出力電圧を安定化しています。そのため、MAX1964/MAX1965では、ハイサイドMOSFETのオン抵抗($R_{DS(ON)}$)両端の電圧を利用してインダクタ電流を検出します。制御ループは、電流検出アンプの出力信号と増幅されたフィードバック電圧を用いて、次式のピークインダクタ電流を決定します。

トラッキング/シーケンス3出力/5出力 電源コントローラ

$$I_{PEAK} = \frac{V_{OUT}V_{REF}A_{VEA}}{V_{OUT(NOMINAL)}R_{DS(ON)}A_{VCS}}$$

ここで、 $V_{REF}=1.24V$ 、 A_{VCS} は電流検出アンプのゲイン(4.9標準)、 A_{VEA} はそのDC出力抵抗で設定される相互コンダクタンスエラーアンプのDCゲイン(2000、標準)、 $V_{OUT(NOMINAL)}$ はフィードバック抵抗分圧器(内部または外部)で設定される出力電圧です。出力電圧は、負荷電流と負荷抵抗で決まるので、全DCループゲイン($A_{V(DC)}$)は次式で近似されます。

$$A_{V(DC)} \approx \frac{I_{PEAK}}{I_{LOAD}} \approx \frac{V_{REF}R_{LOAD}A_{VEA}}{V_{OUT(NOMINAL)}R_{DS(ON)}A_{VCS}} \\ \approx \frac{400 \times V_{REF}R_{LOAD}}{V_{OUT(NOMINAL)}R_{DS(ON)}}$$

最初の補償コンデンサ(C_{COMP1})は主要極を設定します。電流モード制御方式を採用していることで、出力コンデンサもシステム内に負荷抵抗で決まる極を形成します。負荷抵抗が増加すると、出力コンデンサの極の周波数が下がります。しかし、DCループゲインは負荷抵抗の増加に伴って大きくなるため、ユニティゲイン帯域幅は一定のままです。さらに、補償抵抗器と出力コンデンサのESRとともに、対応する極による相殺が必要なゼロを生成します。したがって、安定な動作を実現するには、以下の手順に従ってシステムを正しく補償して下さい。

- 1) クロスオーバー周波数(ユニティゲインにおける周波数)をスイッチング周波数の1/5よりも小さくする必要があります。すなわち、

$$f_C \leq \frac{f_{SW}}{5}$$

- 2) 希望するクロスオーバー周波数を設定するのに必要な直列補償コンデンサ(C_{COMP1})を次式により決定します。

$$C_{COMP1} \geq \frac{1}{2\pi} \left(\frac{g_m A_{V(DC)}}{2000 f_C} \right)$$

ここで、エラーアンプの相互コンダクタンス(g_m)は100 μS (電気的特性を参照)で、 $A_{V(DC)}$ は前記の全DCループゲインです。

- 3) クロスオーバーが現れる前に、出力コンデンサと負荷抵抗器が次式で示すもう1つの極を生成します。

$$f_{POLE(OUT)} = \frac{1}{2\pi C_{OUT} R_{LOAD}} = \frac{I_{LOAD(MAX)}}{2\pi C_{OUT} V_{OUT}}$$

- 4) 直列補償抵抗器とコンデンサは、安定性を確保するために第2の極を相殺することが可能なゼロを生成します。

$$R_{COMP} \geq \frac{1}{2\pi C_{COMP1} f_{POLE(OUT)}}$$

- 5) 電解コンデンサを使用する多くのアプリケーションでは、クロスオーバーが現れる前に出力コンデンサのESRがもう1つのゼロを形成します。低ESRコンデンサ(例えば、ポリマー、OS-CON)を用いるアプリケーションでは、クロスオーバーが現れた後にESRによるゼロが現れることもあります。そのため、出力コンデンサのESRによるゼロの周波数を次式により確認して下さい。

$$f_{ZERO(ESR)} \approx \frac{1}{2\pi C_{OUT} R_{ESR}}$$

- 6) 最後に、出力コンデンサのESRによるゼロがクロスオーバーよりも前に現れる場合、次式の並列補償コンデンサ(C_{COMP2})を追加して、この第2のゼロを相殺するための第3の極を形成して下さい。

$$C_{COMP2} \approx \frac{C_{COMP1}}{(2\pi R_{COMP} C_{COMP1} f_{ZERO(ESR)} - 1)} \\ \approx \frac{C_{COMP1} f_{POLE(OUT)}}{(f_{ZERO(ESR)} - f_{POLE(OUT)})}$$

例えば、図1に示すMAX1964標準アプリケーション回路では、最大2Aを供給できる5V出力が必要です。前記の補償の指針を適用すると、適切な部品の値を決定できます。

- まず、200kHzのスイッチング周波数の1/5に等しいクロスオーバー周波数を選択します。
- 次に、直列補償コンデンサ(C_{COMP1})が計算できるような全DCループゲイン($A_{V(DC)}$)を決定します。アプリケーション回路では $R_{DS(ON)}$ が100m Ω のInternational Rectifier IRF7101を使用しているため、DCループゲインは約2480に等しく、 C_{COMP1} はおよそ490pFのはずです。この値に最も近い470pFの標準コンデンサを選択して下さい。
- 出力極($f_{POLE(OUT)}$)の位置を決定します。2Aを供給する5V出力と1000 μF の電解コンデンサにより、64Hzに出力極が現れます。
- 出力極の周波数と直列補償コンデンサの値により、必要な直列抵抗を決定できます。前記の式に基づいて、 $R_{COMP}=5.1M\Omega$ を選択します。

トラッキング/シーケンス3出力/5出力 電源コントローラ

- ここで、選択した出力コンデンサのESRがクロスオーバの出現前にもう1つのゼロを生成するかどうかを判断する必要があります。図1に示す回路では、ESR定格が 0.2Ω の $1000\mu\text{F}$ 10V Sanyo CZシリーズ電解コンデンサを使用しているため、800Hzにゼロが現れます。クロスオーバは40kHzであるので、第2の並列補償コンデンサを追加します。
- 最後に、第2の並列補償コンデンサの値は約43pFでなければなりません。この値に最も近い47pFの標準コンデンサを選択します。

ブースト電源ダイオード

1N4148などの信号ダイオードは、たいていのアプリケーションで利用できます。入力電圧が6V未満に下がる場合は、効率とドロップアウト特性を少しでも改善するために小型の20mAショットキダイオードを使用して下さい。1N5817や1N4001などの大型のパワーダイオードは使用しないで下さい。ジャンクション容量が大きい場合VLが過大な電圧に充電されるおそれがあるからです。

リニアレギュレータコントローラ

正出力電圧の選択

MAX1964/MAX1965の正リニアレギュレータの出力電圧は、分圧器を出力からFB₋、さらにGNDに接続することにより設定します(図6)。R4を1k Ω ~50k Ω の範囲で選択します。R3を次式により計算します。

$$R3 = R4 \left[\left(\frac{V_{OUT}}{V_{FB}} \right) - 1 \right]$$

ここで、 $V_{FB} = 1.24\text{V}$ で、 V_{OUT} の範囲は1.24V~30Vです。

負出力電圧の選択(MAX1965)

MAX1965の負出力電圧は、分圧器を出力からFB5、さらに正電圧リファレンスに接続することにより設定します(図6)。R6を1k Ω ~50k Ω の範囲で選択します。R5を次式により計算します。

$$R5 = R6 \left(\frac{V_{OUT}}{V_{REF}} \right)$$

ここで、 V_{REF} は使用される正リファレンス電圧で、 V_{OUT} は0~-20Vの範囲で設定できます。

負レギュレータを使用する場合、OUT端子は25mA以上を供給できる2V~5Vの電圧源に接続する必要があります。一般に、OUT端子はステップダウンコンバータの

出力に接続します。しかし、ステップダウンコンバータの出力電圧が5Vよりも高く設定されている場合は、出力電圧が2V~5Vの正リニアレギュレータの1つにOUTを接続する必要があります。

トランジスタの選択

パストラジスタは、電流ゲイン(h_{FE})、入力容量、コレクタ・エミッタ間飽和電圧、消費電力の仕様を満たす必要があります。トランジスタの電流ゲインは、保証最大出力電流を次式の値に制限します。

$$I_{LOAD(MAX)} = \left[I_{DRV} - \left(\frac{V_{BE}}{R_{BE}} \right) \right] h_{FE(MIN)}$$

ここで、 I_{DRV} は最小10mAのベース駆動電流で、 R_{BE} (220 Ω)はトランジスタのベースとエミッタの間に接続されたプルアップ抵抗器です。さらに、トランジスタの電流ゲインはリニアレギュレータのDCループゲインを増加させるので(安定性の要件を参照)、ゲインが過大になると出力が不安定になります。そのため、ダーリントントランジスタなど、最大出力電流における電流ゲインが100を超えるトランジスタは推奨できません。また、トランジスタの入力容量と入力抵抗がもう1つの極を生成し、重負荷のとき出力を不安定にする領域まで低下することがあります。

最大出力電流におけるトランジスタの飽和電圧は、リニアレギュレータが正常に動作する最小入出力電圧差を決定します。一方、パッケージの消費電力は、利用可能な最大入出力電圧差を制限します。トランジスタのパッケージと実装部品の最大消費電力能力は、デバイス内の実際の消費電力よりも大きくなければなりません。消費電力は、次式のように最大負荷電流と最大入出力電圧差の積に等しくなります。

$$P = I_{LOAD(MAX)}(V_{LDOIN} - V_{OUT}) = I_{LOAD(MAX)} V_{CE}$$

安定性の要件

MAX1964/MAX1965リニアレギュレータでは、内部の相互コンダクタンスアンプを使用して外部のパストラジスタを駆動します。相互コンダクタンスアンプ、パストラジスタの仕様、ベース・エミッタ間抵抗器、及び出力コンデンサにより、ループの安定性が決まります。出力コンデンサとパストラジスタを正しく選択しないと、リニアレギュレータが不安定になります。

相互コンダクタンスアンプは、パストラジスタのベース電流を制御することにより出力電圧を安定化します。出力電圧は負荷電流と負荷抵抗で決まるので、全DCループゲイン($A_{V(LDO)}$)は次式で近似されます。

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

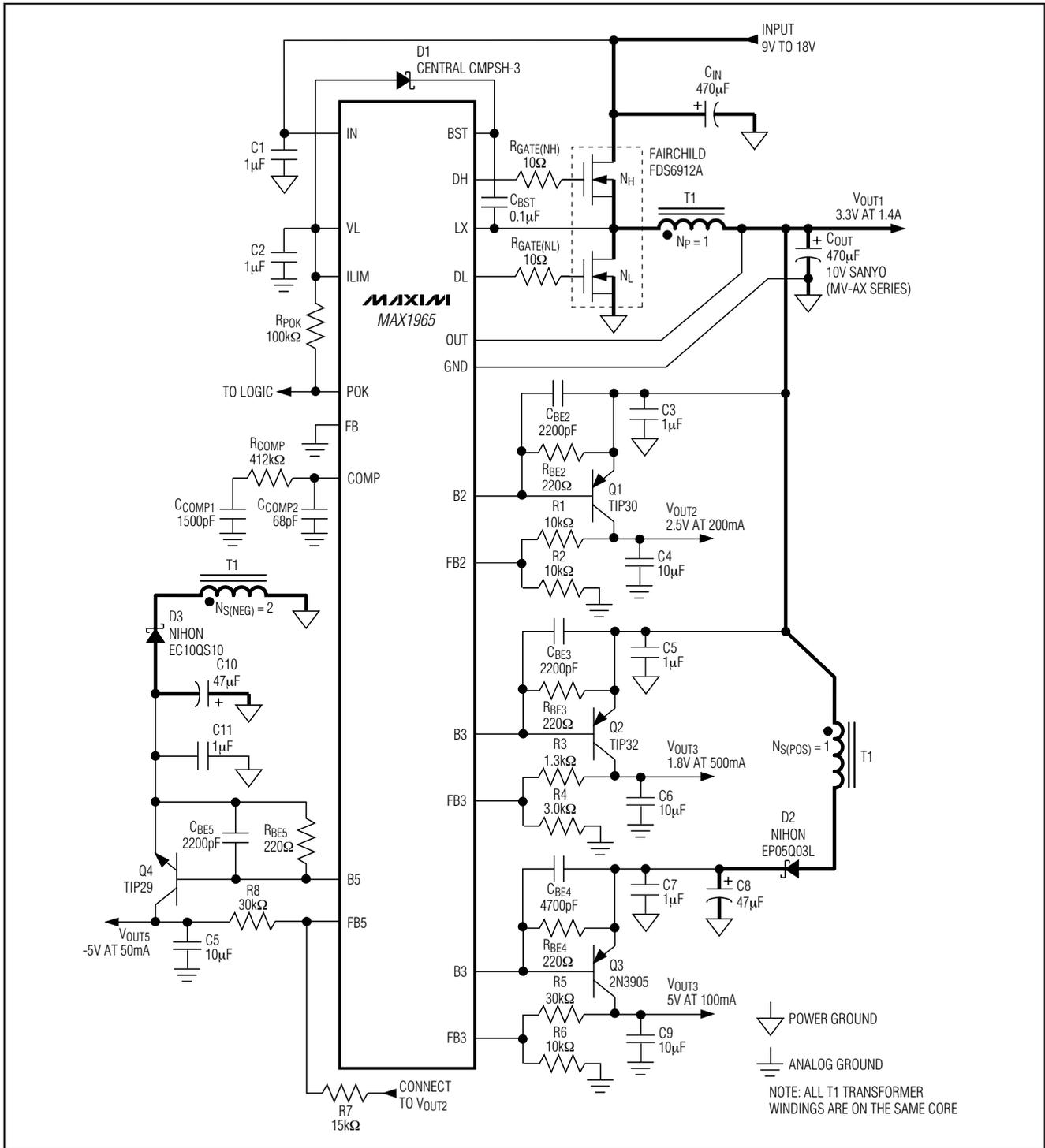


図6. MAX1965のアプリケーション回路

トラッキング/シーケンス3出力/5出力 電源コントローラ

$$A_{V(LDO)} \approx \left(\frac{5.5}{V_T} \right) \left[1 + \left(\frac{I_{BIAS} h_{FE}}{I_{LOAD}} \right) \right] V_{REF}$$

ここで、 V_T は26mV、 I_{BIAS} はベース・エミッタ間抵抗器(R_{BE})を流れる電流です。このバイアス抵抗器は、通常220Ωで約3.2mAのバイアス電流を供給します。

出力コンデンサは第1の極を生成します。しかし、パストランジスタの入力容量は、システム内に第2の極を生成します。さらに、出力コンデンサのESRはゼロを生成し、これは必要に応じて第2の極を相殺するのに利用できます。したがって、安定な動作を実現するには、次式に従ってリニアレギュレータが正しく補償されていることを確認して下さい。

- 1) まず、リニアレギュレータの出力コンデンサと負荷抵抗器により設定される第1の極を次式から求めます。

$$f_{POLE(CLDO)} = \frac{1}{2\pi C_{LDO} R_{LOAD}} = \frac{I_{LOAD(MAX)}}{2\pi C_{LDO} V_{LDO}}$$

ユニティゲインクロスオーバー $=A_{V(LDO)} f_{POLE(CLDO)}$

- 2) 次に、ベース・エミッタ間容量(トランジスタの入力容量を含む)、トランジスタの入力抵抗、ベース・エミッタ間プルアップ抵抗器により設定される第2の極を次式から求めます。

$$f_{POLE(CBE)} = \frac{1}{2\pi C_{BE} (R_{BE} \parallel R_{IN(BJT)})}$$

$$= \frac{R_{BE} I_{LOAD} + V_{ThFE}}{2\pi C_{BE} R_{BE} V_{ThFE}}$$

- 3) 第3の極は、リニアレギュレータのフィードバック抵抗、及びFB₋とGNDの間の容量(20pFの浮遊容量を含む)により設定されます。

$$f_{POLE(FB)} = \frac{1}{2\pi C_{FB} (R1 \parallel R2)}$$

- 4) 第2と第3の極がユニティゲインクロスオーバーよりもずっと後に現れる場合は、リニアレギュレータが安定な状態を保ちます。

$$f_{POLE(FB)} \text{ and } f_{POLE(CBE)} > 2f_{POLE(CLDO)} A_{V(LDO)}$$

しかし、ESRによるゼロがユニティゲインクロスオーバーよりも前に現れる場合は、回路部品を次のように変更することにより、ゼロを $f_{POLE(FB)}$ で相殺します。

$$f_{POLE(FB)} \approx \frac{1}{\pi C_{OUT} R_{ESR}}$$

ESRが200mΩを超える出力コンデンサは使用しないで下さい。一般には、負荷過渡現象直後の出力電圧降下を小さくするので、大きな出力容量は最良の結果をもたらします。

リニアレギュレータの出力コンデンサ

1μF以上のコンデンサを、リニアレギュレータ出力とグラウンドの間にMAX1964/MAX1965と外部パストランジスタにできる限り近づけて接続します。選択したパストランジスタによっては、安定性確保のためにさらに値の大きいコンデンサが必要になります(安定性の要件を参照)。さらに、出力コンデンサの等価直列抵抗(ESR)は安定性に影響を与え、第2の極を相殺するのに必要なゼロを生成します。ESRが200mΩよりも小さい出力コンデンサを使用して、安定性と最適な過渡応答を確保して下さい。

安定性を考慮して最小コンデンサ値を決定したら、リニアレギュレータの出力に過大なノイズが含まれていないことを確認します。コンデンサの値が小さいと、安定性が十分であっても帯域幅が広すぎ、リニアレギュレータがノイズに敏感になります。コンデンサの値が大きいと、帯域幅が減少してレギュレータのノイズ感度が小さくなります。

負リニアレギュレータでは、グラウンドリファレンスにノイズがあり、設計上かろうじて安定である場合は、負出力をそのリファレンス電圧にバイパスして戻して下さい(V_{REF} 、図7)。この方法により、出力の差動ノイズが減少します。

ベース駆動によるノイズの低減

ハイインピーダンスのベースドライバは、特にリニアレギュレータが軽負荷のとき、システムノイズを受けやすくなります。ベース駆動回路に容量的に結合されたスイッチングノイズや誘導的に結合されたEMIは、ベース電流の変動要因となり、これがリニアレギュレータの出力にノイズとして現れます。ベース駆動のトレースをステップダウンコンバータから遠ざけてできるだけ短くし、ノイズ結合を極力少なくして下さい。ゲートドライバ(DHとDL)と直列に抵抗器を接続すると、ステップダウンコンバータが発生するLXスイッチングノイズが減少します(図5)。さらに、バイパスコンデンサをベース・エミッタ間抵抗器両端に接続することもできます(図7)。このバイパスコンデンサは、トランジスタの入力容量とともに、リニアレギュレータを不安定にするもう1つの極を生成する可能性があります(安定性の要件を参照)。そのため、この安定性の要件により、次式のように最大ベース・エミッタ間容量が決定されます。

トラッキング/シーケンス3出力/5出力 電源コントローラ

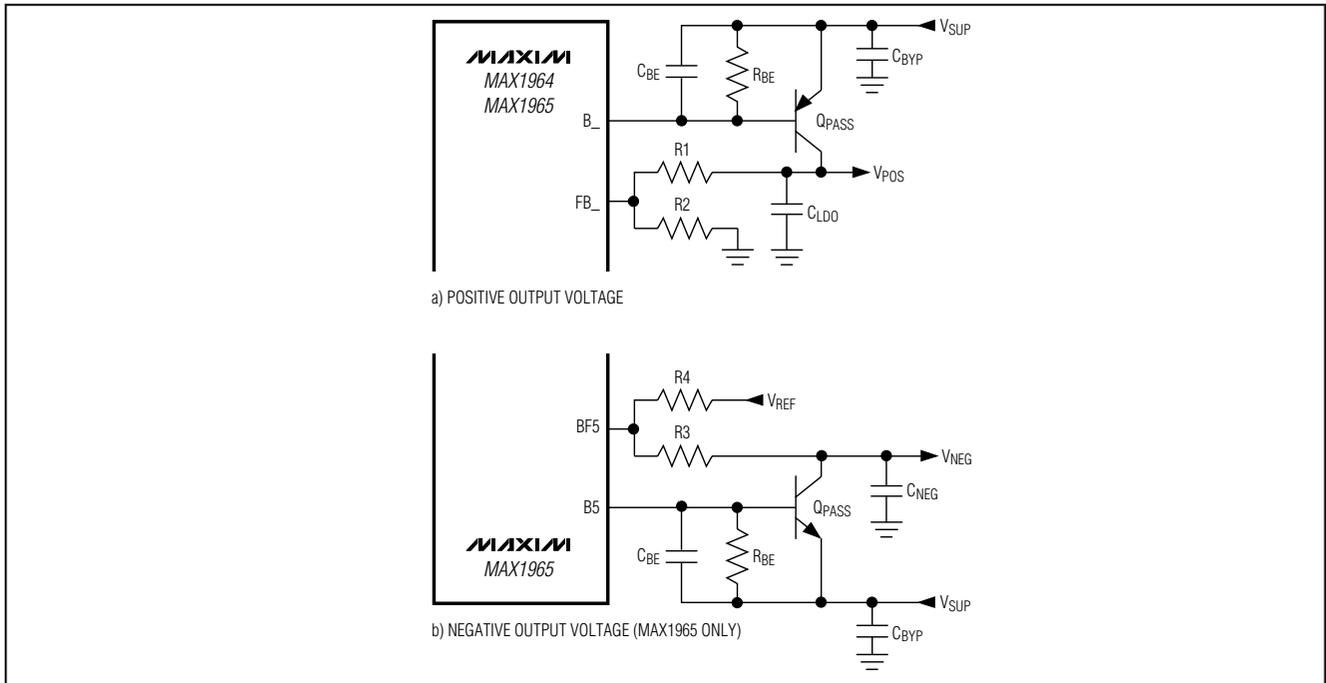


図7. ベース駆動によるノイズの低減

$$C_{BE} \leq \frac{1}{2\pi f_{POLE}(C_{BE})} \left(\frac{R_{BE} I_{LOAD} + V_T h_{FE}}{R_{BE} V_T h_{FE}} \right) - C_{IN}(Q)$$

ここで、 $C_{IN}(Q)$ はトランジスタの入力容量、 $f_{POLE}(C_{BE})$ は安定性に必要な第2の極です。

トランスの選択

ステップダウンコントローラ出力がシステムにおける最大電圧で無い場合は、トランスを使用し昇圧した後の高圧出力を安定化することが可能です。トランスは、安定化されていない高電圧を発生して正負のリニアレギュレータに供給します。これらの非安定化電源電圧は、二次巻線数(N_S)を一次巻線数(N_P)で割ったトランスの巻数比に依存します。したがって、トランスは、パストランジスタが飽和しない程度の高い電圧を供給できるものを選択する必要があります。正出力電圧では、図6に示すようにトランスを接続し、最小巻数比($N_{POS} = N_S(POS)/N_P$)を次式で決定します。

$$N_{POS} \geq \left(\frac{V_{LDO}(POS) + V_{SAT} + V_{DIODE}}{V_{OUT}} - 1 \right)$$

ここで、 V_{SAT} は、全負荷におけるパストランジスタの飽和電圧です。負出力電圧(MAX1965のみ)では、図6に示すようにトランスを接続し、最小巻数比($N_{NEG} = N_S(NEG)/N_P$)を次式で決定します。

$$N_{NEG} \geq \left(\frac{|V_{LDO}(NEG)| + V_{SAT} + V_{DIODE}}{V_{OUT}} \right)$$

電力はローサイドMOSFETがオン(DL=ハイ)のとき伝達されるので、トランスはデューティサイクルの大きい重負荷を駆動できません。

スナバの設計

MAX1964/MAX1965では、ハイサイドMOSFET(N_H)両端の電流を検出する電流モード方式を採用しています。ハイサイドMOSFETがターンオンすると、直ちにMAX1964/MAX1965は60nsの電流検出ブランキング期間を利用してノイズ感度を最小限に抑制します。しかし、MOSFETがターンオンすると、トランスの二次インダクタンスとダイオードの寄生容量が共振回路を形成して、リングングが発生します。この発振はトランスを介して一次側に戻り、ハイサイドMOSFETの両端に現れてブランキング期間よりも長く持続することがあります。図8に示すように、ダイオードの直列RCスナバ回路は、減衰係数を大きくしてリングングを急速に減衰させることができます。複数のトランス巻線を備えたアプリケーションでは、スナバ回路を最高電圧出力に1つ設けるだけで済みます。

トラッキング/シーケンス3出力/5出力 電源コントローラ

ダイオードの寄生容量は、ダイオードの逆電圧定格 (V_{RRM})、電流能力 (I_O)、回復時間 (t_{RR}) を用いて概算できます。大まかな近似式は下記の通りです。

$$C_{DIODE} = \frac{I_O \times t_{RR}}{V_{RRM}}$$

図8で使用されているEC10QS10 日本インター社ダイオードの場合は、容量が約15pFです。出力スナバはリング抑制を行わなければならないのみなので、ブランキング期間中に発生する初期のターンオンスパイクは依然として存在します。100pFのコンデンサであれば、たいいていのアプリケーションで使用できます。容量の値が大きくなると、より多くの電荷を必要とするので、消費電力が増加します。

スナバの時定数 (t_{SNUB}) は、60nsのブランキング時間よりも小さくしなければなりません。図8では、約30nsの標準的なRC時定数が選定されています。

$$R_{SNUB} = \frac{t_{SNUB}}{C_{SNUB}} = \frac{30ns}{C_{SNUB}}$$

最小負荷要件(リニアレギュレータ)

無負荷状態では、トランジスタがオフのときでも、バストランジスタからの漏洩電流が出力コンデンサに供給されます。フィードバック抵抗器から過剰な電荷が流出するので、一般にこれが問題になることはありません。しかし、温度によっては電荷が出力コンデンサに蓄積して、 V_{LDO} がその設定点よりも高い値に上昇することがあります。フィードバック抵抗を流れる電流が全温度範囲にわたりバストランジスタの漏洩電流よりも大きい値になるよう注意する必要があります。

アプリケーション情報

プリント基板レイアウトの指針

プリント基板のレイアウトを慎重に進めることは、低スイッチング損失の故障の少ない安定した動作を実現するために重要です。スイッチングパワー段には、特別な注意が必要です。以下の指針に従って、プリント基板の適切なレイアウトを行って下さい。

- 1) グランド端子を近接させて電力部品 (NLソース、 C_{IN} 、 C_{OUT}) を最初に配置します。できれば、これらはすべて最上層の幅の広い銅領域で接続します。これらの大電流経路は、(グランド端子では特に)短くします。
- 2) IN-LX電流検出ライン、LX-GND電流制限検出ライン、ドライバライン (DLとDH) を短くかつ幅広くするために、MAX1964/MAX1965をスイッチング

MOSFETに隣接させて取り付けます。電流検出アンプ入力 (INとLX) の間に接続するので、これらの端子はハイサイドMOSFETにできるだけ近づけて接続する必要があります。電流制限コンパレータ入力 (LXとGND) の間に接続しますが、精度はそれほど重要でないため、ハイサイドMOSFETの接続を優先します。MOSFETへのIN、LX、GNDの接続は、ケルビン検出接続を行って電流検出と電流制限の精度を保証します。

- 3) ゲートドライブ部品 (BSTダイオードとコンデンサ、INバイパスコンデンサ) をMAX1964/MAX1965の近くでひとまとめにします。
- 4) すべてのアナロググランドは、個別に銅のベタグランドプレーンに接続し、このグランドをMAX1964/MAX1965のグランド端子に接続します。これには、VLバイパスコンデンサ、フィードバック抵抗器、補償部品 (R_{COMP} 、 C_{COMP})、ILIMに接続された可変電流制限スレッショルド抵抗器が含まれます。
- 5) すべてのフィードバックは、最短でまっすぐ接続します。フィードバック抵抗器は、MAX1964/MAX1965のできるだけ近くに配置します。
- 6) トレースの長さのトレードオフが必要なとき、インダクタの充電経路を放電経路よりも長くなるようにすべきです。例えば、インダクタとローサイドMOSFETの距離を長くするよりは、入力コンデンサとハイサイドMOSFETの距離を幾分長めにする方が良いと言えます。
- 7) 高速スイッチングノードは、敏感なアナログ領域 (B_{-} 、 FB_{-} 、COMP、ILIM) から遠ざけて経路を定めます。

高電圧の安定化

リニアレギュレータコントローラは、ベース駆動出力のバッファとして働かせるカスケードトランジスタを追加することにより、高出力電圧を安定化するように構成できます。例えば、30V~60Vの出力電圧を発生するには、図9aに示すように、2N5550高電圧NPNトランジスタを追加します。ここで、 V_{BIAS} は1mA以上を供給できる3V~20VのDC電圧です。 R_{DROP} は、バストランジスタが飽和したとき、トランジスタ両端の電圧を下げるによりカスケードトランジスタを保護します。同様に、-20V~-120Vの負出力電圧を安定化するには、図9bに示すように、2N5401高電圧PNPトランジスタを追加します。

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

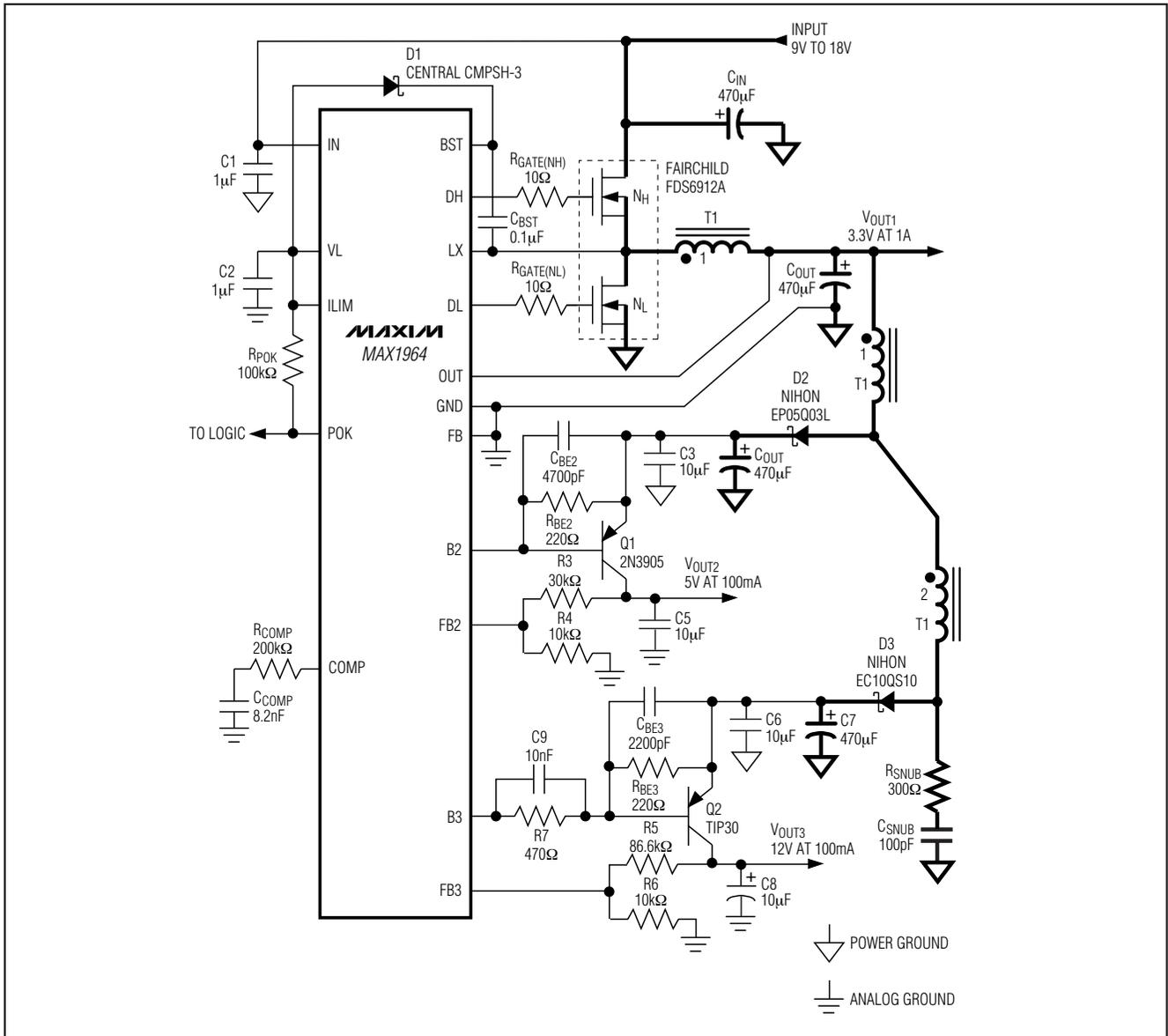


図8. スナバ回路を必要とするMAX1964の高電圧アプリケーション

アナログ回路の出力フィルタリング

アプリケーションによっては、同じ電圧のアナログ出力とパワー出力を発生する必要があります。アナログ出力に存在するノイズをフィルタで除去するためLCフィルタを追加することにより(図10)、1つの出力電圧でアナログとパワー両方の出力を提供できます。LCフィルタにより、ほぼ40dB/decadeの減衰が得られます。LCコーナ

周波数($1/2\pi\sqrt{LC}$)を選択して必要な減衰を設定します。安定に動作させるには、出力の過渡応答がオーバダンピングになるように、フィルタに使用するフィルタインダクタ(L_{FILTER})と出力フィルタコンデンサ(C_{FILTER})を次式に従って選択する必要があります。

$$\frac{(R_{DCR} + R_{ESR})^2 C_{FILTER}}{4L_{FILTER}} \geq 1$$

トラッキング/シーケンス3出力/5出力 電源コントローラ

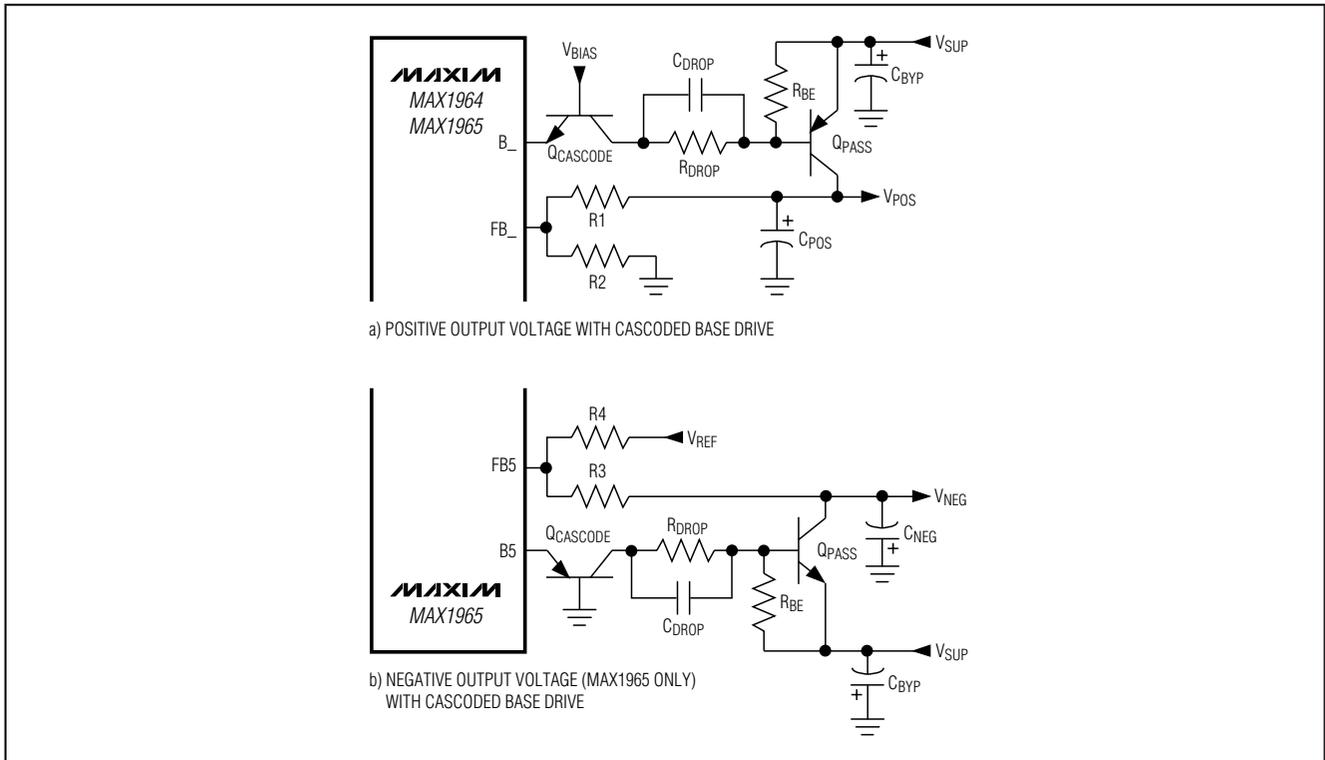


図9. 高電圧リアレギュレーション

ここで、 R_{DCR} はインダクタのDC抵抗で、 R_{ESR} は出力フィルタコンデンサの実効直列抵抗(ESR)です。DC抵抗の大きいインダクタを使用すると、負荷レギュレーションが悪化しますが、小型のフィルタコンデンサを使用できます。

$$V_{OUT(FILTER)} = V_{OUT(NOMINAL)} - R_{DCR}I_{OUT}$$

したがって、パワーチョークは、そのインダクタンス値と飽和電流定格が大きく抵抗が小さいので、こうしたアプリケーションには理想的です。

チップ情報

TRANSISTOR COUNT: 1617

PROCESS: BiCMOS

トラッキング/シーケンス3出力/5出力 電源コントローラ

MAX1964/MAX1965

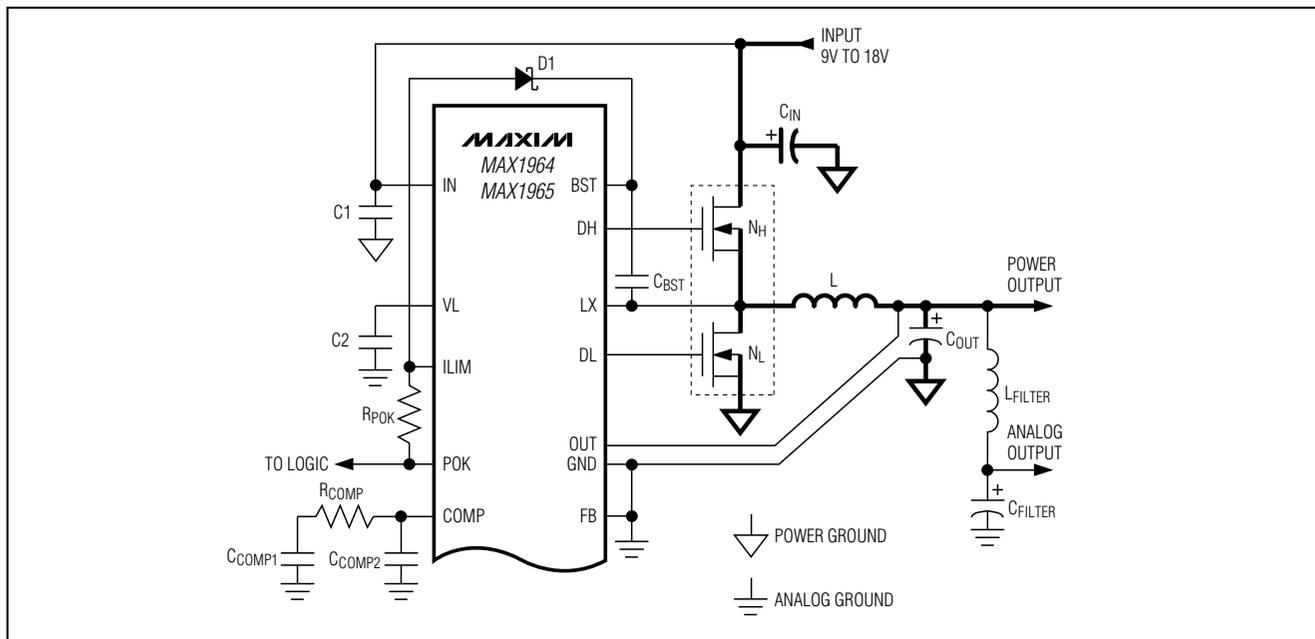


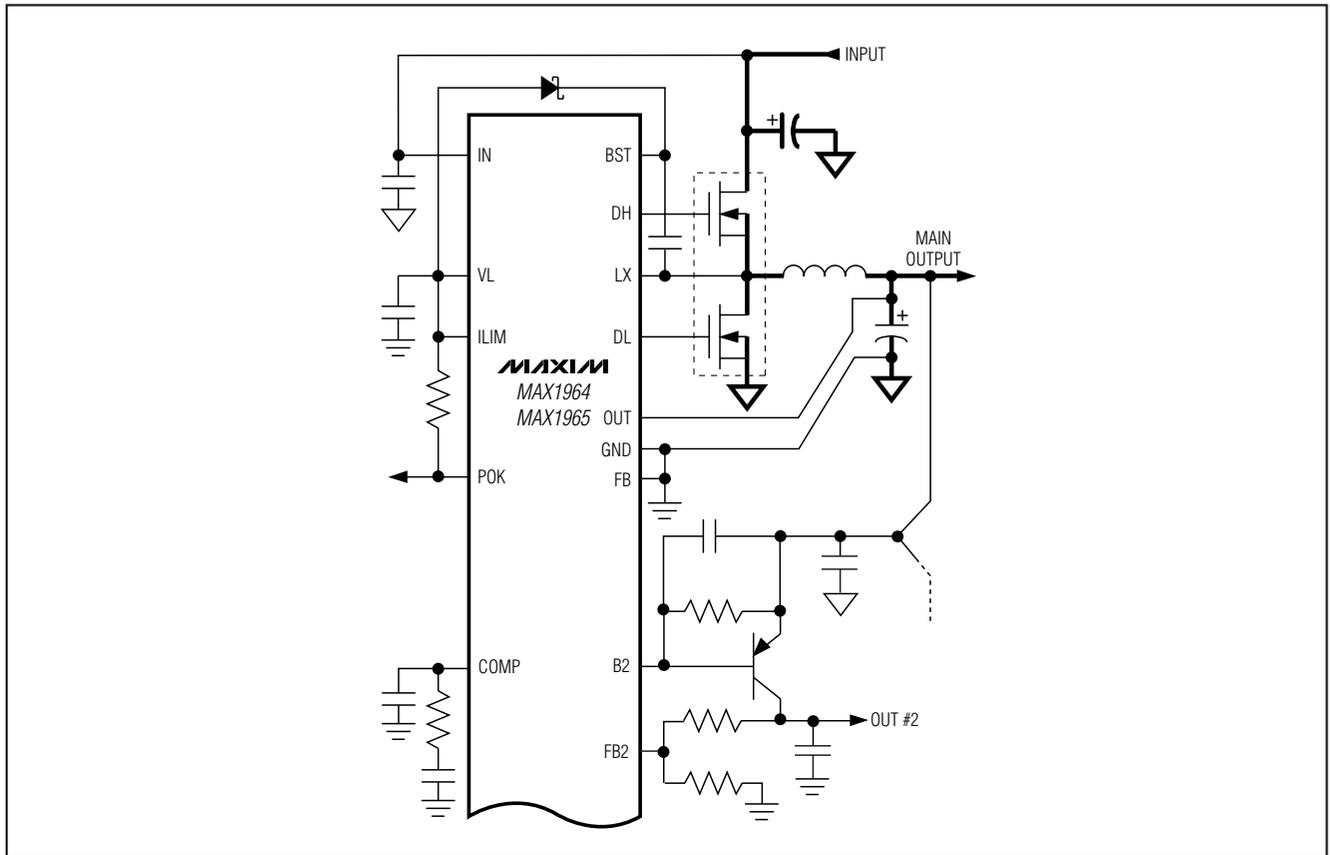
図10. フィルタリングされたアナログ回路出力

表1. 部品メーカー

SUPPLIER	PHONE	FAX	WEBSITE
INDUCTORS & TRANSFORMERS			
Coilcraft	847-639-6400	847-639-1469	www.coilcraft.com
Coiltronics	561-241-7876	561-241-9339	www.coiltronics.com
ICE Components	800-729-2099	800-729-2099	www.icecomponents.com
Sumida USA	847-956-0666	847-956-0702	www.sumida.com
Toko	847-297-0070	847-699-1194	www.tokoam.com
CAPACITORS			
AVX	803-946-0690	803-626-3123	www.avxcorp.com
Kemet	408-986-0424	408-986-1442	www.kemet.com
Panasonic	847-468-5624	847-468-5815	www.panasonic.com
Sanyo	619-661-6835	619-661-1055	www.secc.co.jp
Taiyo Yuden	408-573-4150	408-573-4159	www.t-yuden.com
DIODES			
Central Semiconductor	516-435-1110	516-435-1824	www.centalsemi.com
International Rectifier	310-322-3331	310-322-3332	www.irf.com
Nihon Inter	847-843-7500	847-843-2798	www.niec.co.jp
On Semiconductor	602-303-5454	602-994-6430	www.onsemi.com
Zetex	516-543-7100	516-864-7630	www.zetex.com

トラッキング/シーケンス3出力/5出力 電源コントローラ

標準動作回路



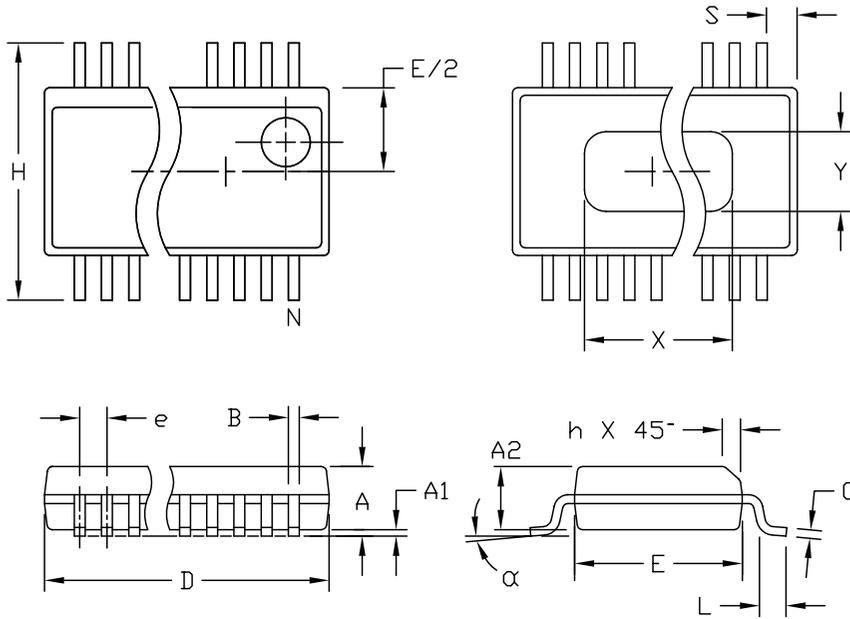
MAX1964/MAX1965

トラッキング/シーケンス3出力/5出力 電源コントローラ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)

QSOP-EPS



DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	.061	.068	1.55	1.73
A1	.004	.0098	0.102	0.249
A2	.055	.061	1.40	1.55
B	.008	.012	0.20	0.31
C	.0075	.0098	0.191	0.249
D	SEE VARIATIONS			
E	.150	.157	3.81	3.99
e	.025 BSC		0.635 BSC	
H	.230	.244	5.84	6.20
h	.010	.016	0.25	0.41
L	.016	.035	0.41	0.89
N	SEE VARIATIONS			
X	SEE VARIATIONS			
Y	.071	.087	1.803	2.209
α	0°	8°	0°	8°

VARIATIONS:

DIM	INCHES		MILLIMETERS		N
	MIN.	MAX.	MIN.	MAX.	
D	.189	.196	4.80	4.98	16 AA
S	.0020	.0070	0.05	0.18	
X	.107	.123	2.72	3.12	
D	.337	.344	8.56	8.74	20 AB
S	.0500	.0550	1.270	1.397	
D	.337	.344	8.56	8.74	24 AC
S	.0250	.0300	0.635	0.762	
D	.386	.393	9.80	9.98	28 AD
S	.0250	.0300	0.635	0.762	
X	.271	.287	6.88	7.29	

NOTES:

1. D & E DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED .006" PER SIDE.
3. HEAT SLUG DIMENSIONS X AND Y APPLY ONLY TO 16 AND 28 LEAD POWER-QSOP PACKAGES.
4. CONTROLLING DIMENSIONS: INCHES.
5. MEETS JEDEC MO137.

MAXIM
 PROPRIETARY INFORMATION
 TITLE:
 PACKAGE OUTLINE, QSOP, .150", .025" LEAD PITCH
 APPROVAL: _____ DOCUMENT CONTROL NO. 21-0055 REV. C 1/1

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

30 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2001 Maxim Integrated Products, Inc. All rights reserved. MAXIM is a registered trademark of Maxim Integrated Products, Inc.