

4A、20ns、MOSFETドライバ

MAX5078

概要

MAX5078A/MAX5078Bは高速MOSFETドライバで、最大4Aのピーク電流をソース/シンクします。これらの製品は20nsの高速伝搬遅延と20nsの立上り/立下り時間を持ち、5000pFの容量性負荷を駆動します。伝搬遅延時間は最小限に抑えられ、反転及び非反転入力間でマッチングしています。大ソース/シンクピーク電流、低伝搬遅延、及び放熱特性を高めたパッケージによって、MAX5078A/MAX5078Bは高周波及び高電力回路に最適です。

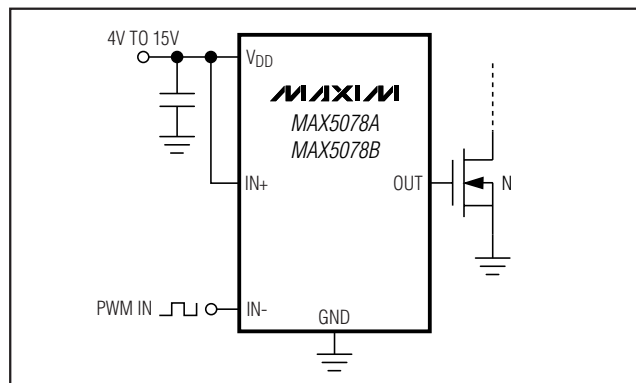
MAX5078A/MAX5078Bは4V~15Vの単一電源で動作し、非スイッチング時の消費電流は40 μ A(typ)です。これらの製品は出力状態の変化時のシュートスルーを排除するロジック回路を内蔵し、高スイッチング周波数で動作電流を最小限に抑制します。ロジック入力は、 V_{DD} 電圧に関係なく、最大18Vの電圧スパイクから保護されます。MAX5078AはCMOS入力ロジックレベルを備え、またMAX5078BはTTL対応の入力ロジックレベルを備えています。

MAX5078A/MAX5078Bは反転入力と非反転入力とともに装備し、MOSFET制御のフレキシビリティを向上させます。これらの製品は6ピンTDFN(3mm x 3mm)パッケージで提供され、-40 $^{\circ}$ C~+125 $^{\circ}$ Cの自動車用温度範囲で動作します。

アプリケーション

パワーMOSFETスイッチング モータ制御
スイッチモード電源 電源モジュール
DC-DCコンバータ

標準動作回路



特長

- ◆ 単一電源：4V~15V
- ◆ ピークソース/シンク駆動電流：4A
- ◆ 伝搬遅延：20ns(typ)
- ◆ 反転入力と非反転入力間の遅延をマッチング
- ◆ $V_{DD}/2$ CMOS (MAX5078A)/TTL (MAX5078B) ロジック入力
- ◆ $0.1 \times V_{DD}$ (CMOS) 及び 0.3V (TTL) ロジック入力 ヒステリシス
- ◆ 最大ロジック入力：+18V (V_{DD} 電圧に無関係)
- ◆ 低入力容量：2.5pF (typ)
- ◆ 自己消費電流：40 μ A (typ)
- ◆ 動作温度範囲：-40 $^{\circ}$ C~+125 $^{\circ}$ C
- ◆ 6ピンTDFNパッケージ

型番

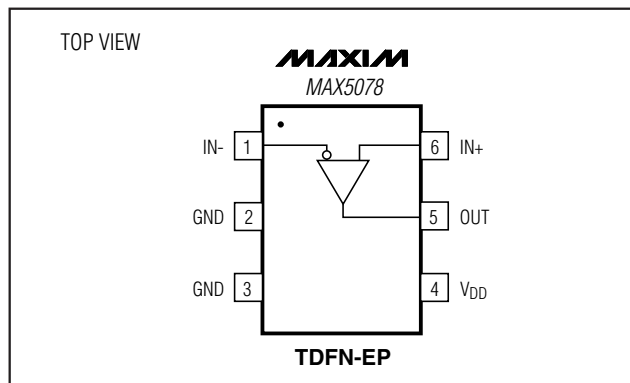
PART	TEMP RANGE	PIN-PACKAGE	TOP MARK
MAX5078AATT	-40 $^{\circ}$ C to +125 $^{\circ}$ C	6 TDFN-EP*	AHL
MAX5078BATT	-40 $^{\circ}$ C to +125 $^{\circ}$ C	6 TDFN-EP*	AHM

* EP = エクスポーズドパッド

選択ガイド

PART	PIN-PACKAGE	LOGIC INPUT
MAX5078AATT	6 TDFN-EP	$V_{DD}/2$ CMOS
MAX5078BATT	6 TDFN-EP	TTL

ピン配置



4A, 20ns, MOSFETドライバ

ABSOLUTE MAXIMUM RATINGS

(Voltages referenced to GND.)

V _{DD}	-0.3V to +18V
IN+, IN-	-0.3V to +18V
OUT	-0.3V to (V _{DD} + 0.3V)
OUT Short-Circuit Duration	10ms
Continuous Source/Sink Current at OUT_ (P _D < P _D MAX)	200mA

Continuous Power Dissipation (T_A = +70°C)

6-Pin TDFN-EP (derate 24.4mW/°C above +70°C)	1951mW
Junction-to-Case Thermal Resistance (θ _{JC})	2°C/W
Operating Temperature Range	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	+150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = 4V to 15V, T_A = -40°C to +125°C, unless otherwise noted. Typical values are at V_{DD} = 15V and T_A = +25°C.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER SUPPLY						
V _{DD} Operating Range	V _{DD}		4		15	V
V _{DD} Undervoltage Lockout	UVLO	V _{DD} rising	3.00	3.5	3.85	V
V _{DD} Undervoltage Lockout Hysteresis				200		mV
V _{DD} Undervoltage Lockout to Output Delay		V _{DD} rising		12		μs
V _{DD} Supply Current	I _{DD}	IN+ = 0V, IN- = V _{DD} (not switching)	V _{DD} = 4V	28	55	μA
			V _{DD} = 15V	40	75	
	I _{DD-SW}	Switching at 250kHz, C _L = 0	0.5	1.2	2.2	mA
DRIVER OUTPUT (SINK)						
Driver Output Resistance Pulling Down	R _{ON-N}	V _{DD} = 15V, I _{OUT} = -100mA	T _A = +25°C	1.1	1.8	Ω
			T _A = +125°C	1.5	2.4	
		V _{DD} = 4.5V, I _{OUT} = -100mA	T _A = +25°C	2.2	3.3	
			T _A = +125°C	3.0	4.5	
Peak Output Current (Sinking)	I _{PK-N}	V _{DD} = 15V, C _L = 10,000pF		4		A
Output-Voltage Low		I _{OUT} = -100mA	V _{DD} = 4.5V		0.45	V
			V _{DD} = 15V		0.24	
Latchup Protection	I _{LUP}	Reverse current I _{OUT} (Note 2)	400			mA
DRIVER OUTPUT (SOURCE)						
Driver Output Resistance Pulling Up	R _{ON-P}	V _{DD} = 15V, I _{OUT} = 100mA	T _A = +25°C	1.5	2.1	Ω
			T _A = +125°C	1.9	2.75	
		V _{DD} = 4.5V, I _{OUT} = 100mA	T _A = +25°C	2.75	4	
			T _A = +125°C	3.75	5.5	
Peak Output Current (Sourcing)	I _{PK-P}	V _{DD} = 15V, C _L = 10,000pF		4		A

4A、20ns、MOSFETドライバ

MAX5078

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 4V$ to $15V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $V_{DD} = 15V$ and $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Output-Voltage High		I _{OUT} = 100mA	V _{DD} = 4.5V	V _{DD} - 0.55			V
			V _{DD} = 15V	V _{DD} - 0.275			
LOGIC INPUT (Note 3)							
Logic 1 Input Voltage	V _{IH}	MAX5078A		0.7 x V _{DD}			V
		MAX5078B (Note 4)		2.1			
Logic 0 Input Voltage	V _{IL}	MAX5078A		0.3 x V _{DD}			V
		MAX5078B		0.8			
Logic-Input Hysteresis	V _{HYS}	MAX5078A		0.1 x V _{DD}			V
		MAX5078B		0.3			
Logic-Input-Current Leakage		IN+ = IN- = 0V or V _{DD}		-1	+0.1	+1	μA
Input Capacitance	C _{IN}			2.5			pF
SWITCHING CHARACTERISTICS FOR V _{DD} = 15V (Figure 1)							
OUT Rise Time	t _R	C _L = 1000pF		4			ns
		C _L = 5000pF		18			
		C _L = 10,000pF		32			
OUT Fall Time	t _F	C _L = 1000pF		4			ns
		C _L = 5000pF		15			
		C _L = 10,000pF		26			
Turn-On Delay Time	t _{D-ON}	C _L = 10,000pF (Note 2)		10	20	34	ns
Turn-Off Delay Time	t _{D-OFF}	C _L = 10,000pF (Note 2)		10	20	34	ns
SWITCHING CHARACTERISTICS FOR V _{DD} = 4.5V (Figure 1)							
OUT Rise Time	t _R	C _L = 1000pF		7			ns
		C _L = 5000pF		37			
		C _L = 10,000pF		85			
OUT Fall Time	t _F	C _L = 1000pF		7			ns
		C _L = 5000pF		30			
		C _L = 10,000pF		75			
Turn-On Delay Time	t _{D-ON}	C _L = 10,000pF (Note 2)		18	35	70	ns
Turn-Off Delay Time	t _{D-OFF}	C _L = 10,000pF (Note 2)		18	35	70	ns

4A、20ns、MOSFETドライバ

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = 4V$ to $15V$, $T_A = -40^{\circ}C$ to $+125^{\circ}C$, unless otherwise noted. Typical values are at $V_{DD} = 15V$ and $T_A = +25^{\circ}C$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
MATCHING CHARACTERISTICS						
Mismatch Propagation Delays from Inverting and Noninverting Inputs to Output	Δt_{ON-OFF}	$V_{DD} = 15V$, $C_L = 10,000pF$		2		ns
		$V_{DD} = 4.5V$, $C_L = 10,000pF$		4		

Note 1: All devices are 100% tested at $T_A = +25^{\circ}C$. Specifications over $-40^{\circ}C$ to $+125^{\circ}C$ are guaranteed by design.

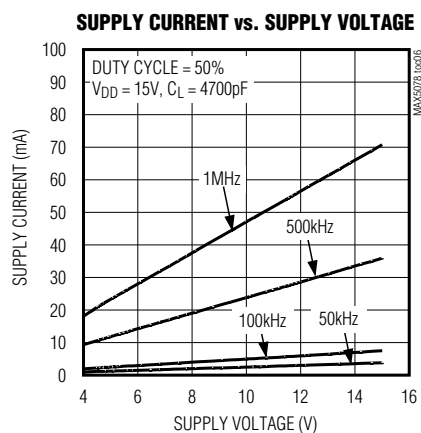
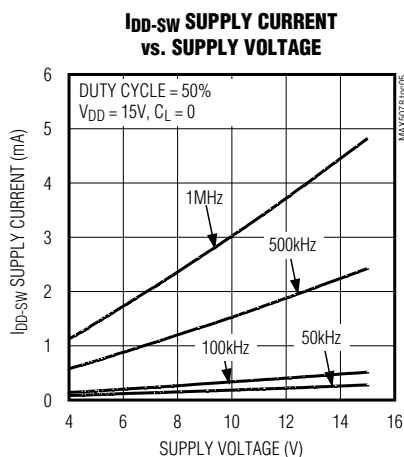
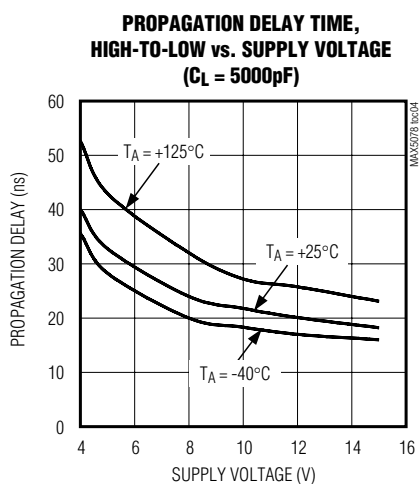
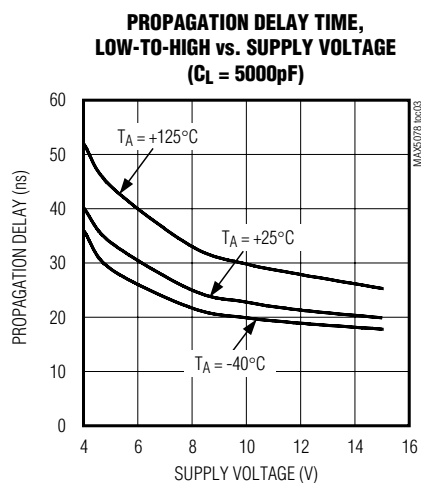
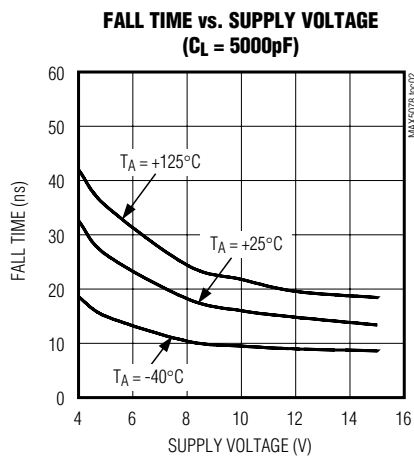
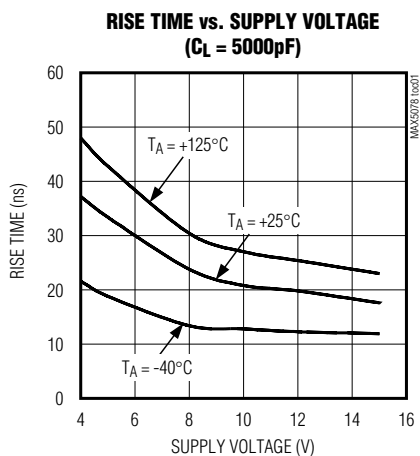
Note 2: Limits are guaranteed by design, not production tested.

Note 3: The logic-input thresholds are tested at $V_{DD} = 4V$ and $V_{DD} = 15V$.

Note 4: TTL compatible with reduced noise immunity.

標準動作特性

($T_A = +25^{\circ}C$, unless otherwise noted.)



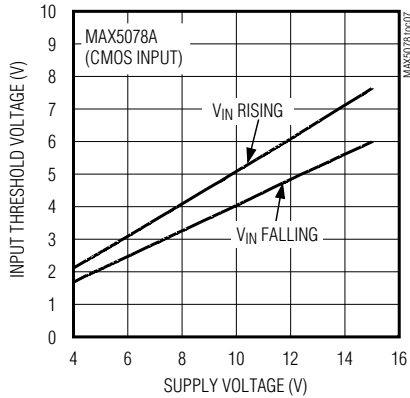
4A、20ns、MOSFETドライバ

MAX5078

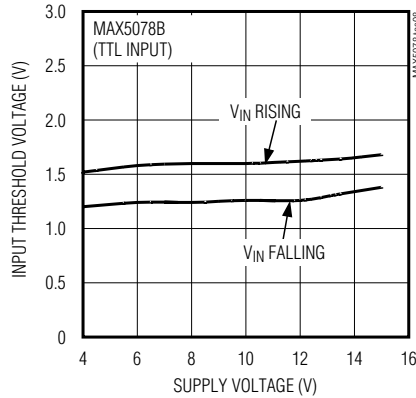
標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

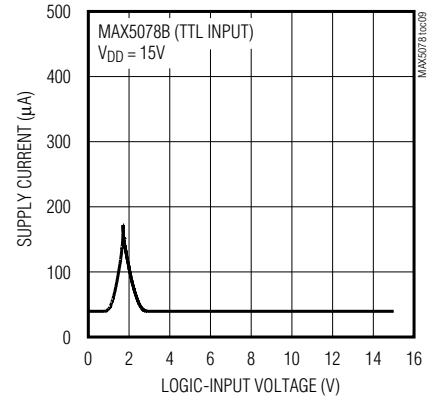
**INPUT THRESHOLD VOLTAGE
vs. SUPPLY VOLTAGE**



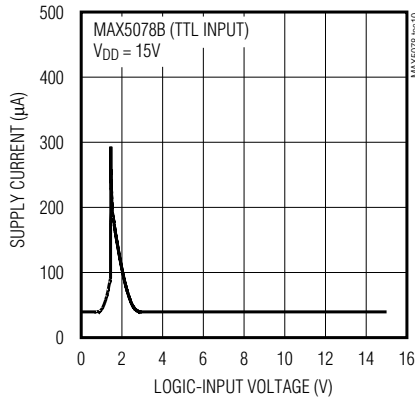
**INPUT THRESHOLD VOLTAGE
vs. SUPPLY VOLTAGE**



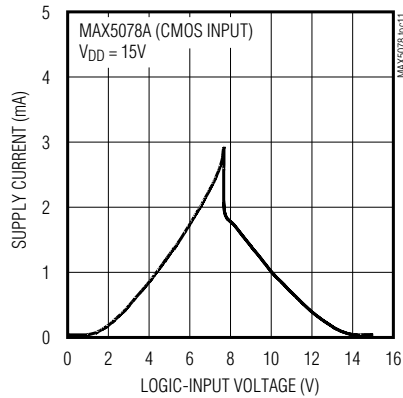
**SUPPLY CURRENT vs. LOGIC-INPUT
VOLTAGE (INPUT LOW-TO-HIGH)**



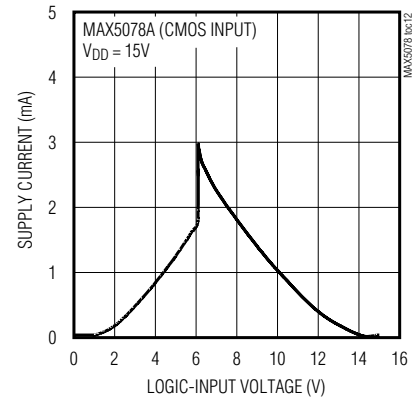
**SUPPLY CURRENT vs. LOGIC-INPUT
VOLTAGE (INPUT HIGH-TO-LOW)**



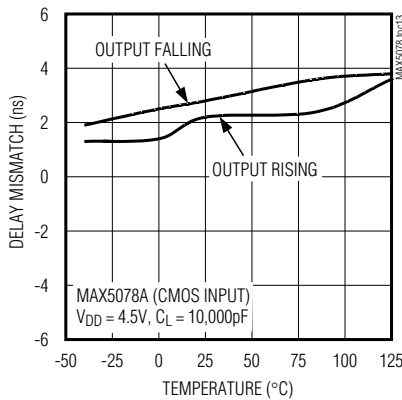
**SUPPLY CURRENT vs. LOGIC-INPUT
VOLTAGE (INPUT LOW-TO-HIGH)**



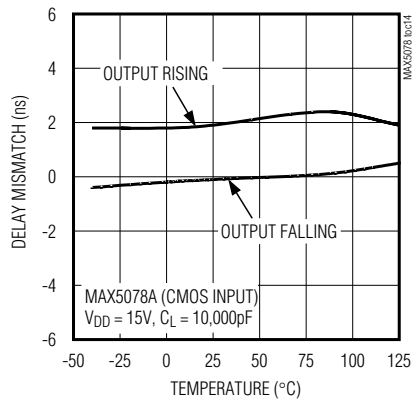
**SUPPLY CURRENT vs. LOGIC-INPUT
VOLTAGE (INPUT HIGH-TO-LOW)**



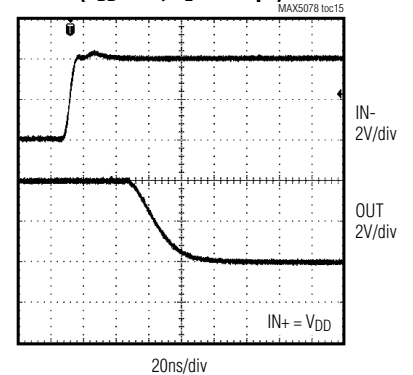
**DELAY MISMATCH BETWEEN IN+
AND IN- TO OUT vs. TEMPERATURE**



**DELAY MISMATCH BETWEEN IN+
AND IN- TO OUT vs. TEMPERATURE**



**LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 4\text{V}$, $C_L = 5000\text{pF}$)**

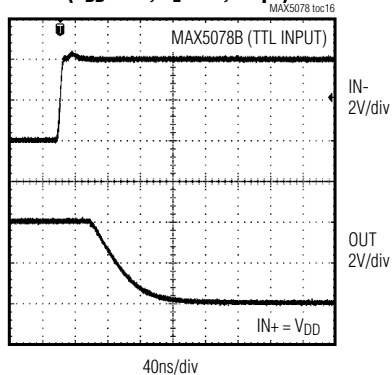


4A、20ns、MOSFETドライバ

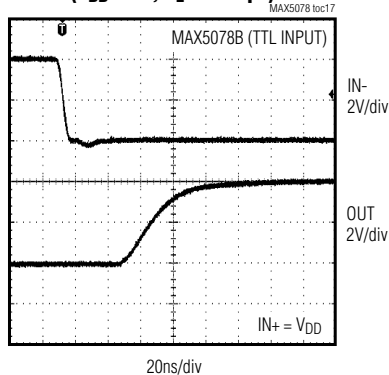
標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

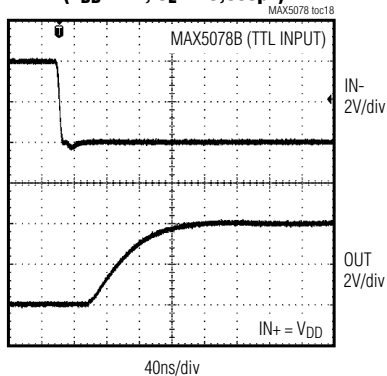
LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 4\text{V}$, $C_L = 10,000\text{pF}$)



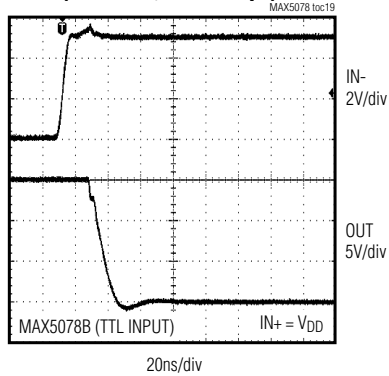
LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 4\text{V}$, $C_L = 5000\text{pF}$)



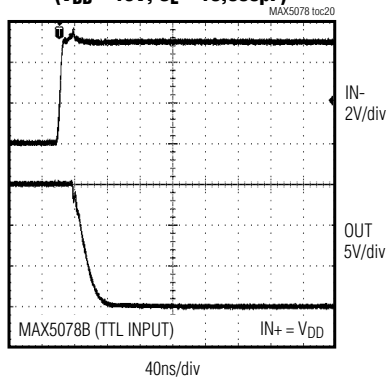
LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 4\text{V}$, $C_L = 10,000\text{pF}$)



LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 15\text{V}$, $C_L = 5000\text{pF}$)



LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 15\text{V}$, $C_L = 10,000\text{pF}$)



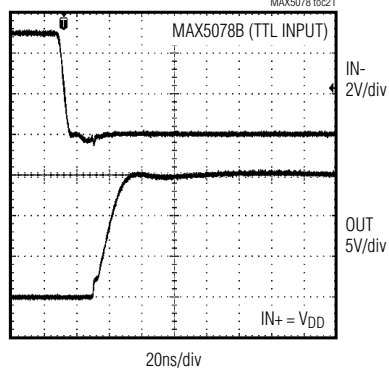
4A、20ns、MOSFETドライバ

MAX5078

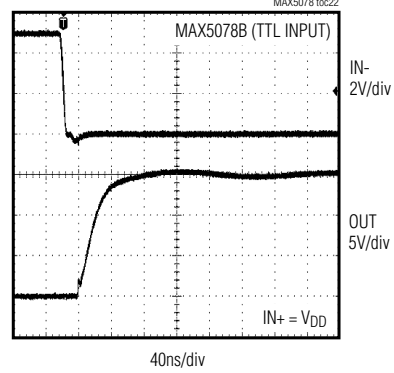
標準動作特性(続き)

($T_A = +25^\circ\text{C}$, unless otherwise noted.)

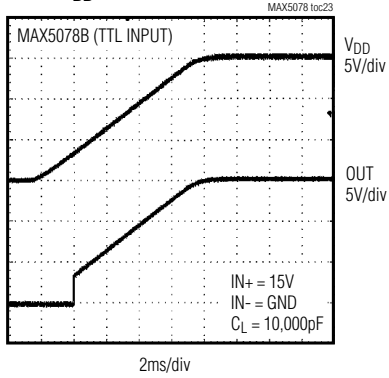
LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 15\text{V}$, $C_L = 5000\text{pF}$)



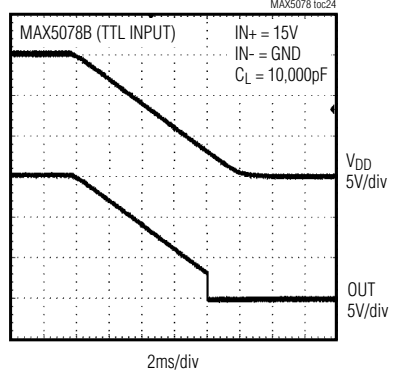
LOGIC-INPUT VOLTAGE vs. OUTPUT VOLTAGE
($V_{DD} = 15\text{V}$, $C_L = 10,000\text{pF}$)



V_{DD} vs. OUTPUT VOLTAGE



V_{DD} vs. OUTPUT VOLTAGE



4A、20ns、MOSFETドライバ

端子説明

端子	名称	機能
1	IN-	反転ロジック入力端子。未使用の場合はGNDに接続します。
2, 3	GND	グランド
4	V _{DD}	電源。1個または複数の0.1μFのセラミックコンデンサでGNDにバイパスします。
5	OUT	ドライバ出力。電流をソースまたはシンクして、外付けMOSFETをターンオンまたはターンオフします。
6	IN+	非反転ロジック入力端子。未使用の場合はV _{DD} に接続します。
—	EP	エクスポーズドパッド。GNDに内部接続されています。エクスポーズドパッドを単一の電気グランド接続部として使用しないでください。

詳細

V_{DD}低電圧ロックアウト(UVLO)

MAX5078A/MAX5078Bは、V_{DD}用の低電圧ロックアウト(UVLO)を内蔵しています。V_{DD}がUVLOスレッショルド以下になると、OUTが入力状態に関係なくローにプルされます。低電圧ロックアウトは200mVの標準ヒステリシス付の3.5V(typ)で、チャタリングを排除します。V_{DD}がUVLOを上回ると、出力はロジック入力レベルに応じてハイまたはローになります。適切に動作させるには、低ESRセラミックコンデンサを使ってV_{DD}をバイパスします(「アプリケーション情報」の項を参照)。

ロジック入力

MAX5078AはCMOSロジック入力を備え、またMAX5078BはTTL対応のロジック入力を備えています。ロジック入力は、V_{DD}電圧に関係なく、最大18Vの電圧スパイクから保護されます。TTL及びCMOSロジック入力は、遷移時のダブルパルスを排除するためにそれぞれ300mV及び0.1 × V_{DD}ヒステリシスを備えています。2.5pFの低入力容量のため、負荷が低減し、スイッチング速度が向上します。

ロジック入力はハイインピーダンスであり、フローティング状態にしないでください。入力が開放状態の場合は、V_{DD}がUVLOスレッショルドを上回るとすぐにOUTは不定状態になってしまいます。このため、このデバイスへの電源投入時に、コントローラからのPWM出力が適切な状態になっている必要があります。

MAX5078A/MAX5078Bは2つのロジック入力を備え、MOSFET制御のフレキシビリティを向上させます。非反転ロジック動作にはIN+を使用し、反転ロジック動作にはIN-を使用します。未使用の場合は、IN+をV_{DD}に、IN-をGNDに接続します。

または、未使用の入力をオン/オフ機能として使用することができます。IN+をアクティブローシャットダウンロジックに、IN-をアクティブハイシャットダウンロジックに使用します(図3参照)。利用可能な入力のすべての組合せについては、表1を参照してください。

ドライバ出力

MAX5078A/MAX5078Bは、出力段に低R_{DS(ON)}のpチャネル及びnチャネルデバイス(トータムポール)を備え、高速ターンオン/ターンオフ、ハイゲートチャージスイッチングMOSFETを可能にします。ピークソースまたはシンク電流は、4A(typ)です。出力電圧(V_{OUT})はハイの状態ではV_{DD}とほぼ同じで、ローの状態ではグランドです。V_{DD}が高くなるとドライバR_{DS(ON)}は低くなるため、ソース/シンク電流能力が向上し、スイッチング速度が高速化されます。非反転及び反転ロジック入力からOUTまでの伝搬遅延は、2ns(typ)にマッチングされます。ブレイクビフォメークロジックによって、内蔵p及びnチャネルデバイス間の貫通伝導とシュートスルーが排除されるため、自己消費電流が低減します。

アプリケーション情報

RLC直列回路

ドライバのR_{DS(ON)}(R_{ON})、内蔵ボンド/リードインダクタンス(L_P)、配線インダクタンス(L_S)、ゲートインダクタンス(L_G)、及びゲート容量(C_G)によって、2次特性方程式で表される直列RLC回路を形成します。直列RLC回路は、非減衰固有周波数(ω₀)及び減衰比(ξ)を備えています。ここでは、

$$\omega_0 = \frac{1}{\sqrt{(L_P + L_S + L_G) \times C_G}}$$

$$\xi = \frac{R_{ON}}{2 \times \sqrt{\frac{(L_P + L_S + L_G)}{C_G}}}$$

減衰比は、リングングを排除するために0.5(理想的には1)以上である必要があります。超低ゲートチャージMOSFETを駆動する場合、またはドライバがMOSFETから離れて配置されている場合は、ゲートと直列に小型抵抗(R_{GATE})を追加します。

4A、20ns、MOSFETドライバ

MAX5078

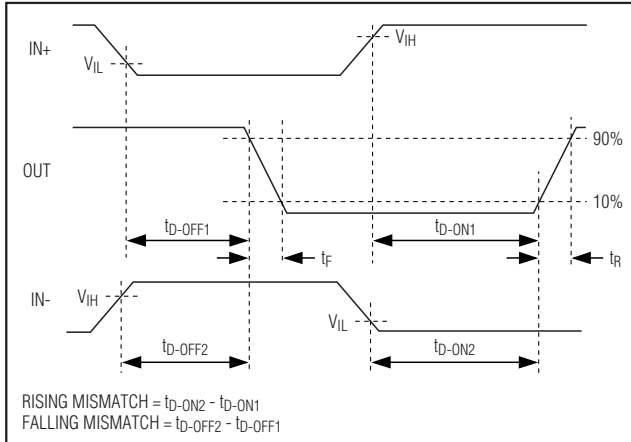


図1. タイミング図

以下の式を使って、直列抵抗を算出します。

$$R_{GATE} \geq \sqrt{\frac{(L_P + L_S + L_G)}{C_G}} - R_{ON}$$

L_P は、TDFNパッケージの場合は2nHとして概算することができます。 L_S は、約20nH/インチです。MOSFETベンダで L_G を検証します。

電源バイパス及びグラウンディング

MAX5078A/MAX5078Bのバイパス及びグラウンディングに特に注意してください。大容量外付け容量性負荷を駆動すると、消費電流及び出力電流のピークが4Aを超える場合があります。電源電圧の降下とグラウンドシフトによって、インパータに負帰還が起こり、遅延及び遷移時間が悪化するおそれがあります。また、不適切なデバイスのグラウンディングによるグラウンドシフトが、同じACグラウンドリターン経路を共有する他の回路に障害をもたらすこともあります。容量性負荷でMAX5078A/MAX5078Bをスイッチングする際に di/dt が大のため、 V_{DD} 、OUT、またはGND経路、あるいはそれらの組み合わせの直列インダクタンスにより発振を起こす場合があります。 V_{DD} をGNDにバイパスするために、デバイスにできる限り近接して並列に1個または複数の0.1μFセラミックコンデンサを配置します。グラウンドプレーンを使って、グラウンドリターン抵抗と直列インダクタンスを最小限に抑えます。基板インダクタンスとAC経路インピーダンスをさらに最小限に抑えるために、MAX5078A/MAX5078Bにできる限り近接して外付けMOSFETを配置します。

消費電力

MAX5078A/MAX5078Bの消費電力は以下の3要素から構成されます。すなわち、消費電力は、自己消費電流、

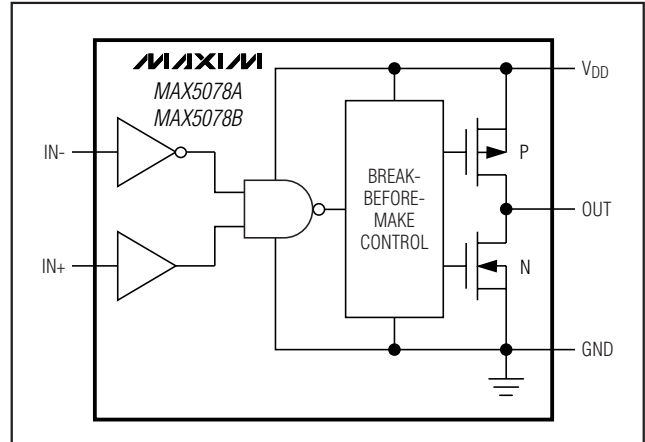


図2. MAX5054の簡略図(1ドライバ)

内部ノードの容量性充電/放電、及び出力電流(容量性または抵抗性負荷)によって発生します。最大消費電力制限値以内にこれらの要素の合計を維持します。

内部ノードの充電や放電に必要な電流は、周波数に依存します(「標準動作特性」の「 I_{DD-SW} Supply Current vs. Supply Voltage(I_{DD-SW} 消費電流及び電源電圧)」図を参照)。自己スイッチング消費電流(I_{DD-SW})による消費電力(P_Q)は、以下のように算出することができます。

$$P_Q = V_{DD} \times I_{DD-SW}$$

容量性負荷の場合は、以下の式を使って消費電力を概算します。

$$P_{CLOAD} = C_{LOAD} \times (V_{DD})^2 \times f_{SW}$$

ここで、 C_{LOAD} は容量性負荷、 V_{DD} は電源電圧、 f_{SW} はスイッチング周波数です。

以下のように、総消費電力(P_T)を算出します。

$$P_T = P_Q + P_{CLOAD}$$

グラウンド基準抵抗性負荷を駆動する場合は、以下の式を使ってMAX5078A/MAX5078Bの総消費電力を概算します。

$$P_T = P_Q + P_{RLOAD}$$

$$P_{RLOAD} = D \times R_{ON(MAX)} \times I_{LOAD}^2$$

ここでは、 D はMAX5078A/MAX5078Bの出力がハイにプルする期間の部分比、 $R_{ON(MAX)}$ は出力ハイのデバイスの最大オン抵抗、そして I_{LOAD} はMAX5078A/MAX5078Bの出力負荷電流です。

レイアウト情報

MAX5078A/MAX5078BのMOSFETドライバは大電流のソースやシンクを行い、スイッチングMOSFETのゲートに超高速の立上り/立下りエッジを生成します。配線長やインピーダンスが適切に調整されていない場合は、高い di/dt によって、許容できないリンギングが発生することがあります。

4A、20ns、MOSFETドライバ

表1. MAX5078の真理値表

IN+	IN-	OUT
Low	Low	Low
Low	High	Low
High	Low	High
High	High	Low

MAX5078A/MAX5078Bで設計する際には、以下のプリント基板レイアウトガイドラインを用います。

- デバイスにできる限り近接して、 V_{DD} とGNDの間に1個または複数の0.1 μ Fのデカップリングセラミックコンデンサを配置します。 V_{DD} とGNDを広い銅箔領域に接続します。プリント基板上で、MAX5078A/MAX5078Bの V_{DD} 入力及びGNDに小抵抗経路で、1個の10 μ F(min)大容量コンデンサを配置します。
- 2つのAC電流ループが、デバイスと駆動されるMOSFETゲートの間に形成されます。MOSFETは、ゲートがローにプルされる際にゲートからソースへの大きなコンデンサのように見えます。有効電流ループは、MOSFETゲートから、MAX5078A/MAX5078BのOUT、MAX5078A/MAX5078BのGND、及びMOSFETのソースまでです。MOSFETのゲートがハイにプルすると、アクティブ電流は、デカップリングコンデンサの V_{DD} 端子から、MAX5078A/MAX5078Bの V_{DD} 、MAX5078A/MAX5078BのOUT、MOSFETゲート、MOSFETソース、及びデカップリングコンデンサの負端子までです。充電電流及び放電電流ループはともに重要です。これらのAC電流経路の物理的距離とインピーダンスを最小限に抑えます。
- デバイスをMOSFETにできる限り近接して配置します。
- 多層プリント基板では、内層は、放電及び充電電流ループを含むGNDプレーンから構成される必要があります。
- TTLロジック入力デバイスを使用する場合は、グラウンドループに特に注意して、ローインピーダンス電源を使用します。OUTの高速立下り時間によって、遷移時に入力が破損することがあります。

エクスポーズドパッド

TDFN-EPパッケージは、パッケージの裏面にエクスポーズドパッドを備えています。このパッドはGNDに内部接続されています。熱伝導性を最適化するには、1.9W消費のためにエクスポーズドパッドをグラウンドプレーンに半田付けします。グラウンド接続パッドを単一の電気グラウンド接続部やグラウンドリターンとして使用しないでください。GND(端子2及び3)を主な電気グラウンド接続部として使用します。

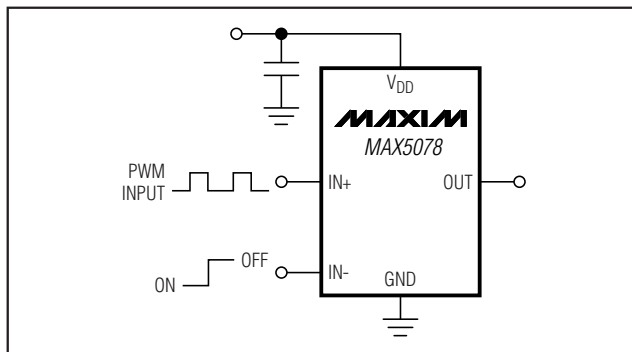


図3. オン/オフ機能としての未使用入力

追加アプリケーション回路

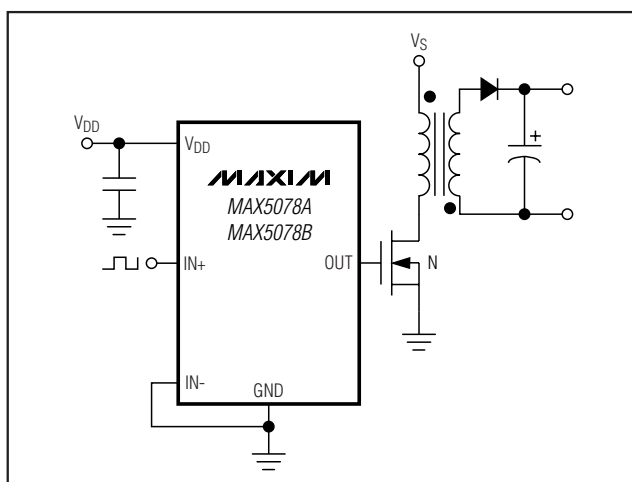


図4. 非反転アプリケーション

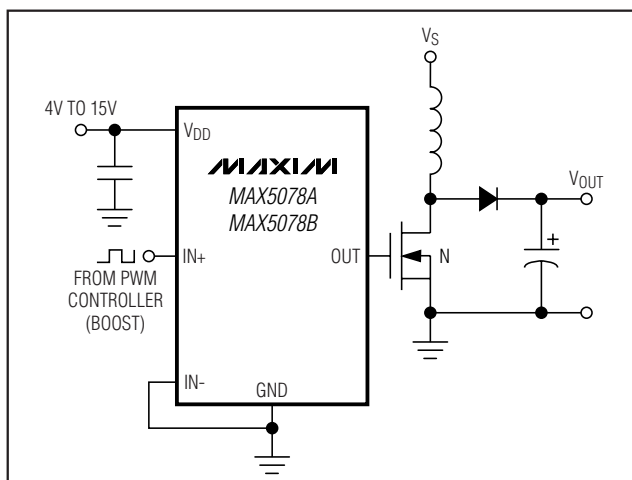


図5. ブーストコンバータ

4A、20ns、MOSFETドライバ

MAX5078

チップ情報

TRANSISTOR COUNT: 258

PROCESS: CMOS

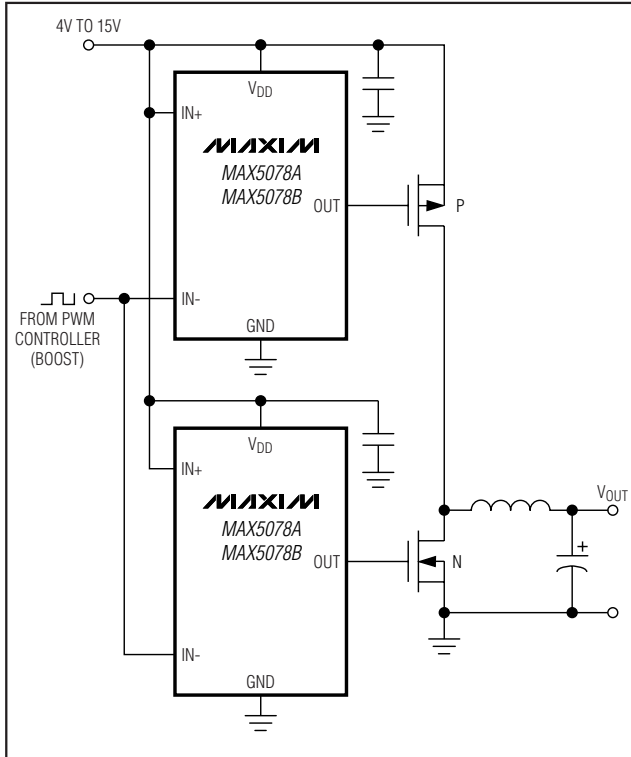


図6. ハイパワー同期バックコンバータの
MAX5078A/MAX5078B

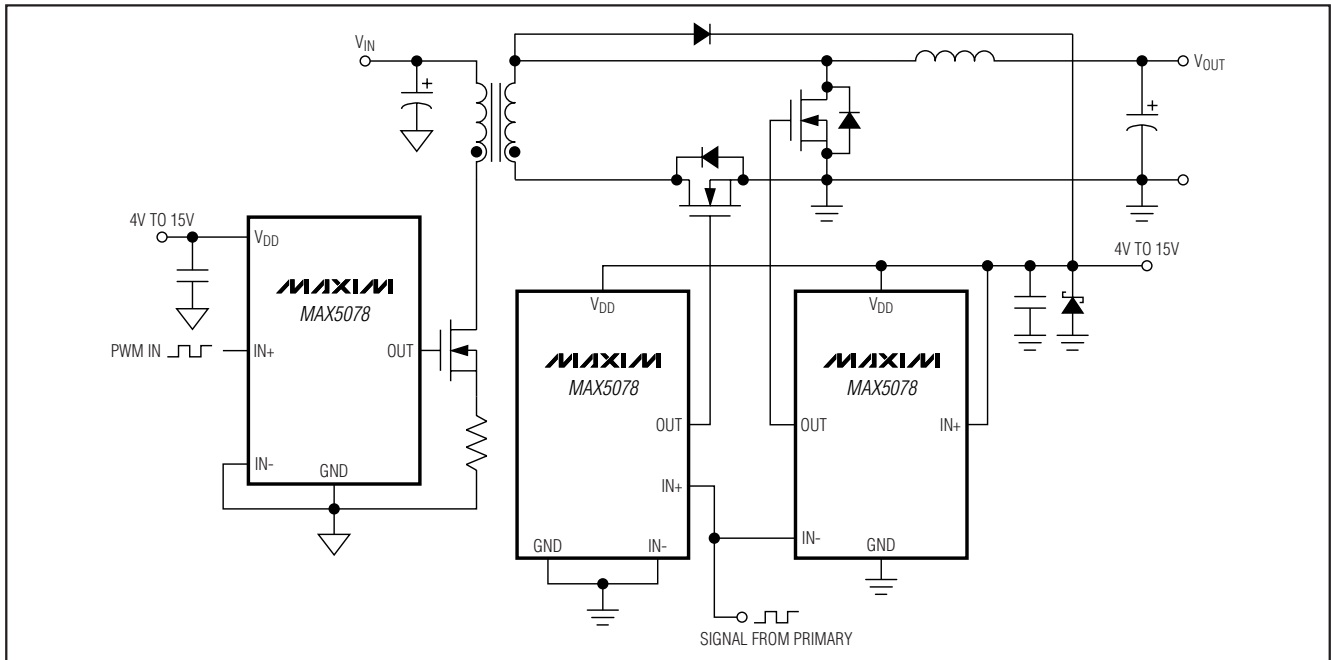
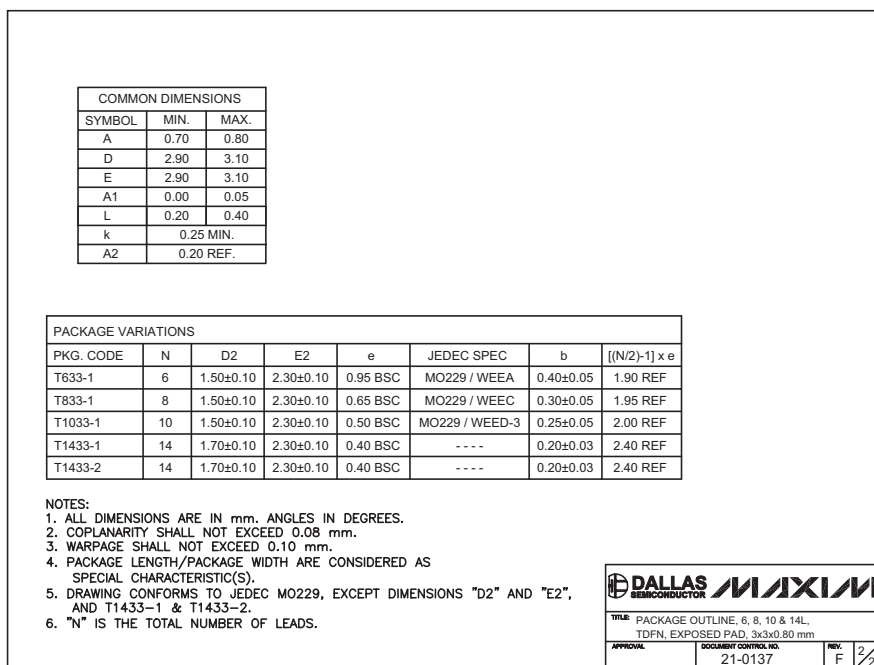
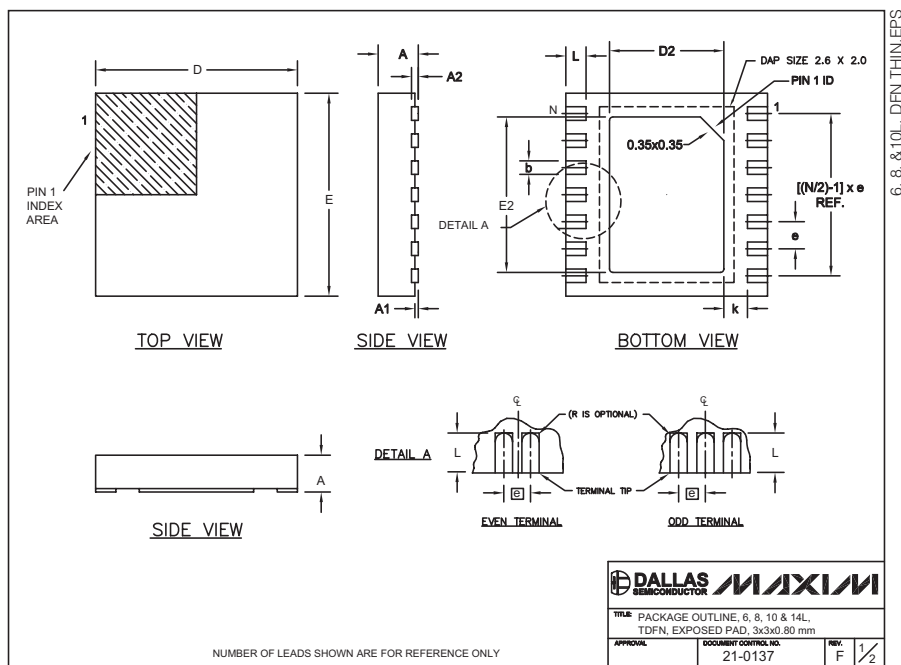


図7. 2次側同期整流付フォワードコンバータ

4A、20ns、MOSFETドライバ

パッケージ

(このデータシートに掲載されているパッケージ仕様は、最新版が反映されているとは限りません。最新のパッケージ情報は、japan.maxim-ic.com/packagesをご参照下さい。)



マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシムは完全にマキシム製品に組込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。マキシムは随時予告なく回路及び仕様を変更する権利を留保します。

12 **Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600**