

低電力12ビット電圧出力DAC シリアルインタフェース付

概要

MAX5302は、低電力、電圧出力12ビットのデジタルアナログコンバータ(DAC)及び高精度出力アンプを8ピン μ MAXパッケージに収めています。+5V単一電源で動作し、消費電流は280 μ A以下です。

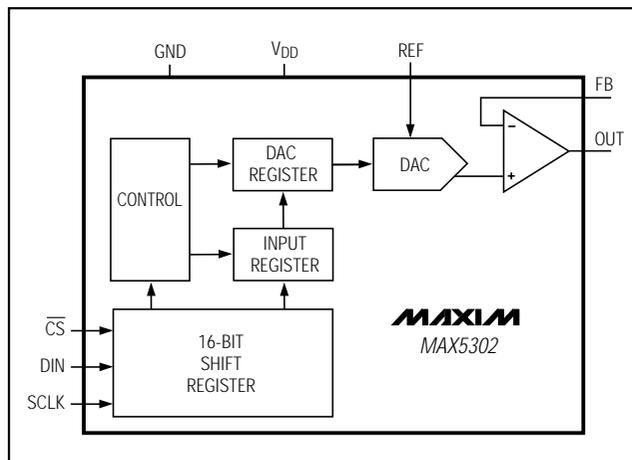
出力アンプの反転入力にユーザがアクセスできるため、特定の利得設定、リモートセンシング及び大出力駆動能力の実現が容易になります。MAX5302は、工業用プロセス制御等の広範囲のアプリケーションに最適です。その他の特長としては、ソフトウェアシャットダウン、パワーオンリセット等が挙げられます。

シリアルインタフェースは、SPI™/QSPI™及びMICROWIRE™とコンパチブルです。DACは、入力レジスタにDACレジスタが続く構成のダブルバッファ付入力を備えています。16ビットのシリアルワードにより、データが入力レジスタにロードされます。DACレジスタは入力レジスタと互いに独立に、あるいは同時に更新できます。全てのロジック入力はTTL/CMOSコンパチブルで、シュミットトリガでバッファされているため、フォトカプラと直接インタフェースすることが可能です。

アプリケーション

- 工業用プロセス制御
- 自動試験機器
- デジタルオフセット及び利得調整
- モーションコントロール
- 遠隔工業用制御
- マイクロプロセッサ制御システム

ファンクションダイアグラム



SPI及びQSPIはMotorola Inc.の商標です。
MICROWIREはNational Semiconductor Corp.の商標です。

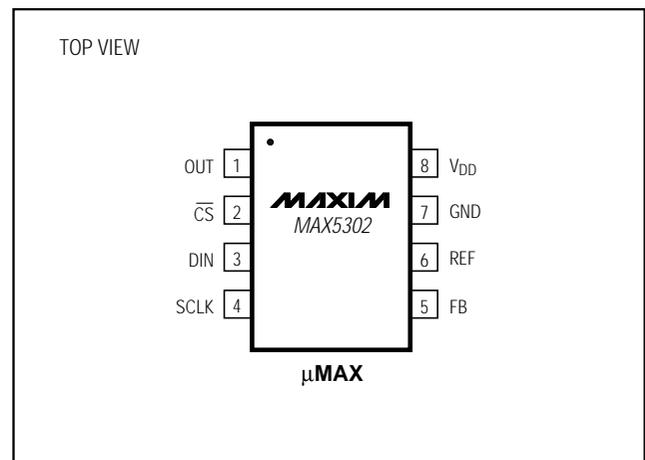
特長

- ◆ 設定可能な出力アンプ付の12ビットDAC
- ◆ 電源：+5V単一
- ◆ 低消費電流：0.28mA(通常動作)
2 μ A(シャットダウンモード)
- ◆ パッケージ：8ピン μ MAX
- ◆ パワーオンリセットでDAC出力をゼロにクリア
- ◆ SPI/QSPI及びMICROWIREコンパチブル
- ◆ フォトカプラとの直接インタフェースを可能にするシュミットトリガデジタル入力

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX5302CUA	0°C to +70°C	8 μ MAX
MAX5302EUA	-40°C to +85°C	8 μ MAX

ピン配置



低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

ABSOLUTE MAXIMUM RATINGS

V_{DD} to GND-0.3V to +6V
 REF, OUT, FB to GND-0.3V to ($V_{DD} + 0.3V$)
 Digital Inputs to GND-0.3V to +6V
 Continuous Current into Any Pin.....±20mA
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 8-Pin μMAX (derate 4.10mW/ $^\circ\text{C}$ above +70 $^\circ\text{C}$)330mW

Operating Temperature Ranges
 MAX5302CUA0 $^\circ\text{C}$ to +70 $^\circ\text{C}$
 MAX5302EUA-40 $^\circ\text{C}$ to +85 $^\circ\text{C}$
 Junction Temperature+150 $^\circ\text{C}$
 Storage Temperature Range-65 $^\circ\text{C}$ to +150 $^\circ\text{C}$
 Lead Temperature (soldering, 10sec)+300 $^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 8, $V_{DD} = +5V \pm 10\%$, $V_{REF} = +2.5V$, $R_L = 5k\Omega$, $C_L = 100pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$. Output buffer connected in unity-gain configuration.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
STATIC PERFORMANCE—ANALOG SECTION						
Resolution	N		12			Bits
Differential Nonlinearity	DNL	Guaranteed monotonic			±1.0	LSB
Integral Nonlinearity (Note 1)	INL				±4	LSB
Offset Error	V_{OS}			±0.3	±8	mV
Offset-Error Tempco	TCV_{OS}			6		ppm/ $^\circ\text{C}$
Gain Error (Note 1)	GE			-0.3	±3	LSB
Gain-Error Tempco				1		ppm/ $^\circ\text{C}$
Power-Supply Rejection Ratio	PSRR	$4.5V \leq V_{DD} \leq 5.5V$			800	$\mu\text{V/V}$
REFERENCE INPUT						
Reference Input Range	V_{REF}		0		$V_{DD} - 1.4$	V
Reference Input Resistance	R_{REF}	Code dependent, minimum at code 1554 hex	14	20		k Ω
MULTIPLYING-MODE PERFORMANCE						
Reference -3dB Bandwidth		$V_{REF} = 0.67V_{p-p}$		650		kHz
Reference Feedthrough		Input code = all 0s, $V_{REF} = 3.6V_{p-p}$ at 1kHz		-84		dB
Signal-to-Noise Plus Distortion Ratio	SINAD	$V_{REF} = 1V_{p-p}$ at 25kHz, code = full scale		77		dB
DIGITAL INPUTS						
Input Voltage High	V_{IH}		2.4			V
Input Voltage Low	V_{IL}				0.8	V
Input Leakage Current	I_{IN}	$V_{IN} = 0$ or V_{DD}		0.001	±0.5	μA
Input Capacitance	C_{IN}			8		pF

低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 8, $V_{DD} = +5V \pm 10\%$, $V_{REF} = +2.5V$, $R_L = 5k\Omega$, $C_L = 100pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$. Output buffer connected in unity-gain configuration.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DYNAMIC PERFORMANCE						
Voltage Output Slew Rate	SR			0.6		V/ μ s
Output Settling Time		To $\pm 1/2$ LSB, $V_{STEP} = 2.5V$		14		μ s
Output Voltage Swing		Rail-to-rail (Note 2)		0 to V_{DD}		V
Current into FB				0.001	± 0.1	μ A
Start-Up Time				20		μ s
Digital Feedthrough		$\overline{CS} = V_{DD}$, DIN = 100kHz		5		nVs
POWER SUPPLIES						
Supply Voltage	V_{DD}		4.5		5.5	V
Supply Current	I_{DD}	(Note 3)		0.28	0.4	mA
Supply Current in Shutdown		(Note 3)		4	20	μ A
Reference Current in Shutdown				0.001	± 0.5	μ A
TIMING CHARACTERISTICS (Figure 6)						
SCLK Clock Period	t_{CP}		100			ns
SCLK Pulse Width High	t_{CH}		40			ns
SCLK Pulse Width Low	t_{CL}		40			ns
\overline{CS} Fall to SCLK Rise Setup Time	t_{CSS}		40			ns
SCLK Rise to \overline{CS} Rise Hold Time	t_{CSH}		0			ns
DIN Setup Time	t_{DS}		40			ns
DIN Hold Time	t_{DH}		0			ns
SCLK Rise to \overline{CS} Fall Delay	t_{CS0}		40			ns
\overline{CS} Rise to SCLK Rise Hold Time	t_{CS1}		40			ns
\overline{CS} Pulse Width High	t_{CSW}		100			ns

Note 1: Guaranteed from code 11 to code 4095 in unity-gain configuration.

Note 2: Accuracy is better than 1LSB for $V_{OUT} = 8mV$ to $(V_{DD} - 100mV)$, guaranteed by a power-supply rejection test at the end points.

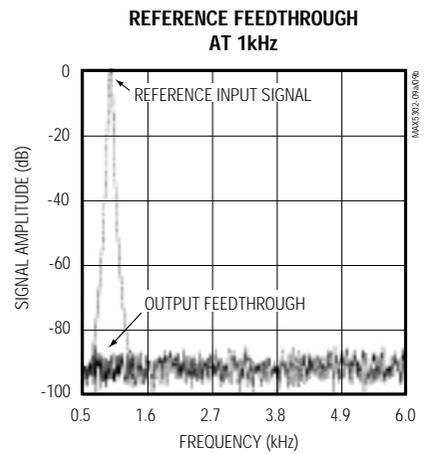
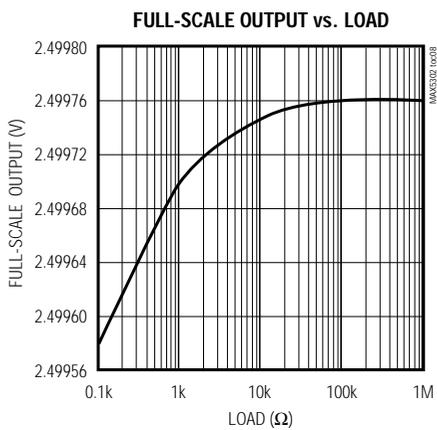
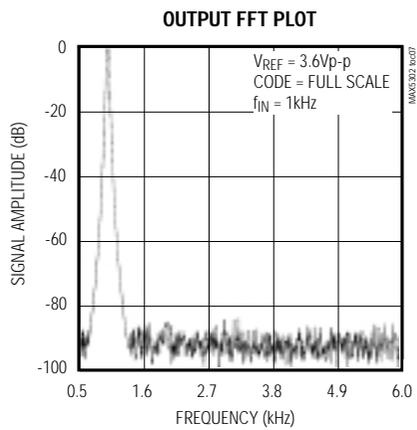
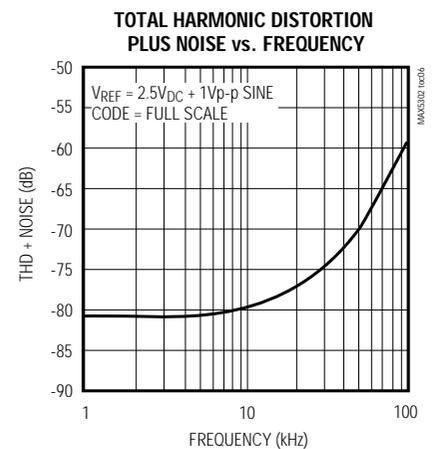
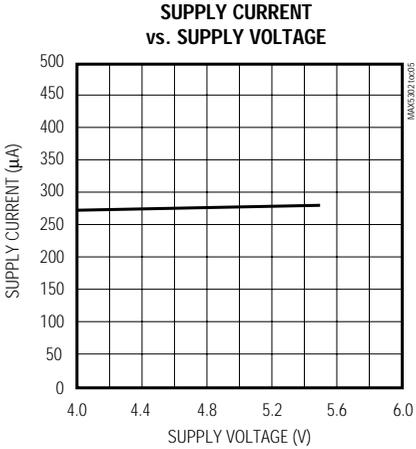
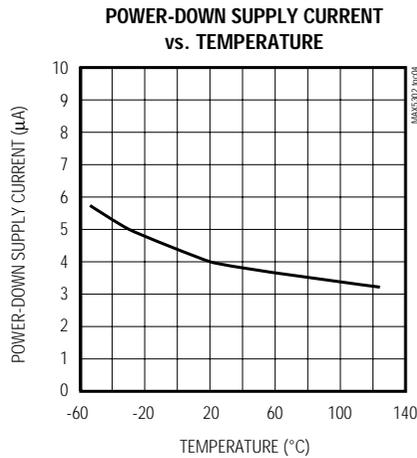
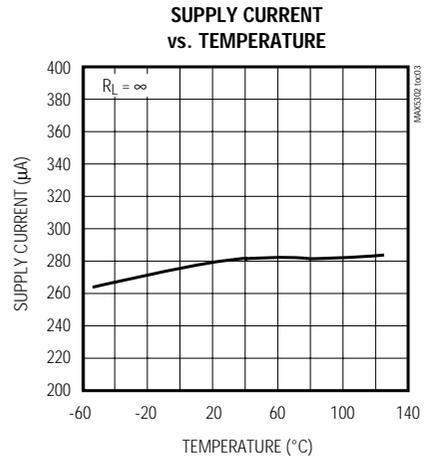
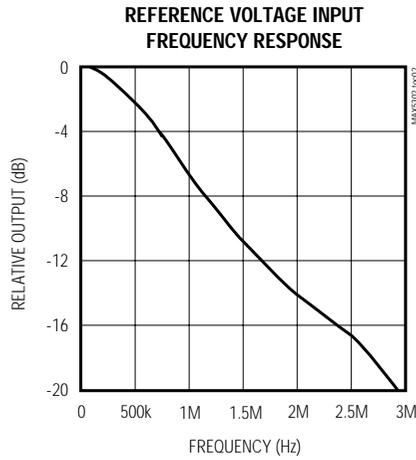
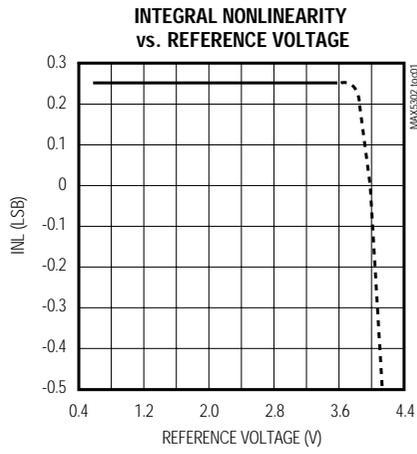
Note 3: $R_L = \infty$, digital inputs at GND or V_{DD} .

低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

標準動作特性

($V_{DD} = +5V$, $R_L = 5k\Omega$, $C_L = 100pF$, $T_A = +25^\circ C$, unless otherwise noted.)



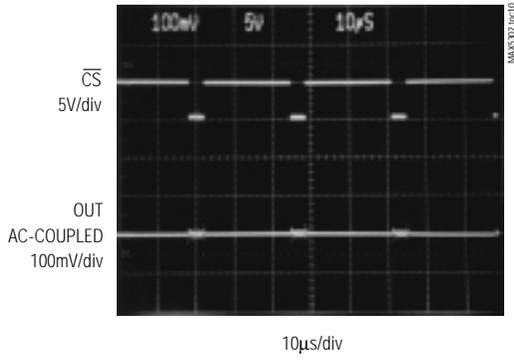
低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

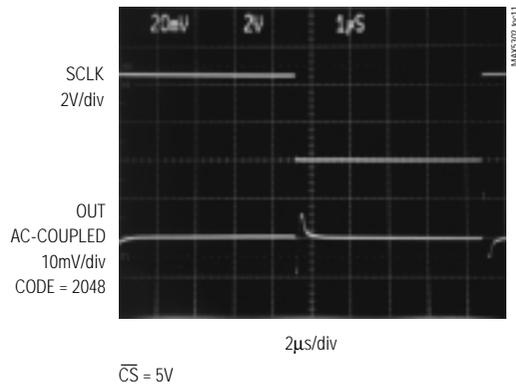
標準動作特性(続き)

($V_{DD} = +5V$, $R_L = 5k\Omega$, $C_L = 100pF$, $T_A = +25^\circ C$, unless otherwise noted.)

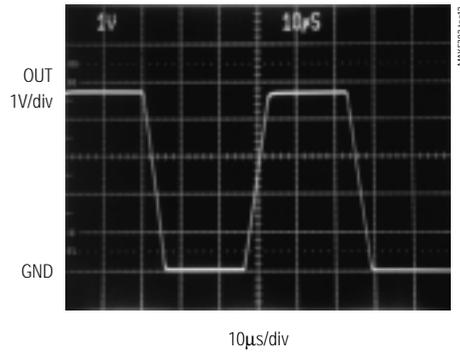
MAJOR-CARRY TRANSITION



DIGITAL FEEDTHROUGH ($f_{SCLK} = 100kHz$)



DYNAMIC RESPONSE



GAIN = 2, SWITCHING FROM CODE 0 TO 4020

低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

端子説明

端子	名称	機能
1	OUT	DAC 出力電圧
2	$\overline{\text{CS}}$	チップセレクト入力。アクティブロー。
3	DIN	シリアルデータ入力
4	SCLK	シリアルクロック入力
5	FB	DAC出力アンプフィードバック
6	REF	リファレンス電圧入力
7	GND	グランド
8	V _{DD}	正電源

詳細

MAX5302は、シンプルな3線シリアルインタフェースで容易にアドレス指定できる電圧出力デジタルアナログコンバータ(DAC)を内蔵しています。16ビットシフトレジスタに加え、本素子は入力レジスタ及びDACレジスタからなるダブルバッファ付入力を備えています(ファンクションダイアグラムを参照)。電圧出力に加え、アンプの負入力も使用できます。

本DACは、デジタル入力(12データビット+1サブビット)を、印加されたリファレンス電圧に比例する等価アナログ出力電圧に変換する反転R-2Rラダーネットワークです。図1にDACの概略回路図を示します。

リファレンス入力

リファレンス入力は正DC及びAC信号を受け入れます。リファレンス入力における電圧により、DACのフルスケール出力電圧が設定されます。リファレンス入力電圧範囲は、0V ~ (V_{DD} - 1.4V)です。出力電圧(V_{OUT})は、次式に示すデジタル的に設定可能な電圧ソースとなります。

$$V_{\text{OUT}} = (V_{\text{REF}} \cdot \text{NB} / 4096) \text{ 利得}$$

ここでNBは、DACのバイナリ入力コードの数値(0 ~ 4095)です。V_{REF}はリファレンス電圧で、利得は外部で設定された電圧利得です。

リファレンス入力におけるインピーダンスはコードに依存し、DACの入力コードが16進の1554の時に最小値の14k となり、入力コードが16進の0000の時に数G以上の大きな値(リーク電流)となります。リファレンスピンの入力インピーダンスがコードに依存するため、リファレンスソースの負荷レギュレーションが重要となります。

シャットダウンモードでは、MAX5302のREF入力はハイインピーダンス状態になり、入力リーク電流は0.001µA(typ)となります。

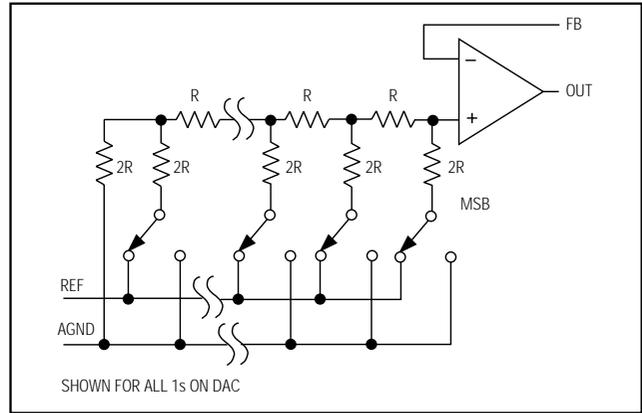


図1. DACの概略回路図

リファレンス入力容量もコードに依存し、入力コードが全て0の時に15pF、フルスケールの時に50pF(typ)になります。

MAX5302にはMAX873 +2.5Vリファレンスを推奨します。

出力アンプ

MAX5302のDAC出力は、高精度アンプ(標準スレート0.6V/µs)によって内部でバッファされています。各出力アンプの反転入力へのアクセスが可能であるため、ユーザによる出力利得設定/信号処理の自由度が高くなっています(「アプリケーション情報」の項を参照)。

MAX5302の出力においてフルスケール遷移があった場合の±1/2LSBへの標準セトリング時間は、負荷が5k と100pFの並列の時に14µsです(負荷が2k 以下になると性能が劣化します)。

本素子のアンプの出力ダイナミック応答及びセトリング性能は、「標準動作特性」に示されています。

シャットダウンモード

MAX5302は、ソフトウェアでプログラムできるシャットダウンを備えており、この時の消費電流は4µA(typ)まで低減します。入力制御ワードに111X XXXX XXXX XXXX を書き込むと、MAX5302はシャットダウンモードになります(表1)。

シャットダウンモードでは、アンプ出力及びリファレンス入力はハイインピーダンス状態になります。シリアルインタフェースはアクティブのままです。入力レジスタ内のデータはシャットダウン中も保持されるため、MAX5302はシャットダウンに入る前の出力状態を呼び起こすことができます。シャットダウンモードから起動するには、以前の設定を呼び起こすか、新しいデータでDACを更新して下さい。本素子をパワーアップする時及びシャットダウン状態から回復させる時は、出力の安定時間として20µs待つて下さい。

低電力12ビット電圧出力DAC シリアルインタフェース付

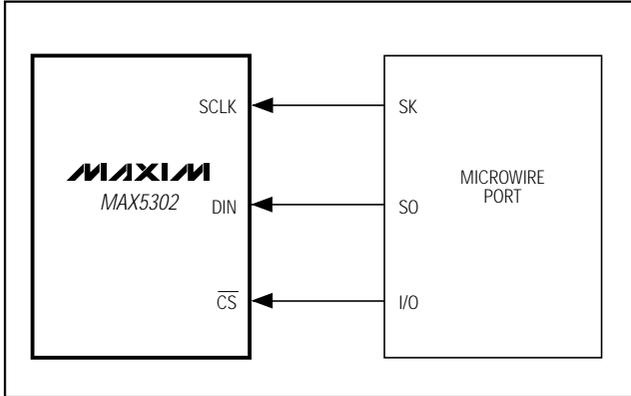


図2. MICROWIRE用の接続

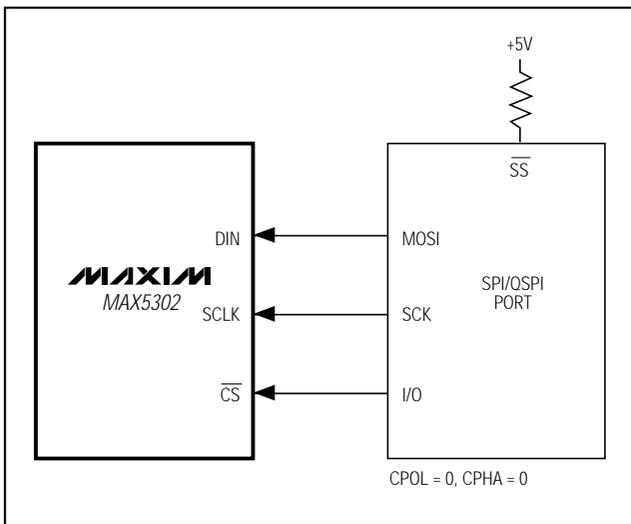


図3. SPI/QSPI用の接続

シリアルインタフェースの構成

MAX5302の3線シリアルインタフェースは、MICROWIRE(図2)及びSPI/QSPI(図3)のいずれともコンパチブルです。シリアル入力ワードは、図4に示すように制御ビット3つの後に12+1個のデータビット(MSBが先頭)が続く構成になっています。この3ビットの制御コードによって、表1に示すMAX5302の応答が決定されます。

MAX5302のデジタル入力は、ダブルバッファ付です。シリアルインタフェースからのコマンドに従って、DACレジスタに影響を与えずに入力レジスタにロードするか、DACレジスタに直接ロードするか、あるいは入力レジスタによってDACレジスタを更新できます(表1)。

シリアルインタフェースの内容

MAX5302は、16ビットのシリアルデータを必要とします。表1は、シリアルインタフェースプログラミングコマンドのリストです。コマンドによっては、12+1個のデータビットが「任意」となっています。データはMSBを先頭にして送られ、2つの8ビットパケット、あるいは1つの16ビットワードとして送ることができます(16ビットが転送されるまでCSがローに保持される必要があります)。シリアルデータは、3つの制御ビット(C2、C1、C0)に12+1個のデータビットD11...D0、S0が

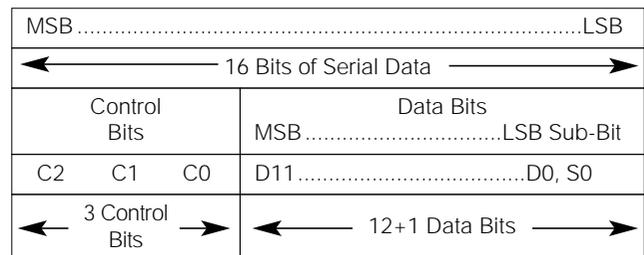


図4. シリアルデータフォーマット

表1. シリアルインタフェースのプログラミングコマンド

16-BIT SERIAL WORD					FUNCTION
C2	C1	C0	D11.....D0 MSB LSB	S0	
X	0	0	12 bits of data	0	Load input register; DAC register immediately updated (also exit shutdown).
X	0	1	12 bits of data	0	Load input register; DAC register unchanged.
X	1	0	XXXXXXXXXXXX	X	Update DAC register from input register (also exit shutdown; recall previous state).
1	1	1	XXXXXXXXXXXX	X	Shutdown
0	1	1	XXXXXXXXXXXX	X	No operation (NOP)

X = 任意

低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

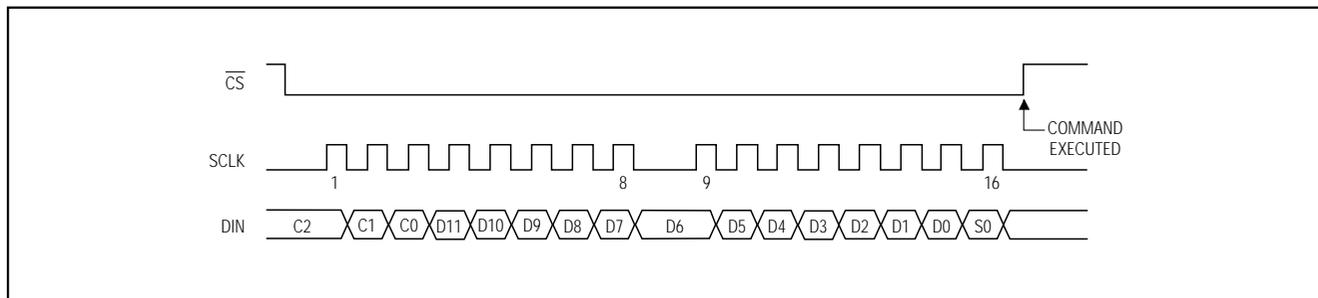


図5. シリアルインタフェースタイミング図

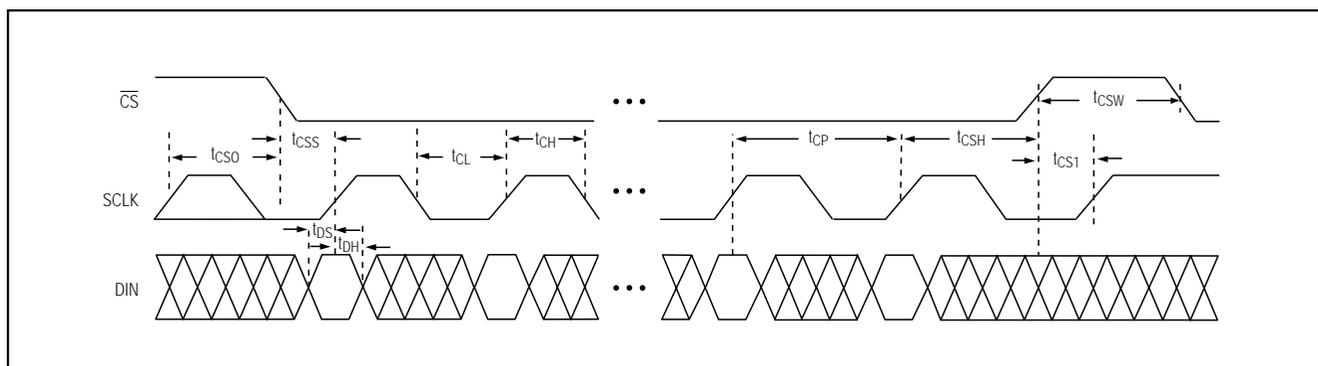


図6. シリアルインタフェースタイミング詳細図

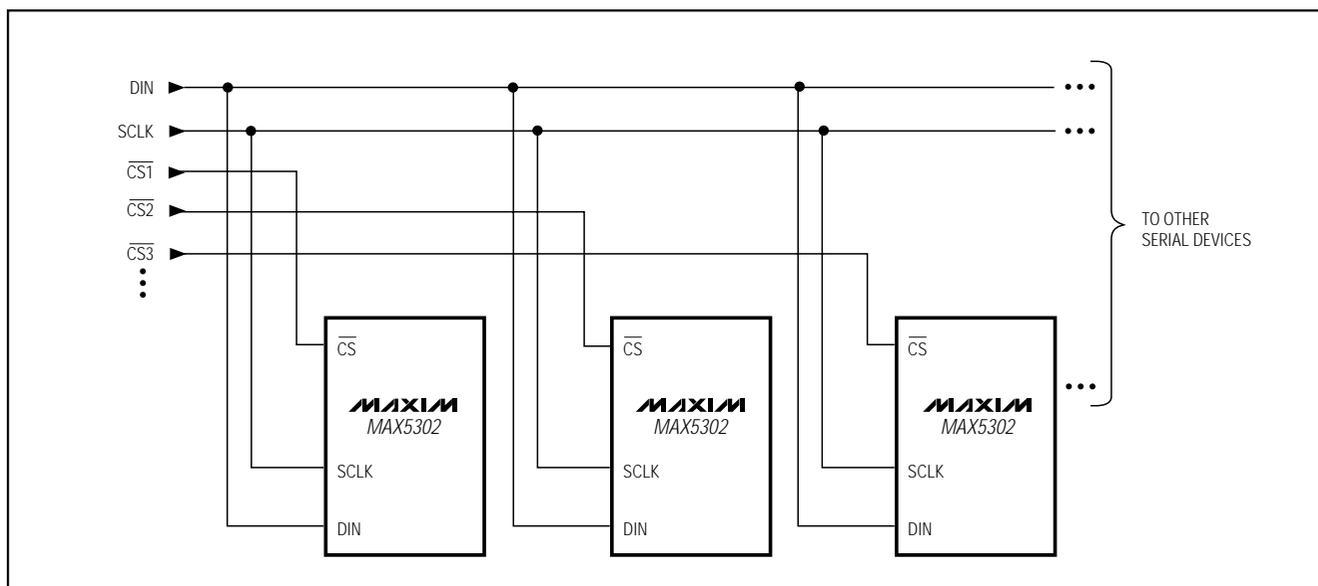


図7. 複数のMAX5302がコモンDIN及びSCLKラインを共有

低電力12ビット電圧出力DAC シリアルインタフェース付

続く構成になっています(図4)。サブビット(S0)はゼロに設定して下さい。3ビットの制御コードによって、更新されるべきレジスタ及びシャットダウン解除時の構成が決定されます。

図5及び6に、シリアルインタフェースのタイミングの必要条件を示します。DACのシリアルインタフェースをイネーブルするには、チップセレクトピン(CS)がローであることが必要です。CSがハイの時、インタフェース制御回路はディセーブルされます。最初のビットを正しく同期入力するには、CSはシリアルクロック(SCLK)の立上りエッジよりも少なくとも t_{CSS} 以前にローになっている必要があります。CSがローの時、データはSCLKの立上りエッジでシリアルデータ入力ピン(DIN)を通じて内部シフトレジスタに同期入力されます。最大保証クロック周波数は、10MHzです。データは、CSの立上りエッジでMAX5302入力/DACレジスタにラッチインされます。

図7に、いくつかのMAX5302を接続する方法を示します。この構成においては、全ての素子がクロック及びデータバスを共有し、各素子に独立のチップセレクトラインが使用されます。

アプリケーション情報

ユニポーラ出力

ユニポーラ出力の場合、出力電圧及びリファレンス入力は同じ極性を持っています。図8に、MAX5302のユニポーラ出力回路を示します(これが標準動作回路になっています)。表2に、ユニポーラ出力コードを示します。

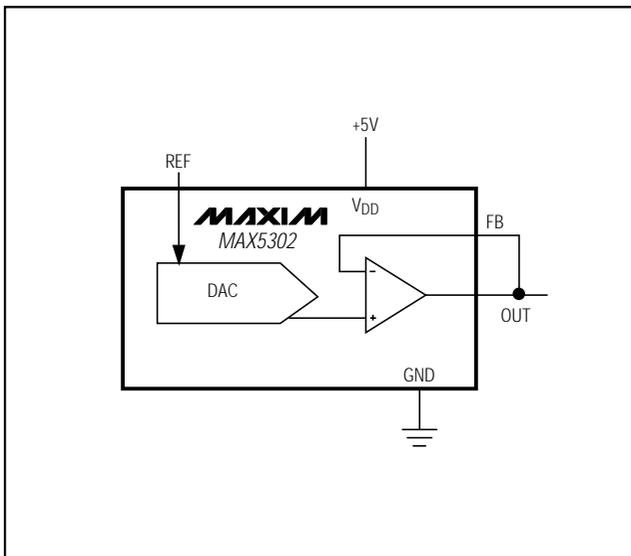


図8. ユニポーラ出力回路

レイルトゥレイル®出力については、図9を参照して下さい。この回路は、MAX5302の出力アンプが閉ループ利得+2に設定されており、2.5Vのリファレンスを使用した場合に0V~5Vのフルスケール電圧範囲を提供するようになっています。

バイポーラ出力

MAX5302の出力は、次式に沿って図10の回路を使用することによりバイポーラ動作に構成できます。

$$V_{OUT} = V_{REF}[(2NB/4096) - 1]$$

ここで、NBはDACのバイナリ入力コードの数値です。表3に、図10の回路のデジタルコード(オフセットバイナリ)及び対応する出力電圧を示します。

ACリファレンスの使用

リファレンスがAC信号成分を持つアプリケーションにおいて、MAX5302はリファレンス入力範囲仕様内で乗算能力があります。図11に、リファレンス入力にサイン波信号を印加する技法を示します(AC信号はREFに印加される前にオフセットされます)。リファレンス電圧をGNDよりマイナスにしないで下さい。

MAX5302の全高調波歪み及びノイズ(THD + N)は、信号インプットが1Vp-pで入力周波数が最大25kHzの時に-77dB以下(フルスケールコード、typ)です。「標準動作特性」のグラフに示すように、標準的な-3dB周波数は650kHzです。

表2. ユニポーラコード表

DAC CONTENTS MSB LSB	ANALOG OUTPUT
1111 1111 1111 (0)	$+V_{REF} \left(\frac{4095}{4096} \right)$
1000 0000 0001 (0)	$+V_{REF} \left(\frac{2049}{4096} \right)$
1000 0000 0000 (0)	$+V_{REF} \left(\frac{2048}{4096} \right) = \frac{+V_{REF}}{2}$
0111 1111 1111 (0)	$+V_{REF} \left(\frac{2047}{4096} \right)$
0000 0000 0001 (0)	$+V_{REF} \left(\frac{1}{4096} \right)$
0000 0000 0000 (0)	0V

Note: () are for sub-bit.

レイルトゥレイルは日本モトローラの登録商標です。

低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

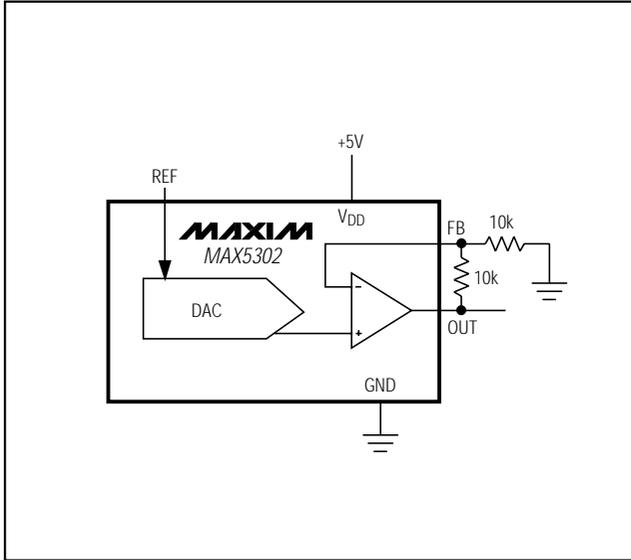


図9. ユニポーラのレイルトゥレイル出力の回路

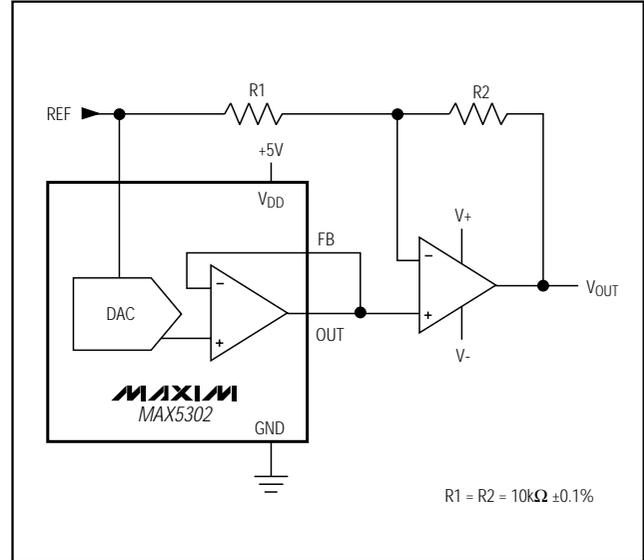


図10. バイポーラ出力の回路

デジタルプログラマブル電流ソース

図12の回路は、オペアンプのフィードバックループ内にNPNトランジスタ(2N3904等)を配置して、デジタルでプログラムできる一方向性電流ソースを構成します。出力電流は次式で計算されます。

$$I_{OUT} = (V_{REF}/R) (NB/4096)$$

ここで、NBはDACのバイナリ入力コードの数値、Rは図12に示されている検出抵抗です。

電源に関する考慮

パワーアップ時に、入力及びDACレジスタはクリア(ゼロコードに設定)されます。

MAX5302に定格通りの性能を発揮させるには、 V_{REF} を V_{DD} より少なくとも1.4V低くして下さい。 V_{DD} は4.7 μ Fコンデンサと0.1 μ Fコンデンサを並列に使用して、GNDにバイパスして下さい。リード線は短くし、バイパスコンデンサは電源ピンのできるだけ近くに取り付けて下さい。

グラウンディング及びレイアウトの考慮

GND上のデジタル又はACトランジェント信号が原因で、アナログ出力にノイズが発生することがあります。GNDはできるだけ良質のグラウンドに接続して下さい。

プリント基板のグラウンドレイアウトを良くすると、DAC出力、リファレンス入力及びデジタル入力間のクロストークを最小限に抑えることができます。アナログラインをデジタルラインから遠ざけてクロストークを低減して下さい。ワイヤラッピングボードは推奨できません。

表3. バイポーラコード表

DAC CONTENTS		ANALOG OUTPUT
MSB	LSB	
1111 1111 1111	(0)	$+V_{REF} \left(\frac{2047}{2048} \right)$
1000 0000 0001	(0)	$+V_{REF} \left(\frac{1}{2048} \right)$
1000 0000 0000	(0)	0V
0111 1111 1111	(0)	$-V_{REF} \left(\frac{1}{2048} \right)$
0000 0000 0001	(0)	$-V_{REF} \left(\frac{2047}{2048} \right)$
0000 0000 0000	(0)	$-V_{REF} \left(\frac{2048}{2048} \right) = -V_{REF}$

Note: () are for sub-bit.

低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

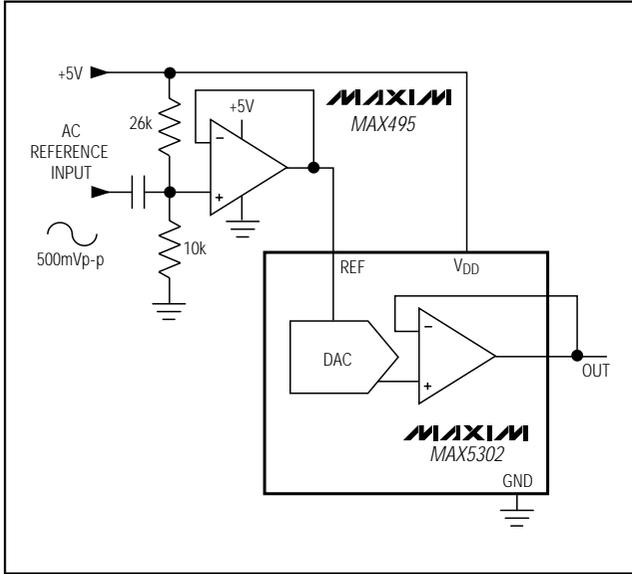


図11. ACリファレンス入力回路

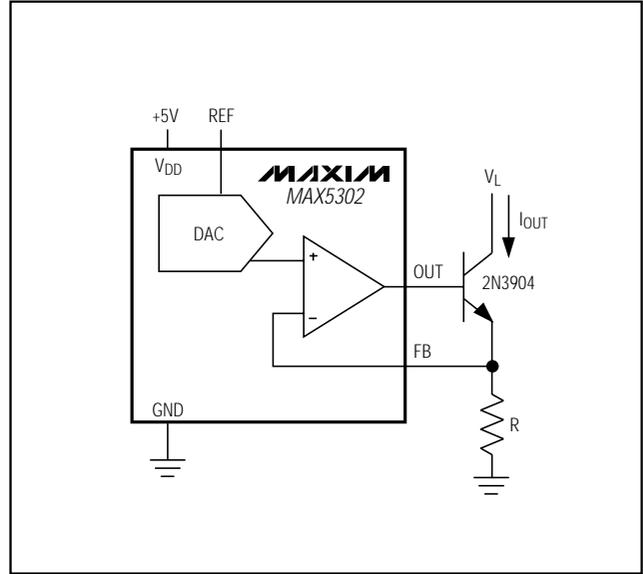


図12. デジタルプログラマブル電流ソース

チップ情報

TRANSISTOR COUNT: 3053

SUBSTRATE CONNECTED TO AGND

低電力12ビット電圧出力DAC シリアルインタフェース付

MAX5302

パッケージ

	INCHES		MILLIMETERS		JEDEC			
	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
A	0.037	0.043	0.94	1.10	---	0.043	---	1.10
A1	0.002	0.006	0.05	0.15	0.002	0.006	0.05	0.15
B	0.010	0.014	0.25	0.36	0.010	0.016	0.25	0.40
C	0.005	0.007	0.13	0.18	0.005	0.009	0.13	0.23
D	0.116	0.120	2.95	3.05	0.114	0.122	2.9	3.1
e	0.0256	BSC	0.65	BSC	0.0256	BSC	0.64	BSC
E	0.116	0.120	2.95	3.05	0.114	0.122	2.9	3.1
H	0.188	0.198	4.78	5.03	0.193	BSC	4.9	BSC
L	0.016	0.026	0.41	0.66	0.016	0.027	0.40	0.70
α	0°	6°	0°	6°	0°	6°	0°	6°
S	0.0207	BSC	0.5250	BSC				

NOTES:
 1. D&E DO NOT INCLUDE MOLD FLASH.
 2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15MM (.006").
 3. CONTROLLING DIMENSION: MILLIMETERS.
 4. MEETS JEDEC MO-187.

8LUMAXD.EPS

販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

12 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 1999 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.