

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

MAX5363/MAX5364/MAX5365

概要

MAX5363/MAX5364/MAX5365は、超小型6ピンSOT23パッケージの低価格、6ビットデジタルアナログコンバータ(DAC)です。10MHzまで動作可能な3線SPI™/QSPI™/MICROWIRE™シリアルインタフェースを備えています。MAX5363は内部+2Vリファレンスを備えており、+2.7V~+3.6V電源で動作します。MAX5364は内部+4Vリファレンスを備えており、+4.5V~+5.5V電源で動作します。MAX5365は+2.7V~+5.5Vの広電源電圧範囲で動作し、 $0.9V \times V_{DD}$ に等しい内部リファレンスを備えています。

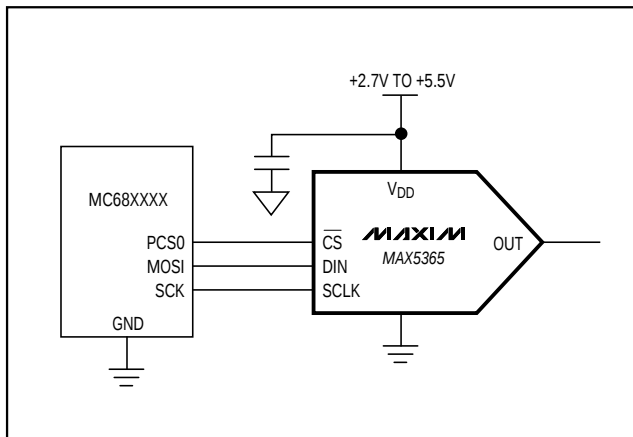
MAX5363/MAX5364/MAX5365は消費電流が150μA(typ)と非常に小さく、しかもバッファ付電圧出力を提供しています。これらのデバイスはゼロコードの状態デパワーアップし、新しいコードがDACレジスタに書き込まれるまでその状態を保持します。これにより、パワーアップ時にオフであることが必要なバルブやその他のトランスジューサを駆動するアプリケーションの安全性を高めます。MAX5363/MAX5364/MAX5365は1μAの低電力シャットダウンモードを備えています。シャットダウンモードにおいては、ソフトウェアでグラウンドに対する出力負荷を1kΩ、100kΩ又は1MΩに選択できます。

アプリケーション

自動同調(VCO)
パワーアンプのバイアス制御
プログラマブルスレッショルドレベル
自動利得制御(AGC)

SPI及びQSPIはMotorola, Inc.の商標です。
MICROWIREはNational Semiconductor Corp.の商標です。

標準動作回路



特長

- ◆ 超小型6ピンSOT23パッケージで6ビット精度を実現
- ◆ 広電源電圧範囲：+2.7V~+5.5V(MAX5365)
- ◆ 1μA以下のシャットダウンモード
- ◆ シャットダウン中の出力抵抗をソフトウェアで選択可能
- ◆ バッファ付出力が抵抗性負荷を駆動
- ◆ 低グリッチのパワーオンリセットがDAC出力ゼロを保証
- ◆ 3線SPI/QSPI/MICROWIREコンパチブルシリアルインタフェース
- ◆ フルスケール誤差：±5%以下(MAX5365)
- ◆ 最大INL/DNL：±1LSB以下
- ◆ 最大消費電流：僅か230μA

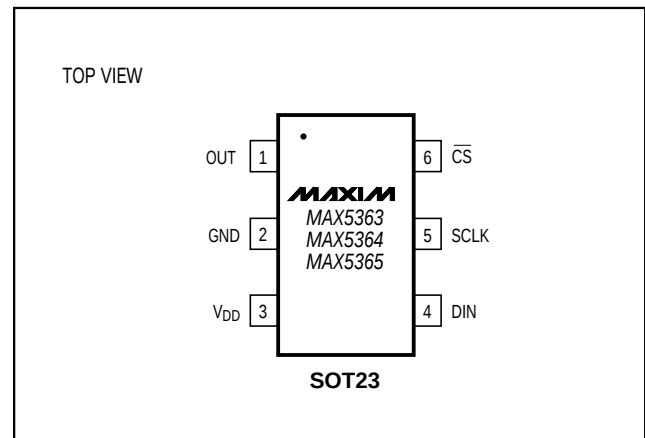
型番

PART	TEMP. RANGE	PIN-PACKAGE	SOT TOP MARK
MAX5363EUT-T	-40°C to +85°C	6 SOT23-6	AADE
MAX5364EUT-T	-40°C to +85°C	6 SOT23-6	AADG
MAX5365EUT-T	-40°C to +85°C	6 SOT23-6	AADI

選択表

PART	INTERNAL REFERENCE
MAX5363	2V
MAX5364	4V
MAX5365	$0.9 \times V_{DD}$

ピン配置



SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

MAX5363/MAX5364/MAX5365

ABSOLUTE MAXIMUM RATINGS

V_{DD} to GND-0.3V to +6V
OUT-0.3V to (V_{DD} + 0.3V)
CS, SCLK, DIN to GND-0.3V to +6V
Maximum Current into Any Pin.....50mA
Continuous Power Dissipation (T_A = +70°C)
6-Pin SOT23 (derate 8.7mW/°C above +70°C).....696mW

Operating Temperature Range-40°C to +85°C
Storage Temperature Range-65°C to +150°C
Maximum Junction Temperature+150°C
Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{DD} = +2.7V to +3.6V (MAX5363), V_{DD} = +4.5V to +5.5V (MAX5364), V_{DD} = +2.7V to +5.5V (MAX5365), R_L = 10k Ω , C_L = 50pF, T_A = T_{MIN} to T_{MAX} , unless otherwise noted. Typical values are T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
STATIC ACCURACY							
Resolution				6			Bits
Integral Linearity Error	INL	(Note 1)		±1			LSB
Differential Linearity Error	DNL	Guaranteed monotonic		±1			LSB
Offset Error	V _{OS}	(Note 2)		±1	±25		mV
Offset Error Supply Rejection		MAX5365 (Notes 2, 3)		60			dB
Offset Error Temperature Coefficient		MAX5363/MAX5364		3			ppm/°C
		MAX5365		1			
Full-Scale Error		Code = 63, no load	MAX5363/MAX5364	10			% of ideal FS
			MAX5365	5			
Full-Scale Error Supply		Code = 63 (Note 4)	MAX5363/MAX5364	50			dB
Full-Scale Error Temperature Coefficient		Code = 63	MAX5363/MAX5364	±40			ppm/°C
			MAX5365	±10			
DAC OUTPUT							
Internal Reference Voltage (Note 5)	R _{EF}	MAX5363		1.8	2	2.2	V
		MAX5364		3.6	4	4.4	
		MAX5365		0.85 × V _{DD}	0.9 × V _{DD}	0.95 × V _{DD}	
Output Load Regulation		Code = 63, 0 to 100µA		0.5			LSB
		Code = 0, 0 to 100µA		0.5			
Shutdown Output Resistance to GND		V _{OUT} = 0 to V _{DD}	[D13, D12] = 0, 1	1k			Ω
			[D13, D12] = 1, 0	100k			
			[D13, D12] = 1, 1	1M			
DYNAMIC PERFORMANCE							
Voltage Output Slew Rate		Positive and negative		0.4			V/µs
Output Settling Time		To 1/2 LSB, 50kΩ and 50pF load (Note 6)		20			µs
Digital Feedthrough		Code = 0, all digital inputs from 0 to V _{DD}		2			nVs

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

MAX5363/MAX5364/MAX5365

ELECTRICAL CHARACTERISTICS (continued)

($V_{DD} = +2.7V$ to $+3.6V$ (MAX5363), $V_{DD} = +4.5V$ to $+5.5V$ (MAX5364), $V_{DD} = +2.7V$ to $+5.5V$ (MAX5365), $R_L = 10k\Omega$, $C_L = 50pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Digital-Analog Glitch Impulse		Code 31 to code 32		40		nVs
Wake-Up Time		From software shutdown		50		μs
POWER REQUIREMENTS						
Supply Voltage	V _{DD}	MAX5363	2.7		3.6	V
		MAX5364	4.5		5.5	
		MAX5365	2.7		5.5	
Supply Current	I _{DD}	No load, all digital inputs at 0 or V _{DD} , code = 63		150	230	μA
		Shutdown mode			1	
DIGITAL INPUTS						
Input Low Voltage	V _{IL}				0.3 × V _{DD}	V
Input High Voltage	V _{IH}		0.7 × V _{DD}			V
Input Hysteresis	V _H			0.05 × V _{DD}		V
Input Capacitance	C _{IN}	(Note 7)		10		pF
Input Leakage Current	I _{IN}				±1	μA

TIMING CHARACTERISTICS

(Figures 3 and 4, $V_{DD} = +2.7V$ to $+3.6V$ (MAX5363), $V_{DD} = +4.5V$ to $+5.5V$ (MAX5364), $V_{DD} = +2.7V$ to $+5.5V$ (MAX5365), $R_L = 10k\Omega$, $C_L = 50pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are $T_A = +25^\circ C$.) (Note 7)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
SCLK Period	t_{CP}		100			ns
SCLK Pulse Width High	t_{CH}		40			ns
SCLK Pulse Width Low	t_{CL}		40			ns
$\overline{CS}$ Fall to SCLK Rise Setup Time	t_{CSS}		40			ns
SCLK Rise to $\overline{CS}$ Rise Hold Time	t_{CSH}		0			ns
DIN Setup Time	t_{DS}		40			ns
DIN Hold Time	t_{DH}		0			ns
SCLK Rise to $\overline{CS}$ Fall Delay	t_{CS0}		10			ns
$\overline{CS}$ Rise to SCLK Rise Hold	t_{CS1}		40			ns
$\overline{CS}$ Pulse Width High	t_{CSW}		100			ns

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

TIMING CHARACTERISTICS (continued)

(Figures 3 and 4, $V_{DD} = +2.7V$ to $+3.6V$ (MAX5363), $V_{DD} = +4.5V$ to $+5.5V$ (MAX5364), $V_{DD} = +2.7V$ to $+5.5V$ (MAX5365), $R_L = 10k\Omega$, $C_L = 50pF$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are $T_A = +25^\circ C$.) (Note 7)

Note 1: Guaranteed from code 2 to code 63.

Note 2: The offset value extrapolated from the range over which the INL is guaranteed.

Note 3: MAX5365 tested at $5V \pm 10\%$.

Note 4: MAX5363 tested at $3V \pm 10\%$; MAX5364 tested at $5V \pm 10\%$.

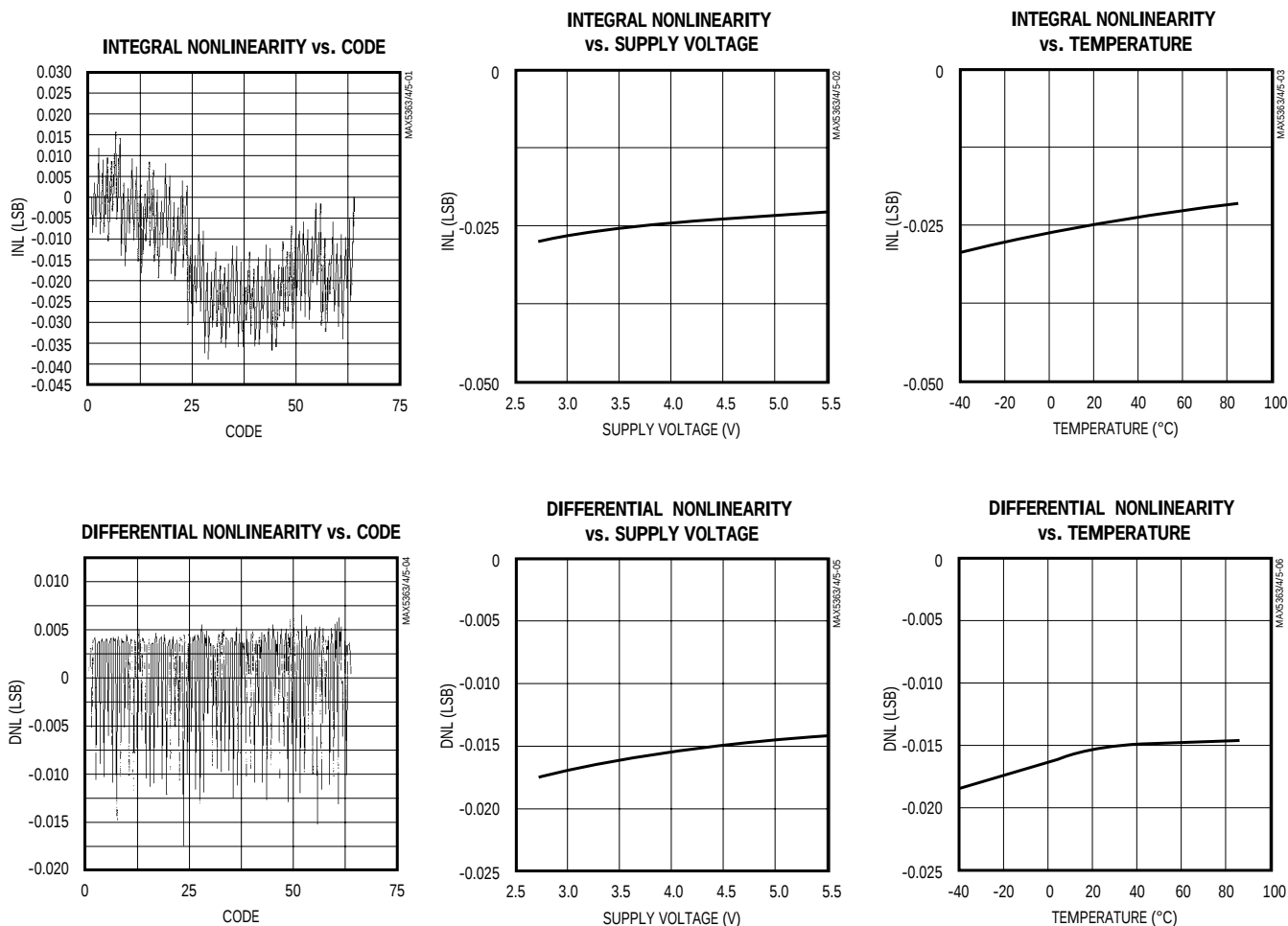
Note 5: Actual output voltages at full scale are $63/64 \times V_{REF}$.

Note 6: Output settling time is measured by stepping from code 2 to code 63, and from code 63 to code 2.

Note 7: Guaranteed by design.

標準動作特性

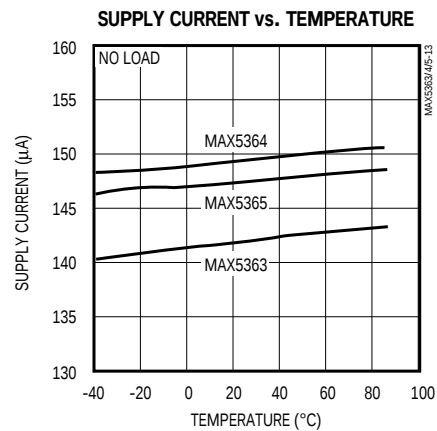
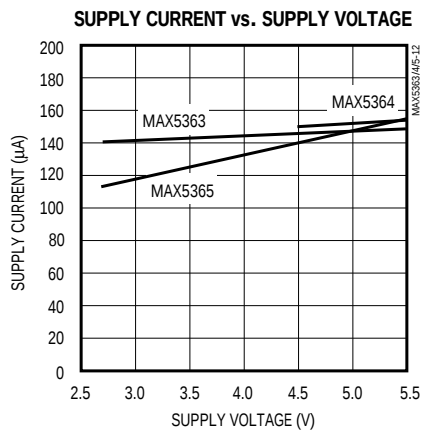
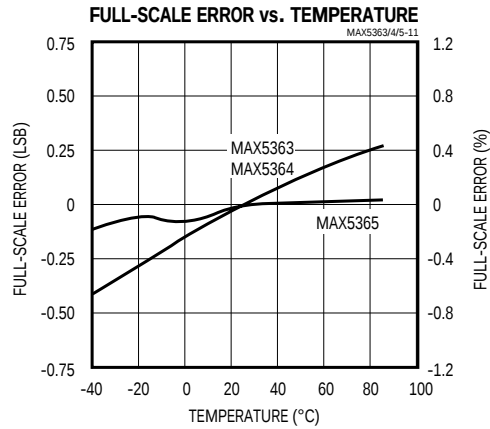
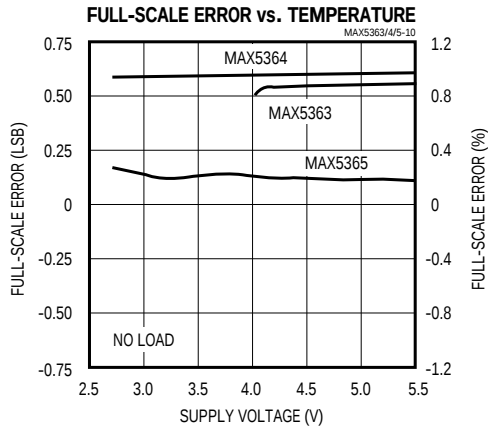
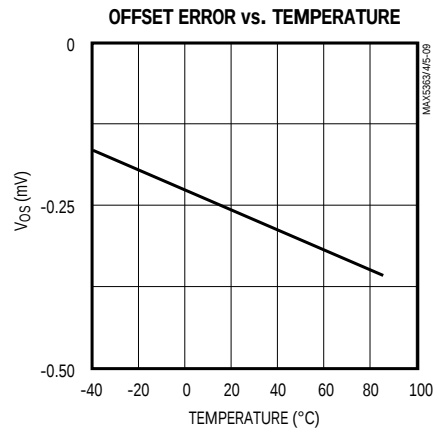
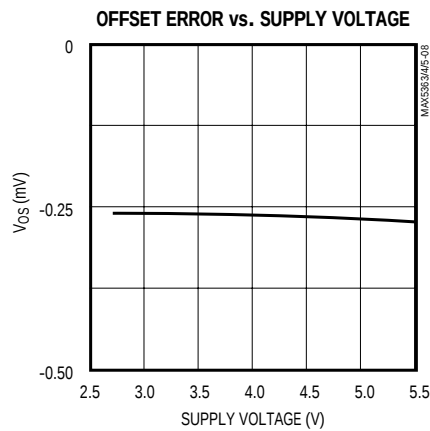
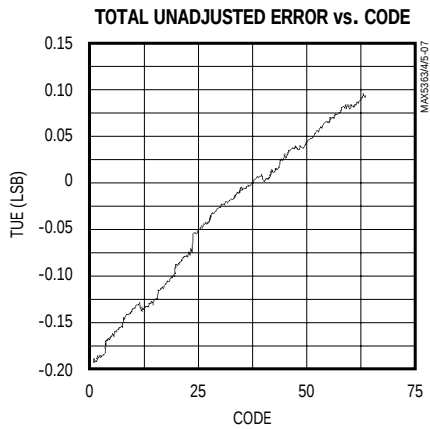
($V_{DD} = +3.0V$ (MAX5363), $V_{DD} = +5.0V$ (MAX5364/MAX5365), $T_A = +25^\circ C$, unless otherwise noted.)



SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

標準動作特性(続き)

($V_{DD} = +3.0V$ (MAX5363), $V_{DD} = +5.0V$ (MAX5364/MAX5365), $T_A = +25^\circ C$, unless otherwise noted.)

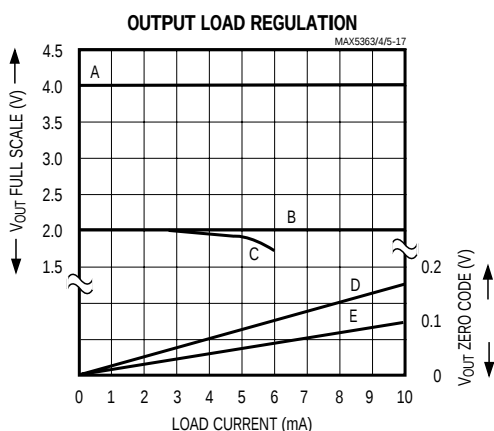
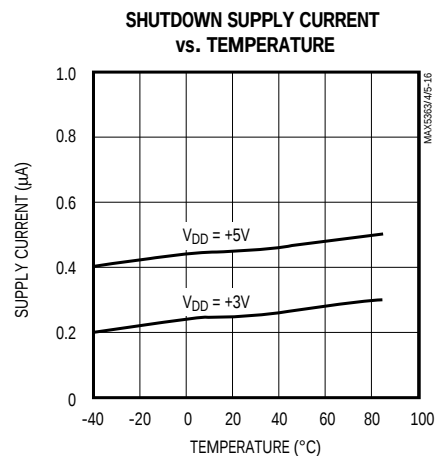
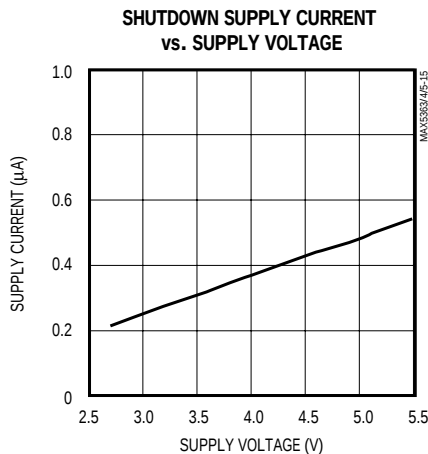
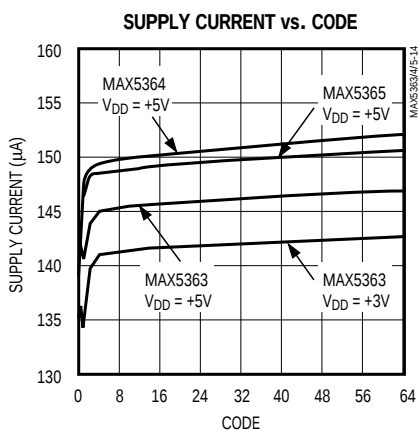


MAX5363/MAX5364/MAX5365

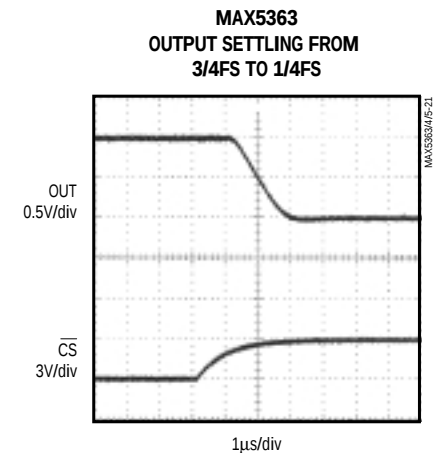
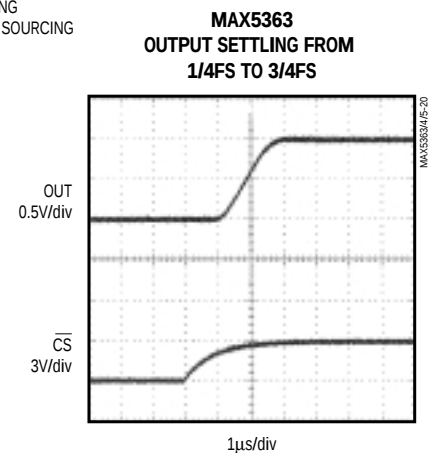
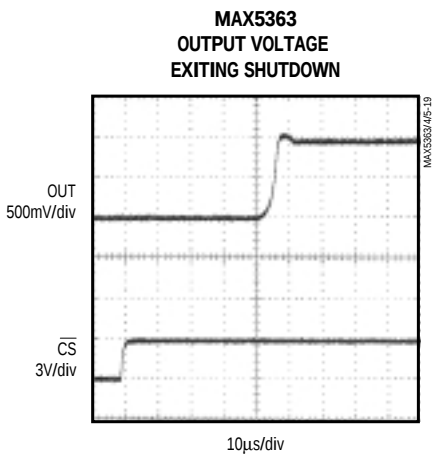
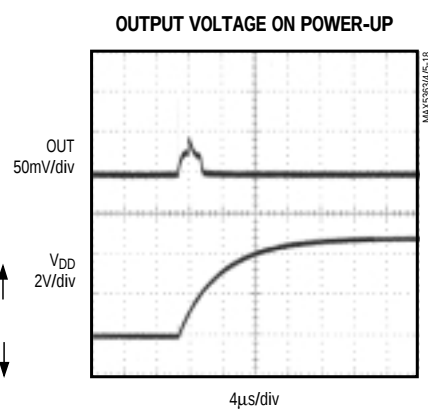
SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

標準動作特性(続き)

($V_{DD} = +3.0V$ (MAX5363), $V_{DD} = +5.0V$ (MAX5364/MAX5365), $T_A = +25^\circ C$, unless otherwise noted.)



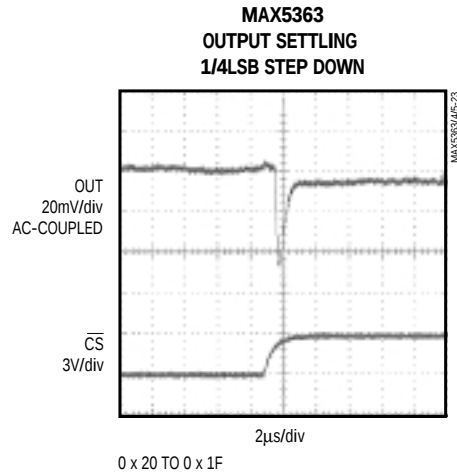
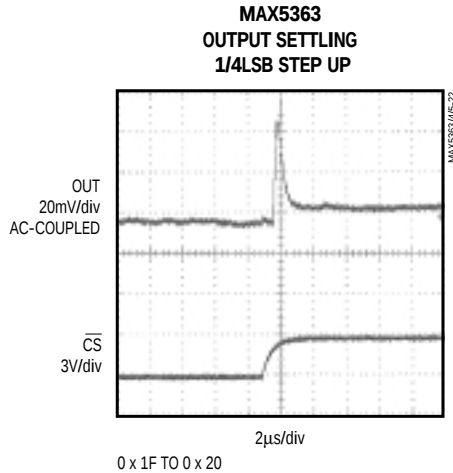
A: MAX5364/MAX5365, $V_{DD} = +4.5V$, FULL SCALE OR SOURCING
 B: MAX5363, FULL SCALE, $V_{DD} = +2.7V$ SINKING, $V_{DD} = +5.0V$ SOURCING
 C: MAX5363, FULL SCALE, $V_{DD} = +2.7V$ SOURCING
 D: ZERO CODE, $V_{DD} = +2.7V$ SINKING
 E: ZERO CODE, $V_{DD} = +5.5V$ SINKING



SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

標準動作特性(続き)

($V_{DD} = +3.0V$ (MAX5363), $V_{DD} = +5.0V$ (MAX5364/MAX5365), $T_A = +25^\circ C$, unless otherwise noted.)



端子説明

端子	名称	機能
1	OUT	DAC電圧出力
2	GND	グラウンド
3	V_{DD}	電源入力
4	DIN	シリアルデータ入力
5	SCLK	シリアルクロック入力
6	$\overline{CS}$	チップセレクト入力

詳細

MAX5363/MAX5364/MAX5365は、積分非直線性誤差1LSB未満、微分非直線性誤差1LSB未満で単調性を保証する電圧出力6ビットDACです。これらのデバイスは、最大10MHzまで動作するシンプルな3線SPI/QSPI/MICROWIREコンパチブルシリアルインタフェースを備えています。MAX5363/MAX5364/MAX5365は内部リファレンス、出力バッファ及び低電流シャットダウンモードを備えているため、低電力、高度集積化アプリケーションに最適です。図1に本デバイスのファンクションダイアグラムを示します。

アナログ部

MAX5363/MAX5364/MAX5365は、図2に示す電流ステアリングDACトポロジを備えています。DACの中心部はリファレンス電流を発生するリファレンス電圧電流コンバータ(V/I)です。この電流は63個の等しい重みを持った電流ソースに反映(ミラー)されます。DACスイッチはこれらの電流ミラーの出力を制御し、全電流ミラー電流のうちの必要な部分だけがDAC出力に導かれます。この電流が抵抗両端の電圧に変換され、この電圧がバッファアンプを通して出力されます。

出力電圧

表1にDACコードとアナログ出力電圧の関係を示します。6ビットDACコードはバイナリユニポーラで、 $1LSB = (V_{REF}/64)$ です。MAX5363/MAX5364は、内部リファレンスによってフルスケール出力電圧がそれぞれ(+2V - 1LSB)及び(+4V - 1LSB)に設定されています。MAX5365のフルスケール出力電圧は($0.9 \times V_{DD} - 1LSB$)です。

出力バッファ

DACの電圧出力は、内部でバッファされたスルーレート $\pm 0.4V/\mu s$ のユニティゲインフォロワです。出力は0からフルスケールにスイングできます。1/4 FSから 3/4 FSへの出力遷移において、アンプ出力は5µs以内に1/2LSBまでセトリングします(負荷は10kΩ/50pF)。このバッファアンプは、10kΩ以上の抵抗性負荷及び50pF以下の容量性負荷の任意の組み合わせに対して安定です。

MAX5363/MAX5364/MAX5365

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

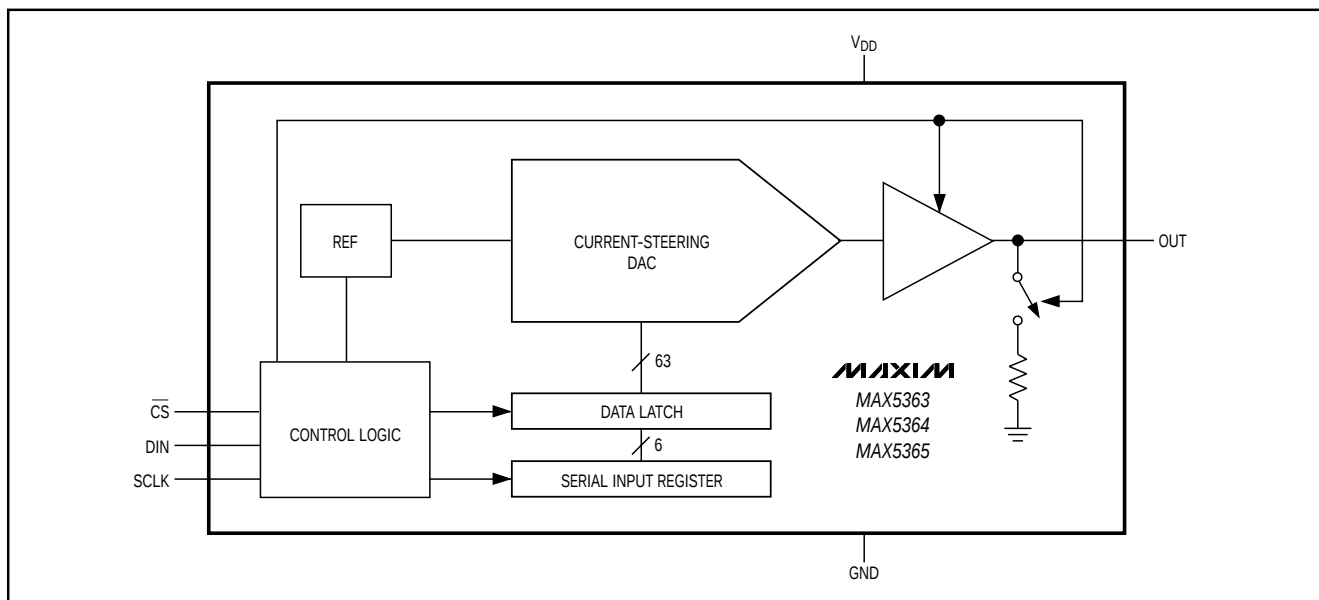


図1. ファンクションダイアグラム

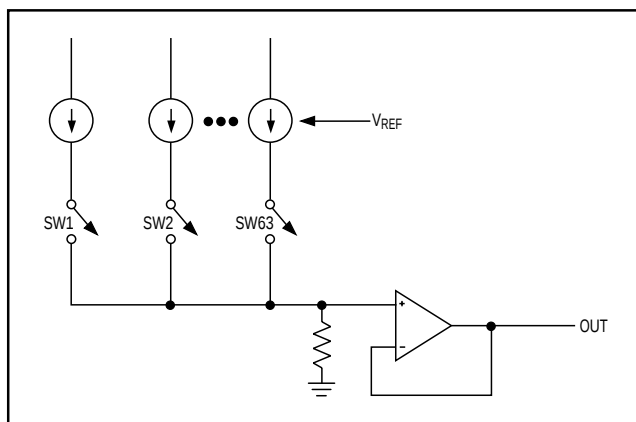


図2. 電流ステアリングDACトポロジー

表1. ユニポーラコード出力電圧

DAC CODE [D11-D6]	OUTPUT VOLTAGE		
	MAX5363	MAX5364	MAX5365
111 111	$2V \times (63/64)$	$4V \times (63/64)$	$0.9 \times V_{DD} \times (63/64)$
100 000	1V	2V	$0.9 \times V_{DD} / 2$
000 001	31mV	63mV	$0.9 \times V_{DD} / 64$
000 000	0	0	0

パワーオンリセット

MAX5363/MAX5364/MAX5365は、 V_{DD} が最初に投入された時及び V_{DD} が1.7V(typ)よりも低く落ちた時にDACの出力を0に設定するパワーオンリセットを備えています。これにより、電源喪失後などのシステムスタートアップの直後に望ましくないDAC出力電圧が発生するのを防ぎます。スタートアップ時の出力グリッチは50mV以下(typ)です。

シャットダウンモード

MAX5363/MAX5364/MAX5365は、消費電流を1 μ A以下に低減する3つのソフトウェア制御のシャットダウンモードを備えています。内部回路は全てディセーブルされ、OUTとGNDの間に既知の抵抗が接続されてシャットダウン中にOUTが0Vになることが保証されます。表2に3つのシャットダウンモードの動作が説明されています。

デジタル部

3線シリアルインタフェース

MAX5363/MAX5364/MAX5365のデジタルインタフェースは、SPI/QSPI/MICROWIREインタフェースとコンパチブルなデジタルインタフェースになっています。チップセレクト入力($\overline{CS}$)は、データ入力ピン(DIN)においてシリアルデータのローディングのフレームを決めます。 $\overline{CS}$ のハイからローへの遷移の直後に、シリアルクロック入力(SCLK)の立上がりエッジでデータは同期してシフトされ、入力レジスタにラッチされます。16ビットがシリアル入力レジスタにロードされた後、

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

MAX5363/MAX5364/MAX5365

$\overline{CS}$ のローからハイへの遷移で同レジスタは内容をDACラッチに転送します(図3)。が16 SCLKサイクルの間ローに維持され続けていないと、データが破壊されることに注意して下さい。破壊された場合は、DACラッチに新しい16ビットワードを再ロードして下さい。シリアルクロック(SCLK)は、遷移の合間にハイ又はローでアイドリングすることができます。図4に完全3線シリアルインタフェース伝送を示します。表3にシリアルインタフェースのマッピングを示します。

アプリケーション情報

外部リファレンスで駆動されるデバイス

MAX5365は V_{DD} に比例する出力電圧を生成するため、電源のノイズが大きいと内部リファレンスの精度に影響し、ひいてはDACの全体的な精度に影響します。図5の回路は高精度電圧リファレンスでデバイスを駆動することによってこの電源ノイズを除去し、全体的なシステム精度を改善します。MAX5365は必要な電力が小さいため、MAX6103(+3V、75ppm)又はMAX6105(+5V、75ppm)高精度電圧リファレンスが最適です。この解決法は、必要なフルスケール出力電圧が利用可能な電源電圧と異なる場合にも有用です。

ディジタル入力及びインタフェースロジック

この6ビットDACのディジタルインタフェースはSPI、QSPI及びMICROWIREインタフェースとコンパチブルな3線規格に基づいています。3つのディジタル入力($\overline{CS}$ 、DIN及びSCLK)により、ディジタル入力をシリアルでDACにロードします。

全てのディジタル入力は、遷移の遅いインタフェースを許容できるようにシュミットトリガバッファを備えています。これは、外付ロジックを追加しなくてもフォトカプラを直接MAX5363/MAX5364/MAX5365にインタフェースできることを意味します。ディジタル入力はCMOSロジックレベルとコンパチブルで、電源電圧にかかわらず最大+5.5Vまでの電圧で駆動することが可能です。

電源バイパス及びレイアウト

最良のシステム性能には、プリント基板のレイアウトを注意深く行うことが重要です。クロストークとノイズの注入を低減するため、アナログ信号とディジタル信号を分離して下さい。GNDから電源グランドへのグランドリターンは短く、低インピーダンスになるようにして下さい。そのためにはグランドプレーンの使用を推奨します。 V_{DD} はデバイスのできるだけ近くに配置した0.1 μ Fでグランドにバイパスして下さい。電源のノイズが大きい場合は、電源及び V_{DD} と直列に10 Ω 抵抗を接続し、容量を追加して下さい。

表2. シャットダウンモード

DAC CODE [D13 AND D12]	MODE	OUTPUT RESISTANCE TO GROUND (Ω)	MAXIMUM SUPPLY CURRENT (μ A)
01	Shutdown	1k	1
10	Shutdown	100k	1
11	Shutdown	1M	1

表3. シリアルインタフェースのマッピング

16-BIT SERIAL WORD				ANALOG OUTPUT	FUNCTION
MSB			LSB		
XX00	0000	0000	XXXX	0V	Normal operation
XX00	1111	11XX	XXXX	$V_{REF} \times (63/64)$	Normal operation
XX00	0000	01XX	XXXX	$V_{REF} \times (1/64)$	Normal operation
XX00	1000	00XX	XXXX	$V_{REF} \times (32/64)$	Normal operation
XX01	XXXX	XXXX	XXXX	0V	Shutdown, 1k Ω to GND
XX10	XXXX	XXXX	XXXX	0V	Shutdown, 100k Ω to GND
XX11	XXXX	XXXX	XXXX	0V	Shutdown, 1M Ω to GND

X = Don't care

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

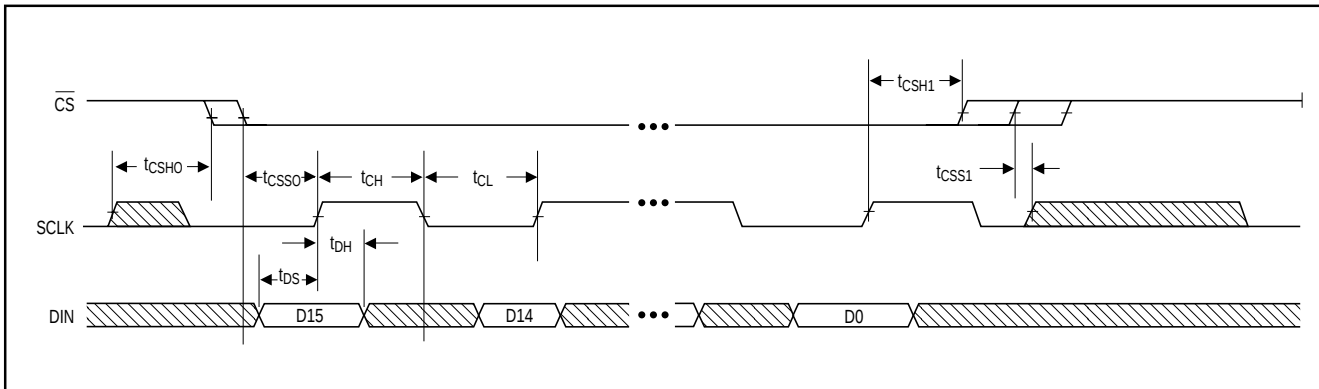


図3. 3線シリアルインタフェースのタイミング図

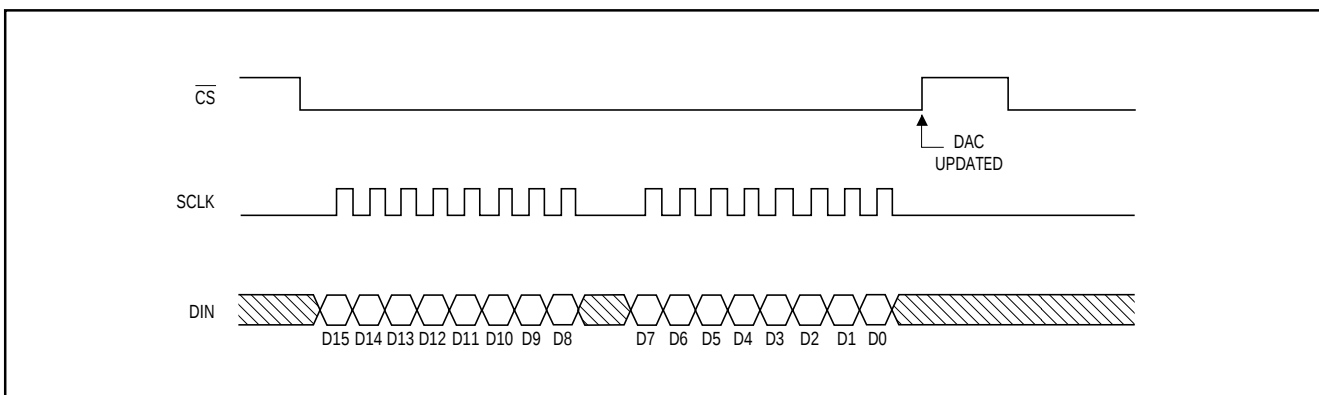


図4. 完全3線シリアルインタフェース伝送

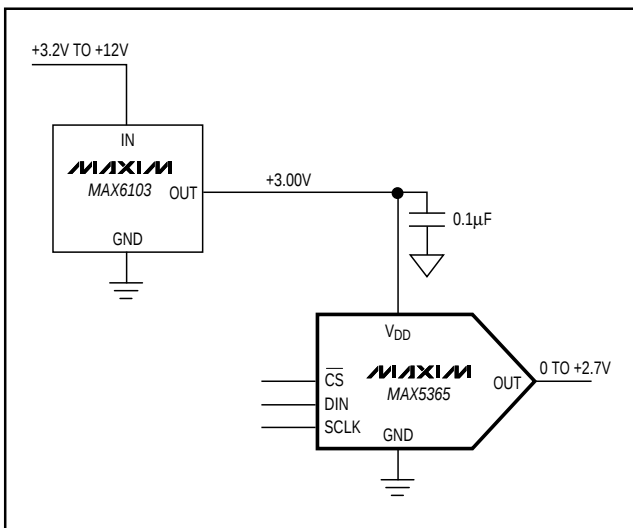


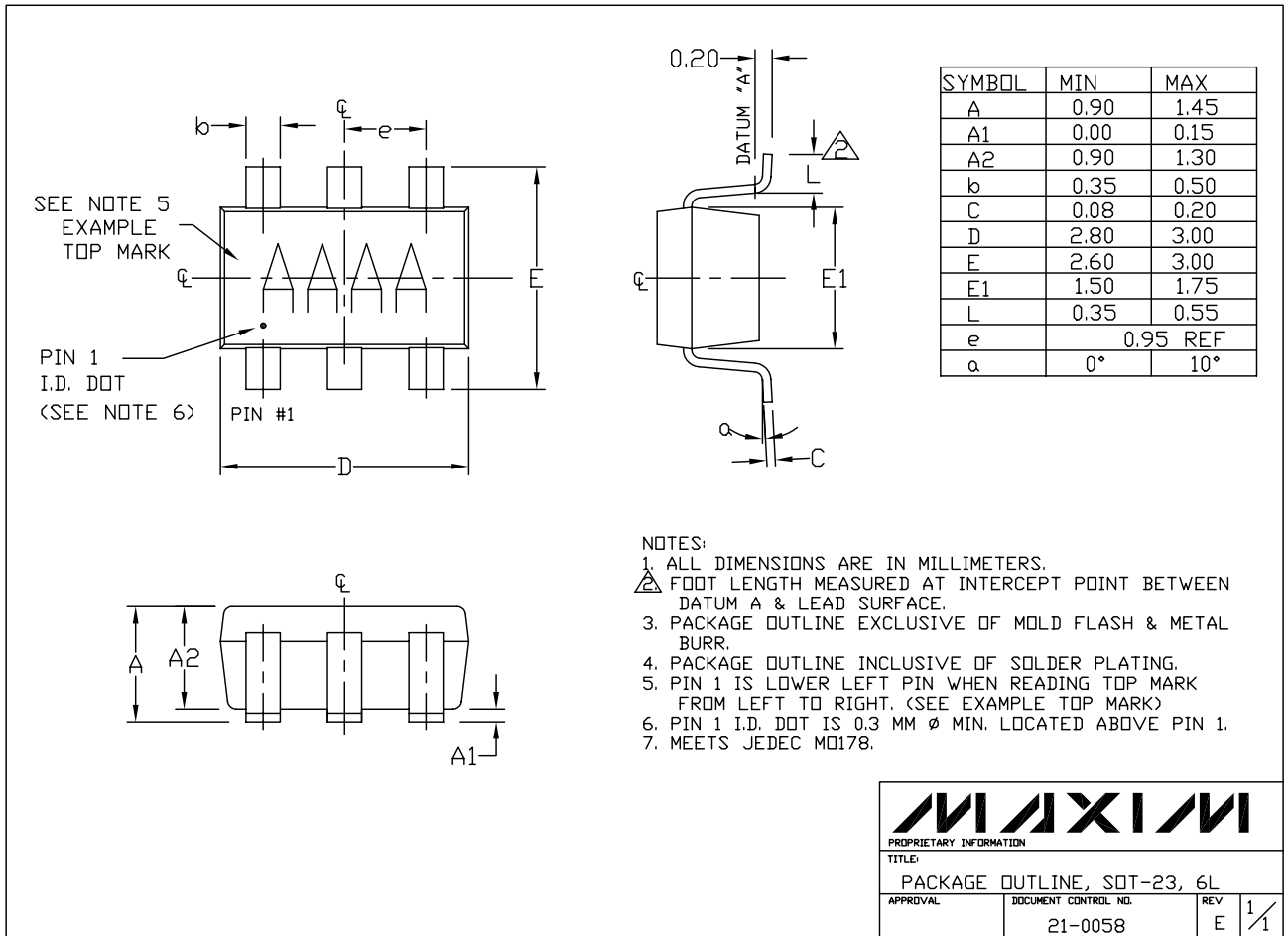
図5. MAX5365を高精度電圧リファレンスで駆動

チップ情報

TRANSISTOR COUNT: 2160

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

パッケージ



MAX5363/MAX5364/MAX5365

SOT23パッケージの低コスト、低電力6ビットDAC 3線シリアルインタフェース付

NOTES

MAX5363/MAX5364/MAX5365

販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

12 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600

© 2000 Maxim Integrated Products

MAXIM is a registered trademark of Maxim Integrated Products.