

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

概要

MAX7426/MAX7427は、+5V単一(MAX7426)又は+3V単一(MAX7427)電源から動作する5次のローパス、エリプティック、スイッチトキャパシタフィルタ(SCF)です。消費電流は僅か0.8mAで、コーナ周波数が1Hzから12kHzまでのため、低電力のDACのフィルタリングやアンチエイリアシングアプリケーションに最適です。低消費電力モードでは、動作電流を0.2μAにまで抑えることができます。

クロックは2種類あります。セルフクロック(外付コンデンサ1個が必要)、あるいはカットオフ周波数のコーナを急峻にしたい場合は外部クロックを使用します。オフセット調整端子により、DC出力レベルを調整できます。

MAX7426/MAX7427は、37dBの阻止帯域減衰量と遷移比1.25の急峻なロールオフ特性を実現します。周波数特性が固定されているため、設計者はクロック周波数を選ぶことだけが可能です。

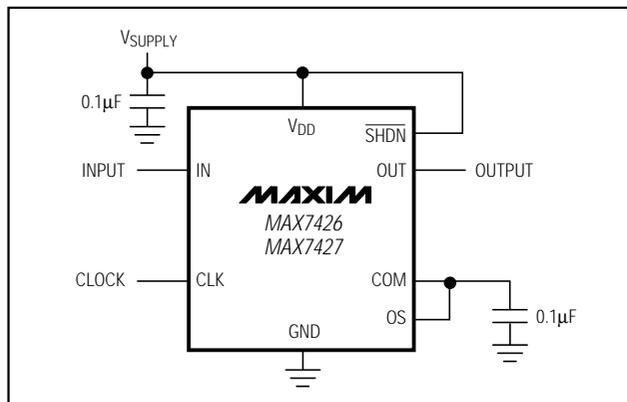
アプリケーション

- ADCアンチエイリアシング
- CT2基地局
- DACのフィルタリング
- 音声処理

選択ガイド

PART	TRANSITION RATIO	OPERATING VOLTAGE (V)
MAX7426	r = 1.25	+5
MAX7427	r = 1.25	+3

標準動作回路



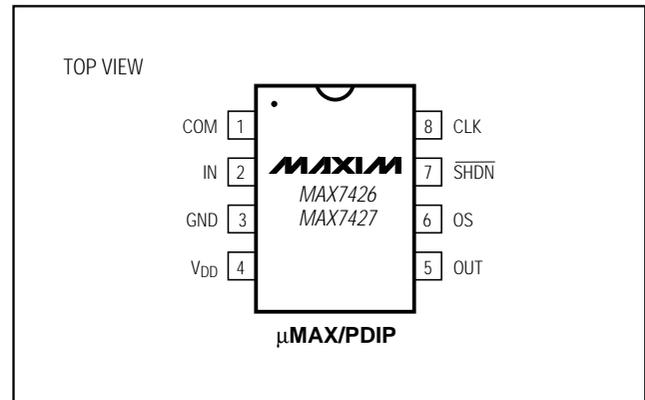
特長

- ◆ 5次エリプティックローパスフィルタ
- ◆ 低ノイズ及び低歪み：-80dB THD+ノイズ
- ◆ クロックによりコーナ周波数が調整可能 (1Hz ~ 12kHz)
- ◆ 単一電源動作
 - +5V(MAX7426)
 - +3V(MAX7427)
- ◆ 低消費電力
 - 0.8mA(動作モード)
 - 0.2μA(シャットダウンモード)
- ◆ パッケージ：8ピンμMAX/PDIP
- ◆ 低出力オフセット：±4mV

型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX7426 CUA	0°C to +70°C	8 μMAX
MAX7426CPA	0°C to +70°C	8 Plastic DIP
MAX7426EUA	-40°C to +85°C	8 μMAX
MAX7426EPA	-40°C to +85°C	8 Plastic DIP
MAX7427 CUA	0°C to +70°C	8 μMAX
MAX7427CPA	0°C to +70°C	8 Plastic DIP
MAX7427EUA	-40°C to +85°C	8 μMAX
MAX7427EPA	-40°C to +85°C	8 Plastic DIP

ピン配置



5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

ABSOLUTE MAXIMUM RATINGS

V_{DD} to GND-0.3V to +6V
 IN, OUT, COM, OS, CLK, $\overline{\text{SHDN}}$ -0.3V to (V_{DD} + 0.3V)
 OUT Short-Circuit Duration1s
 Continuous Power Dissipation (T_A = +70°C)
 8-Pin μ MAX (derate 4.1mW/°C above +70°C)330mW
 8-Pin PDIP (derate 6.90mW/°C above +70°C)552mW

Operating Temperature Ranges

MAX742_C_A0°C to +70°C
 MAX742_E_A-40°C to +85°C
 Storage Temperature Range-65°C to +160°C
 Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX7426

(V_{DD} = +5V, filter output measured at OUT, 10k Ω || 50pF load to GND at OUT, $\overline{\text{SHDN}}$ = V_{DD}, OS = COM, 0.1 μ F from COM to GND, f_{CLK} = 100kHz, T_A = T_{MIN} to T_{MAX}, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
FILTER							
Corner-Frequency Range	f _C	(Note 1)	0.001 to 9			kHz	
Clock-to-Corner Ratio	f _{CLK} /f _C		100:1				
Clock-to-Corner Tempco			10			ppm/°C	
Output Voltage Range			0.25	V _{DD} - 0.25		V	
Output Offset Voltage	V _{OFFSET}	V _{IN} = V _{COM} = V _{DD} / 2		±4	±25	mV	
DC Insertion Gain with Output Offset Removed		V _{COM} = V _{DD} / 2 (Note 2)	0	0.2	0.4	dB	
Total Harmonic Distortion plus Noise	THD+N	f _{IN} = 200Hz, V _{IN} = 4Vp-p, measurement bandwidth = 22kHz			-81	dB	
Offset Voltage Gain	A _{OS}	OS to OUT			+1	V/V	
COM Voltage Range	V _{COM}	Input, COM externally driven	$\frac{V_{DD}}{2} - 0.5$	$\frac{V_{DD}}{2}$	$\frac{V_{DD}}{2} + 0.5$	V	
		Output, COM internally driven	$\frac{V_{DD}}{2} - 0.2$	$\frac{V_{DD}}{2}$	$\frac{V_{DD}}{2} + 0.2$		
Input Voltage Range at OS	V _{OS}	Measured with respect to COM			±0.1	V	
Input Resistance at COM	R _{COM}		90	130		k Ω	
Clock Feedthrough		T _A = +25°C			5	mVp-p	
Resistive Output Load Drive	R _L		10	1		k Ω	
Maximum Capacitive Load at OUT	C _L		50	500		pF	
Input Leakage Current at COM		$\overline{\text{SHDN}}$ = GND, V _{COM} = 0 to V _{DD}			±0.2	±10	μ A
Input Leakage Current at OS		V _{OS} = 0 to V _{DD}			±0.2	±10	μ A
CLOCK							
Internal Oscillator Frequency	f _{OSC}	C _{OSC} = 1000pF (Note 3)	13.5	17.5	21.5	kHz	
Clock Output Current (internal oscillator mode)	I _{CLK}				±8	±12.5	μ A
Clock Input High	V _{IH}		4.5			V	
Clock Input Low	V _{IL}				0.5	V	

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

ELECTRICAL CHARACTERISTICS—MAX7426 (continued)

($V_{DD} = +5V$, filter output measured at OUT, $10k\Omega \parallel 50pF$ load to GND at OUT, $\overline{SHDN} = V_{DD}$, OS = COM, $0.1\mu F$ from COM to GND, $f_{CLK} = 100kHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
POWER REQUIREMENTS						
Supply Voltage	V_{DD}		4.5		5.5	V
Supply Current	I_{DD}	Operating mode, no load		0.8	1.0	mA
Shutdown Current	$I_{\overline{SHDN}}$	$\overline{SHDN} = GND$		0.2	1	μA
Power-Supply Rejection Ratio	PSRR	Measured at DC		70		dB
SHUTDOWN						
\overline{SHDN} Input High	V_{SDH}		4.5			V
\overline{SHDN} Input Low	V_{SDL}				0.5	V
\overline{SHDN} Input Leakage Current		$V_{\overline{SHDN}} = 0$ to V_{DD}		± 0.2	± 10	μA

ELECTRICAL CHARACTERISTICS—MAX7427

($V_{DD} = +3V$, filter output measured at OUT pin, $10k\Omega \parallel 50pF$ load to GND at OUT, $\overline{SHDN} = V_{DD}$, OS = COM, $0.1\mu F$ from COM to GND, $f_{CLK} = 100kHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FILTER CHARACTERISTICS						
Corner-Frequency Range	f_C	(Note 1)		0.001 to 12		kHz
Clock-to-Corner Ratio	f_{CLK}/f_C			100:1		
Clock-to-Corner Tempco				10		ppm/ $^\circ C$
Output Voltage Range			0.25		$V_{DD} - 0.25$	V
Output Offset Voltage	V_{OFFSET}	$V_{IN} = V_{COM} = V_{DD} / 2$		± 4	± 25	mV
DC Insertion Gain with Output Offset Removed		$V_{COM} = V_{DD} / 2$ (Note 2)	0	0.2	0.4	dB
Total Harmonic Distortion plus Noise	THD+N	$f_{IN} = 200Hz$, $V_{IN} = 2.5V_{p-p}$, measurement bandwidth = 22kHz		-79		dB
Offset Voltage Gain	A_{OS}	OS to OUT		+1		V/V
COM Voltage Range	V_{COM}		$\frac{V_{DD}}{2} - 0.1$	$\frac{V_{DD}}{2}$	$\frac{V_{DD}}{2} + 0.1$	V
Input Voltage Range at OS	V_{OS}	Measured with respect to COM		± 0.1		V
Input Resistance at COM	R_{COM}		90	130		$k\Omega$
Clock Feedthrough		$T_A = +25^\circ C$		3		mVp-p
Resistance Output Load Drive	R_L		10	1		$k\Omega$
Maximum Capacitive Load at OUT	C_L		50	500		pF
Input Leakage Current at COM		$\overline{SHDN} = GND$, $V_{COM} = 0$ to V_{DD}		± 0.2	± 10	μA
Input Leakage Current at OS		$V_{OS} = 0$ to V_{DD}		± 0.2	± 10	μA

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

ELECTRICAL CHARACTERISTICS—MAX7427 (continued)

($V_{DD} = +3V$, filter output measured at OUT pin, $10k\Omega \parallel 50pF$ load to GND at OUT, $\overline{SHDN} = V_{DD}$, OS = COM, $0.1\mu F$ from COM to GND, $f_{CLK} = 100kHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
CLOCK						
Internal Oscillator Frequency	f_{OSC}	$C_{OSC} = 1000pF$ (Note 3)	13.5	17.5	21.5	kHz
Clock Output Current (internal oscillator mode)	I_{CLK}	$V_{CLK} = 0$ or $3V$		± 7.5	± 12.5	μA
Clock Input High	V_{IH}		2.5			V
Clock Input Low	V_{IL}				0.5	V
POWER REQUIREMENTS						
Supply Voltage	V_{DD}		2.7		3.6	V
Supply Current	I_{DD}	Operating mode, no load		0.75	1.0	mA
Shutdown Current	$I_{\overline{SHDN}}$	$\overline{SHDN} = GND$		0.2	1	μA
Power-Supply Rejection Ratio	PSRR	Measured at DC		70		dB
SHUTDOWN						
\overline{SHDN} Input High	V_{SDH}		2.5			V
\overline{SHDN} Input Low	V_{SDL}				0.5	V
\overline{SHDN} Input Leakage Current		$V_{\overline{SHDN}} = 0$ to V_{DD}		± 0.2	± 10	μA

ELLIPTIC FILTER CHARACTERISTICS ($r = 1.25$)

($V_{DD} = +5V$ for MAX7426, $V_{DD} = +3V$ for MAX7427, filter output measured at OUT, $10k\Omega \parallel 50pF$ load to GND at OUT, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $f_{CLK} = 100kHz$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ C$.) (Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Insertion Gain with DC Gain Error Removed (Note 4)	$f_{IN} = 0.38f_C$	-0.4	-0.2	0.4	dB
	$f_{IN} = 0.68f_C$	-0.4	0.2	0.4	
	$f_{IN} = 0.87f_C$	-0.4	-0.2	0.4	
	$f_{IN} = 0.97f_C$	-0.4	0.2	0.4	
	$f_{IN} = f_C$	-0.7	-0.2	0.2	
	$f_{IN} = 1.25f_C$		-38.5	-34	
	$f_{IN} = 1.43f_C$		-37.2	-35	
	$f_{IN} = 3.25f_C$		-37.2	-35	

Note 1: The maximum f_C is defined as the clock frequency $f_{CLK} = 100 \times f_C$ at which the peak SINAD drops to 68dB with a sinusoidal input at $0.2f_C$.

Note 2: DC insertion gain is defined as $\Delta V_{OUT} / \Delta V_{IN}$.

Note 3: f_{OSC} (kHz) $\approx 17.5 \times 10^3 / C_{OSC}$ (C_{OSC} in pF).

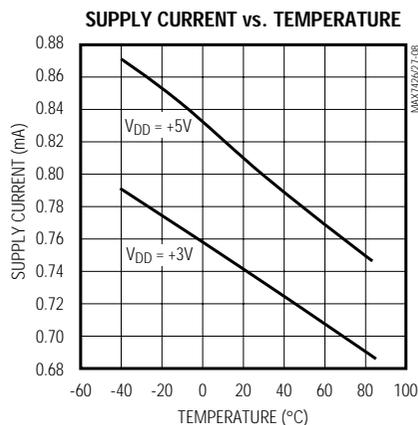
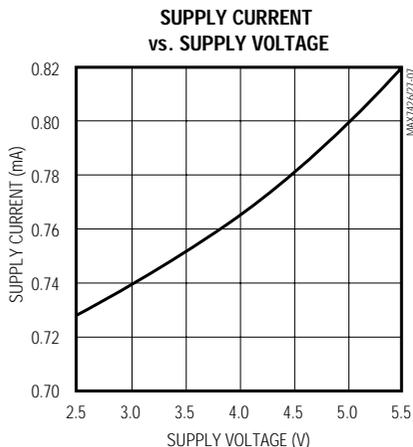
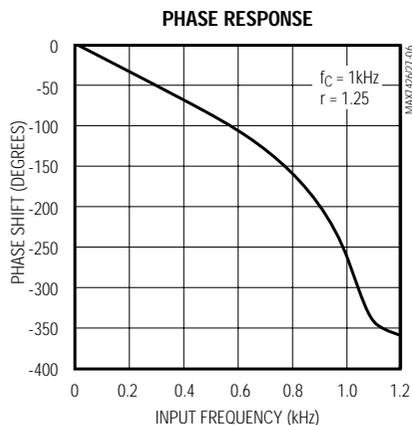
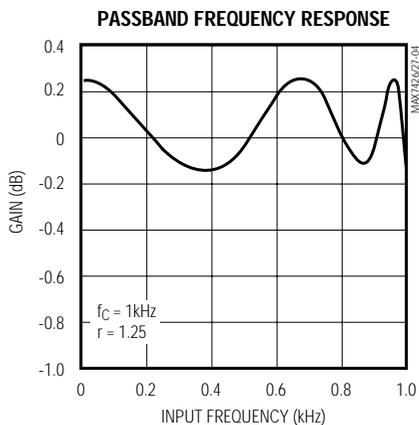
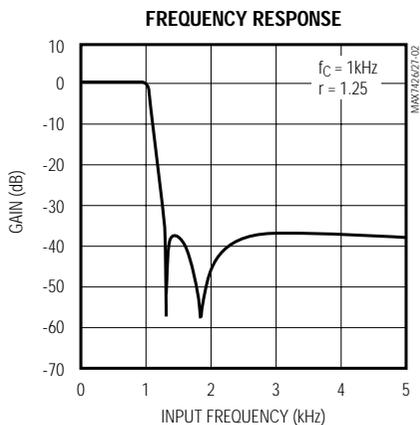
Note 4: The input frequencies, f_{IN} , are selected at the peaks and troughs of the ideal elliptic frequency responses.

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

標準動作特性

($V_{DD} = +5V$ for MAX7426, $V_{DD} = +3V$ for MAX7427, $f_{CLK} = 100kHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)



5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7426, $V_{DD} = +3V$ for MAX7427, $f_{CLK} = 100kHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)

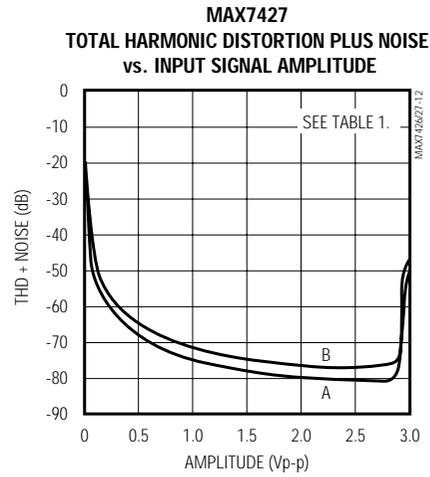
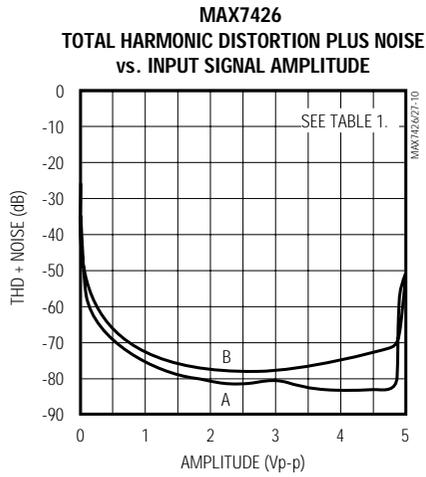


表1. THD+ノイズテスト条件

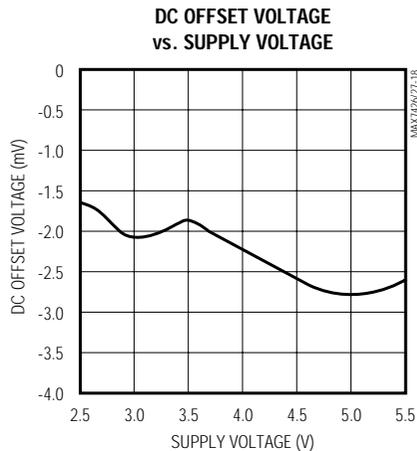
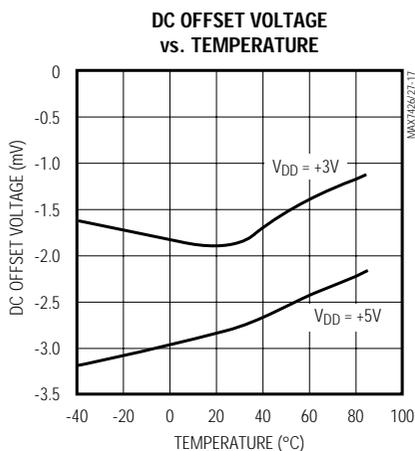
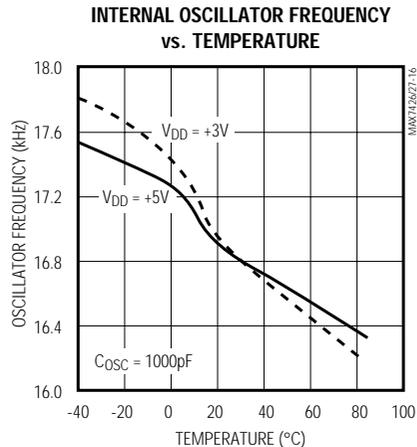
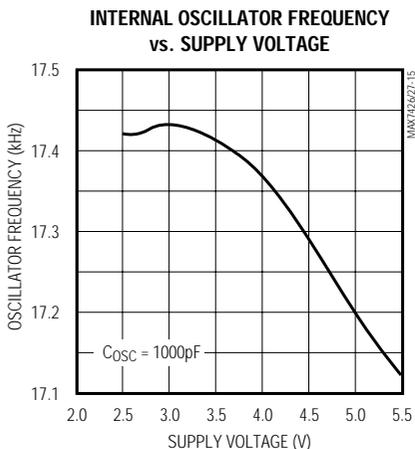
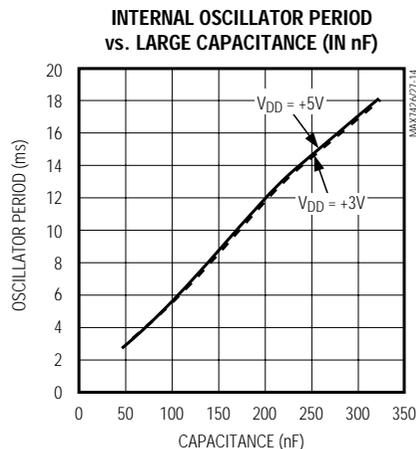
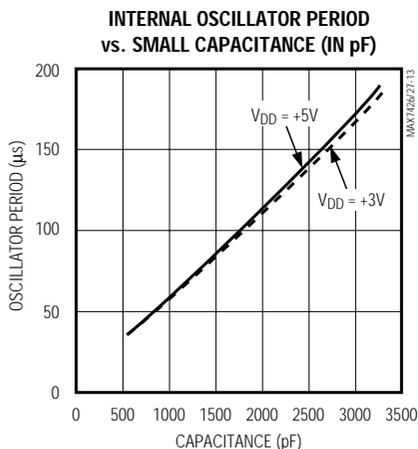
LABEL	f_{IN} (Hz)	f_c (kHz)	f_{CLK} (kHz)	MEASUREMENT BANDWIDTH (kHz)
A	200	1	100	22
B	1k	5	500	80

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

標準動作特性(続き)

($V_{DD} = +5V$ for MAX7426, $V_{DD} = +3V$ for MAX7427, $f_{CLK} = 100kHz$, $\overline{SHDN} = V_{DD}$, $V_{COM} = V_{OS} = V_{DD} / 2$, $T_A = +25^\circ C$, unless otherwise noted.)



5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

端子説明

端子	名称	機能
1	COM	コモン入力端子。中点の電源において内部でバイアスされています。外部へは0.1μFのコンデンサでGNDにバイパスします。内部バイアスを無効にするには、外部電圧で駆動します。
2	IN	フィルタ入力
3	GND	グラウンド
4	V _{DD}	正電源入力。MAX7426は+5V、MAX7427は+3V。
5	OUT	フィルタ出力
6	OS	オフセット調整入力。出力オフセットを調整するには、OSを外部電源とグラウンドの間で抵抗分別してバイアスします。オフセット調整が不要の場合は、OSとCOMを接続します。
7	SHDN	シャットダウン入力。ローで駆動するとシャットダウンモードになり、ハイで駆動するか、V _{DD} に接続すると通常動作になります。
8	CLK	クロック入力。CLKからの外付けコンデンサ(C _{OSC})をGNDに接続し、内部発振器の周波数を設定します。内部発振器を無効にするには、外部クロックに接続します。

詳細

MAX7426/MAX7427ファミリは、5次のエリプティックローパスフィルタです。急峻なロールオフ特性と良好な阻止帯域減衰特性が得ることができます。要素は全て100:1のクロック対コーナ周波数比で動作します。

スイッチトキャパシタフィルタ(SCF)の多くは、バイクワッドで設計されています。各ステージは2ポール・ゼロペアとなっており、カスケード接続することによって高次のフィルタを構成できます。バイクワッド型の利点は、設計が簡単なことです。但し、各ステージのQが高い場合、部品のばらつきによって特性が大きく変化しがちです。MAX7426/MAX7427では、バイクワッド型に代わってスイッチトキャパシタ積分器を使用し、加算およびスケールリングを行って受動部品回路を実現しています。受動部品回路はCADを使用して設計することもできますが、多くのフィルタ関連の文献にも解説されています。図1に、基本的なラダータイプの5次エリプティックフィルタの構成を示します。

受動ラダーフィルタと等価となるスイッチトキャパシタフィルタは、ラダータイプの利点を多く受け継いでいます。各受動部品はシングル・ポールゼロペアだけでなくフィルタ全体の特性に影響を及ぼすため、受動ラダーフィルタでは特性への影響がカスケード接続のバイクワッド型に比べて少なくなります。すなわち、バイクワッド構成では不整合部品の特性がそれぞれの

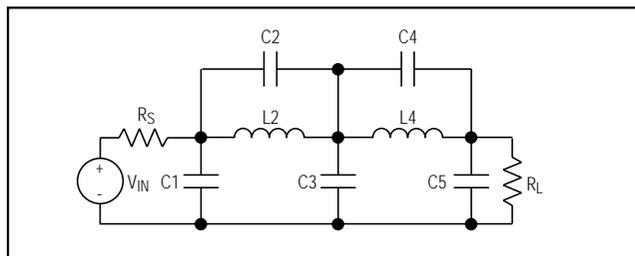


図1. 5次ラダーエリプティックフィルタネットワーク

極での総合エラーとなるのに対し、ラダータイプではエラーを極全てに分散できます。

エリプティック特性

MAX7426/MAX7427のようなローパスエリプティックフィルタは、一般的な4つの形式のフィルタ(パワース、ベッセル、チェビシェフ、エリプティック)が持つような周波数に対して極めて急峻なロールオフ特性を示します。阻止帯域のゼロ点との組合せで通過帯域の端近くの極のQが高くなるため、エリプティックフィルタでは急峻な減衰特性が得られます。そのため、これらのデバイスは単一電源動作のアンチエイリアシングやDACポストフィルタリングに最適です(「アンチエイリアシング及びDACポストフィルタリング」の項を参照)。

さらに周波数領域(図2)では、最初の伝達ゼロ時にフィルタ振幅が最低値に達します。このポイントを超えると、周波数の増加と共に次の伝達ゼロ値まで上昇します。阻止帯域は阻止周波数、 f_s の点から始まります。 f_s 以上の周波数では、フィルタの利得が f_s での利得を上回ることはありません。コーナ周波数、 f_c は、フィルタ出力の減衰量が通過帯域リップルを下回った点として定義されています。遷移比(r)は、阻止周波数とコーナ周波数との比で次のように定義されます。

$$r = f_s / f_c$$

MAX7426/MAX7427の遷移比は1.25、阻止帯域減衰量は37dB(typ)です。

クロック信号

外部クロック

外部クロックを使用した場合、これらのSCFは40%~60%のデューティサイクルで動作します。外部クロックを使用する際は、0からV_{DD}に駆動するCMOSゲートでCLK端子を駆動します。フィルタのコーナ周波数を調整するには、外部クロックの周波数を変化させます。

5次、ローパス、エリプティック、スイッチトキャパシタフィルタ

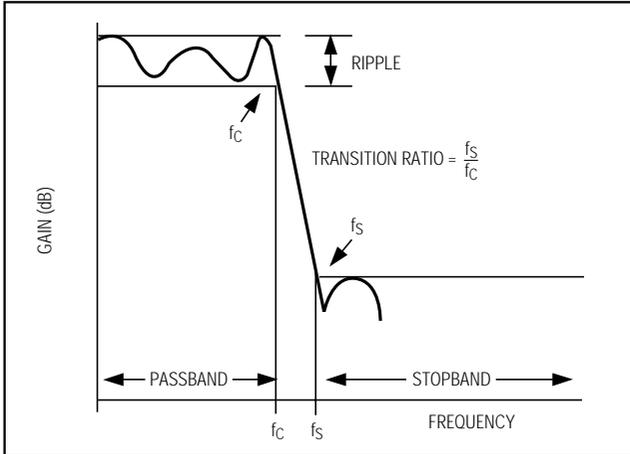


図2. エリプティックフィルタ特性

$$f_c = \frac{f_{CLK}}{100}$$

内部クロック

内部発振器を使用した場合、発振器周波数はCLKの容量(C_{OSC})で決定されます。

$$f_{OSC}(\text{kHz}) = \frac{17.5 \times 10^3}{C_{OSC}(\text{pF})}$$

C_{OSC}は数pFと極めて小容量になっているため、内部発振器の周波数に影響を与えないよう、CLK端子における浮遊容量を最小限に抑える必要があります。クロック対コーナ周波数は100:1であるため、内部発振器の周波数を変化させることによりフィルタのコーナ周波数を変化できます。例えば、内部発振器周波数を100kHzとすると、コーナ周波数は公称1kHzとなります。

内部インピーダンスとクロック周波数

MAX7426/MAX7427の入力インピーダンスは、結果的にはスイッチトキャパシタの抵抗(後述の式参照)であり、周波数に反比例します。入力電流が連続して流れないため、この式で求められる入力インピーダンスの値は、入力インピーダンスの平均値になります。一般的には、駆動源の出力抵抗をフィルタの入力インピーダンスの10%以下にします。

フィルタの入力インピーダンスは次式で算出できます。

$$Z_{IN} = \frac{1}{f_{CLK} \times C_{IN}}$$

ここで、f_{CLK}はクロック周波数、C_{IN} = 1pFです。

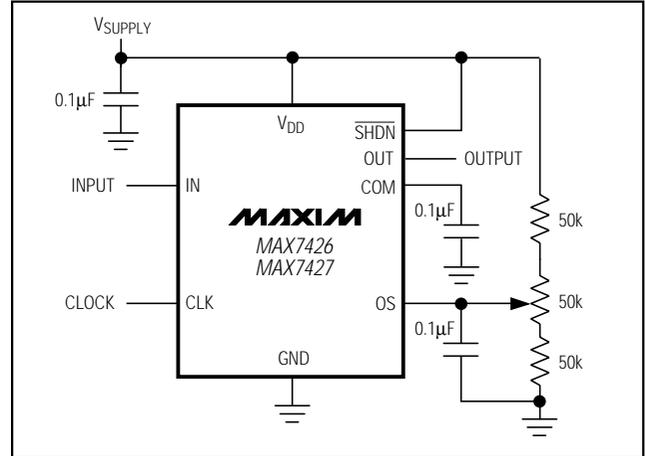


図3. オフセット調整回路

低電力シャットダウンモード

MAX7426/MAX7427は、SHDNをローに駆動すると動作するシャットダウンモードを備えています。シャットダウンモード時にはフィルタの消費電流を0.2µAに抑えることができ、フィルタの出力はハイインピーダンスになります。通常の動作を行うには、SHDNをハイに駆動するか、V_{DD}に接続して下さい。

アプリケーション情報

オフセット(OS)及びコモンモード(COM)の入力調整

COMはコモンモードの入力電圧を設定し、内部の抵抗分圧器を介して中点の電源でバイアスされています。オフセット調整が不要な場合は、OSをCOMに接続して下さい。オフセット調整が必要なアプリケーションでは、図3のように抵抗によって分圧回路を構成し、外部からOSにバイアス電圧を供給します。DCレベルのシフトが必要なアプリケーションの場合は、OSをCOMに応じて調整します。(注記：OS端子は無接続にしておかないで下さい。)出力電圧は以下の式で表されます。

$$V_{OUT} = (V_{IN} - V_{COM}) + V_{OS}$$

$$V_{COM} = \frac{V_{DD}}{2} \text{ (typical)}$$

ここで、(V_{IN} - V_{COM})はSCFによりローパスフィルタリングされた電圧、OSは出力段で加えられる電圧です。COM及びOSの入力電圧範囲については、「Electrical Characteristics」の表を参照して下さい。中点の電源よりCOMやOSの電圧を大幅に変化させると、ダイナミックレンジが減少します。

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

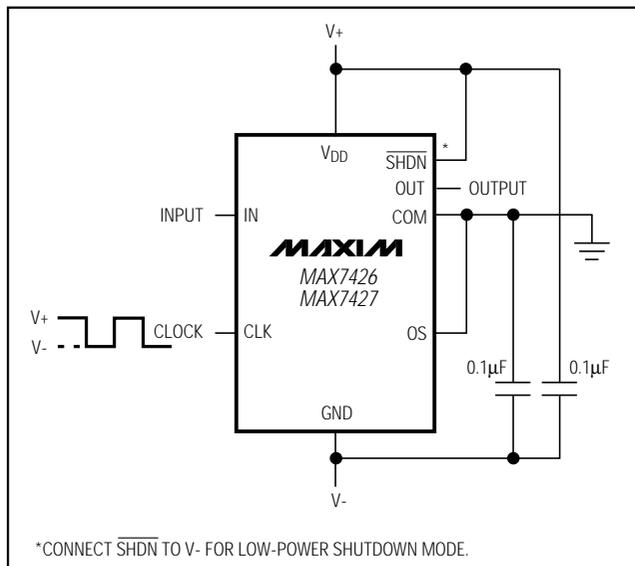


図4. デュアル電源動作

電源

MAX7426は+5V単一電源、MAX7427は+3V単一電源から動作します。V_{DD}は0.1µFのコンデンサでGNDにバイパスして下さい。デュアル電源動作の場合は、COMピンをシステムのグラウンドに、またGNDピンは負電源に接続して下さい。図4にデュアル電源を使用した場合の回路例を示します。単一電源動作あるいはデュアル電源動作でも、デバイス性能は同じです。いずれの電源動作でも、CLK及びSHDNはGND(V-デュアル電源の場合)からV_{DD}まで駆動できます。MAX7427には±2.5V、MAX7426には±1.5Vを供給して下さい。±5Vのデュアル電源で動作させる場合は、MAX291/MAX292/MAX295/MAX296及びMAX293/MAX294/MAX297のデータシートを参照して下さい。

表2. 高調波歪み(typ)

FILTER	f _{CLK} (kHz)	f _{IN} (Hz)	V _{IN} (Vp-p)	TYPICAL HARMONIC DISTORTION (dB)			
				2nd	3rd	4th	5th
MAX7426	500	1k	4	-71	-73	-90	-82
	100	200		-88	-86	-92	-88
MAX7427	500	1k	2	-87	-86	-90	-90
	100	200		-90	-87	-90	-90

入力信号の振幅範囲

入力信号の最適範囲は、所要のコーナ周波数に対し信号対雑音及び歪み比(SINAD)が最大になる電圧値を求めることにより決定されます。「標準動作特性」の項に、入力信号のピークトゥピーク値を変化させた時のTHD+ノイズ特性が示されています。

アンチエイリアシング及び DACポストフィルタリング

MAX7426/MAX7427をアンチエイリアシング又はDACポストフィルタリングに使用する場合、DAC(又はADC)及びフィルタのクロックを同期させて下さい。クロック同士が同期しないと、ビート周波数が発生して必要信号帯域にエイリアスが生じます。

高調波歪み

高調波歪みは、フィルタ内部の非直線性によって生じます。フィルタ入力に純粋な正弦波が入力された場合でも、フィルタの非直線性により高調波が発生します。表2に、T_A=+25 の時に負荷を10k とした場合の高調波歪みの値を示します。

チップ情報

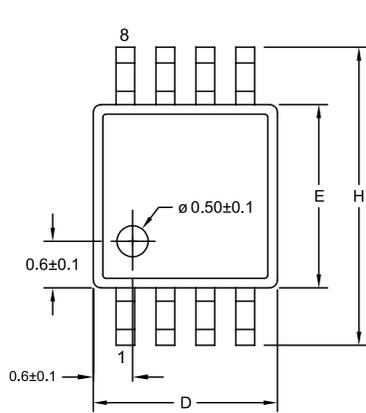
TRANSISTOR COUNT: 1457
PROCESS: BiCMOS

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

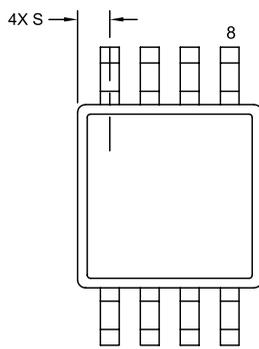
パッケージ

MAX7426/MAX7427

8LUMAXD.EPS

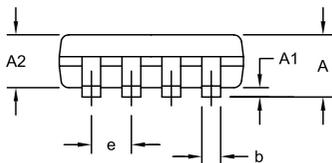


TOP VIEW

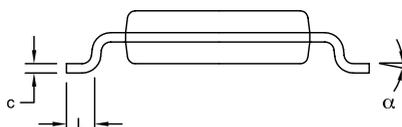


BOTTOM VIEW

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	-	0.043	-	1.10
A1	0.002	0.006	0.05	0.15
A2	0.030	0.037	0.75	0.95
b	0.010	0.014	0.25	0.36
c	0.005	0.007	0.13	0.18
D	0.116	0.120	2.95	3.05
e	0.0256 BSC		0.65 BSC	
E	0.116	0.120	2.95	3.05
H	0.188	0.198	4.78	5.03
L	0.016	0.026	0.41	0.66
α	0°	6°	0°	6°
S	0.0207 BSC		0.5250 BSC	



FRONT VIEW



SIDE VIEW

NOTES:

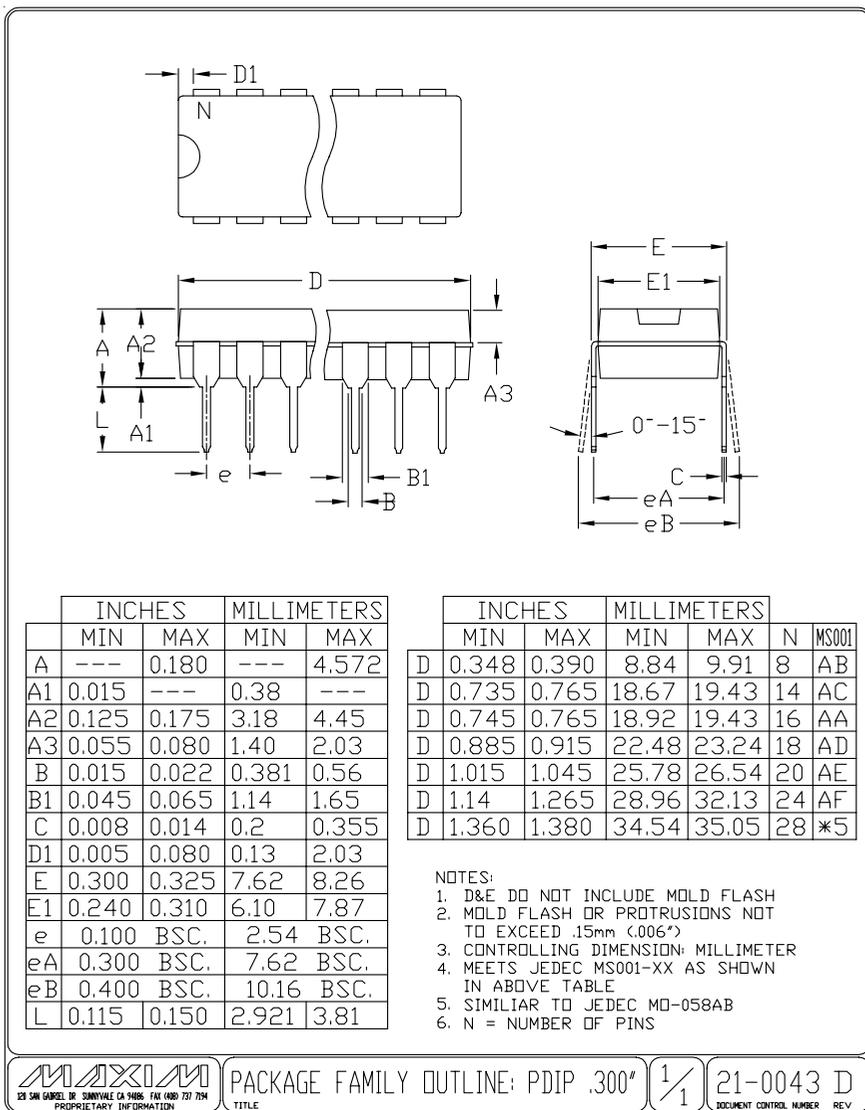
1. D&E DO NOT INCLUDE MOLD FLASH.
2. MOLD FLASH OR PROTRUSIONS NOT TO EXCEED 0.15MM (.006").
3. CONTROLLING DIMENSION: MILLIMETERS.
4. MEETS JEDEC MO-187C-AA.

<small>PROPRIETARY INFORMATION</small>	
<small>TITLE:</small> PACKAGE OUTLINE, 8L uMAX/uSOP	
<small>APPROVAL</small>	<small>DOCUMENT CONTROL NO.</small> 21-0036
<small>REV.</small> J	<small>1/1</small>

5次、ローパス、エリプティック、 スイッチトキャパシタフィルタ

MAX7426/MAX7427

パッケージ(続き)



販売代理店

マキシム・ジャパン株式会社

〒169-0051 東京都新宿区西早稲田3-30-16(ホリゾン1ビル)
 TEL. (03)3232-6141 FAX. (03)3232-6149

マキシム社では全体がマキシム社製品で実現されている回路以外の回路の使用については責任を持ちません。回路特許ライセンスは明言されていません。マキシム社は随時予告なしに回路及び仕様を変更する権利を保留します。

12 _____ Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 408-737-7600