

シングル/デュアル、超高速、ローパワー 高精度TTLコンパレータ

MAX912/MAX913

概要

MAX912/MAX913は、デュアル/シングルの高速、ローパワー・コンパレータで、差動入力、コンプリメンタリTTL出力を備えています。高速伝播遅延(10ns typ)、超低消費電流、負電源電圧を含む広範囲のコモンモード入力範囲といった特性により、このMAX912/MAX913は、V/Fコンバータ、あるいはスイッチングレギュレータ等、+5V単一または±5Vデュアル電源動作の、高速、ローパワー・アプリケーションに適しています。

MAX912/MAX913の出力は、リニア領域にて安定性が維持されており、通常高速コンパレータへ低速信号が入力された場合に問題となる、不安定な信号出力がありません。

MAX912/MAX913は、+5V単一電源、または±5Vデュアル電源で動作します。MAX913はLT1016とピンコンパチのアップグレード製品で、より広い入力電圧範囲と、低消費電力にて同等のスピードを備えています。MAX912(デュアルコンパレータ)はMAX913と同等の機能を備えており、さらに独立したラッチ制御機能を備えています。

アプリケーション

ゼロクロス検出器
ラインレシーバ
スイッチングレギュレータ
高速サンプリング回路
高速トリガ
拡張レンジV/Fコンバータ
高速パルス振幅ディスクリミネータ

特長

- ◆超高速伝播遅延：10ns
- ◆+5V単一/±5Vデュアル電源動作
- ◆負電源まで拡張された入力電圧範囲
- ◆低消費電力：コンパレータ当たり6mA(+5V電源時)
- ◆入力信号の最小スルーレート制限無し
- ◆電源電流のスパイク無し
- ◆リニア領域にて安定性を維持
- ◆電源電圧以上の入力可能
- ◆低オフセット電圧：0.8mV

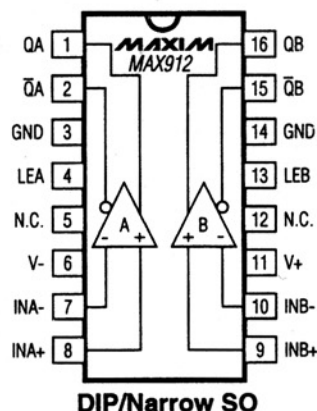
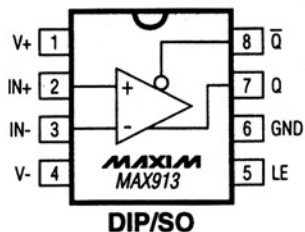
型番

PART	TEMP. RANGE	PIN-PACKAGE
MAX912CPE	0°C to +70°C	16 Plastic DIP
MAX912CSE	0°C to +70°C	16 Narrow SO
MAX912C/D	0°C to +70°C	Dice*
MAX912EPE	-40°C to +85°C	16 Plastic DIP
MAX912ESE	-40°C to +85°C	16 Narrow SO
MAX912MJE	-55°C to +125°C	16 CERDIP
MAX913CPA	0°C to +70°C	8 Plastic DIP
MAX913CSA	0°C to +70°C	8 SO
MAX913C/D	0°C to +70°C	Dice*
MAX913EPA	-40°C to +85°C	8 Plastic DIP
MAX913ESA	-40°C to +85°C	8 SO
MAX913MJA	-55°C to +125°C	8 CERDIP

* Dice are specified at $T_A = +25^\circ\text{C}$, DC parameters only.

ピン配置

TOP VIEW



シングル/デュアル、超高速、ローパワー 高精度TTLコンパレータ

MAX912/MAX913

ABSOLUTE MAXIMUM RATINGS

Positive Supply Voltage.....7V
Negative Supply Voltage-7V
Differential Input Voltage±15V
Input Voltage (Referred to V-).....-0.3V to 15V
Latch Pin VoltageEqual to Supplies
Continuous Output Current.....±20mA
Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
8-Pin Plastic DIP (derate 9.09mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)...727mW
8-Pin SO (derate 5.88mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$).....471mW
8-Pin CERDIP (derate 8.00mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$).....640mW

16-Pin Plastic DIP (derate 10.53mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)...842mW
16-Pin Narrow SO (derate 8.70mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)...696mW
16-Pin CERDIP (derate 10.00mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$)...800mW
Operating Temperature Ranges:
MAX91_C_ 0°C to $+70^\circ\text{C}$
MAX91_E_ -40°C to $+85^\circ\text{C}$
MAX91_MJ_ -55°C to $+125^\circ\text{C}$
Storage Temperature Range -65°C to $+150^\circ\text{C}$
Lead Temperature (soldering, 10sec)..... $+300^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

($V_+ = +5\text{V}$, $V_- = -5\text{V}$, $V_Q = 1.4\text{V}$, $V_{LE} = 0\text{V}$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS		MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 1)	V_{OS}	$R_S \leq 100\Omega$	$T_A = +25^\circ\text{C}$		0.8	2	mV
			$T_A = T_{MIN}$ to T_{MAX}			3	
Offset Drift	TCV_{OS}				2		$\mu\text{V}/^\circ\text{C}$
Input Offset Current (Note 1)	I_{OS}		$T_A = +25^\circ\text{C}$		0.3	0.5	μA
			$T_A = T_{MIN}$ to T_{MAX}			0.8	
Input Bias Current	I_B		$T_A = +25^\circ\text{C}$		3	5	μA
			C, E temp. ranges			8	
			M temp. range			10	
Input Voltage Range	V_{CM}		C, E temp. ranges	-5.2		+3.5	V
			M temp. range	-5.0		+3.5	
		Single +5V	C, E temp. ranges	-0.2		+3.5	
			M temp. range	0		+3.5	
Common-Mode Rejection Ratio	CMRR	$-5.0\text{V} \leq V_{CM} \leq +3.5\text{V}$		80	110		dB
Power-Supply Rejection Ratio	PSRR	Positive supply: $4.5\text{V} \leq V_+ \leq 5.5\text{V}$		60	85		dB
		Negative supply: $-2\text{V} \geq V_- \geq -7\text{V}$		80	100		
Small-Signal Voltage Gain	A_V	$1\text{V} \leq V_Q \leq 2\text{V}$, $T_A = +25^\circ\text{C}$		1500	3500		V/V
Output Voltage	V_{OH}	$V_+ \geq 4.5\text{V}$	$I_{OUT} = 1\text{mA}$	2.7	3.4		V
			$I_{OUT} = 10\text{mA}$	2.4	3.0		
	V_{OL}	$I_{SINK} = 4\text{mA}$			0.3	0.5	
		$T_A = +25^\circ\text{C}$, $I_{SINK} = 10\text{mA}$			0.4		
Positive Supply Current Per Comparator	I_+	C, E temp. ranges			6	10	mA
		M temp. range				12	
Negative Supply Current Per Comparator	I_-				0.4	2	mA
Latch-Pin High Input Voltage	V_{IH}			2.0			V
Latch-Pin Low Input Voltage	V_{IL}					0.8	V
Latch-Pin Current	I_{IL}	$V_{LE} = 0\text{V}$				-20	μA

シングル/デュアル、超高速、ローパワー 高精度TTLコンパレータ

MAX912/MAX913

ELECTRICAL CHARACTERISTICS (continued)

($V_+ = +5V$, $V_- = -5V$, $V_Q = 1.4V$, $V_{LE} = 0V$, $T_A = T_{MIN}$ to T_{MAX} , unless otherwise noted).

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Propagation Delay (Note 2)	t_{PD+} , t_{PD-}	$\Delta V_{IN} = 100mV$, $V_{OD} = 5mV$		10	14	ns
		$T_A = +25^\circ C$				
		$T_A = T_{MIN}$ to T_{MAX}			16	
		$\Delta V_{IN} = 100mV$, $V_{OD} = 20mV$		9	12	
Differential Propagation Delay (Note 2)	Δt_{PD}	$\Delta V_{IN} = 100mV$, $V_{OD} = 5mV$				ns
		$T_A = +25^\circ C$				
		MAX913		2	3	
		MAX912		3	5	
Channel-to-Channel Propagation Delay (Note 2)		$\Delta V_{IN} = 100mV$, $V_{OD} = 5mV$ (MAX912 only)		500		ps
Latch Setup Time (Note 3)	t_{SU}		2	0		ns
Latch Hold Time (Note 3)	t_H		3	2		ns
Latch Propagation Delay (Note 4)	t_{LPD}			7		ns

Note 1: Input Offset Voltage (V_{OS}) is defined as the average of the two input offset voltages, measured by forcing first one output, then the other to 1.4V. Input Offset Current (I_{OS}) is defined the same way.

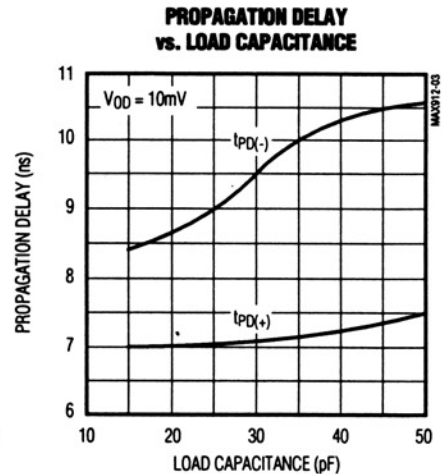
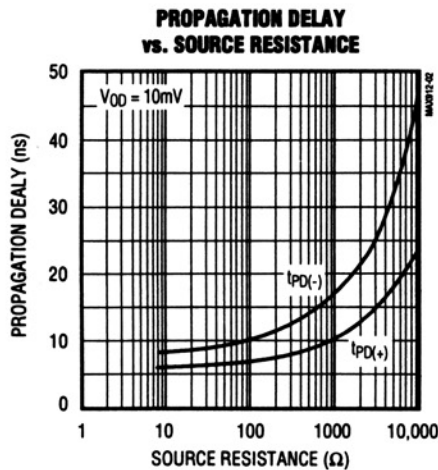
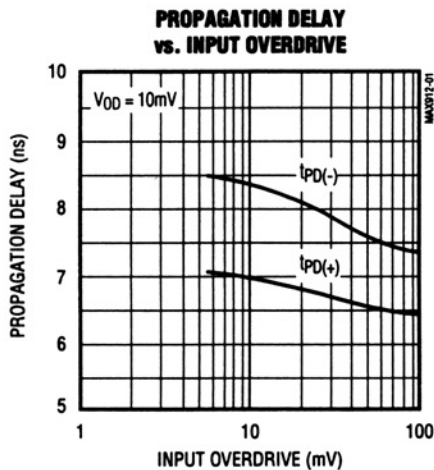
Note 2: Propagation Delay (t_{PD}) and Differential Propagation Delay (Δt_{PD}) cannot be measured in automatic handling equipment with low input overdrive values. The MAX912/MAX913 are sample tested to 0.1% AQL with a 1V step and 500mV overdrive at $+25^\circ C$ only. Correlation tests show that t_{PD} and Δt_{PD} can be guaranteed with this test, if additional DC tests are performed to guarantee that all internal bias conditions are correct. For low overdrive conditions, V_{OS} is added to the overdrive. Differential Propagation Delay is defined as: $\Delta t_{PD} = t_{PD+} - t_{PD-}$.

Note 3: Input latch setup time (t_{SU}) is the interval in which the input signal must be stable prior to asserting the latch signal. The hold time (t_H) is the interval after the latch is asserted in which the input signal must be stable. These parameters are guaranteed by design.

Note 4: Latch Propagation Delay (t_{LPD}) is the delay time for the output to respond when the latch-enable pin is deasserted. See Timing Diagram.

標準動作特性

($V_+ = 5V$, $V_- = -5V$, $V_{LE} = 0V$, $C_L = 15pF$, $T_A = +25^\circ C$, unless otherwise noted.)

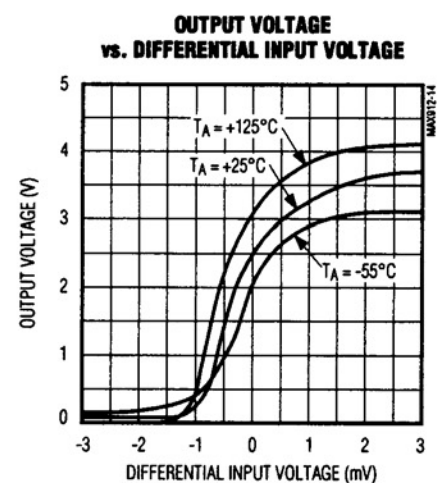
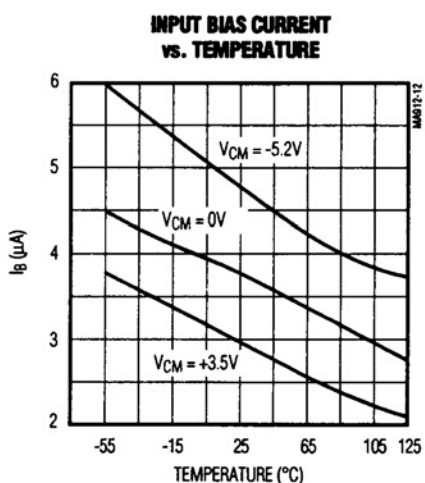
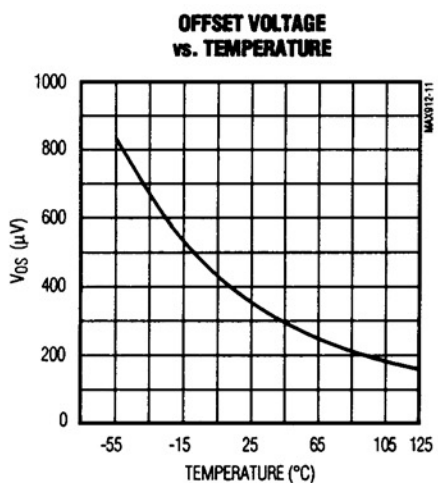
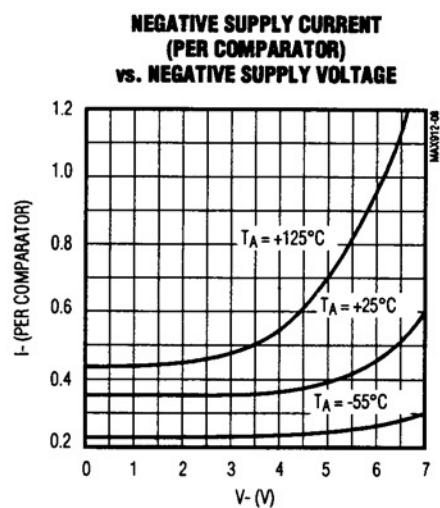
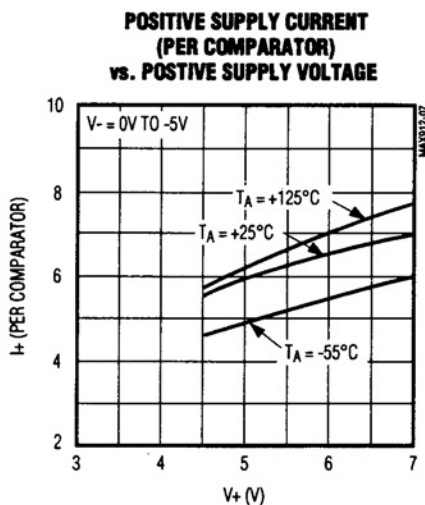
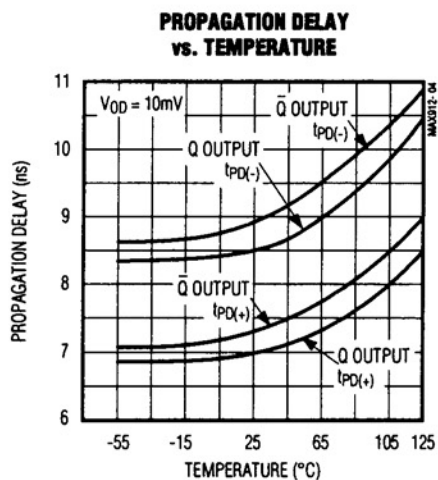


シングル/デュアル、超高速、ローパワー 高精度TTLコンパレータ

標準動作特性 (続き)

($V_+ = 5V$, $V_- = -5V$, $V_{LE} = 0V$, $C_L = 15pF$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX912/MAX913

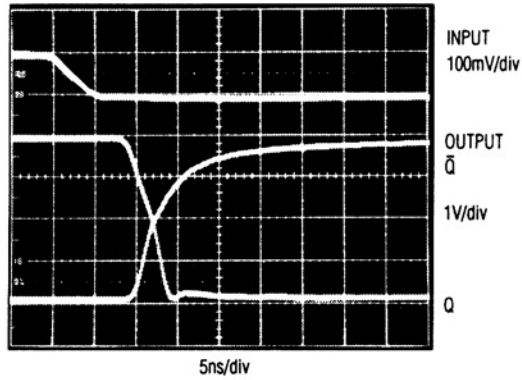


シングル/デュアル、超高速、ローパワー 高精度TTLコンパレータ

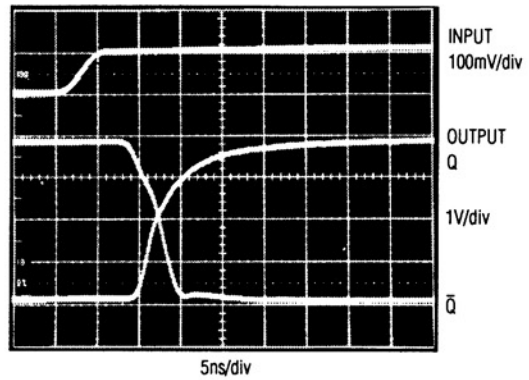
標準動作特性 (続き)

($V_+ = 5V$, $V_- = -5V$, $V_{LE} = 0V$, $C_L = 15pF$, $T_A = +25^\circ C$, unless otherwise noted.)

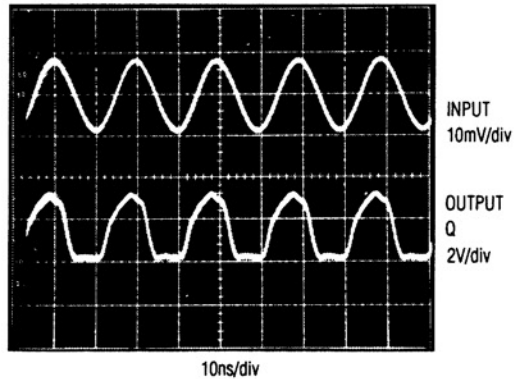
POSITIVE-TO-NEGATIVE PROPAGATION DELAY



NEGATIVE-TO-POSITIVE PROPAGATION DELAY

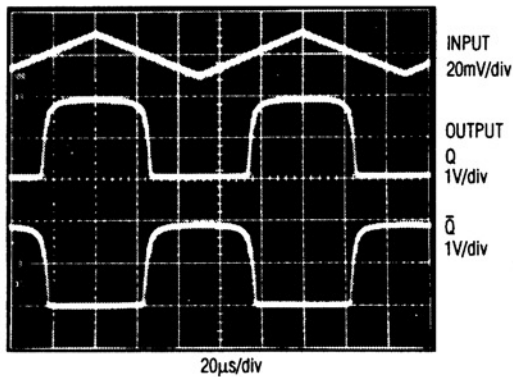


**MAX912/MAX913 RESPONSE TO
50MHz ($\pm 10mV_{p-p}$) SINE WAVE**

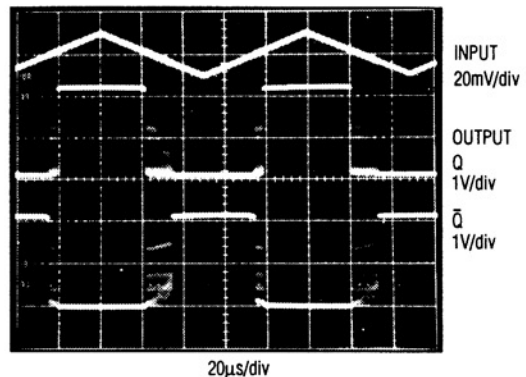


MAX912/MAX913 RESPONSE TO SLOW-MOVING TRIANGLE WAVE

MAX912/MAX913 RESPONSE



**INDUSTRY STANDARD
686 RESPONSE**



MAX912/MAX913

シングル/デュアル、超高速、ローパワー 高精度TTLコンパレータ

MAX912/MAX913

端子説明

MAX912 の端子	名称	機能
1	QA	コンパレータAのTTL出力
2	QA	コンパレータAのコンプリメンタリTTL出力
3, 14	GND	ロジックグランド。両GND端子をグランドに接続。
4	LEA	コンパレータAのラッチイネーブル。LEAが“ハイ”またはフローティングの場合、QA及び $\bar{Q}A$ はラッチされます。
5, 12	N.C.	内部的に接続されていません。
6	V-	負電源。デュアル電源動作時：-5V(0.1 μ FコンデンサでGNDにバイパス)、単一電源動作時：GND
7	INA-	コンパレータAの反転入力
8	INA+	コンパレータAの非反転入力
9	INB+	コンパレータBの非反転入力
10	INB-	コンパレータBの反転入力
11	V+	正電源：+5V。0.1 μ Fコンデンサでグランドにバイパス。
13	LEB	コンパレータBのラッチイネーブル。LEBが“ハイ”またはフローティングの場合、QB及び $\bar{Q}B$ はラッチされます。LEBが“ロー”の場合、コンパレータBはトランスベアレント。
15	QB	コンパレータBのコンプリメンタリTTL出力
16	QB	コンパレータBのTTL出力

MAX913 の端子	名称	機能
1	V+	正電源。0.1 μ Fコンデンサでグランドにバイパス。
2	IN+	非反転入力。
3	IN-	反転入力。
4	V-	負電源。デュアル電源動作時：-5V(0.1 μ FコンデンサでGNDにバイパス)。単一電源動作時：GND
5	LE	ラッチイネーブル。LEがTTL“ハイ”またはフローティングの場合、Q及び $\bar{Q}$ はラッチされます。LEが“ロー”の場合、コンパレータはトランスベアレント。
6	GND	ロジックグランド
7	Q	TTL出力
8	Q	コンプリメンタリTTL出力

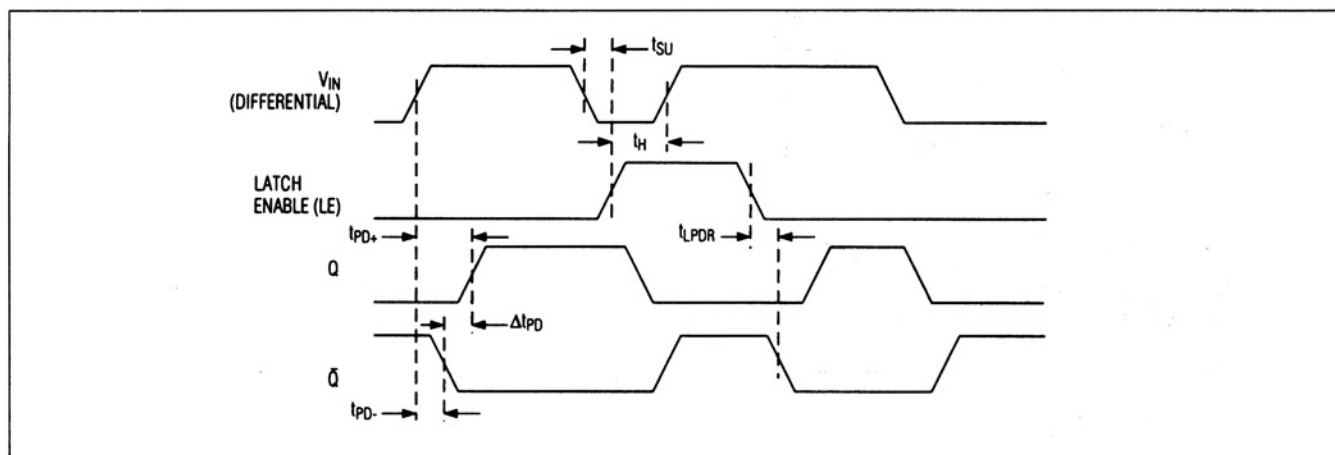


図1. タイミングダイアグラム

詳細

MAX913(シングル)及びMAX912(デュアル)は、リニア領域での発振を防ぐユニークな設計の高速コンパレータです。最小入力スルーレート制限はありません。

“標準動作特性”の工業標準686応答のグラフに示されるように、多くの高速コンパレータは、リニア領域で発振します。この発振を防ぐ一つの方法は、不安定領域を通過した後出力をサンプリングすること、またその他の方法は、ヒステリシスを加えることです。どちらの方法も、結果として分解能及びバンド幅の損失が起こります。

MAX912/MAX913はヒステリシスを必要としないため、低周波数信号も含め全信号に対し高分解能が実現できます。

MAX912/MAX913はコンパレータ出力状態を保持するTTLコンパチのラッチ機能を備えています(図1)。ラッチイネーブルが(LE)が“ハイ”またはフローティングの場合、入力信号は、出力状態に影響を与えません。LEが“ロー”の時、出力は入力差動電圧によって制御され、ラッチはトランスベアレントになります。

入力アンプ

コンパレータは、2個のセクション、つまり入力アンプとロジックインタフェースから構成されています。MAX912/MAX913の入力アンプは、入力オフセット電圧が+25℃で2.0mV以下に調整された、完全な差動アンプです。入力コモンモード範囲は、負電源電圧の200mV下から、正電源電圧の1.5V下まで拡張されています。トータルコモンモード範囲は±5V電源動作の場合8.7Vです。

MAX912/MAX913のアンプはヒステリシスを内蔵していません。高精度を得るには、ヒステリシスは加えないで下さい。図2に、ヒステリシスにより分解能が減少する様子が示されています。

分解能

小さい信号差を分解するコンパレータの能力(分解能)は、様々な要素によって影響を受けます。殆どのアンプと同様に、最も重要な要素は、入力オフセット電圧(V_{OS})とコモンモード及び電源除去比(CMRR、PSRR)です。ソースインピーダンスが高ければ、入力オフセット電流は大きくなります。ソースインピーダンスが不安定な場合、入力バイアス電流は、他のエラーを引き起こします。

高速コンパレータの場合、分解能に影響を与えるさらなる要素はリニア領域におけるコンパレータの安定性です。多くの高速コンパレータは、リニア領域で発振するため使用できません。これは高い V_{OS} 同様、0V近辺の差動入力電圧範囲を無益なものにします。ヒステリシスでは、こ

の問題を解決することはできませんが、リニア範囲から入力を離すことはできます(図2)。

MAX912/MAX913はリニア領域では発振しないためコンパレータの分解能を著しく高めます。

アプリケーション

電源及びバイパス

MAX912/MAX913は、±5V電源でテストされ、8.7V(−5.2V〜+3.5V)の入力コモンモード範囲(V_{CM})を提供します。5V単一電源動作時、コモンモード入力範囲は3.7V(−0.2V〜+3.5V)です。単一電源動作時には、V-をGNDに接続して下さい。MAX912/MAX913は最低+4.5Vの単一電源で動作します。

V+はアナログ入力段及びデジタル出力回路に電源を供給し、V-はアナログセクションのみに電源を供給します。0.1μF〜1.0μFのセラミックコンデンサと10μF以上のタンタルコンデンサを並列接続したものでV+及びV-をグラウンドにバイパスして下さい。セラミックコンデンサをMAX912/MAX913の電源端子にできるだけ近く接続し、リードインダクタンスを最小化するためにリード線を短くして下さい。特にノイズのあるアプリケーションに対しては、電源ラインにフェライトビーズを使用して下さい。

ボードレイアウト

最良の性能を得るために、高速部品のレイアウトには細心の注意を払って下さい。

- 1) 切断されていないグラウンドプレーンを備えたプリント基板を使用して下さい。
- 2) バイパス部品のバンド幅に細心の注意を払い、リード線を短くして下さい。
- 3) ソケットを避け、コンパレータ及びその他の部品をボードに直接半田付けし、不要な寄生インダクタンスとコンデンサを最小限に抑えて下さい。

入力スルーレート

MAX912/MAX913は、多くの標準コンパレータで要求される入力スルーレート条件がありません。最大伝播遅延後LEが“ハイ”である限り、また入力コンパレータのトータルDCエラー以上である限り、出力は発振をせず有効です。

最大クロック(LE)と信号レート

+25℃、5mVオーバドライブ時のコンパレータの立上がり時間と立下がり時間を基にした最大クロックと信号レートは70MHzです(図1)。20mVのオーバドライブ時は、最大伝播遅延は12nsでクロックと信号レートは85MHzです。

シングル/デュアル、超高速、ローパワー 高精度TTLコンパレータ

MAX912/MAX913

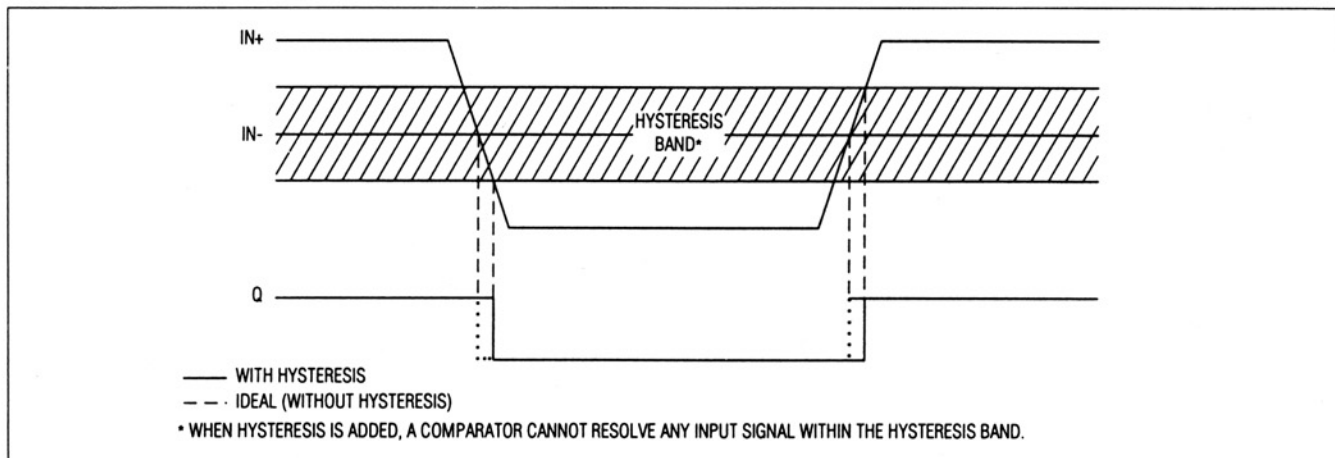
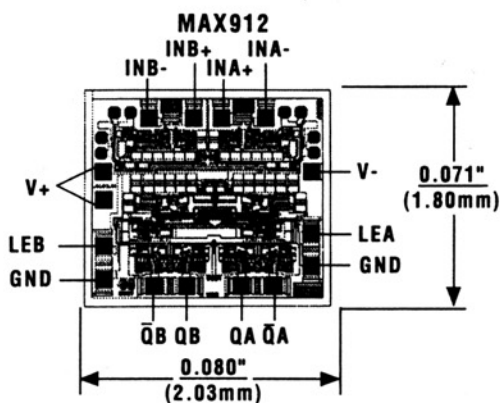
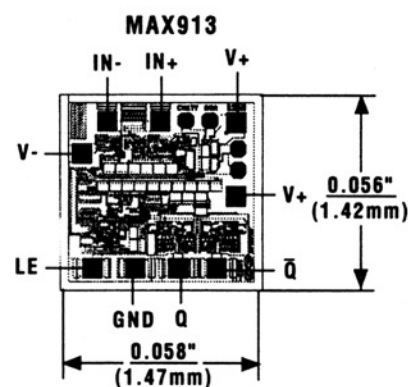


図2. 入力分解能へのヒステリシスの影響

チップ構造図



TRANSISTOR COUNT: 197;
SUBSTRATE CONNECTED TO V-.



TRANSISTOR COUNT: 100;
SUBSTRATE CONNECTED TO V-.

販売代理店

マキシム・ジャパン株式会社

〒169 東京都新宿区西早稲田3-30-16 (ホリゾン1ビル)
TEL. (03) 3232-6141 FAX. (03) 3232-6149

Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086(408)737-7600