

MAX9938

1 μ A、4ピンUCSP/SOT23、 高精度電流検出アンプ

概要

ハイサイド電流検出アンプのMAX9938は、 V_{OS} が500 μ V (max)以下、利得誤差が0.5% (max)以下という高精度の仕様を実現しています。1 μ Aの超低自己消費電流です。MAX9938は、小型、1mm x 1mm UCSP™パッケージサイズまたは5ピンSOT23パッケージに実装され、ノートブックコンピュータ、携帯電話、PDA、および精度、低自己消費電流、および小型サイズが重要となるすべてのバッテリー駆動のポータブル機器でのアプリケーションに最適です。

MAX9938は、1.6V~28Vの入力コモンモード電圧範囲を備えています。これらの電流検出アンプは電圧出力を備えており、25V/V (MAX9938T)、50V/V (MAX9938F)、100V/V (MAX9938H)、および200V/V (MAX9938W)の、4種類の利得バージョンで提供されます。

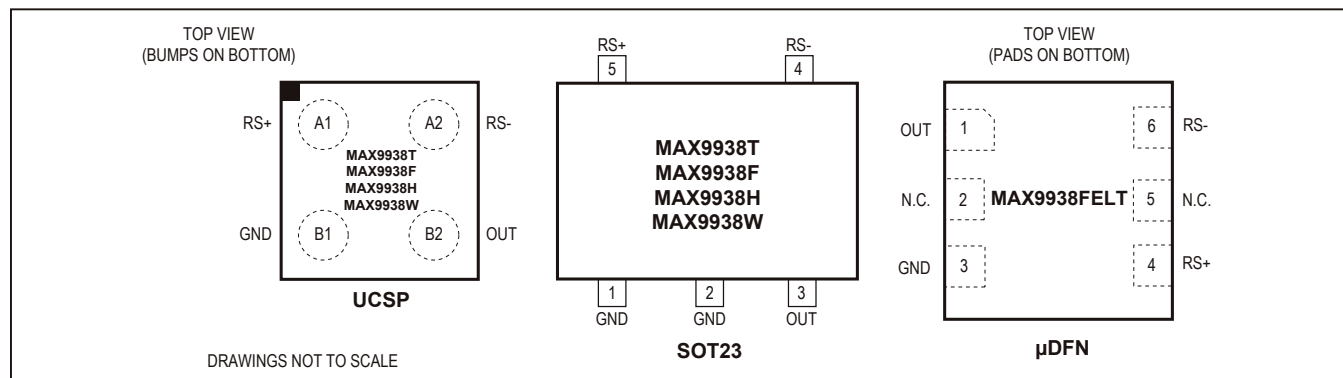
4種類の利得が用意されているため、外付け電流検出抵抗の柔軟な選択が可能です。入力オフセット電圧が500 μ V (max)と非常に低いため、25mV~50mVという小さなフルスケールの V_{SENSE} 電圧が可能であり、最大電流測定時に電圧降下を非常に小さくすることができます。

MAX9938は、-40℃~+85℃の拡張温度範囲での動作が保証された、小型4ピン、UCSP (1mm x 1mm x 0.6mmの実装面積)、5ピンSOT23、および6ピン μ DFN (2mm x 2mm x 0.8mm)パッケージで提供されます。

アプリケーション

- 携帯電話
- PDA
- パワーマネジメントシステム
- ポータブル/バッテリー駆動システム
- ノートブックコンピュータ

ピン配置



特長

- 超低消費電流：1 μ A (max)
- 低入力オフセット電圧：500 μ V (max)
- 低利得誤差：0.5% (max)以下
- 入力コモンモード：+1.6V~+28V
- 電圧出力
- 4つの利得バージョンを提供
 - 25V/V (MAX9938T)
 - 50V/V (MAX9938F)
 - 100V/V (MAX9938H)
 - 200V/V (MAX9938W)
- 小型1mm x 1mm x 0.6mm、4ピンUCSP、5ピンSOT23、または2mm x 2mm x 0.8mm、6ピン μ DFNパッケージ

型番

PART	PIN-PACKAGE	GAIN (V/V)	TOP MARK
MAX9938TEBS+G45	4 UCSP	25	+AGD
MAX9938FEBS+G45	4 UCSP	50	+AGE
MAX9938HEBS+G45	4 UCSP	100	+AGF
MAX9938WEBS+G45	4 UCSP	200	+AGI
MAX9938TEUK+	5 SOT23	25	+AFFB
MAX9938FEUK+	5 SOT23	50	+AFFC
MAX9938HEUK+	5 SOT23	100	+AFFD
MAX9938WEUK+	5 SOT23	200	+AFGZ
MAX9938FELT+	6 μ DFN	50	+ACM

+は鉛(Pb)フリー/RoHS準拠パッケージを示します。
G45は保護ダイコーティングを示します。

注：すべてのデバイスは-40℃~+85℃の拡張温度範囲での動作が保証されています。

UCSPはMaxim Integrated Products, Inc.の商標です。



Absolute Maximum Ratings

RS+, RS- to GND -0.3V to +30V
 OUT to GND -0.3V to +6V
 RS+ to RS- ± 30 V
 Short-Circuit Duration: OUT to GND Continuous
 Continuous Input Current (Any Pin) ± 20 mA
 Continuous Power Dissipation ($T_A = +70^\circ\text{C}$)
 4-Bump UCSP (derate 3.0mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$) 238mW
 5-Pin SOT23 (derate 3.9mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$) 312mW
 6-Pin μ DFN (derate 4.5mW/ $^\circ\text{C}$ above $+70^\circ\text{C}$) 358mW

Operating Temperature Range -40°C to $+85^\circ\text{C}$
 Junction Temperature $+150^\circ\text{C}$
 Storage Temperature Range -65°C to $+150^\circ\text{C}$
 Lead Temperature (excluding UCSP, soldering, 10s) $+300^\circ\text{C}$
 Soldering Temperature (reflow) $+260^\circ\text{C}$

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Electrical Characteristics

($V_{RS+} = V_{RS-} = 3.6\text{V}$, $V_{\text{SENSE}} = (V_{RS+} - V_{RS-}) = 0\text{V}$, $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.) (Note 1)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current (Note 2)	I_{CC}	$V_{RS+} = 5\text{V}$, $T_A = +25^\circ\text{C}$		0.5	0.85	μA
		$V_{RS+} = 5\text{V}$, $-40^\circ\text{C} < T_A < +85^\circ\text{C}$			1.1	
		$V_{RS+} = 28\text{V}$, $T_A = +25^\circ\text{C}$		1.1	1.8	
		$V_{RS+} = 28\text{V}$, $-40^\circ\text{C} < T_A < +85^\circ\text{C}$			2.5	
Common-Mode Input Range	V_{CM}	Guaranteed by CMRR, $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	1.6		28	V
Common-Mode Rejection Ratio	CMRR	$1.6\text{V} < V_{RS+} < 28\text{V}$, $-40^\circ\text{C} < T_A < +85^\circ\text{C}$	94	130		dB
Input Offset Voltage (Note 3)	V_{OS}	$T_A = +25^\circ\text{C}$		± 100	± 500	μV
		$-40^\circ\text{C} < T_A < +85^\circ\text{C}$			± 600	
Gain	G	MAX9938T		25		V/V
		MAX9938F		50		
		MAX9938H		100		
		MAX9938W		200		
Gain Error (Note 4)	GE	MAX9938T/MAX9938F/ MAX9938H	$T_A = +25^\circ\text{C}$	± 0.1	± 0.5	%
			$-40^\circ\text{C} < T_A < +85^\circ\text{C}$		± 0.6	
		MAX9938W	$T_A = +25^\circ\text{C}$	± 0.1	± 0.7	
			$-40^\circ\text{C} < T_A < +85^\circ\text{C}$		± 0.8	
Output Resistance	R_{OUT}	(Note 5)	MAX9938T/F/H	7.0	10	k Ω
			MAX9938W	14.0	20	
OUT Low Voltage	V_{OL}	Gain = 25		1.5	15	mV
		Gain = 50		3	30	
		Gain = 100		6	60	
		Gain = 200		12	120	
OUT High Voltage	V_{OH}	$V_{OH} = V_{RS-} - V_{OUT}$ (Note 6)		0.1	0.2	V
Small-Signal Bandwidth (Note 5)	BW	$V_{\text{SENSE}} = 50\text{mV}$, gain = 25		125		kHz
		$V_{\text{SENSE}} = 50\text{mV}$, gain = 50		60		
		$V_{\text{SENSE}} = 50\text{mV}$, gain = 100		30		
		$V_{\text{SENSE}} = 50\text{mV}$, gain = 200		15		
Output Settling Time	t_S	1% final value, $V_{\text{SENSE}} = 50\text{mV}$		100		μs

Electrical Characteristics (continued)

($V_{RS+} = V_{RS-} = 3.6V$, $V_{SENSE} = (V_{RS+} - V_{RS-}) = 0V$, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.) (Note 1)

Note 1: All devices are 100% production tested at $T_A = +25^{\circ}C$. All temperature limits are guaranteed by design.

Note 2: $V_{OUT} = 0$. I_{CC} is the total current into $RS+$ plus $RS-$ pins.

Note 3: V_{OS} is extrapolated from measurements for the gain-error test.

Note 4: Gain error is calculated by applying two values of V_{SENSE} and calculating the error of the slope vs. the ideal:

Gain = 25, V_{SENSE} is 20mV and 120mV.

Gain = 50, V_{SENSE} is 10mV and 60mV.

Gain = 100, V_{SENSE} is 5mV and 30mV.

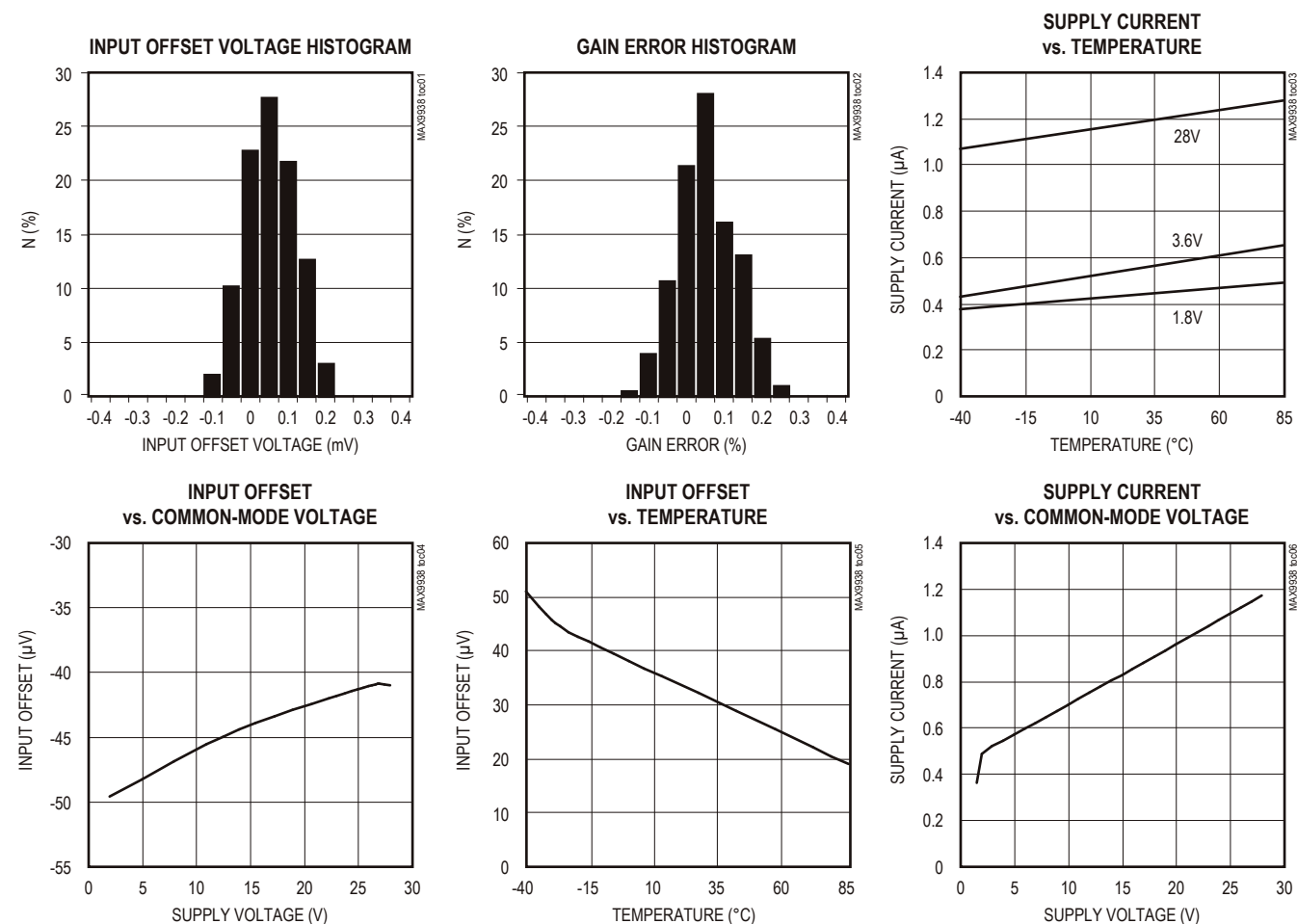
Gain = 200, V_{SENSE} is 2.5mV and 15mV.

Note 5: The device is stable for any external capacitance value.

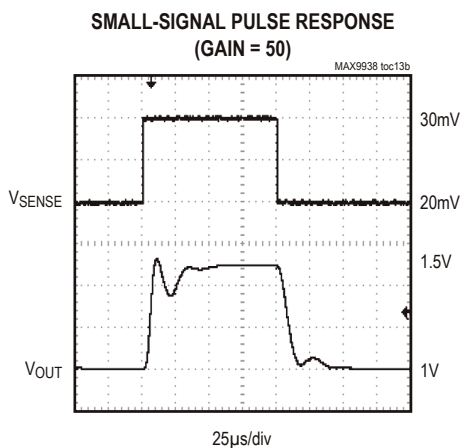
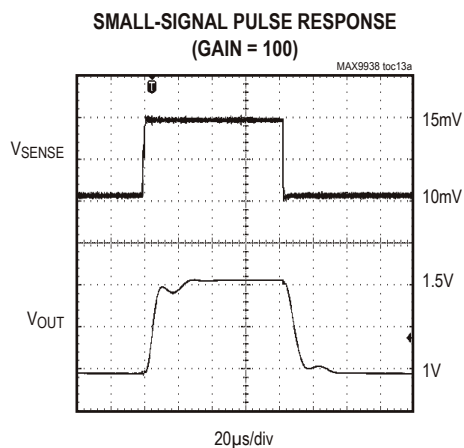
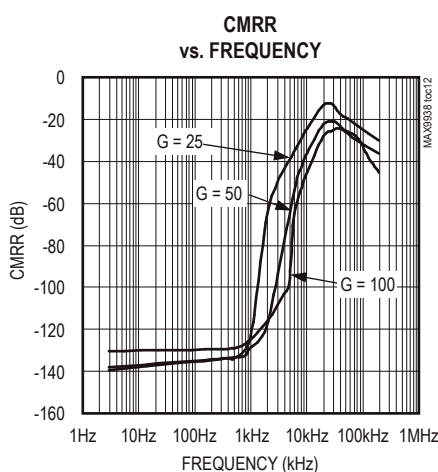
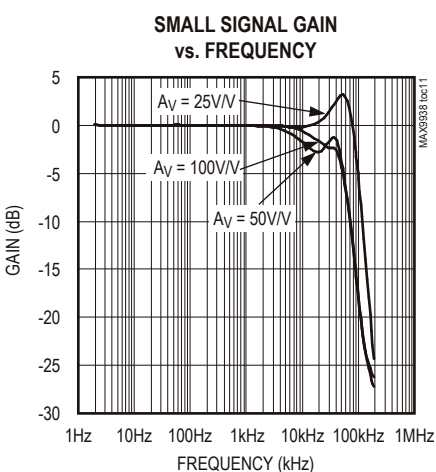
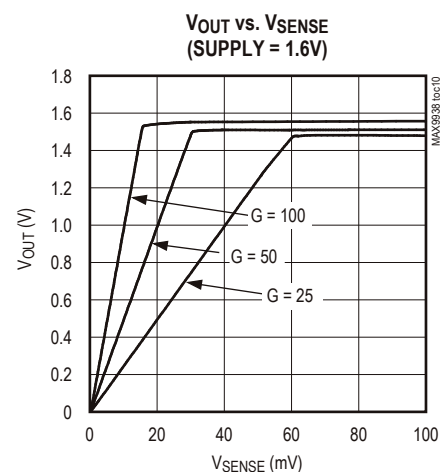
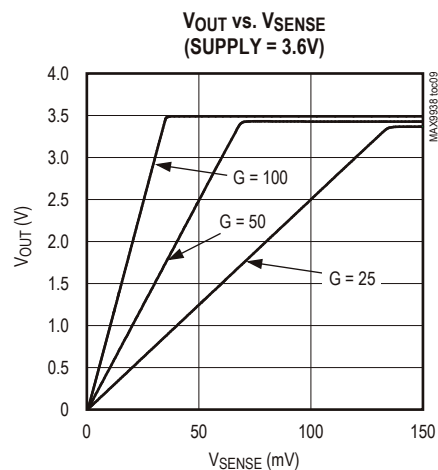
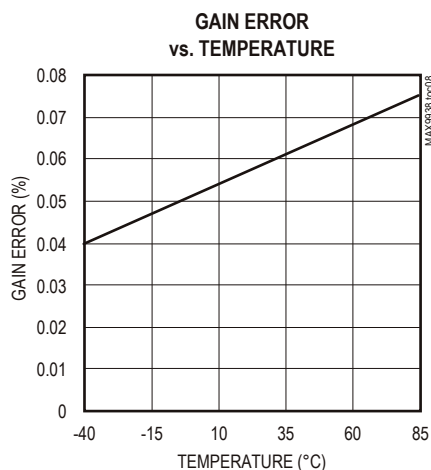
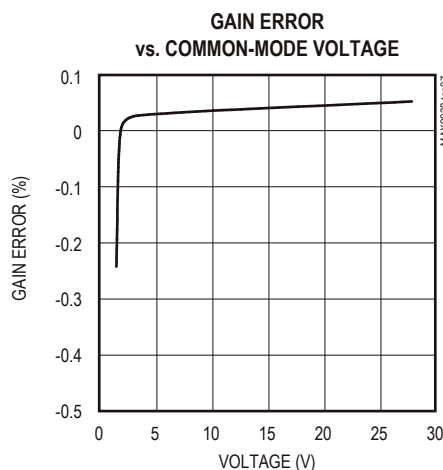
Note 6: V_{OH} is the voltage from V_{RS-} to V_{OUT} with $V_{SENSE} = 3.6V/gain$.

標準動作特性

($V_{RS+} = V_{RS-} = 3.6V$, $T_A = +25^{\circ}C$, unless otherwise noted.)

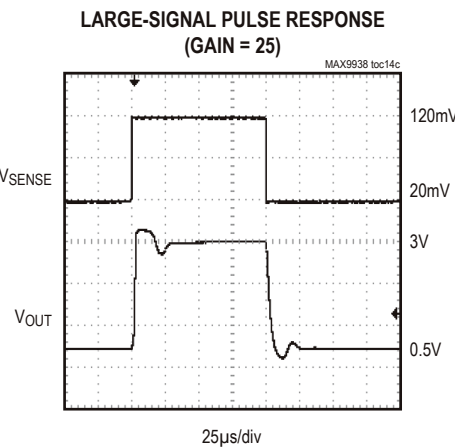
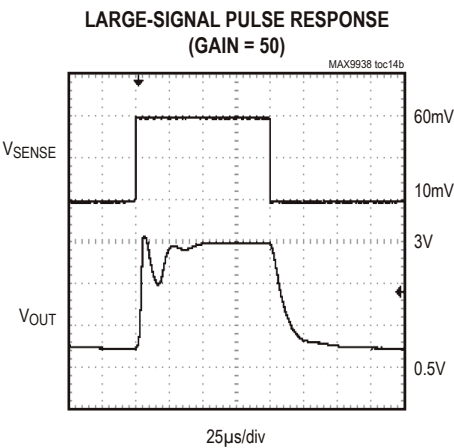
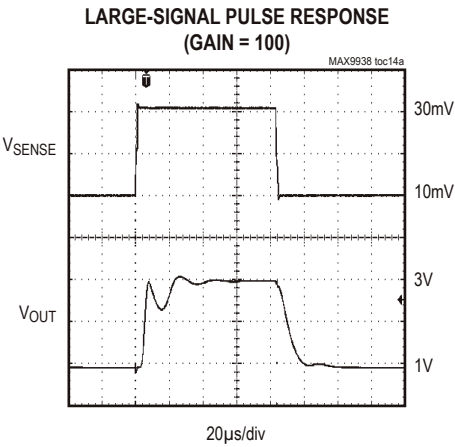
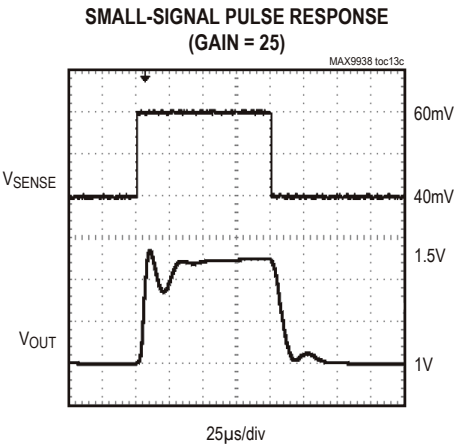


標準動作特性(続き)

(V_{RS+} = V_{RS-} = 3.6V, T_A = +25°C, unless otherwise noted.)

標準動作特性(続き)

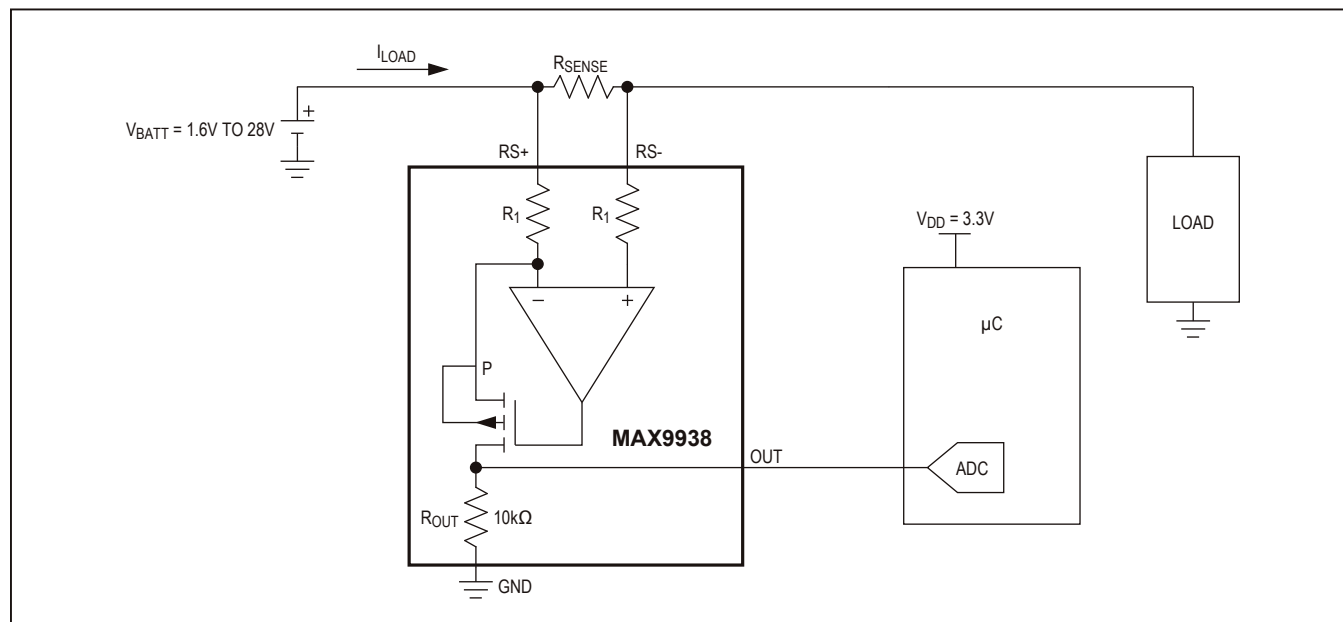
($V_{RS+} = V_{RS-} = 3.6V$, $T_A = +25^{\circ}C$, unless otherwise noted.)



端子説明

端子			名称	機能
UCSP	SOT23	μDFN		
A1	5	4	RS+	外付け検出抵抗の電源側接続
A2	4	6	RS-	外付け検出抵抗の負荷側接続
B1	1, 2	3	GND	グランド
B2	3	1	OUT	出力電圧。 V_{OUT} は $V_{SENSE} = V_{RS+} - V_{RS-}$ に比例します。
—	—	2, 5	N.C.	接続なし。内部で接続されていません。

標準動作回路



詳細

MAX9938は、単方向ハイサイド、電流検出アンプであり、1.6V～28Vの入力コモンモード範囲を備えています。この特長によって、最低で1.6Vの電圧のバッテリーからの電流を監視することができます。MAX9938は電流検出抵抗を流れる電流を監視して、その抵抗の両端の電圧を増幅します。

MAX9938は、長年にわたる確かな実績のある単方向の電流検出アンプです。RS+の内部利得抵抗(値はR₁)の電圧降下が、外付けの検出抵抗(R_{SENSE})の両端の電圧降下と等しくなるように、オペアンプを使用して内部利得抵抗に強制的に電流を流します。RS-にはR₁と同じ値の内部抵

抗が存在して、オフセット電圧を最小限に抑えます。R₁を流れる電流は、高電圧pチャネルFETによってソースされます。そのソース電流は、第2の利得抵抗(R_{OUT})を通って流れるドレイン電流と同一です。この電流によって出力電圧V_{OUT}が生成され、その大きさはI_{LOAD} × R_{SENSE} × R_{OUT}/R₁です。利得精度は、2つの利得抵抗R₁とR_{OUT}の相対精度に基づいて決まります(表1を参照)。全利得は、MAX9938Tが25V/V、MAX9938Fが50V/V、MAX9938Hが100V/V、MAX9938Wが200V/Vです。出力は、7mA (typ)の出力電流制限回路および6Vのクランプ保護回路を使用して、入力の過大な駆動から保護されています。

表1. 内部利得設定抵抗(標準値)

GAIN (V/V)	R ₁ (Ω)	R _{OUT} (kΩ)
200	100	20
100	100	10
50	200	10
25	400	10

アプリケーション情報

検出抵抗の選択

以下の基準に基づいてR_{SENSE}を選択してください。

電圧損失

R_{SENSE}の値が大きい場合、IR損失によって電力ソース電圧が低下します。電圧損失を最小限に抑えるため、最小のR_{SENSE}の値を使用してください。

OUTの振幅とV_{RS+}およびV_{SENSE}の関係

MAX9938は、入力コモンモード電圧(RS+とRS-の平均電圧)が電源電圧になる点に独自性があります。独立したV_{CC}電源電圧端子は存在しません。したがって、OUTの電圧振幅はRS+の最小電圧によって制限されることになります。

$$V_{OUT(max)} = V_{RS+ (min)} - V_{SENSE (max)} - V_{OH}$$

また

$$R_{SENSE} = \frac{V_{OUT (max)}}{G \times I_{LOAD (max)}}$$

V_{SENSE}のフルスケールは、最小のRS+電圧におけるV_{OUT}/利得よりも小さくしてください。電源電圧3.6Vで最高の性能を実現するためには、各アプリケーションのフルスケール電流に対して、約120mV (利得25V/Vの場合)、60mV (利得50V/Vの場合)、30mV (利得100V/Vの場合)、または15mV (利得200V/Vの場合)の検出電圧が供給されるようにR_{SENSE}を選択してください。より高い最小入力電圧を使用することによって、これらを増大させることが可能です。

精度

リニアな領域内(V_{OUT} < V_{OUT(max)})の精度に関しては、入力オフセット電圧(V_{OS})と利得誤差(GE)の、2つの要素があります。MAX9938の場合、V_{OS} = 500μV (max)であり、利得誤差は0.5% (max)です。全誤差の計算には、次の一次方程式を使用してください。

$$V_{OUT} = (\text{利得} \pm GE) \times V_{SENSE} \pm (\text{利得} \times V_{OS})$$

検出電圧が高いほどオフセットの影響が小さくなるため、R_{SENSE}の値を大きくすることによって、より小さな電流をより正確に測定することができます。

効率と消費電力

高い電流レベルでは、R_{SENSE}でのI²R損失が大きくなる可能性があります。抵抗値およびその消費電力(W数)定格を選択する際には、この点を考慮してください。また、検出抵抗の過度の温度上昇が許容されている場合、抵抗値がドリフトする可能性があります。MAX9938は高精度のV_{OS}を備えているため、小さな検出抵抗の使用が可能であり、消費電力およびホットスポットを減少させることができます。

ケルビン接続

R_{SENSE}を通して大きな電流が流れるため、検出電圧に誤差が生じる原因となる寄生トレース抵抗を慎重に除去してください。4端子の電流検出抵抗を使用するか、ケルビン(フォース/センス) PCBレイアウト手法を使用してください。

オプションの出力フィルタコンデンサ

ADCのサンプル/ホールド段を使用するシステムを設計する場合、サンプリングコンデンサが一時的にOUTの負荷となつて、出力電圧が降下する原因になります。サンプリング時間が非常に短い場合(1μs以下)、OUTとGNDの間にセラミックコンデンサを使用して、サンプリングの間V_{OUT}を一定に維持することを検討してください。これによって、電流検出アンプの小信号帯域幅が減少するため、OUTのノイズ低減にもつながります。

入力フィルタ

電流検出アンプの一部のアプリケーションでは、差動およびコモンモードの両方のリップルが存在する状況や多様な入力過渡条件の下でも、正確に電流を測定する必要があります。たとえば、バック型またはブースト型スイッチングレギュレータ出力の高周波数リップルによって、MAX9938の入力でコモンモード電圧が発生します。あるいは、バック型またはブースト型スイッチングレギュレータの入力で測定を行う場合、測定対象の信号は平均DC値であるにもかかわらず、高速の負荷電流過渡によって、MAX9938の入力で高周波数の差動検出電圧が発生する可能性があります。そうした高周波数の差動検出電圧は、MAX9938の出力において電圧オフセットが発生する原因となります。

MAX9938では、2つのフィルタ方式を使用して、入力コモンモード電圧および入力差動電圧過渡が存在する場合の性能を改善することが可能です。図1に、差動入力フィルタを示します。

RS+とRS-の間のコンデンサ C_{IN} および検出抵抗とRS-の間の抵抗 R_{IN} の組合せは、入力差動電圧に対するフィルタとしての効果を持ち、それらがMAX9938に到達するのを防止します。

このフィルタのコーナー周波数は、 R_{IN} 、 C_{IN} の選択、およびRS-の入力抵抗(R_1)の値によって決まります。それぞれの利得オプションでの R_1 の値については、表1を参照してください。

R_{IN} の値は、RS-のバイアス電流による入力オフセット電圧への影響を最小限に抑えるように選択してください。 $R_{IN} \times I_{BIAS}$ が入力電圧オフセットの一因となります。 I_{BIAS} は0.2 μ A (typ)です。

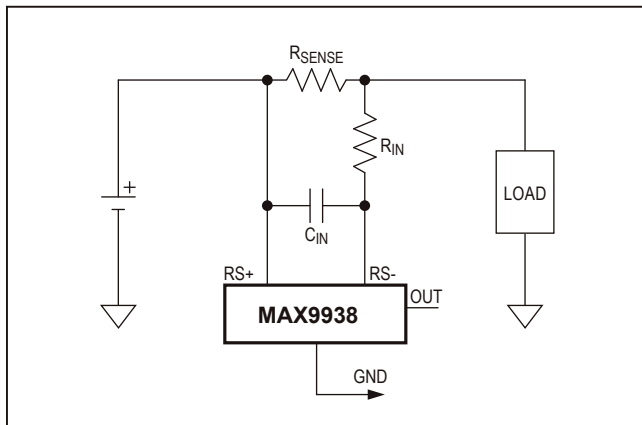


図 1. 差動入力フィルタ

利得はRS+における R_{OUT} と R_1 の比で決まるため、入力RS-に R_{IN} を配置してもデバイスの利得誤差には影響しません。

図2に、入力コモンモードフィルタを示します。

この場合も、フィルタのコーナー周波数は R_{IN} 、 C_{IN} の選択によって決定され、 R_1 の影響を受けます。

この場合、 R_{IN} は利得誤差と入力オフセット電圧の両方に影響します。デバイスの利得に与える影響を無視可能な範囲にするため、 R_{IN} は R_1 より小さくしてください。たとえば、 $R_{IN} = 10\Omega$ および $C_{IN} = 1\mu F$ のフィルタを構築した場合、利得誤差への影響は、利得の選択によって、2.5% ($G = 25V/V$ 、 $R_1 = 400\Omega$)、5% ($G = 50V/V$ 、 $R_1 = 200\Omega$)、10% ($G = 100V/V$ 、 $R_1 = 100\Omega$)、10% ($G = 200V/V$ 、 $R_1 = 100\Omega$)のいずれかになります。

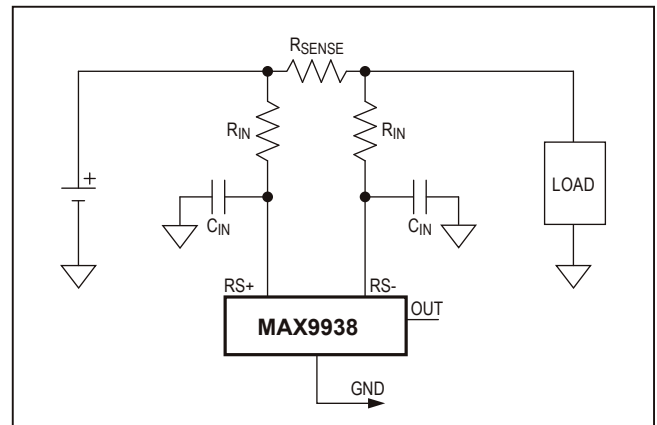


図 2. 入力コモンモードフィルタ

双方向アプリケーション

バッテリー駆動のシステムでは、バッテリーの充電および放電電流を正確に監視するために、高精度の双方向電流検出アンプが必要になる場合があります。2つの独立した出力をGND基準で測定することによって、充電および放電それぞれの電流を正確に測定することができます(図3)。

UCSPアプリケーション情報

UCSPの構造、寸法、テープキャリア情報、PCBの技法、バンプパッドのレイアウト、および推奨リフロー温度プロファイルについての最新のアプリケーションの詳細、および信頼性試験結果に関する最新情報については、Maximのウェブサイト(www.maximintegrated.com/jp/ucsp)で提供されているアプリケーションノート1891「ウェハレベルパッケージ(WLP)とその応用」を参照してください。

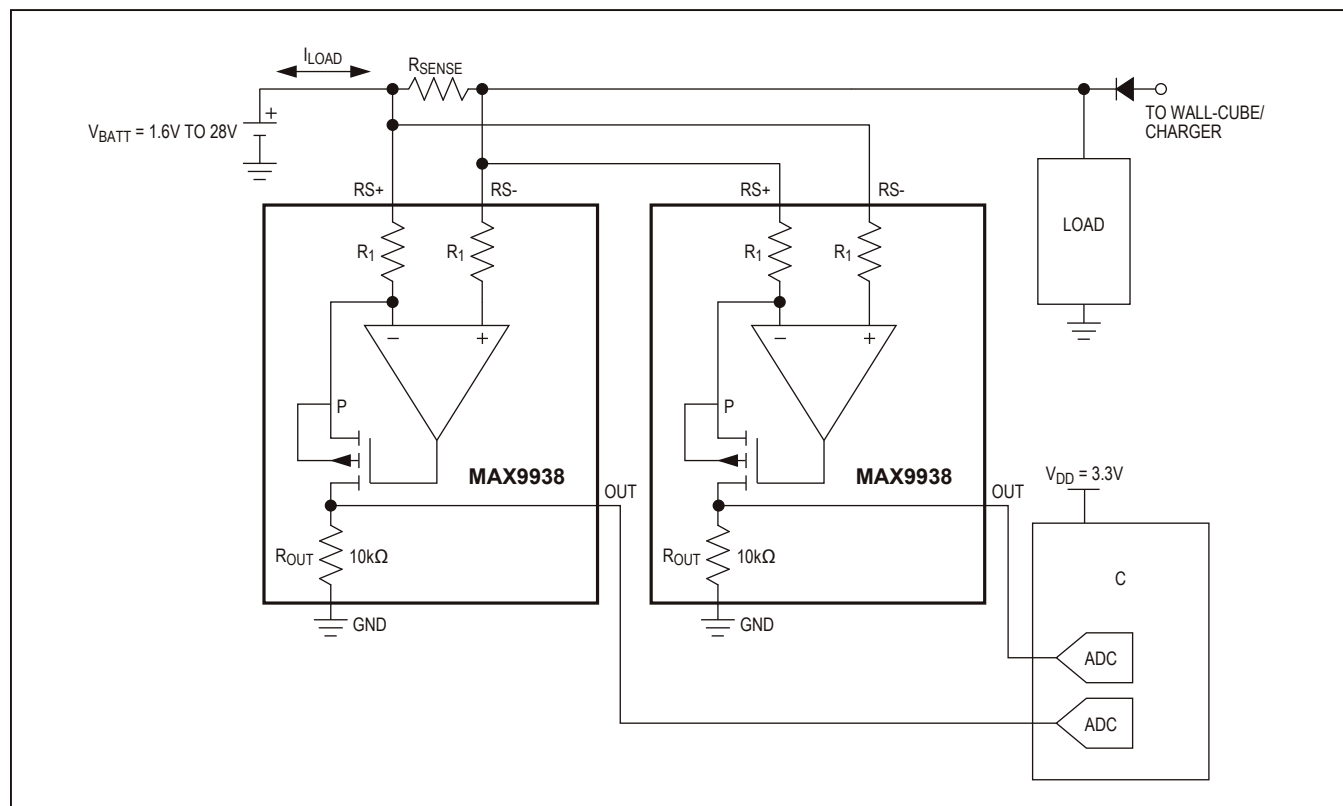


図 3. 双方向アプリケーション

チップ情報

PROCESS: BiCMOS

パッケージ

最新のパッケージ図面情報およびランドパターン(フットプリント)はwww.maximintegrated.com/jp/packagingを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

パッケージタイプ	パッケージコード	外形図No.	ランドパターンNo.
2 x 2 UCSP	B4+1	21-0117	—
5 SOT23	U5-2	21-0057	90-0174
6 μDFN	L622+1	21-0164	90-0004

TOP VIEW

COMMON DIMENSIONS	
A	0.62±0.05-0.08
A1	0.29±0.02
A2	0.33 REF.
b	0.35±0.03
D1	0.50 BASIC
E1	0.50 BASIC
e	0.50 BASIC
SD	0.25 BASIC
SE	0.25 BASIC

PKG. CODE	VARIABLE DIMENSIONS		DEPOPULATED SOLDER BALLS
	D	E	
B4-1	1.00±0.05	1.00±0.05	NONE
B4-2	1.05±0.05	1.05±0.05	NONE
B4-3	1.10±0.05	1.10±0.05	NONE

BOTTOM VIEW

NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED.
2. MATERIAL MUST COMPLY WITH BANNED AND RESTRICTED SUBSTANCES SPEC #10-0131.
3. OUTER DIMENSION (D & E) IS DEFINES BY CENTER LINES BETWEEN SCRIBE LINES.
4. MARKING SHOWN IS FOR PACKAGE ORIENTATION REFERENCE ONLY. NUMBER OF CHARACTERS AND LINES VARY PER PRODUCT.
5. ALL DIMENSIONS APPLY BOTH TO LEAD FREE (+) & LEADED (-) PKG. CODES.
6. PACKAGE CODE: B4-1, B4-2, B4-3

SIDE VIEW

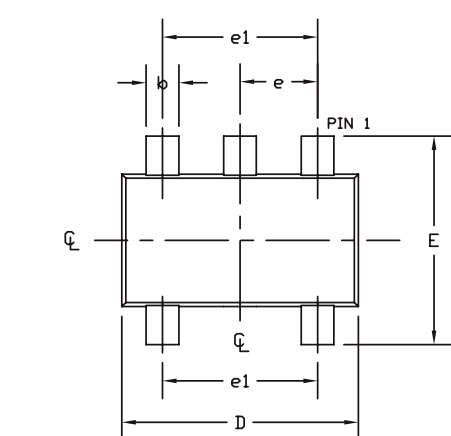
—DRAWING NOT TO SCALE—

TITLE:
PACKAGE OUTLINE, 4 BUMPS UCSP (B),
2X2 ARRAY

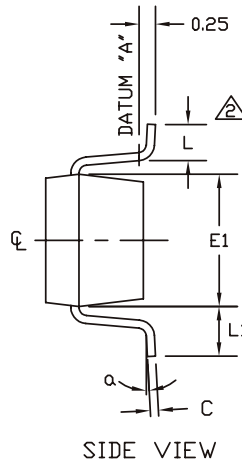
APPROVAL	DOCUMENT CONTROL NO. 21-0117	REV. I 1/1
----------	---------------------------------	---------------

パッケージ(続き)

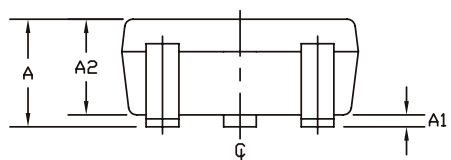
最新のパッケージ図面情報およびランドパターン(フットプリント)はwww.maximintegrated.com/jp/packagingを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。



TOP VIEW



SIDE VIEW



FRONT VIEW

NOTES:

1. ALL DIMENSIONS ARE IN MILLIMETERS.
2. FOOT LENGTH MEASURED AT INTERCEPT POINT BETWEEN DATUM A & LEAD SURFACE.
3. PACKAGE OUTLINE EXCLUSIVE OF MOLD FLASH & METAL BURR. MOLD FLASH, PROTRUSION OR METAL BURR SHOULD NOT EXCEED 0.25 MM.
4. PACKAGE OUTLINE INCLUSIVE OF SOLDER PLATING.
5. MEETS JEDEC MO178, VARIATION AA.
6. LEADS TO BE COPLANAR WITHIN 0.10 mm.
7. SOLDER THICKNESS MEASURED AT FLAT SECTION OF LEAD BETWEEN 0.08mm AND 0.15mm FROM LEAD TIP.

SYMBOL	MIN	NOM	MAX
A	0.90	1.25	1.45
A1	0.00	0.05	0.15
A2	0.90	1.10	1.30
b	0.35	0.40	0.50
C	0.08	0.15	0.20
D	2.80	2.90	3.00
E	2.60	2.80	3.00
E1	1.50	1.625	1.75
L	0.35	0.45	0.60
L1	0.60 REF		
e	0.95 BSC.		
e1	1.90 BSC.		
a	0°	2.5°	8°
PKG CODES: U5-1, U5-2			



TITLE:

PACKAGE OUTLINE, SOT-23, 5L

APPROVAL

DOCUMENT CONTROL NO.

21-0057

REV.

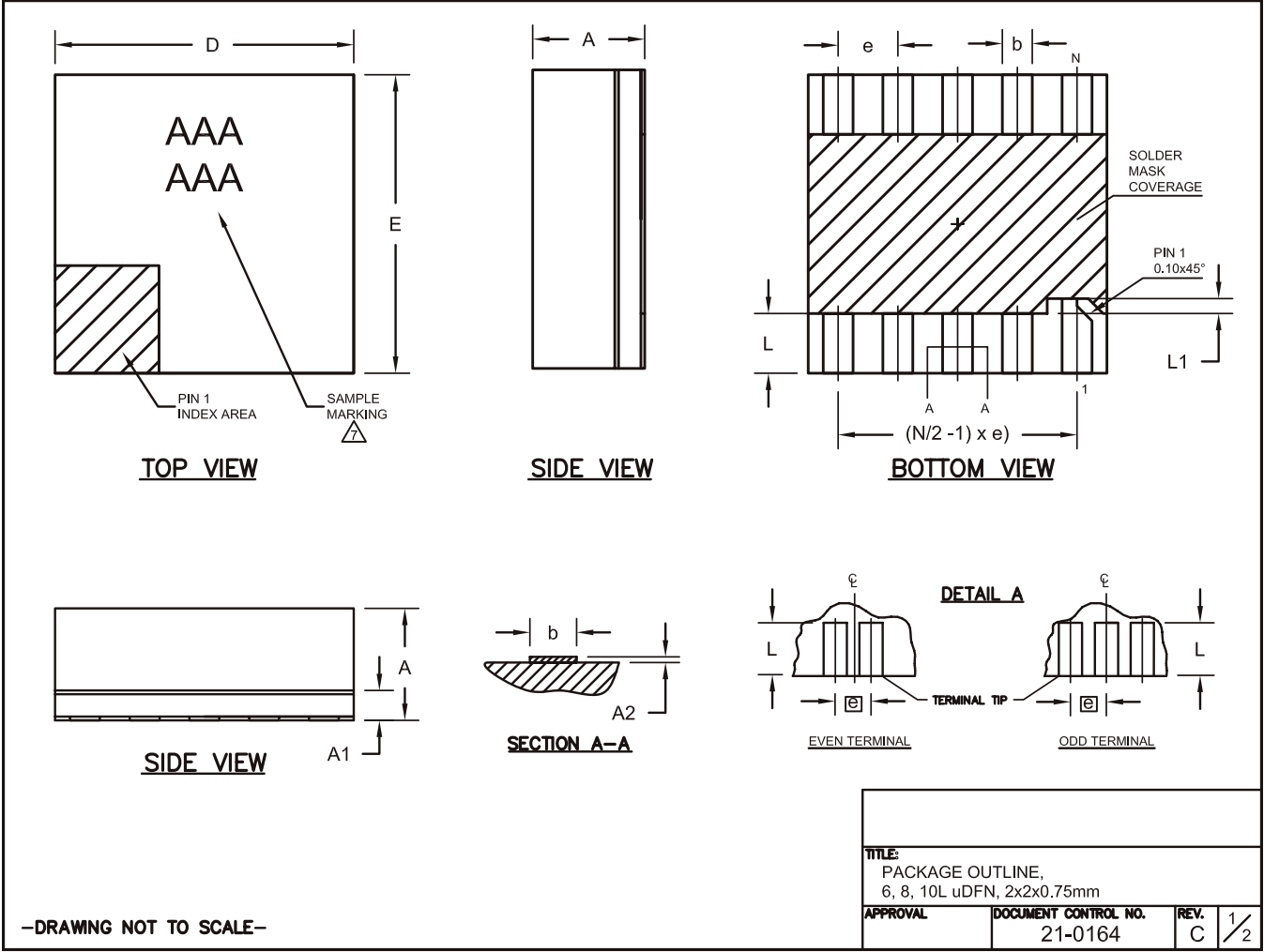
F

1/1

SOT-23 5L_EPS

パッケージ(続き)

最新のパッケージ図面情報およびランドパターン(フットプリント)はwww.maximintegrated.com/jp/packagingを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。



パッケージ(続き)

最新のパッケージ図面情報およびランドパターン(フットプリント)はwww.maximintegrated.com/jp/packageingを参照してください。なお、パッケージコードに含まれる「+」、「#」、または「-」はRoHS対応状況を表したものでしかありません。パッケージ図面はパッケージそのものに関するものでRoHS対応状況とは関係がなく、図面によってパッケージコードが異なることがある点に注意してください。

COMMON DIMENSIONS			
SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
A1	0.15	0.20	0.25
A2	0.020	0.025	0.035
D	1.95	2.00	2.05
E	1.95	2.00	2.05
L	0.30	0.40	0.50
L1	0.10 REF.		

PACKAGE VARIATIONS				
PKG. CODE	N	e	b	(N/2 -1) x e
L622-1	6	0.65 BSC	0.30 $\pm$ 0.05	1.30 REF.
L822-1	8	0.50 BSC	0.25 $\pm$ 0.05	1.50 REF.
L1022-1	10	0.40 BSC	0.20 $\pm$ 0.03	1.60 REF.

NOTES:

1. ALL DIMENSIONS ARE IN mm. ANGLES IN DEGREES.
2. COPLANARITY SHALL NOT EXCEED 0.08mm.
3. WARPAGE SHALL NOT EXCEED 0.10mm.
4. PACKAGE LENGTH/PACKAGE WIDTH ARE CONSIDERED AS SPECIAL CHARACTERISTIC(S).
5. "N" IS THE TOTAL NUMBER OF LEADS.
6. NUMBER OF LEADS SHOWN ARE FOR REFERENCE ONLY.
7. MARKING IS FOR PACKAGE ORIENTATION REFERENCE ONLY.
8. ONLY 8L PACKAGE COMPLIES TO JEDEC MO252.
9. ALL DIMENSIONS APPLY TO BOTH LEADED (-) AND PbFREE (+) PACKAGE CODES.
10. LEAD PLATING MATERIAL: GOLD, 0.5 MICROMETER MINIMUM THICKNESS.

—DRAWING NOT TO SCALE—

TITLE: PACKAGE OUTLINE, 6, 8, 10L uDFN, 2x2x0.75mm			
APPROVAL	DOCUMENT CONTROL NO. 21-0164	REV. C	2/2

改訂履歴

版数	改訂日	説明	改訂ページ
0	4/08	初版	—
1	9/08	μDFNパッケージの情報を追加	1, 2, 4, 5, 9
2	2/09	型番にG45の指定を追加	1
3	10/09	「入力フィルタ」の項およびMAX9938Wをデータシートに追加	1, 2, 6–9
4	2/10	EC (電气的特性)の表および「入力フィルタ」の項を更新	2, 8
5	8/10	「Power-Up Time (パワーアップ時間)」のパラメータを削除	2
6	1/11	図2の誤りを修正	8



マキシム・ジャパン株式会社 〒141-0032 東京都品川区大崎1-6-4 大崎ニューシティ 4号館 20F TEL: 03-6893-6600

Maxim Integratedは完全にMaxim Integrated製品に組み込まれた回路以外の回路の使用について一切責任を負いかねます。回路特許ライセンスは明言されていません。Maxim Integratedは随時予告なく回路及び仕様を変更する権利を留保します。「Electrical Characteristics (電气的特性)」の表に示すパラメータ値(min、maxの各制限値)は、このデータシートの他の場所で引用している値より優先されます。