



データシート ADG2412

0.5Ω R_{ON}の±15V、+12V、±5V、+5V/-12VクワッドSPSTスイッチ

特長

- ▶ 低いオン抵抗 (R_{ON}) : 0.5Ω
- ▶ 大きな連続電流 : 最大847mA
- ▶ 信号範囲全域でのR_{ON}平坦性 : 0.003Ω
- ▶ THD : 1kHzで-122dB
- ▶ オン抵抗とオン容量の間のバランスを改善
 - ▶ 低いR_{ON} (0.5Ω) およびC_{ON} (28pF)
- ▶ 1.8V、3.3V、5Vロジックに対応
- ▶ 16ピン、4mm x 4mm LFCSP
 - ▶ ADG1412とピン互換
- ▶ ±15V、+12V、±5V、+5 V/-12Vで全てを仕様規定
- ▶ 非対称電源で動作可能
- ▶ アナログ信号範囲 : V_{SS} ~ V_{DD} - 2V

アプリケーション

- ▶ ATE (自動試験装置)
- ▶ データ・アキュイジション
- ▶ 計測器
- ▶ 航空電子機器
- ▶ オーディオ/ビデオでのスイッチング
- ▶ 通信システム
- ▶ リレー部品の置き換え

概要

ADG2412は、4個の独立した単極単投 (SPST) スイッチを内蔵しています。ADG2412のスイッチは、デジタル制御入力にロジック1になるとオンになります。各スイッチはオンになると双方向に均等に導通可能となります。また、各スイッチはV_{SS} ~ V_{DD} - 2Vの範囲にわたる入力信号が可能です。スイッチがオフになると電源電圧までの信号レベルがブロックされます。

デジタル入力は5V、3.3V、1.8Vのロジック入力に対応可能で、個別のデジタル・ロジック電源ピンは不要です。

オン抵抗のプロファイルは、アナログ入力範囲全体にわたって平坦であるため、オーディオ信号をスイッチングする場合に優れた直線性と低歪みを実現します。

機能ブロック図

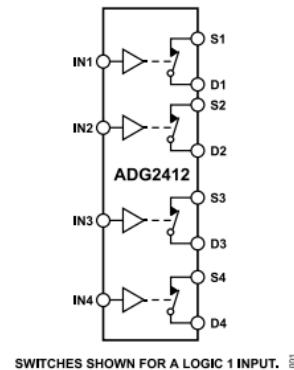


図 1.

製品のハイライト

1. 0.5Ωの低いオン抵抗 (R_{ON})。
2. 大きな連続電流容量 (表5~表8を参照)。
3. 両電源動作。アナログ信号がバイポーラのアプリケーションの場合、ADG2412は最大±16.5Vの両電源で動作できます。
4. 単電源動作。アナログ信号がユニポーラのアプリケーションの場合、ADG2412は最大16.5Vの単電源で動作できます。
5. 1.8Vロジック対応のデジタル入力。V_{INH} = 1.3V、V_{INL} = 0.8V。
6. V_Lロジック電源は不要。

Rev. 0

文書に関するご意見

テクニカルサポート

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	V_{INH}	18
アプリケーション	1	I_{INL} および I_{INH}	18
概要.....	1	C_S (Off) および C_D (Off)	18
機能ブロック図	1	C_D (On) および C_S (On)	18
製品のハイライト	1	C_{IN}	18
仕様.....	3	t_{ON}	18
動作電源電圧	3	t_{OFF}	18
$\pm 15V$ 両電源.....	3	t_D	18
$+12V$ 単電源.....	4	オフ・アイソレーション.....	18
非対称両電源.....	6	チャージ・インジェクション.....	18
チャンネルごとの連続電流 (S_x または D_x)	7	チャンネル間クロストーク.....	18
絶対最大定格	9	帯域幅.....	18
熱抵抗.....	9	オン応答	18
静電放電 (ESD) 定格.....	9	挿入損失	18
ESDに関する注意.....	9	全高調波歪み+ノイズ (THD + N)	18
ピン配置およびピン機能の説明	10	AC電源電圧変動除去比 (AC PSRR)	18
代表的な性能特性.....	11	動作原理.....	19
テスト回路.....	16	スイッチ・アーキテクチャ.....	19
用語の定義	18	1.8Vロジックに対応可能.....	19
I_{DD}	18	アプリケーション情報	20
I_{SS}	18	高電圧、高周波の信号のトラッキング.....	20
V_D および V_S	18	電源の推奨事項	20
V_{TRACK}	18	大電流駆動および高精度電流検出.....	20
R_{ON}	18	超低THDを達成するデジタル・オーディオ・チャンネル	20
ΔR_{ON}	18	外形寸法.....	21
$R_{FLAT(ON)}$	18	オーダー・ガイド	21
I_S (Off).....	18	評価用ボード	21
I_D (Off)	18		
I_D (On)および I_S (On)	18		
V_{INL}	18		

改訂履歴

1/2023–Revision 0: Initial Version

仕様

動作電源電圧

表 1. 動作電源電圧

Supply Voltage	Min	Max	Unit
Dual Supply	±4.5	±16.5	V
Single Supply	+5	+16.5	V

±15V両電源

特に指定のない限り、 $V_{DD} = +15V \pm 10\%$ 、 $V_{SS} = -15V \pm 10\%$ 、 $GND = 0V$ 。

表 2. ±15V両電源での仕様

パラメータ	+25°C	-40°C~+85°C	-40°C~+125°C	単位	テスト条件/コメント
ANALOG SWITCH					
Analog Signal Range			$V_{DD} - 2V$ to V_{SS}	V	$V_{DD} = +13.5V$ 、 $V_{SS} = -13.5V$
On Resistance, R_{ON}	0.50			Ω typ	ソース電圧 (V_S) = -13.5V~+10V、 ソース電流 (I_S) = -10mA、 図31 参照
	0.65	0.8	0.95	Ω max	
	0.54			Ω typ	$V_S = -13.5V \sim +11V$ 、 $I_S = -100mA$
	0.7	0.85	1.0	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.003			Ω typ	$V_S = -13.5V \sim +11V$ 、 $I_S = -100mA$
	0.085	0.1	0.1	Ω max	
On-Resistance Flatness, $R_{FLAT(ON)}$	0.003			Ω typ	$V_S = -13.5V \sim +10V$ 、 $I_S = -100mA$
	0.035	0.035	0.035	Ω max	
	0.04			Ω typ	$V_S = -13.5V \sim +11V$ 、 $I_S = -100mA$
	0.08	0.1	0.1	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	±1.7			nA typ	$V_{DD} = +16.5V$ 、 $V_{SS} = -16.5V$ $V_S = \pm 10V$ 、ドレイン電圧 (V_D) = ±10V、 図34 参照
	±4.0	+40/-5.5	+120/-5.5	nA max	
Drain Off Leakage, I_D (Off)	±1.7			nA typ	$V_S = \pm 10V$ 、 $V_D = \pm 10V$ 、 図34 参照
	±4.0	+40/-5.5	+120/-5.5	nA max	
Channel On Leakage, I_D (On), I_S (On)	±0.1			nA typ	$V_S = V_D = \pm 10V$ 、 図30 参照
	±1.3	±3	+12.5/-3	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			1.3	V min	入力電圧 (V_{IN}) = GND電圧 (V_{GND}) または V_{DD}
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} , or I_{INH}	0.01			μA typ	
			±0.15	μA max	
Digital Input Capacitance, C_{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
On Time, t_{ON}	336			ns typ	負荷抵抗 (R_L) = 300 Ω 、負荷容量 (C_L) = 35pF
	403	434	478	ns max	$V_S = 10V$ 、 図37 参照
Off Time, t_{OFF}	188			ns typ	$R_L = 300\Omega$ 、 $C_L = 35pF$
	221	223	223	ns max	$V_S = 10V$ 、 図37 参照
Charge Injection, Q_{INJ}	-1.8			nC typ	$V_S = 0V$ 、 $R_S = 0\Omega$ 、 $C_L = 1nF$ 、 図38 参照
Off Isolation	-76			dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、周波数 = 100kHz、 図33 参照

仕様

表 2. ±15V両電源での仕様

パラメータ	+25°C	-40°C~+85°C	-40°C~+125°C	単位	テスト条件／コメント
Channel-to-Channel Crosstalk	-105			dB typ	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、周波数 = 100kHz、 図32 参照
Total Harmonic Distortion + Noise, THD + N	0.002			% typ	$R_L = 1\text{k}\Omega$ 、20V p-p、周波数 = 20Hz~20kHz、 図35 参照
Total Harmonic Distortion, THD	-122			dB typ	$R_L = 1\text{k}\Omega$ 、20V p-p、周波数 = 1kHz
	-96			dB typ	$R_L = 1\text{k}\Omega$ 、20V p-p、周波数 = 20kHz
	-80			dB typ	$R_L = 1\text{k}\Omega$ 、20V p-p、周波数 = 100kHz
	171			MHz typ	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、信号 = 0dBm、 図36 参照
-3 dB Bandwidth	171			MHz typ	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、信号 = 0dBm、 図36 参照
Insertion Loss	-0.04			dB typ	$R_L = 50\Omega$ 、 $C_L = 5\text{pF}$ 、周波数 = 1MHz、 図36 参照
Source Off Capacitance, C_S (Off)	76			pF typ	$V_S = 0\text{V}$ 、周波数 = 1MHz
Drain Off Capacitance, C_D (Off)	76			pF typ	$V_S = 0\text{V}$ 、周波数 = 1MHz
Drain On Capacitance, C_D (On), Source On Capacitance C_S (On)	28			pF typ	$V_S = 0\text{V}$ 、周波数 = 1MHz
Match On Capacitance, $C_{\text{MATCH}}(\text{On})$	0.84			pF typ	$V_S = 0\text{V}$ 、周波数 = 1MHz
POWER REQUIREMENTS					
Power Supply Current, I_{DD}	170			$\mu\text{A typ}$	$V_{\text{DD}} = +16.5\text{V}$ 、 $V_{\text{SS}} = -16.5\text{V}$ デジタル入力 = 0Vまたは5V
	260		260	$\mu\text{A max}$	
	225			$\mu\text{A typ}$	デジタル入力 = 1.3V
	330		330	$\mu\text{A max}$	
Negative Supply Current, I_{SS}	85			$\mu\text{A typ}$	デジタル入力 = 0Vまたは5V
	140		140	$\mu\text{A max}$	

+12V単電源

特に指定のない限り、 $V_{\text{DD}} = 12\text{V} \pm 10\%$ 、 $V_{\text{SS}} = 0\text{V}$ 、 $\text{GND} = 0\text{V}$ 。

表 3. 12V単電源での仕様

パラメータ	+25°C	-40°C~+85°C	-40°C~+125°C	単位	テスト条件／コメント
ANALOG SWITCH					
ANALOG SWITCH					$V_{\text{DD}} = 10.8\text{V}$ 、 $V_{\text{SS}} = 0\text{V}$
Analog Signal Range			0 V to $V_{\text{DD}} - 2\text{V}$	V	
On Resistance, R_{ON}	0.50			$\Omega \text{ typ}$	ソース電圧 (V_S) = 0V~7.3V、ソース電流 (I_S) = -100mA、 図31 参照
	0.65	0.8	0.95	$\Omega \text{ max}$	
	0.54			$\Omega \text{ typ}$	$V_S = 0\text{V} \sim 8.3\text{V}$ 、 $I_S = -100\text{mA}$
	0.7	0.85	1.0	$\Omega \text{ max}$	
On-Resistance Match Between Channels, ΔR_{ON}	0.003			$\Omega \text{ typ}$	$V_S = 0\text{V} \sim 8.3\text{V}$ 、 $I_S = -100\text{mA}$
	0.085	0.1	0.1	$\Omega \text{ max}$	
On-Resistance Flatness, $R_{\text{FLAT}}(\text{ON})$	0.003			$\Omega \text{ typ}$	$V_S = 0\text{V} \sim 7.3\text{V}$ 、 $I_S = -100\text{mA}$
	0.035	0.035	0.035	$\Omega \text{ max}$	
	0.04			$\Omega \text{ typ}$	$V_S = 0\text{V} \sim 8.3\text{V}$ 、 $I_S = -100\text{mA}$
	0.08	0.1	0.1	$\Omega \text{ max}$	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 1.7			nA typ	$V_{\text{DD}} = 13.2\text{V}$ 、 $V_{\text{SS}} = 0\text{V}$ $V_S = 1\text{V}/10\text{V}$ 、ドレイン電圧 (V_D) = 10V/1V、 図34 参照
	± 4.0	+40/-5.5	+120/-5.5	nA max	
Drain Off Leakage, I_D (Off)	± 1.7			nA typ	$V_S = 1\text{V}/10\text{V}$ 、 $V_D = 10\text{V}/1\text{V}$ 、 図34 参照

仕様

表 3. 12V単電源での仕様

パラメータ	+25°C	-40°C~+85°C	-40°C~+125°C	単位	テスト条件/コメント
Channel On Leakage, I_D (On), I_S (On)	±4.0 ±0.1 ±1.3	+40/-5.5 ±3	+120/-5.5 +12.5/-3	nA max nA typ nA max	$V_S = V_D = 1V/10V$ 、 図30 参照
DIGITAL INPUTS					
Input High Voltage, V_{INH}			1.3	V min	入力電圧 (V_{IN}) = GND電圧 (V_{GND}) または V_{DD}
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} , or I_{INH}	0.01			μA typ	
			±0.15	μA max	
Digital Input Capacitance, C_{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
On Time, t_{ON}	207			ns typ	負荷抵抗 (R_L) = 300Ω、負荷容量 (C_L) = 35pF
Off Time, t_{OFF}	247	259	275	ns max	$V_S = 8V$ 、 図37 参照
	301			ns typ	$R_L = 300\Omega$ 、 $C_L = 35pF$
	352	365	376	ns max	$V_S = 8V$ 、 図37 参照
Charge Injection, Q_{INJ}	-1.1			nC typ	$V_S = 6V$ 、 $R_S = 0\Omega$ 、 $C_L = 1nF$ 、 図38 参照
Off Isolation	-61			dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、周波数 = 100kHz、 図33 参照
Channel-to-Channel Crosstalk	-105			dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、周波数 = 100kHz、 図32 参照
Total Harmonic Distortion + Noise, THD + N	0.005			% typ	$R_L = 1k\Omega$ 、6V p-p、周波数 = 20Hz~20kHz、 図35 参照
Total Harmonic Distortion, THD	-111			dB typ	$R_L = 1k\Omega$ 、6V p-p、周波数 = 1kHz
	-85			dB typ	$R_L = 1k\Omega$ 、6V p-p、周波数 = 20kHz
	-71			dB typ	$R_L = 1k\Omega$ 、6V p-p、周波数 = 100kHz
	114			MHz typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、信号 = 0dBm、 図36 参照
-3 dB Bandwidth					
Insertion Loss	-0.05			dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、周波数 = 1MHz、 図36 参照
Source Off Capacitance, C_S (Off)	100			pF typ	$V_S = 6V$ 、周波数 = 1MHz
Drain Off Capacitance, C_D (Off)	100			pF typ	$V_S = 6V$ 、周波数 = 1MHz
Drain On Capacitance, C_D (On), Source On Capacitance, C_S (On)	37			pF typ	$V_S = 6V$ 、周波数 = 1MHz
Match On Capacitance, C_{MATCH} (On)	0.69			pF typ	$V_S = 6V$ 、周波数 = 1MHz
POWER REQUIREMENTS					$V_{DD} = 13.2V$
Power Supply Current, I_{DD}	170			μA typ	デジタル入力 = 0Vまたは5V
	260		260	μA max	
	225			μA typ	デジタル入力 = 1.3V
	330		330	μA max	
Negative Supply Current, I_{SS}	85			μA typ	デジタル入力 = 0Vまたは5V
	140		140	μA max	

仕様

非対称両電源

特に指定のない限り、 $V_{DD} = +5V \pm 10\%$ 、 $V_{SS} = -5V \sim -12V \pm 10\%$ 、 $GND = 0V$ 。

表 4. 非対称両電源での仕様

パラメータ	+25°C	-40°C~+85°C	-40°C~+125°C	単位	テスト条件/コメント
ANALOG SWITCH					
Analog Signal Range			$V_{DD} - 2V$ to V_{SS}	V	$V_{DD} = +4.5V$ 、 $V_{SS} = -13.2V$
On Resistance, R_{ON}	0.50			Ω typ	ソース電圧 (V_S) = $V_{SS} \sim +1V$ 、ソース電流 (I_S) = $-100mA$ 、 図31 参照
	0.65	0.8	0.95	Ω max	
	0.54			Ω typ	$V_S = V_{SS} \sim +2V$ 、 $I_S = -100mA$
	0.70	0.85	1.0	Ω max	
On-Resistance Match Between Channels, ΔR_{ON}	0.003			Ω typ	$V_S = V_{SS} \sim +2V$ 、 $I_S = -100mA$
	0.085	0.1	0.1	Ω max	
On-Resistance Flatness, $R_{FLAT} (ON)$	0.003			Ω typ	$V_S = V_{SS} \sim +1V$ 、 $I_S = -100mA$
	0.035	0.035	0.035	Ω max	
	0.04			Ω typ	$V_S = V_{SS} \sim +2V$ 、 $I_S = -100mA$
	0.08	0.1	0.1	Ω max	
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 1.7			nA typ	$V_{DD} = +5.5V$ 、 $V_{SS} = -13.2V$ $V_S = +1V$ または $-10V$ 、 $V_D = -10V$ または $+1V$ 、 図34 参照
	± 4.0	$+40/-5.5$	$+120/-5.5$	nA max	
Drain Off Leakage, I_D (Off)	± 1.7			nA typ	$V_S = +1V$ または $-10V$ 、 $V_D = -10V$ または $+1V$ 、 図34 参照
	± 4.0	$+40/-5.5$	$+120/-5.5$	nA max	
Channel On Leakage, I_D (On), I_S (On)	± 0.1			nA typ	$V_S = V_D = +3V$ または $-10V$ 、 図30 参照
	± 1.3	± 3	$+12.5/-3$	nA max	
DIGITAL INPUTS					
Input High Voltage, V_{INH}			1.3	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current, I_{INL} , or I_{INH}	0.01			μA typ	入力電圧 (V_{IN}) = GND 電圧 (V_{GND}) または V_{DD}
			± 0.15	μA max	
Digital Input Capacitance, C_{IN}	4.6			pF typ	
DYNAMIC CHARACTERISTICS					
On Time, t_{ON}	333			ns typ	$V_{DD} = +5V$ 、 $V_{SS} = -12V$ 負荷抵抗 (R_L) = 300Ω 、負荷容量 (C_L) = $35pF$
	398	442	483	ns max	$V_S = 1.5V$ 、 図37 参照
Off Time, t_{OFF}	250			ns typ	$R_L = 300\Omega$ 、 $C_L = 35pF$
	292	297	301	ns max	$V_S = 1.5V$ 、 図37 参照
Charge Injection, Q_{INJ}	-1.94			nC typ	$V_S = -3V$ 、 $R_S = 0\Omega$ 、 $C_L = 1nF$ 、 図38 参照
Off Isolation	-70			dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、周波数 = $100kHz$ 、 図33 参照
Channel-to-Channel Crosstalk	-105			dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、周波数 = $100kHz$ 、 図32 参照
Total Harmonic Distortion + Noise, THD + N	0.002			% typ	$R_L = 1k\Omega$ 、 $3V$ p-p、周波数 = $20Hz \sim 20kHz$ 、 図35 参照
Total Harmonic Distortion, THD	-126			dB typ	$R_L = 1k\Omega$ 、 $3V$ p-p、周波数 = $1kHz$
	-103			dB typ	$R_L = 1k\Omega$ 、 $3V$ p-p、周波数 = $20kHz$

仕様

表 4. 非対称両電源での仕様

パラメータ	+25°C	-40°C~+85°C	-40°C~+125°C	単位	テスト条件/コメント
-3 dB Bandwidth	-89 124			dB typ MHz typ	$R_L = 1k\Omega$ 、3V p-p、周波数 = 100kHz $R_L = 50\Omega$ 、 $C_L = 5pF$ 、信号 = 0dBm、 図36参照
Insertion Loss	-0.05			dB typ	$R_L = 50\Omega$ 、 $C_L = 5pF$ 、周波数 = 1MHz 図36参照
Source Off Capacitance, C_S (Off)	105			pF typ	$V_S = 0V$ 、周波数 = 1MHz
Drain Off Capacitance, C_D (Off)	105			pF typ	$V_S = 0V$ 、周波数 = 1MHz
Drain On Capacitance, C_D (On), Source On Capacitance, C_S (On)	39			pF typ	$V_S = 0V$ 、周波数 = 1MHz
Match On Capacitance, C_{MATCH} (On)	0.94			pF typ	$V_S = 0V$ 、周波数 = 1MHz
POWER REQUIREMENTS					
Power Supply Current, I_{DD}	170			μA typ	$V_{DD} = +5.5V$ 、 $V_{SS} = -13.2V$ デジタル入力 = 0Vまたは5V
	260		260	μA max	
	225			μA typ	デジタル入力 = 1.3V
	330		330	μA max	
	85			μA typ	デジタル入力 = 0Vまたは5V
Negative Supply Current, I_{SS}	140		140	μA max	

チャンネルごとの連続電流 (SxまたはDx)

表 5. 1チャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件/コメント
CONTINUOUS CURRENT, Sx OR Dx					
$V_{DD} = +15V$, $V_{SS} = -15V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	847	325	123	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$
$V_{DD} = 12V$, $V_{SS} = 0V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	847	325	123	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$
$V_{DD} = +5V$, $V_{SS} = -5V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	847	325	123	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$
$V_{DD} = +5V$, $V_{SS} = -12V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	847	325	123	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$

表 6. 2チャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件/コメント
CONTINUOUS CURRENT, Sx OR Dx					
$V_{DD} = +15V$, $V_{SS} = -15V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	646	289	120	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$
$V_{DD} = 12V$, $V_{SS} = 0V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	646	289	120	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$
$V_{DD} = +5V$, $V_{SS} = -5V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	646	289	120	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$
$V_{DD} = +5V$, $V_{SS} = -12V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	646	289	120	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$

表 7. 3チャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件/コメント
CONTINUOUS CURRENT, Sx OR Dx					
$V_{DD} = +15V$, $V_{SS} = -15V$ LFCSP ($\theta_{JA} = 44^\circ C/W$)	548	265	117	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5V$

仕様

表 7. 3チャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件／コメント
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$ LFCSP ($\theta_{JA} = 44^\circ\text{C/W}$)	548	265	117	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5\text{V}$
$V_{DD} = +5\text{ V}$, $V_{SS} = -5\text{ V}$ LFCSP ($\theta_{JA} = 44^\circ\text{C/W}$)	548	265	117	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5\text{V}$
$V_{DD} = +5\text{ V}$, $V_{SS} = -12\text{ V}$ LFCSP ($\theta_{JA} = 44^\circ\text{C/W}$)	548	265	117	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5\text{V}$

表 8. 4チャンネルをオン、チャンネルごとの仕様

パラメータ	25°C	85°C	125°C	単位	テスト条件／コメント
CONTINUOUS CURRENT, Sx OR Dx $V_{DD} = +15\text{ V}$, $V_{SS} = -15\text{ V}$ LFCSP ($\theta_{JA} = 44^\circ\text{C/W}$)	488	248	115	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5\text{V}$
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$ LFCSP ($\theta_{JA} = 44^\circ\text{C/W}$)	488	248	115	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5\text{V}$
$V_{DD} = +5\text{ V}$, $V_{SS} = -5\text{ V}$ LFCSP ($\theta_{JA} = 44^\circ\text{C/W}$)	488	248	115	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5\text{V}$
$V_{DD} = +5\text{ V}$, $V_{SS} = -12\text{ V}$ LFCSP ($\theta_{JA} = 44^\circ\text{C/W}$)	488	248	115	mA maximum	$V_S = V_{SS} \sim V_{DD} - 3.5\text{V}$

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 9. 絶対最大定格

Parameter	Rating
V_{DD} to V_{SS}	35 V
V_{DD} to GND	-0.3 V to +25 V
V_{SS} to GND	+0.3 V to -25 V
Analog Inputs ¹	$V_{SS} - 0.3 \text{ V}$ to $V_{DD} + 0.3 \text{ V}$ or 30 mA, whichever occurs first
Digital Inputs ¹	GND - 0.3 V to +6 V or 30 mA, whichever occurs first
Peak Current, Sx or Dx Pins ²	2.6 A (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current, Sx or Dx ²	Data ³ + 15%
Temperature	
Operating Range	-40°C to +125°C
Storage Range	-65°C to +150°C
Junction	150°C
Reflow Soldering Peak, Pb-Free	As per JEDEC J-STD-020

1 INx、SxおよびDxピンでの過電圧は、内部ダイオードによりクランプされます。電流は、規定された最大定格に制限してください。

2 SxはS1～S4ピン、DxはD1～D4ピンを表します。

3 表5～表8を参照してください。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。これはストレス定格のみを定めたものであり、本規格の動作セクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。長時間にわたり最大動作条件を超えて動作させると、デバイスの信頼性に影響を与えることがあります。

同時に複数の絶対最大定格を適用することはできません。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には、細心の注意を払う必要があります。

θ_{JA} は、1立方フィートの密閉容器内で測定された、自然体流での周囲とジャンクションの間の熱抵抗です。また、 θ_{JCB} は、ジャンクションとケース底面の間の値です。

表 10. 熱抵抗

Package Type	θ_{JA}	θ_{JCB}	Unit
CP-16-17 ¹	44	17.4	°C/W

1 熱抵抗のシミュレーション値は、サーマル・ビアのないJEDEC 2S2Pサーマル・テスト・ボードに基づいています。JEDEC JESD-51を参照してください。

静電放電（ESD）定格

以下のESD情報は、ESDに敏感なデバイスを取り扱うために示したのですが、対象はESD保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001準拠の人体モデル（HBM）。

ANSI/ESDA/JEDEC JS-002準拠の電界誘起帯電デバイス・モデル（FICDM）。

ADG2412のESD定格

表 11. ADG2412、16ピンLFCSP

ESD Model	Withstand Threshold (V)	Class
HBM	±2000	2
FICDM	±1250	C3

ESDに関する注意

	ESD（静電放電）の影響を受けやすいデバイスです。
	電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

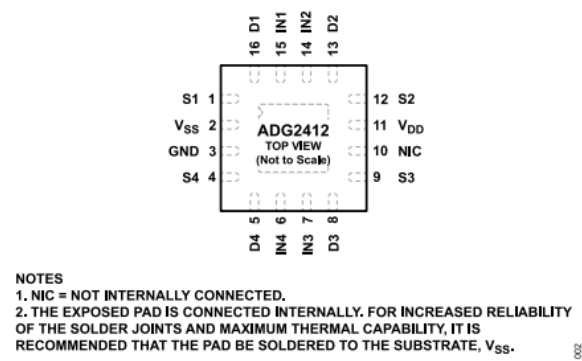


図 2.ピン配置

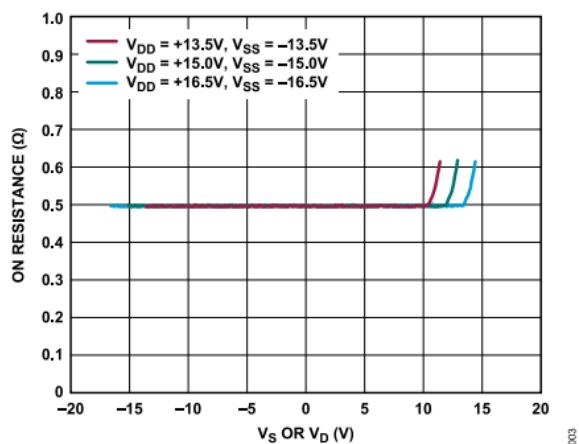
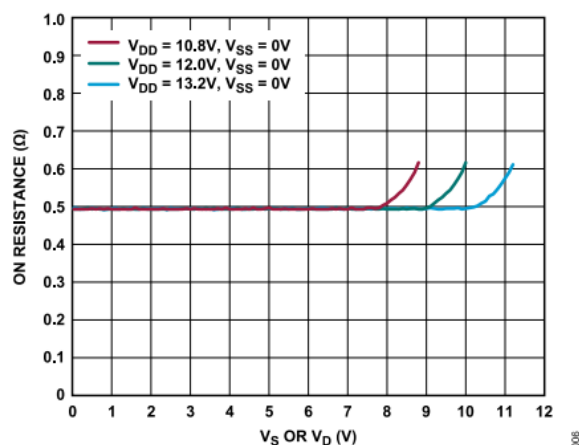
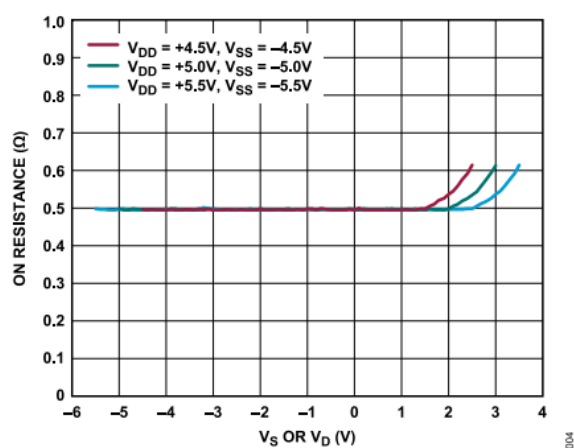
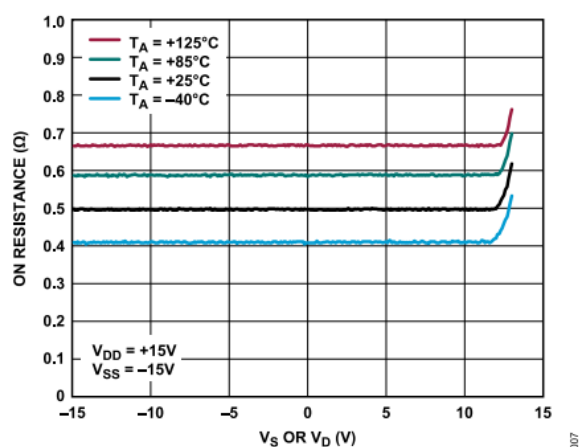
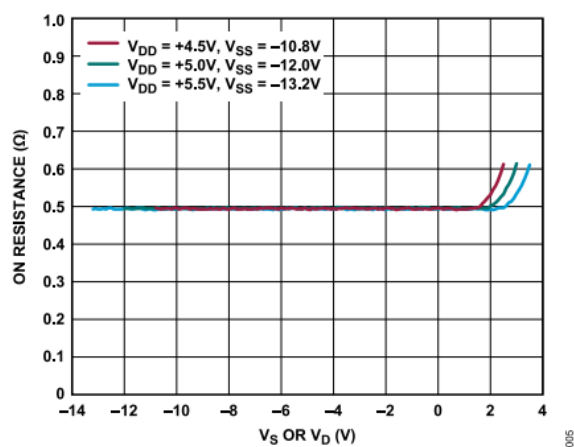
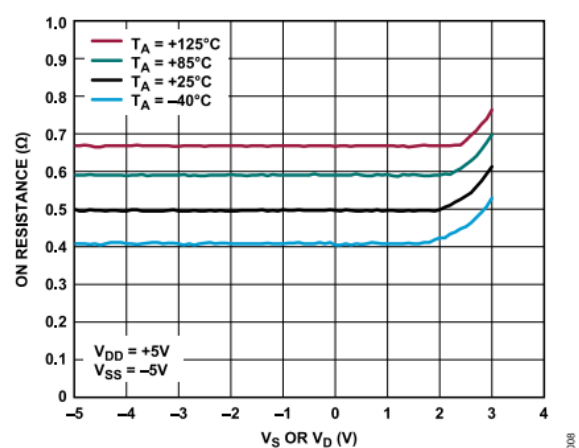
表 12. ピン機能の説明

ピン番号	記号	説明
1	S1	ソース端子1。このピンは、入力または出力に設定できます。
2	V _{SS}	負電源の電位。V _{SS} ピンは、0.1μFのコンデンサでGNDからデカップリングします。
3	GND	グラウンド (0V) リファレンス。
4	S4	ソース端子4。このピンは、入力または出力に設定できます。
5	D4	ドレイン端子4。このピンは、入力または出力に設定できます。
6	IN4	ロジック・コントロール入力4。
7	IN3	ロジック・コントロール入力3。
8	D3	ドレイン端子3。このピンは、入力または出力に設定できます。
9	S3	ソース端子3。このピンは、入力または出力に設定できます。
10	NIC	内部接続なし。
11	V _{DD}	正電源の電位。V _{DD} ピンは、0.1μFのコンデンサでGNDからデカップリングします。
12	S2	ソース端子2。このピンは、入力または出力に設定できます。
13	D2	ドレイン端子2。このピンは、入力または出力に設定できます。
14	IN2	ロジック・コントロール入力2。
15	IN1	ロジック・コントロール入力1。
16	D1	ドレイン端子1。このピンは、入力または出力に設定できます。
EP	Exposed Pad	露出パッドは内部で接続されていません。ハンダ接続の信頼性を向上させ最大限の熱性能を得るため、この露出パッドをサブストレートのV _{SS} にハンダ付けすることを推奨します。

表 13. ADG2412の真理値表

INx	Switch Condition
1	On
0	Off

代表的な性能特性

図 3. V_S 、 V_D と R_{ON} の関係（両電源）図 6. V_S 、 V_D と R_{ON} の関係（単電源）図 4. V_S 、 V_D と R_{ON} の関係（両電源）図 7. 様々な温度での V_S (V_D)と R_{ON} の関係、±15V両電源図 5. V_S 、 V_D と R_{ON} の関係（両電源）図 8. 様々な温度での V_S (V_D)と R_{ON} の関係、±5V両電源

代表的な性能特性

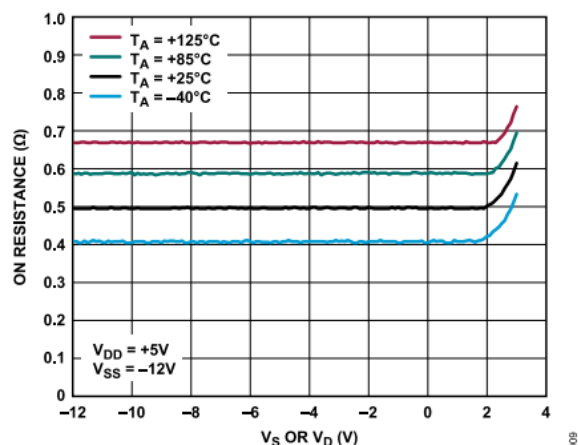
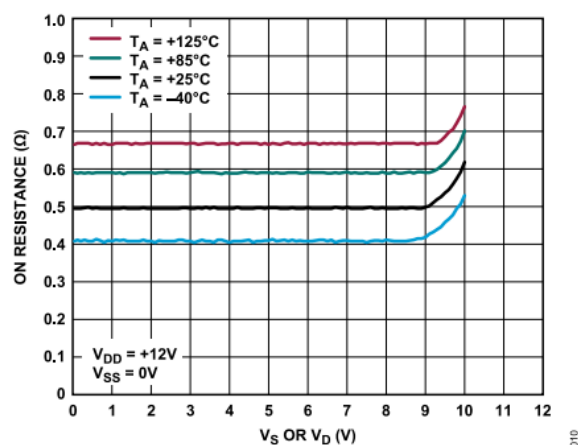
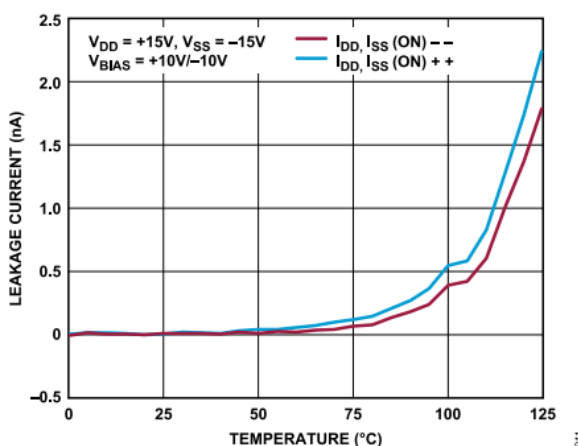
図 9. 様々な温度での V_S (V_D) と R_{ON} の関係、+5V、-12V両電源図 10. 様々な温度での V_S (V_D) と R_{ON} の関係、+12V単電源

図 11. オン・リーク電流と温度の関係、±15V両電源

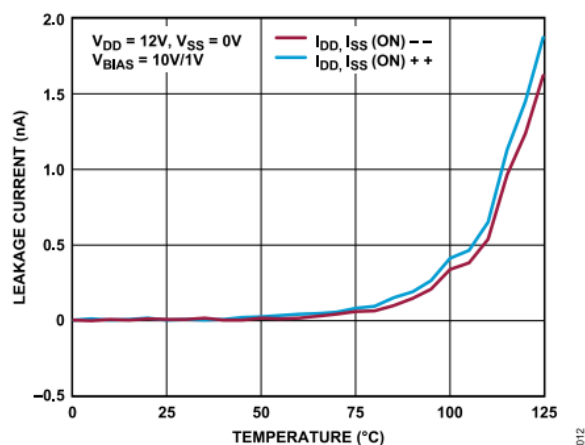


図 12. オン・リーク電流と温度の関係、+12V単電源

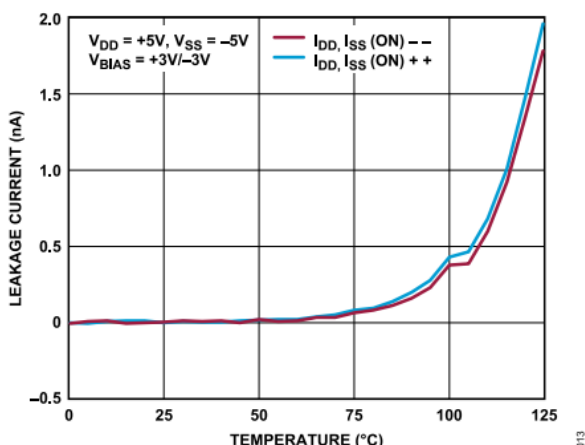


図 13. オン・リーク電流と温度の関係、±5V両電源

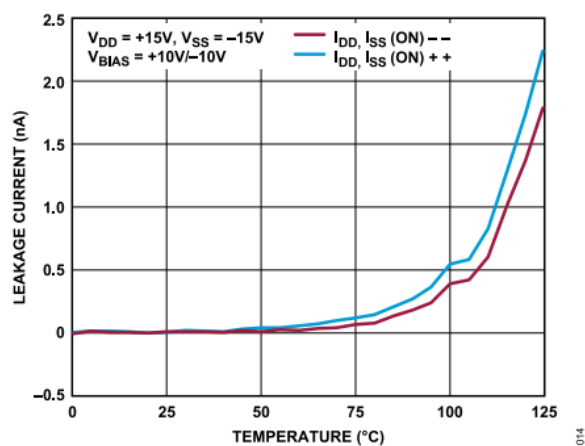


図 14. オン・リーク電流と温度の関係、+5V、-12V両電源

代表的な性能特性

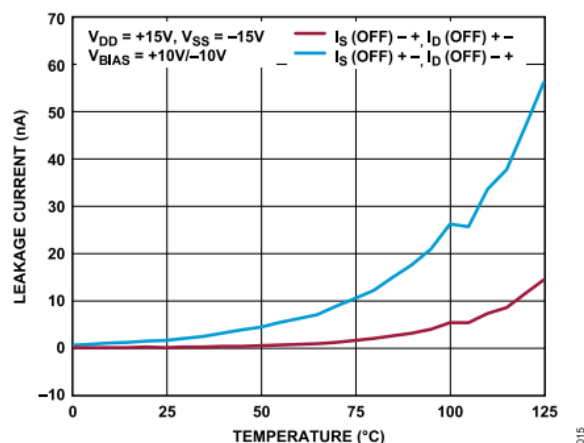


図 15. オフ・リーク電流と温度の関係、±15V両電源

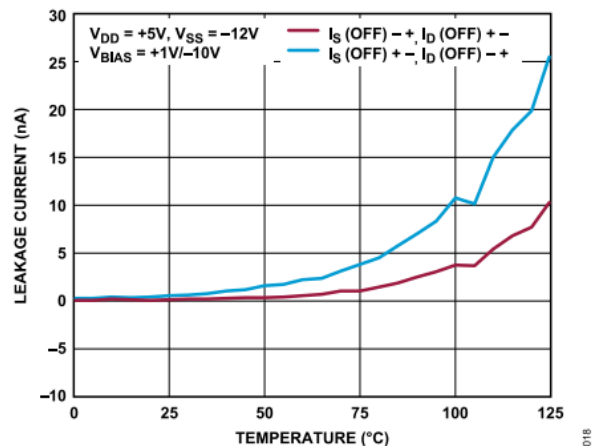


図 18. オフ・リーク電流と温度の関係、+5V、-12V両電源

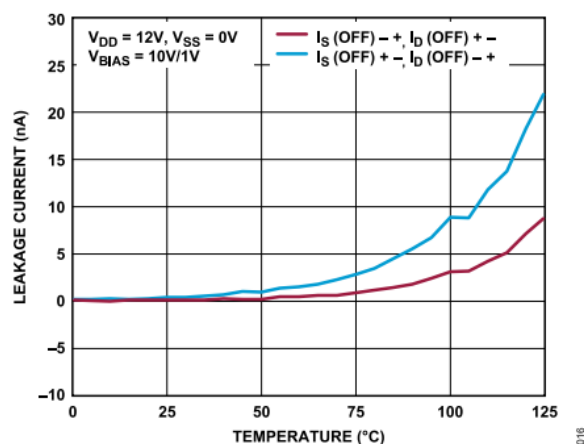


図 16. オフ・リーク電流と温度の関係、+12V単電源

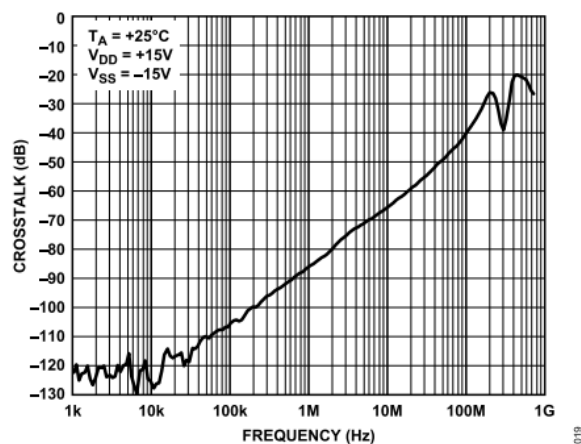


図 19. クロストークと周波数の関係、±15V両電源

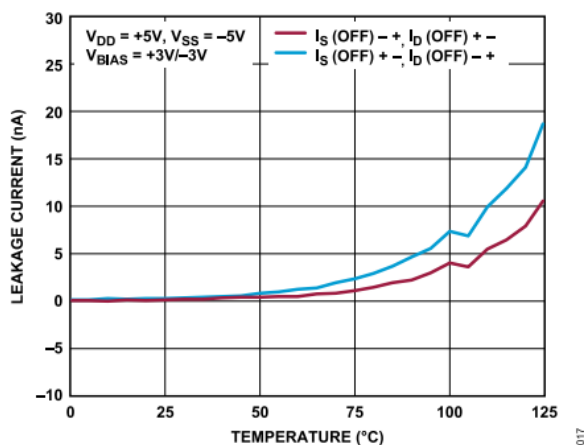


図 17. オフ・リーク電流と温度の関係、±5V両電源

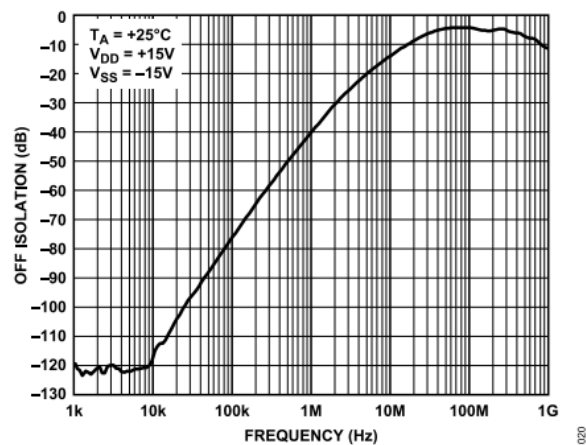


図 20. オフ・アイソレーションと周波数の関係、±15V両電源

代表的な性能特性

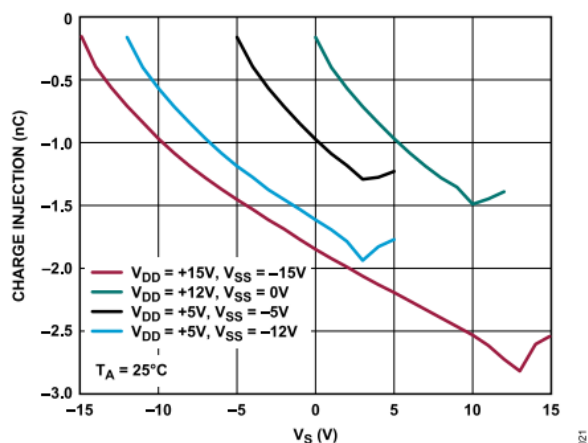
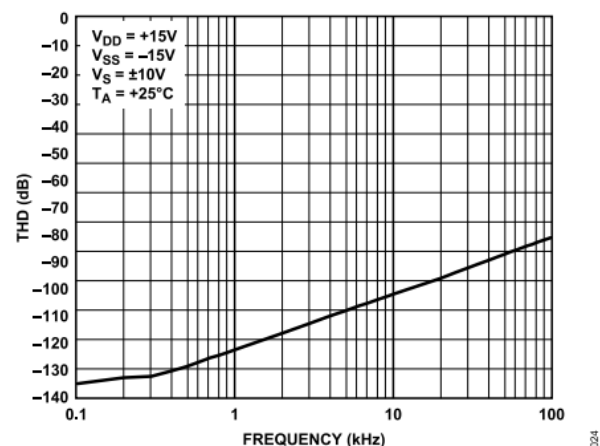
図 21. チャージ・インJECTIONと V_S の関係

図 24. THDと周波数の関係、±15V両電源

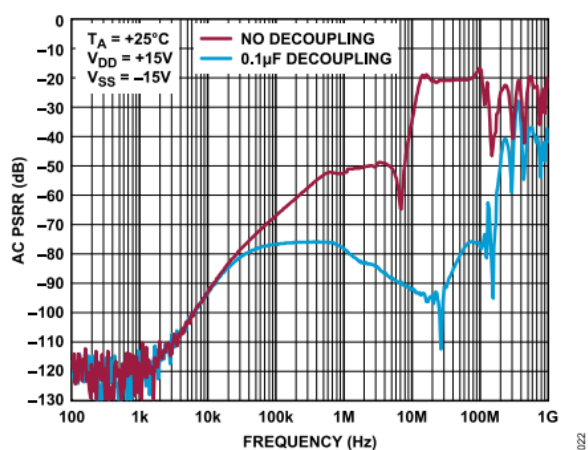


図 22. AC PSRRと周波数の関係、±15V両電源

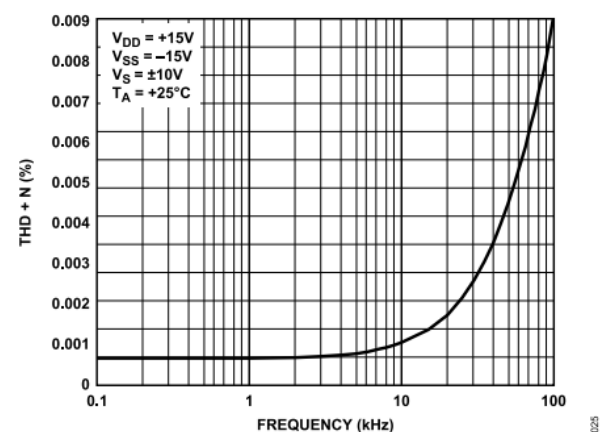


図 25. THD + Nと周波数の関係、±15V両電源

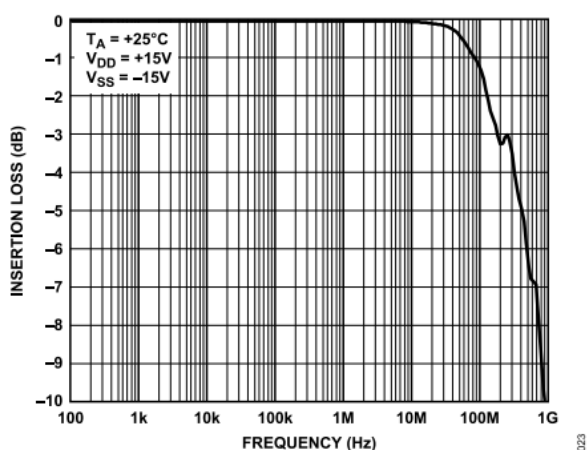


図 23. 挿入損失と周波数の関係

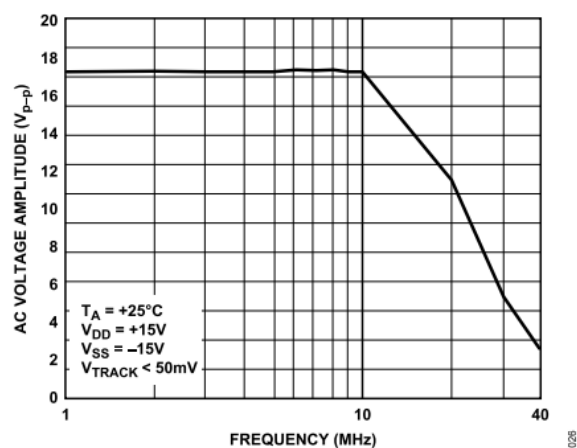


図 26. 大AC信号電圧と周波数の関係

代表的な性能特性

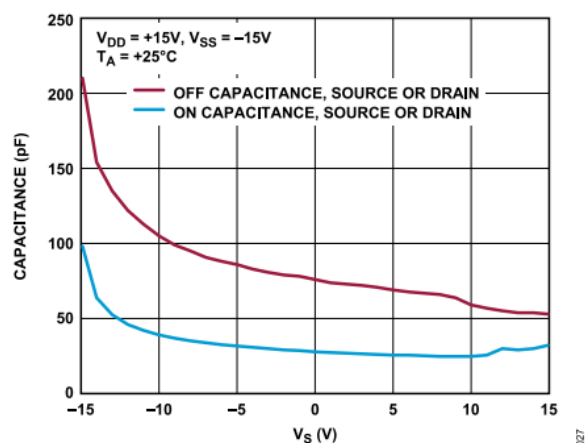
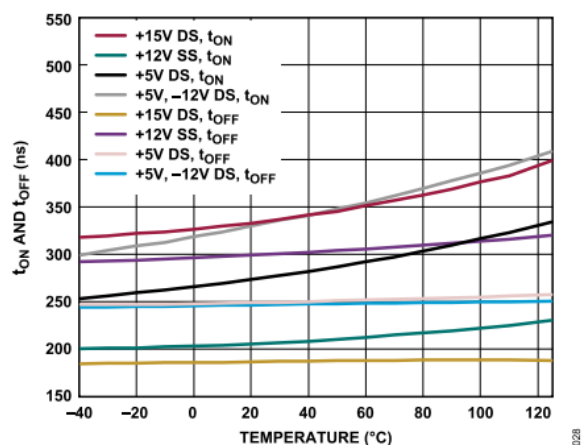
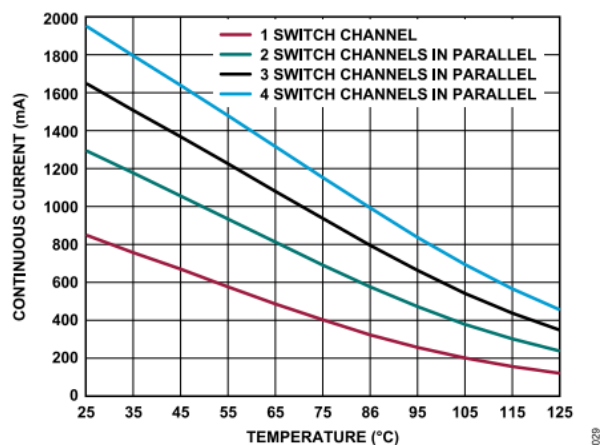
図 27. 容量と V_S の関係、±15V両電源図 28. t_{ON} 、 t_{OFF} 時間と温度の関係

図 29. 様々な数のスイッチ・チャンネルを並列に接続した場合の連続電流と温度の関係

テスト回路

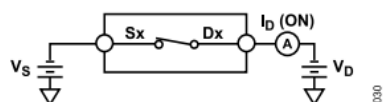


図 30. オン・リーク電流

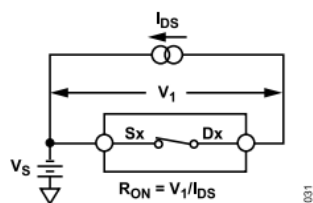
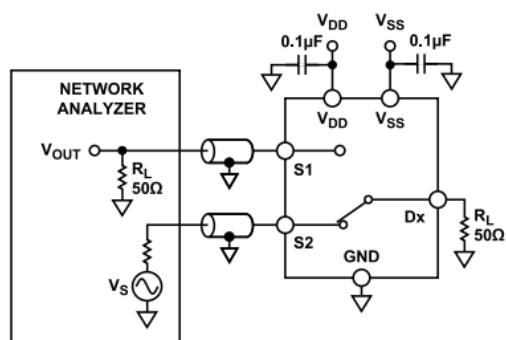
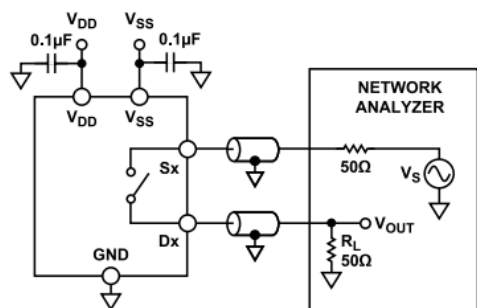


図 31. オン抵抗



$$\text{CHANNEL-TO-CHANNEL CROSSTALK} = 20 \log \frac{V_{\text{OUT}}}{V_S}$$

図 32. チャンネル間クロストーク



$$\text{OFF ISOLATION} = 20 \log \frac{V_{\text{OUT}}}{V_S}$$

図 33. オフ・アイソレーション

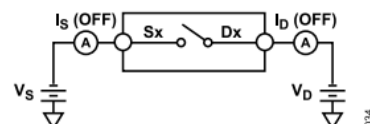


図 34. オフ・リーク電流

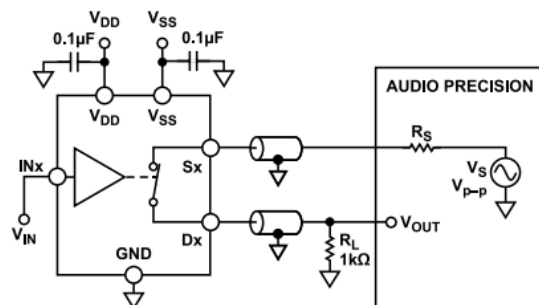
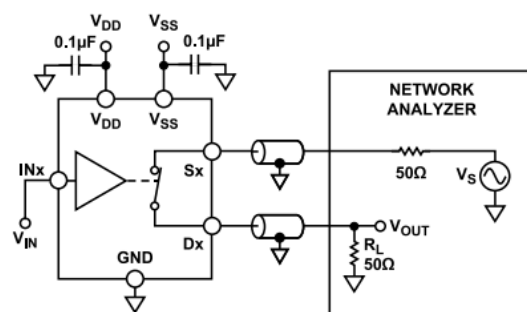


図 35. THD + ノイズ



$$\text{INSERTION LOSS} = 20 \log \frac{V_{\text{OUT WITH SWITCH}}}{V_{\text{OUT WITHOUT SWITCH}}}$$

図 36. 帯域幅

テスト回路

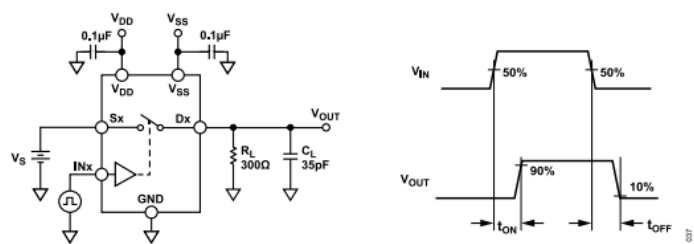


図 37. スイッチング時間

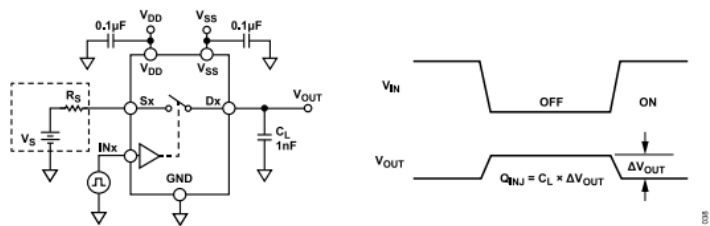


図 38. チャージ・インJECTION

用語の定義

I_{DD}

正側電源電流。

I_{SS}

負側電源電流。

V_DおよびV_S

端子Dと端子Sそれぞれのアナログ電圧。

V_{TRACK}

V_SとV_Dの差。

R_{ON}

端子Dと端子Sの間のオーミック抵抗。

ΔR_{ON}

任意の2チャンネル間のR_{ON}の差。

R_{FLAT(ON)}

仕様規定されたアナログ信号範囲で測定される、オン抵抗の最大値と最小値の差。

I_S (Off)

スイッチ・オフ時のソース・リーク電流。

I_D (Off)

スイッチ・オフ時のドレイン・リーク電流。

I_D (On)およびI_S (On)

スイッチ・オン時のチャンネル・リーク電流。

V_{INL}

ロジック0の最大入力電圧。

V_{INH}

ロジック1の最小入力電圧。

I_{INL}およびI_{INH}

ハイまたはローのときのデジタル入力電流。

C_S (Off) およびC_D (Off)

スイッチ・オフ時のソース容量およびドレイン容量、グラウンドを基準として測定。

C_D (On) およびC_S (On)

スイッチ・オン時のドレイン容量およびソース容量、グラウンドを基準として測定。

C_{IN}

デジタル入力容量。

t_{ON}

デジタル制御入力を印加してから出力がオンになるまでの遅延。

t_{OFF}

デジタル制御入力を印加してから出力がオフになるまでの遅延。

t_D

あるアドレス状態から別のアドレス状態へ切り替わる時、両方のスイッチの80%ポイント間で測定されるオフ時間。

オフ・アイソレーション

オフ・スイッチから混入する不要な信号の大きさ。

チャージ・インジェクション

スイッチング中にデジタル入力からアナログ出力に転送されるグリッチ・インパルスの大きさ。

チャンネル間クロストーク

寄生容量に起因し、あるチャンネルから別のチャンネルに混入する不要な信号の大きさ。

帯域幅

出力が3dB減衰する周波数。

オン応答

オン状態にあるスイッチの周波数応答。

挿入損失

スイッチのオン抵抗に起因する損失。

全高調波歪み+ノイズ (THD + N)

基本波成分に対する全高調波成分+信号ノイズの比。

AC電源電圧変動除去比 (AC PSRR)

変調振幅に対する出力信号振幅の比。電源電圧ピンに現れるカップリング・ノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイスのDC電圧は、0.62V p-pのサイン波で変調されます。

動作原理

スイッチ・アーキテクチャ

ADG2412は、4個の独立したSPST（Nチャンネル拡散金属酸化膜半導体（NDMOS）スイッチ）を内蔵しており、優れた R_{ON} 性能を示します。NDMOSのみで構成されるアーキテクチャを用いているため、信号のヘッドルームが削減され、信号の制限値は $V_{DD} - 2V$ となります。ただし、オン抵抗、オン抵抗の平坦性、全高調波歪みを最小にするため、信号は $V_{DD} - 3.5V$ 未満に維持することを推奨します。

ADG2412を正常に動作させるには、 V_{DD} および V_{SS} の各電源ピンに最小0.1 μF のデカップリング・コンデンサが必要です。

ADG2412は、 V_{DD} が最大16.5Vの単電源システム、最大 $\pm 16.5V$ の両電源システム、および非対称電源に対応できます。

1.8Vロジックに対応可能

使いやすくするため、ADG2412には V_L ロジック・リファレンス電圧がありません。デジタル入力は、全動作電源範囲で1.8Vのロジック・レベルに対応できます。1.8Vロジックのための制限値は、 $V_{INH} = 1.3V$ 、 $V_{INL} = 0.8V$ です。1.8Vロジック・レベルの入力により、ADG2412は低い電源レールのプロセッサに対応でき、外部変換器を用いる必要はありません。

1.8Vおよび1.2VのJEDECに完全準拠するには、[ADG1412L](#)のように製品番号にLが付いたアナログ・デバイス製品を参照してください。

アプリケーション情報

高電圧、高周波の信号のトラッキング

図26に、ADG2412が安定して動作できる電圧範囲とそれに対応する周波数を示します。この図のトラッキング電圧 (V_{TRACK}) は、ソース電圧とドレイン電圧の差を示しており、これは与えられた振幅および周波数に対し50mV未満です。電圧が高く周波数が高い信号の場合、周波数は10MHz未満であることが必要です。必要な周波数が10MHzを超える場合は、信号の完全性を維持するため信号範囲を適宜小さくしてください。

電源の推奨事項

アナログ・デバイスでは、高性能シグナル・チェーンの条件を満たす広範なパワー・マネージメント製品を提供しています。

バイポーラ・ソリューションの一例を図39に示します。LT3463 (デュアル・スイッチング・レギュレータ) は、典型的なシグナル・チェーンでのADG2412、アンプ、高精度コンバータ向けに正と負の電源レールを生成します。また、図39に示すように、2つの低ドロップアウト・レギュレータ (LDO)、ADP7142 (正のLDO) とADP7182 (負のLDO) を使用することもでき、それによって、極めて小さなノイズにも敏感なアプリケーションでLT3463の出力リップルを削減できます。

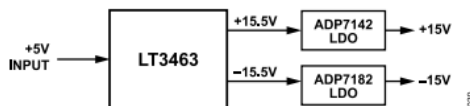


図 39. バイポーラ電源ソリューション

表 14. 推奨されるパワー・マネージメント・デバイス

Product	Description
LT3463	Dual micropower, DC to DC converter with Schottky diodes
ADP7142	40 V, 200 mA, low noise, CMOS, LDO linear regulator
ADP7182	-28 V, -200 mA, low noise, LDO linear regulator

大電流駆動および高精度電流検出

図40にADG2412のアプリケーション例を示します。自動試験装置 (ATE) や計測器のアプリケーションでは、被験デバイス (DUT) に電流を流す場合、複数の電流レンジに対し複数の検出抵抗を使用し、マイクロアンペアからアンペアまでの広い電流出力範囲に対応できるようにする必要があります。ADG2412の低いオン抵抗は、このアプリケーションでのフォース電流出力経路のスイッチングに最適です。表5～表8に示すように大きな連続電流が可能であるためです。

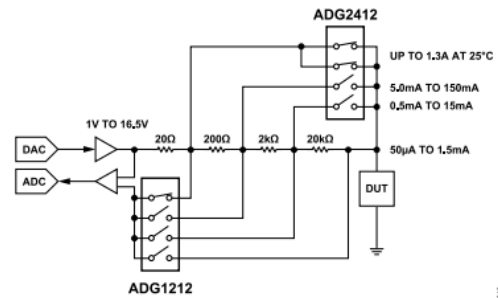


図 40. 大電流駆動および高精度電流検出アプリケーション

超低THDを達成するデジタル・オーディオ・チャンネル

図41にADG2412のアプリケーション例を示します。高精度オーディオ・シグナル・チェーンではTHDが重要な仕様値です。スイッチのTHD性能はオン抵抗の平坦性に関連しており、ADG2412では、約3mΩという極めて優れたオン抵抗平坦性を実現しています。この例では、ADG2412はオーディオ・アンプのゲイン選択スイッチとして構成され、ユーザが複数のゲイン・レンジを柔軟に選択できるようにしています。ADG2412のTHD性能は信号の忠実度を最大にし、またその低いオン抵抗はシステムのゲイン誤差を最小限に抑えます。

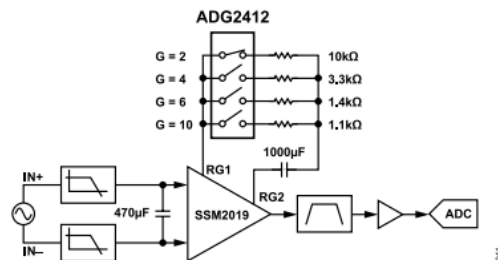


図 41. 超低THDを達成するデジタル・オーディオ・チャンネルのアプリケーション

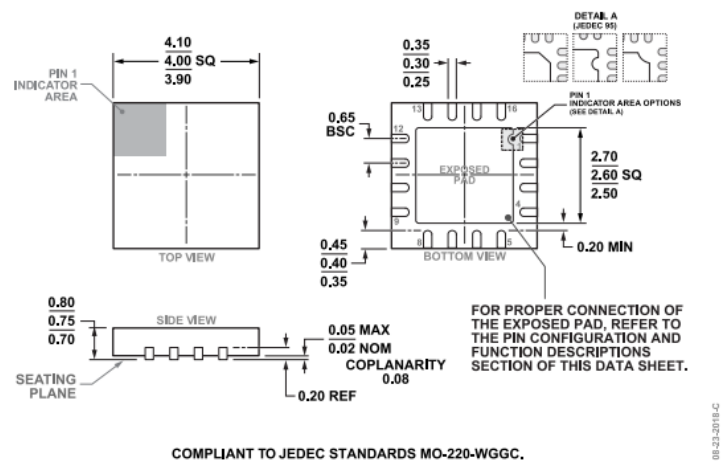


図 42. 16ピン・リード・フレーム・チップ・スケール・パッケージ [LFCSP]
4mm × 4mmボディ、0.75mmパッケージ高
(CP-16-17)
寸法 : mm

更新 : 2022年12月16日

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADG2412BCPZ-REEL7	-40°C~+125°C	LFCSP:LEADFRM CHIP SCALE	Reel, 1500	CP-16-17

1 Z = RoHS準拠製品。

評価用ボード

表 15. 評価用ボード

Model ¹	Description
EVAL-ADG2412EBZ	Evaluation Board

1 Z = RoHS準拠製品。