



±15kV の IEC ESD 性能を備えた 3kV RMS 信号／電源絶縁型 RS-485 トランシーバー

データシート

ADM2561E/ADM2563E/ADM2565E/ADM2567E

特長

3kV rms の絶縁型 RS-485/RS-422 トランシーバー
低放射エミッションの絶縁型 DC/DC コンバータを内蔵
2層 PCB 上で EN 55032 クラス B に十分適合
ケーブル反転スマート機能
レシーバーのすべてのフェイルセーフ機能を維持しながら、
A、B、Y、および Z バス・ピンのケーブル逆接続を修正
RS-485 A、B、Y、Z ピンの ESD 保護
IEC61000-4-2 接触放電：±12kV 以上
IEC61000-4-2 気中放電：±15kV 以上
25Mbps の高速データ・レート (ADM2565E/ADM2567E)
EMI 制御のための 500kbps 低速データ・レート
(ADM2561E/ADM2563E)
柔軟な電源
3V~5.5V の入力 V_{CC} 電源
1.7V~5.5V のロジック V_{IO} 電源
5V ($V_{CC} > 4.5V$) または 3.3V の V_{ISO} 電源を選択する
 V_{SEL} ピン
5V V_{ISO} で PROFIBUS に準拠
広い動作温度範囲：-40°C~+105°C
高いコモンモード過渡耐圧：250kV/ μ s
レシーバー入力の短絡、オープン・サーキット、
フローティング状態に対するフェイルセーフ機能
192 のバス・ノードをサポート
(72k Ω のレシーバー入力インピーダンス)
ホット・スワップのサポート
(グリッチ・フリーのパワーアップ/パワーダウン)
安全と規制に関する認定 (申請中)
CSA Component Acceptance Notice 5A、
DIN V VDE V 0884-11、UL 1577、CQC11-471543-2012、
IEC 61010-1
ANSI/TIA/EIA-485-A-98 および ISO 8482:1987 (E) に準拠
8.0mm を超える浴面距離とクリアランスを備えた 28 ピン、
精細ピッチの SOIC_W パッケージ (10.15mm × 10.05mm)

アプリケーション

暖房、換気、空調 (HVAC) ネットワーク
工業用フィールド・バス
ビルディング・オートメーション
ユーティリティ・ネットワーク
電力量計

概要

ADM2561E、ADM2563E、ADM2565E、ADM2567E は、3kV rms の信号／電源絶縁型 RS-485 トランシーバーです。これらのデバイスは、平衡伝送線向けに設計されており、ANSI/TIA/EIA-485-A-98 および ISO 8482:1987 (E) に準拠しています。また、絶縁電源ピンとグラウンド・ピンに小さい外付けの 0402 フェライトを 2 個使用し、2 層プリント回路基板 (PCB) 上で、EN 55032 クラス B 規格による放射エミッション試験の条件を十分に満たします。低電磁干渉 (EMI) の絶縁型 DC/DC コンバータを内蔵していることが特長で、絶縁型電源を外付けする必要がありません。絶縁バリアには、システム・レベルの電磁両立性 (EMC) 規格に定める耐性があります。このアイソレータ・デバイスのファミリーは、RS-485 A、B、Y、Z ピンについて、接触放電で±12kV、気中放電で±15kV の IEC61000-4-2 ESD 保護機能を備えています。また、ケーブル反転ピンも備えており、レシーバーのすべてのフェイルセーフ性能を維持しながら、A、B、Y、Z バス・ピンのケーブル逆接続を迅速に修正することができます。スルー・レートを制限したバージョンもあります。これらのバージョンは長いケーブルを使用する低速伝送用に最適化されており、最大データ・レートは 500kbps です。更に、半二重用や全二重用のバージョンもあります。全二重バージョンはドライバとレシーバーでケーブルを個別に反転させられるので、柔軟性が更に高まります。各デバイスの概要を表 18 に示します。

目次

特長	1	堅牢な低消費電力デジタル・アイソレータ	20
アプリケーション	1	高いドライバ差動出力電圧	20
概要	1	IEC61000-4-2 の ESD 保護	20
改訂履歴	2	真理値表	21
機能ブロック図	3	レシーバーのフェイルセーフ	22
仕様	4	ドライバとレシーバーのケーブル反転	22
タイミング仕様	6	ホット・スワップ入力	22
パッケージ特性	9	バス上に 192 台のトランシーバー	23
適用規格	9	ドライバ出力保護	23
絶縁および安全性関連の仕様	9	1.7V~5.5V の V_{IO} ロジック電源	23
DIN VDE V 0884-11 (VDE V 0884-11) 絶縁特性 (申請中)	10	アプリケーション情報	24
絶対最大定格	11	PCB レイアウトと電磁干渉 (EMI)	24
熱抵抗	11	デバイスの起動	24
静電放電 (ESD) 定格	11	最大データ・レートと周囲温度の関係	24
ESD に関する注意	11	絶縁型 PROFIBUS ソリューション	25
ピン配置およびピン機能の説明	12	EMC、EFT、およびサージ	25
代表的な性能特性	14	絶縁寿命	25
試験回路	19	代表的なアプリケーション	26
動作原理	20	外形寸法	28
低 EMI の内蔵 DC/DC コンバータ	20	オーダー・ガイド	28

改訂履歴

8/2020—Rev. A to Rev. B

Changed ADM2565E Status and ADM2567E Status from Pending to Released	Throughout
Changes to Features Section and General Description Section	1
Changes to Table 5	9
Changes to 192 Transceivers on the Bus Section	23
Changes to Ordering Guide	28
Deleted Pending Products Section and Table 22	29

6/2020—Rev. 0 to Rev. A

Changes to General Description Section	1
Changes to DIN VDE V 0884-11 (VDE V 0884-11) Insulation Characteristics (Pending) Section	10
Changes to Table 8	11
Added Electrostatic Discharge (ESD) Ratings Section, ESD Ratings for ADM2561E/ADM2563E/ADM2565E/ADM2567E Section, and Table 11; Renumbered Sequentially	11
Changes to Ordering Guide	28
Changes to Table 21	29

5/2020—Revision 0: Initial Version

機能ブロック図

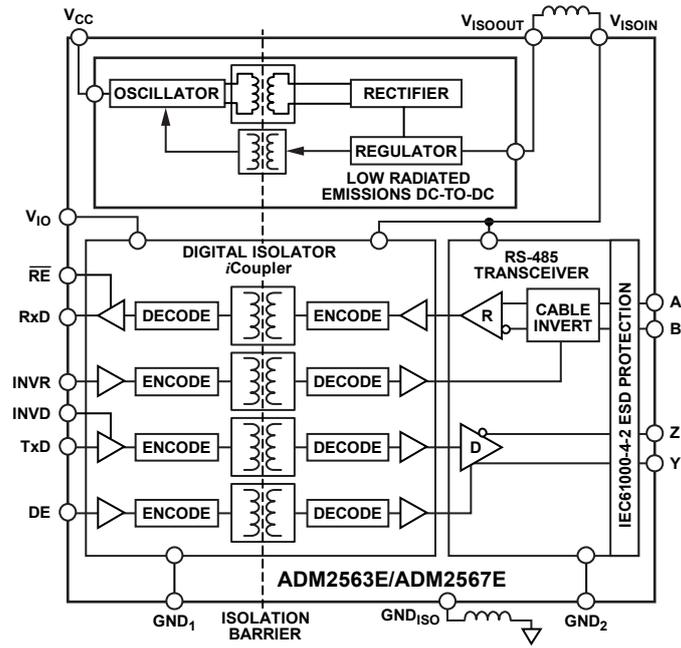


図 1. ADM2563E/ADM2567E

22764-001

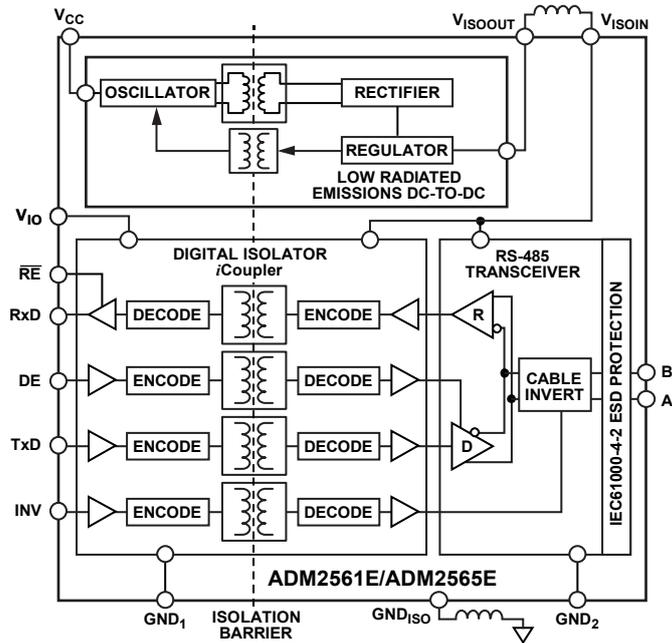


図 2. ADM2561E/ADM2565E

22764-101

仕様

すべての電圧は、それぞれのグラウンドを基準とします。3.0V ≤ V_{CC} ≤ 5.5V、1.7V ≤ V_{IO} ≤ 5.5V、T_{MIN} (−40°C) ~ T_{MAX} (+105°C)。特に指定のない限り、すべての最小および最大仕様値は推奨動作範囲全体に適用されます。特に指定のない限り、すべての代表仕様は T_A = 25°C、V_{CC} = V_{IO} = 5V、V_{ISOOUT} 出力電圧 (V_{ISO}) = 3.3V (V_{SEL} = GND_{ISO}) の値です。すべてのパラメータは、V_{ISOOUT} ピンと V_{ISOIN} ピンの間、および GND_{ISO} ピンと GND₂ ピンの間に BLM15HD182SN1 フェライト・ビーズを取り付けた状態で特性評価されています。

表 1.

パラメータ	記号	Min	Typ	Max	単位	テスト条件/コメント
PRIMARY SUPPLY CURRENT						
V _{CC} Supply Current—Unloaded	I _{CC}		21	46	mA	V _{SEL} = GND _{ISO} (DE = 0V)
			28	48	mA	V _{CC} ≥ 4.5V、V _{SEL} = V _{ISO} (DE = 0V)
			20	53	mA	V _{SEL} = GND _{ISO} (DE = V _{IO})
			26	51	mA	V _{CC} ≥ 4.5V、V _{SEL} = V _{ISO} (DE = V _{IO})
V _{IO} Logic Supply Current	I _{IO}		0.65	0.9	mA	DE = 0V
				5	8	mA
ISOLATED SUPPLY CURRENT						
ADM2561E/ADM2563E (Data Rate = 500 kbps)	I _{ISOIN}		50	75		V _{ISOIN} = 3V ~ 3.465V、Y と Z の間に 54Ω
ADM2565E/ADM2567E (Data Rate = 25 Mbps)				55	75	mA
ISOLATED DC-TO-DC CONVERTER						
V _{ISOOUT} Output Voltage	V _{ISO}	3	3.3	3.465	V	V _{SEL} = GND _{ISO} 、I _{ISOOUT} = 最小 10mA ~ 最大 55mA ¹
			4.5	5.0	5.25	V
Output Current Available from V _{ISOOUT} Supply Pin	I _{ISOOUT}	90			mA	V _{CC} ≥ 4.5V、V _{SEL} = V _{ISO} 、V _{ISO} ≥ 4.5V
V _{CC} Minimum Start-Up Voltage	V _{START}	3.135			V	DE = GND ₁ 、デバイスの起動のセクションを参照。
Start-Up Time	t _{START}		10		ms	DE = GND ₁ 、デバイスの起動のセクションを参照。
DRIVER						
Differential Output Voltage Loaded	V _{OD2}	2.0	2.4	V _{ISO}	V	V _{CC} ≥ 3.0V、V _{SEL} = GND _{ISO} 、R _L = 100Ω、図 40 を参照
		1.5	2	V _{ISO}	V	V _{CC} ≥ 3.0V、V _{SEL} = GND _{ISO} 、R _L = 54Ω、図 40 を参照
		2.1	3.1	V _{ISO}	V	V _{CC} ≥ 4.5V、V _{SEL} = V _{ISO} 、R _L = 54Ω、図 40 を参照
Over Common-Mode Range	V _{OD3}	1.5	1.9	V _{ISO}	V	V _{CC} ≥ 3.0V、V _{SEL} = GND _{ISO} 、−7V ≤ コモンモード電圧 (V _{CM}) ≤ 12V、図 41 を参照
		2.1	3.1	V _{ISO}	V	V _{CC} ≥ 4.5V、V _{SEL} = V _{ISO} 、−7V ≤ V _{CM} ≤ 12V、図 41 を参照
Δ V _{OD2} for Complementary Output States	Δ V _{OD2}			0.2	V	R _L = 54Ω または 100Ω、図 40 を参照
Common-Mode Output Voltage	V _{OC}		1.5	3.0	V	R _L = 54Ω または 100Ω、図 40 を参照
Δ V _{OC} for Complementary Output States	Δ V _{OC}			0.2	V	R _L = 54Ω または 100Ω、図 40 を参照
Short-Circuit Output Current	I _{OS}	−250		+250	mA	−7V ≤ 出力電圧 (V _O) ≤ +12V
Output Leakage Current (Y, Z) ²	I _O		1	50	μA	DE = RE = 0V、V _{CC} = 0V または 5.5V、V _{IN} = 12V
		−50	10		μA	DE = RE = 0V、V _{CC} = 0V または 5.5V、V _{IN} = −7V
Pin Capacitance (A, B, Y, Z)	C _{IN}		28		pF	入力電圧 (V _{IN}) = 0.4sin(10πt × 10 ⁶)
RECEIVER						
Differential Input Threshold Voltage, Noninverted	V _{TH}	−200	−125	−30	mV	−7V ≤ V _{CM} ≤ +12V、INV/INVR = 0V
Differential Input Threshold Voltage, Inverted		30	125	200	mV	−7V ≤ V _{CM} ≤ +12V、INV/INVR = V _{IO}
Input Voltage Hysteresis	V _{HYS}		25		mV	−7V ≤ V _{CM} ≤ +12V
Input Current (A, B)	I _I			167	μA	DE = 0V、V _{CC} = 電源オン/オフ、V _{IN} = 12V
		−133			μA	DE = 0V、V _{CC} = 電源オン/オフ、V _{IN} = −7V
Pin Capacitance (A, B)	C _{IN}		4		pF	入力電圧 (V _{IN}) = 0.4sin(10πt × 10 ⁶)

データシート

ADM2561E/ADM2563E/ADM2565E/ADM2567E

パラメータ	記号	Min	Typ	Max	単位	テスト条件/コメント
DIGITAL LOGIC INPUTS						
Input Low Voltage	V_{IL}			$0.3 \times V_{IO}$	V	\overline{DE} , \overline{RE} , TxD, INV, INVR, INVD
Input High Voltage	V_{IH}	$0.7 \times V_{IO}$			V	\overline{DE} , \overline{RE} , TxD, INV, INVR, INVD
Input Leakage Current	I_I	-1	0.1	2	μA	\overline{DE} , \overline{RE} , TxD, $V_{IN} = 0\text{V}$ または V_{IO}
		-1	10	30	μA	INV, INVR, INVD, $V_{IN} = 0\text{V}$ または V_{IO}
RxD DIGITAL OUTPUT						
Output Low Voltage	V_{OL}			0.4	V	$V_{IO} = 3.6\text{V}$, 出力電流 (I_{OUT}) = 2.0mA, 差動入力電圧 (V_{ID}) $\leq -0.2\text{V}$
				0.4	V	$V_{IO} = 2.7\text{V}$, $I_{OUT} = 1.0\text{mA}$, $V_{ID} \leq -0.2\text{V}$
				0.2	V	$V_{IO} = 1.95\text{V}$, $I_{OUT} = 500\mu\text{A}$, $V_{ID} \leq -0.2\text{V}$
					V	$V_{IO} = 3.0\text{V}$, $I_{OUT} = -2.0\text{mA}$, $V_{ID} \geq -0.03\text{V}$
Output High Voltage	V_{OH}	2.4			V	$V_{IO} = 2.3\text{V}$, $I_{OUT} = -1.0\text{mA}$, $V_{ID} \geq -0.03\text{V}$
		2.0			V	$V_{IO} = 1.7\text{V}$, $I_{OUT} = -500\mu\text{A}$, $V_{ID} \leq -0.03\text{V}$
		$V_{IO} - 0.2$			V	$V_{IO} = 1.7\text{V}$, $I_{OUT} = -500\mu\text{A}$, $V_{ID} \leq -0.03\text{V}$
Short-Circuit Current				100	mA	$V_O = 0\text{V}$ または V_{IO} , $\overline{RE} = 0\text{V}$
Three-State Output Leakage Current	I_{OZR}	-1	+0.01	+1	μA	$\overline{RE} = V_{IO}$, RxD = 0V または V_{IO}
COMMON-MODE TRANSIENT IMMUNITY ³	CMTI	250			kV/ μs	$V_{CM} \geq \pm 1\text{kV}$, V_{CM} の 20%~80% の範囲で測定したトランジェントの大きさ、 図 46 と 図 47 を参照

¹ これらのパラメータには、BLM15HD182SN1 フェライト・ビーズの DC 抵抗による電圧降下が含まれています。

² ADM2563E と ADM2567E のみ。

³ CMTI は、仕様に準拠した動作を維持しながら持続できる最大コモンモード電圧スルー・レートです。 V_{CM} は、ロジックとバス側の間のコモンモード電位差です。トランジェントの大きさは、コモンモードがスルーされる範囲です。コモンモード電圧スルー・レートは、立上がりおよび立下りの両方のコモンモード電圧エッジに適用されます。

タイミング仕様

ADM2565E/ADM2567E

すべての最小および最大仕様値は推奨動作範囲全体に適用されます。V_{CC} = 3.0V~5.5V、V_{IO} = 1.7V~5.5V、T_A = T_{MIN} (-40°C) ~ T_{MAX} (+105°C)。仕様に定めるすべての代表値は、T_A = 25°C、V_{CC} = V_{IO} = 5V、V_{ISO} = 3.3V (V_{SEL} = GND_{ISO}) における値です。すべてのパラメータは、V_{ISOOUT} ピンと V_{ISOIN} ピンの間、および GND_{ISO} ピンと GND₂ ピンの間に BLM15HD182SN1 フェライト・ビーズを取り付けた状態で特性評価されています。

表 2.

パラメータ	記号	Min	Typ	Max	単位	テスト条件/コメント
DRIVER						
Maximum Data Rate		25			Mbps	
Propagation Delay	t _{DPLH} , t _{DPHL}		18	25	ns	R _L = 54Ω, C _{L1} = C _{L2} = 100pF, 図 3 と 図 42 を参照
Output Skew	t _{SKEW}		1.5	5	ns	R _L = 54Ω, C _{L1} = C _{L2} = 100pF, 図 3 と 図 42 を参照
Rise Time/Fall Time	t _{DR} , t _{DF}		4.5	10	ns	R _L = 54Ω, C _{L1} = C _{L2} = 100pF, 図 3 と 図 42 を参照
Enable Time	t _{ZL} , t _{ZH}		25	40	ns	R _L = 110Ω, C _L = 50pF, 図 5 と 図 43 を参照
Disable Time	t _{LZ} , t _{HZ}		20	40	ns	R _L = 110Ω, C _L = 50pF, 図 5 と 図 43 を参照
RECEIVER						
Propagation Delay	t _{RPLH} , t _{RPHL}		32	50	ns	C _L = 15pF, 図 4 と 図 44 を参照
Output Skew	t _{SKEW}		2	6	ns	C _L = 15pF, 図 4 と 図 44 を参照
Enable Time	t _{ZL} , t _{ZH}		4	25	ns	R _L = 1kΩ, C _L = 15pF, 図 6 と 図 45 を参照
Disable Time	t _{LZ} , t _{HZ}		8	25	ns	R _L = 1kΩ, C _L = 15pF, 図 6 と 図 45 を参照
RECEIVER CABLE INVERT, INVR						
Propagation Delay						
High to Low	t _{INVRPHL}		25	35	ns	V _{ID} ≥ +200mV または V _{ID} ≤ -200mV, 図 7 を参照
Low to High	t _{INVRPLH}		25	35	ns	V _{ID} ≥ +200mV または V _{ID} ≤ -200mV, 図 7 を参照
DRIVER CABLE INVERT, INVD						
Propagation Delay						
High to Low	t _{INVDPHL}		18	25	ns	TxD = 0V または TxD = V _{IO} , 図 8 を参照
Low to High	t _{INVDPLH}		18	25	ns	TxD = 0V または TxD = V _{IO} , 図 8 を参照

ADM2561E/ADM2563E

すべての最小および最大仕様値は推奨動作範囲全体に適用されます。V_{CC} = 3.0V~5.5V、V_{IO} = 1.7V~5.5V、T_A = T_{MIN} (-40°C) ~ T_{MAX} (+105°C)。仕様に定めるすべての代表値は、T_A = 25°C、V_{CC} = V_{IO} = 5V、V_{ISO} = 3.3V (V_{SEL} = GND_{ISO}) における値です。

表 3.

パラメータ	記号	Min	Typ	Max	単位	テスト条件/コメント
DRIVER						
Maximum Data Rate		500			kbps	
Propagation Delay	t _{DPLH} , t _{DPHL}		220	400	ns	R _L = 54Ω, C _{L1} = C _{L2} = 100pF, 図 3 と 図 42 を参照
Output Skew	t _{SKEW}		5	100	ns	R _L = 54Ω, C _{L1} = C _{L2} = 100pF, 図 3 と 図 42 を参照
Rise Time/Fall Time	t _{DR} , t _{DF}	200	280	600	ns	R _L = 54Ω, C _{L1} = C _{L2} = 100pF, 図 3 と 図 42 を参照
Enable Time	t _{ZL} , t _{ZH}		130	1000	ns	R _L = 110Ω, C _L = 50pF, 図 5 と 図 43 を参照
Disable Time	t _{LZ} , t _{HZ}		800	2000	ns	R _L = 110Ω, C _L = 50pF, 図 5 と 図 43 を参照
RECEIVER						
Propagation Delay	t _{RPLH} , t _{RPHL}		35	200	ns	C _L = 15pF, 図 4 と 図 44 を参照
Output Skew	t _{SKEW}		2	50	ns	C _L = 15pF, 図 4 と 図 44 を参照
Enable Time	t _{ZL} , t _{ZH}		10	100	ns	R _L = 1kΩ, C _L = 15pF, 図 6 と 図 45 を参照
Disable Time	t _{LZ} , t _{HZ}		10	100	ns	R _L = 1kΩ, C _L = 15pF, 図 6 と 図 45 を参照
RECEIVER CABLE INVERT, INVR						
Propagation Delay						
High to Low	t _{INVRPHL}		25	200	ns	V _{ID} ≥ +200mV または V _{ID} ≤ -200mV, 図 7 を参照
Low to High	t _{INVRPLH}		25	200	ns	V _{ID} ≥ +200mV または V _{ID} ≤ -200mV, 図 7 を参照
DRIVER CABLE INVERT, INVD						
Propagation Delay						
High to Low	t _{INVDPHL}		220	400	ns	TxD = 0V または TxD = V _{IO} , 図 8 を参照
Low to High	t _{INVDPLH}		220	400	ns	TxD = 0V または TxD = V _{IO} , 図 8 を参照

タイミング図

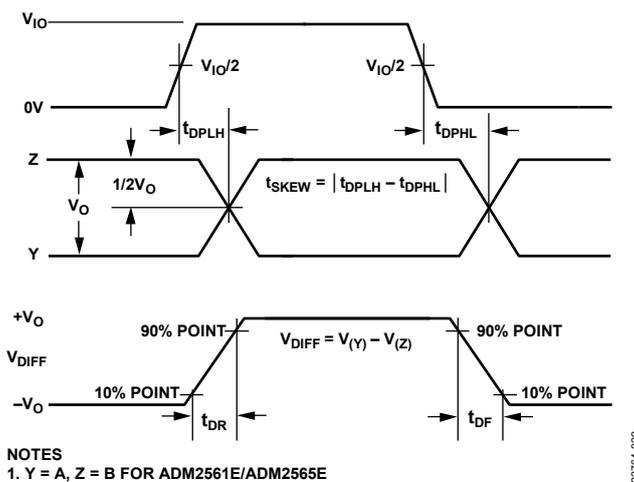


図 3. ドライバの伝搬遅延、立上がり／立下がりタイミング（試験回路は図 42 を参照）

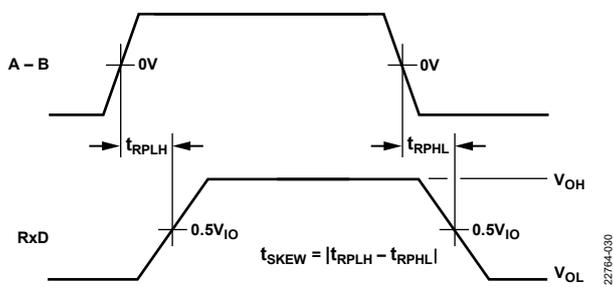


図 4. レシーバーの伝搬遅延（試験回路は図 44 を参照）

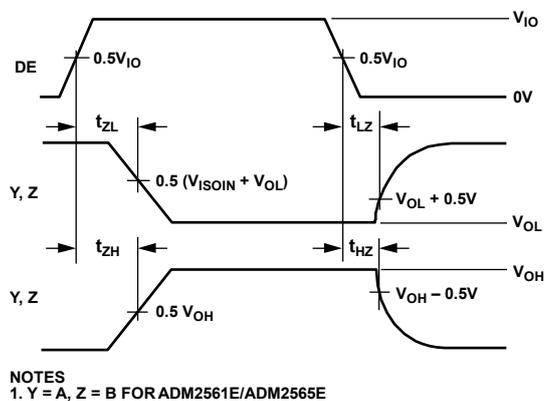


図 5. ドライバのイネーブ爾またはディスエーブ爾のタイミング（試験回路は図 43 を参照）

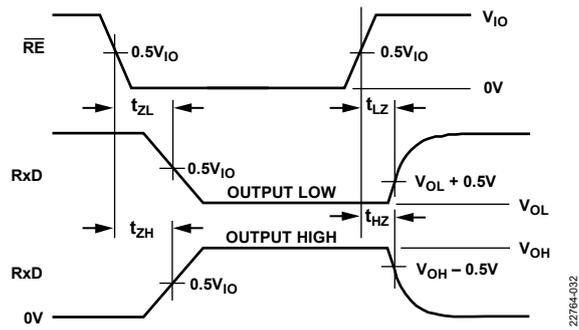
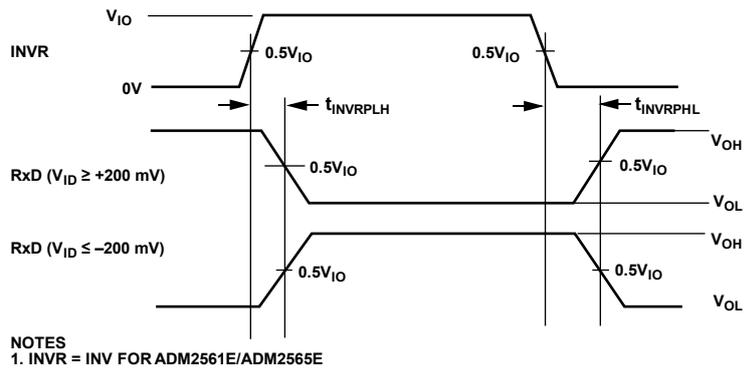
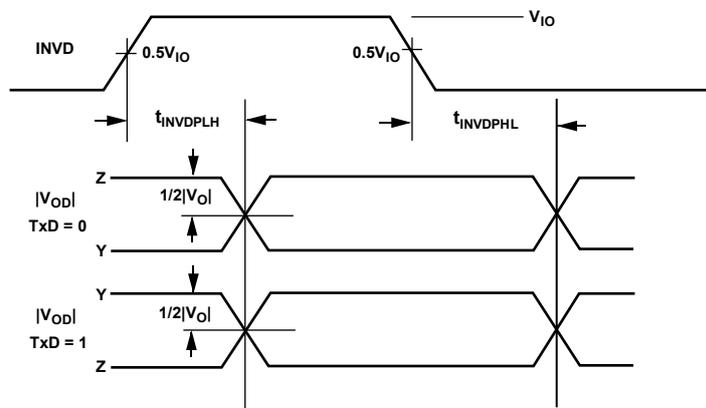


図 6. レシーバーのイネーブルまたはディスエーブルのタイミング (試験回路は図 45 を参照)



NOTES
1. INVR = INV FOR ADM2561E/ADM2565E

図 7. レシーバー・ケーブルの反転タイミング



NOTES
1. INVD = INV, Y = A, Z = B FOR ADM2561E/ADM2565E

図 8. ドライバ・ケーブルの反転タイミング

パッケージ特性

表 4.

Parameter	Symbol	Min	Typ	Max	Unit	Test Conditions/Comments
Resistance (Input to Output) ¹	R _{I-O}		10 ¹³		Ω	
Capacitance (Input to Output) ¹	C _{I-O}		2.2		pF	f = 1 MHz
Input Capacitance ²	C _I		3.0		pF	Input capacitance

¹ デバイスは 2 端子デバイスと見なします。ピン 1 とピン 14、およびピン 15 とピン 28 を互いに短絡してください。

² 入力容量は任意の入力データ・ピンとグラウンドの間の値です。

適用規格

詳細については www.analog.com/jp/icouplersafety を参照してください。

表 5. ADM2561E/ADM2563E/ADM2565E/ADM2567E の認定規格

UL (申請中)	CSA (申請中)	VDE (申請中)	CQC (申請中)
UL 1577 Component Recognition Program による認定 ¹	CSA Component Acceptance Notice 5A による認定	DIN V VDE 0884-11 により認定の予定 ²	CQC11-471543-2012 による認定
単一保護、3kV rms	CSA 62368-1-14、EN 62368-1:2014/A11:2017、および IEC 62368-1:2014 second edition : 800V rms (1131V peak) の基本絶縁 400V rms (565V peak) の強化絶縁 IEC 60601-1 Edition 3.1 : 1MOPP (患者保護手段)、 250V rms (354V peak) CSA 61010-1-12 および IEC 61010-1 third edition : 1 次回路 300V rms、2 次回路 800V rms (1131V peak) の基本絶縁 1 次回路 300V rms、2 次回路 400V rms (565V peak) の強化絶縁	基本絶縁 : 動作電圧 (V _{IOWM}) = 400V rms 繰返し最大電圧 (V _{IORM}) = 565V peak サージ絶縁電圧 (V _{IOSM}) = 10kV peak 最大許容過電圧 (V _{IOTM}) = 8000V peak 強化絶縁 : 動作電圧 (V _{IOWM}) = 330V rms 繰返し最大電圧 (V _{IORM}) = 466 V peak サージ絶縁電圧 (V _{IOSM}) = 6.25 kV peak 最大許容過電圧 (V _{IOTM}) = 8000V peak	GB4943.1 -2011 : 800V rms (1131V peak) の基本絶縁 400V rms (565V peak) の強化絶縁
ファイル (申請中)	ファイル 205078 (基本絶縁、強化絶縁は申請中)	ファイル (申請中)	ファイル (申請中)

¹ UL 1577 に従い、ADM2561E/ADM2563E/ADM2565E/ADM2567E はそれぞれ、3600V rms 以上の絶縁試験電圧を 1 秒間加える試験で実証されています。

² DIN V VDE 0884-11 に従い、ADM2561E/ADM2563E/ADM2565E/ADM2567E にはそれぞれ、1060V peak 以上の絶縁テスト電圧を 1 秒間加える耐電圧試験で実証されています (部分放電検出限界 = 5 pC)。

絶縁および安全性関連の仕様

表 6. 安全に関係する重要な寸法と材料特性

パラメータ	記号	値	単位	テスト条件/コメント
Rated Dielectric Insulation Voltage		3	kV rms	1 分間隔
Minimum External Air Gap (Clearance)	L(I01)	8.3	mm	入力端子から出力端子までを測定、空気中の最短距離
Minimum External Tracking (Creepage)	L(I02)	8.3	mm	入力端子から出力端子までを測定、ボディに沿った最短距離
Minimum Clearance in the Plane of the Printed Circuit Board (PCB Clearance)	L (PCB)	8.1	mm	PCB 実装面の空中で、入力端子と出力端子の間の直線距離を測定
Minimum Internal Gap (Internal Clearance)		22	μm min	絶縁体を介した絶縁距離
Tracking Resistance (Comparative Tracking Index)	CTI	>600	V	DIN IEC 112/VDE 0303 Part 1
Material Group		I		材料グループ (DIN VDE 0110: 1989-01、表 1)

DIN VDE V 0884-11 (VDE V 0884-11) 絶縁特性 (申請中)

ADM2561E/ADM2563E/ADM2565E/ADM2567E の強化された電気絶縁が適しているのは、安全性限界データ範囲内に限られます。安全性データの維持は、保護回路によって確保する必要があります。パッケージ表面のアスタリスク (*) マーキングは、DIN VDE V 0884-11 認定の製品であることを表します。

表 7.

説明	テスト条件/コメント	記号	特性	単位
CLASSIFICATIONS Installation Classification per DIN VDE V 0110 for Rated Mains Voltage ≤ 150 V rms ≤ 300 V rms ≤ 400 V rms Climatic Classification Pollution Degree	DIN VDE V 0110、表 1 による		I to IV I to II I 40/105/21 2	
VOLTAGE Maximum Working Insulation Voltage Maximum Repetitive Peak Insulation Voltage Input to Output Test Voltage Method b1 Method a After Environmental Tests, Subgroup 1 After Input and/or Safety Test, Subgroup 2/Subgroup 3 Highest Allowable Overvoltage Surge Isolation Voltage, Basic Surge Isolation Voltage, Reinforced	$V_{IORM} \times 1.875 = V_{PR}$ 、100%出荷テスト、 $t_m = 1$ 秒、部分放電 $< 5pC$ $V_{IORM} \times 1.5 = V_{pd(m)}$ 、 $t_{mi} = 60$ 秒、 $t_m = 10$ 秒、部分放電 $< 5pC$ $V_{IORM} \times 1.2 = V_{pd(m)}$ 、 $t_{mi} = 60$ 秒、 $t_m = 10$ 秒、部分放電 $< 5pC$ トランジェント過電圧、 $t_{TR} = 10$ 秒 ピーク電圧 (V_{PEAK}) = 10kV、1.2 μs の立上がり時間、50 μs の 50%立下がり時間 $V_{PEAK} = 10kV$ 、1.2 μs の立上がり時間、50 μs の 50%立下がり時間	V_{IOWM} V_{IORM} V_{PR} V_{IOTM} V_{IOSM} V_{IOSM}	400 565 1060 848 678 8000 10,000 6250	V rms V peak V peak V peak V peak V peak V peak
SAFETY LIMITING VALUES Case Temperature Total Power Dissipation at $T_A = 25^\circ C$ Insulation Resistance at T_S	故障発生時に許容される最大値 $V_{IO} = 500V$	T_S P_S R_S	150 2.87 $> 10^9$	$^\circ C$ W Ω

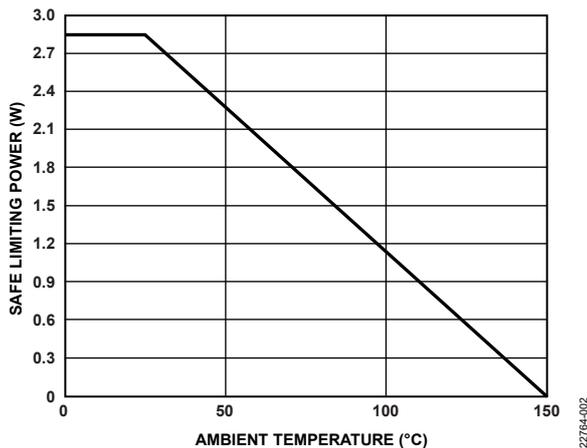


図 9.28 ピン標準スモール・アウトライン、ワイド・ボディ、精細ピッチ (SOIC_W_FP) パッケージの熱デレーティング曲線、安全限界値と周囲温度の依存関係 (DIN VDE V 0884-11 による)

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。すべての電圧は、それぞれのグラウンドを基準とします。

表 8.

Parameter	Rating
V_{CC} to GND_1	-0.5 V to +6.0 V
V_{IO} to GND_1	-0.5 V to +7.0 V
Digital Input Voltage (DE, \overline{RE} , TxD, INV, INVR, INVD) to GND_1	-0.3 V to $V_{IO} + 0.3$ V
Digital Output Voltage (RxD) to GND_1	-0.3 V to $V_{IO} + 0.3$ V
Driver Output/Receiver Input Voltage (A, B, Y, Z) to GND_2	-9 V to +14 V
V_{SEL} to GND_2	-0.5 V to +7.0 V
Operating Temperature Range	-40°C to +105°C
Storage Temperature Range	-55°C to +150°C
Lead Temperature	
Soldering (10 sec)	260°C
Vapor Phase (60 sec)	215°C
Infrared (15 sec)	220°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、PCB の設計と動作環境に直接関連します。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JA} は、1 立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲温度の間の熱抵抗です。

表 9. 熱抵抗

Package Type	θ_{JA}	Unit
RN-28-1 ¹	43.45	°C/W

¹ 熱抵抗のシミュレーション値は、バイアスのない JEDEC 2S2P サーマル・テスト・ボードに基づいています。JEDEC JESD-51 を参照してください。

表 10. 最大連続動作電圧^{1, 2}

Parameter	Max	Unit	Reference Standard
AC Voltage			
Bipolar Waveform			
Basic Insulation	565	V peak	50-year minimum lifetime
Reinforced Insulation	565	V peak	50-year minimum lifetime
Unipolar Waveform			
Basic Insulation	1131	V peak	50-year minimum lifetime
Reinforced Insulation	1131	V peak	50-year minimum lifetime
DC Voltage			
Basic Insulation	565	V dc	50-year minimum lifetime
Reinforced Insulation	565	V dc	50-year minimum lifetime

¹ 絶縁バリアに加わる連続電圧の大きさを意味します。詳細については、**絶縁寿命**のセクションを参照してください。

² 材料グループ I、汚染度 II について見積もられた値。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです。対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 による人体モデル (HBM)。

ANSI/ESDA/JEDEC JS-002 による帯電デバイス・モデル (CDM)。

国際電気標準会議 (IEC) による電磁両立性：IEC 61000-4-2 の Part 4-2 (IEC)

ADM2561E/ADM2563E/ADM2565E/ADM2567E の ESD 定格

表 11. ADM2561E/ADM2563E/ADM2565E/ADM2567E、28 ピン SOIC_W_FP

ESD Model	Withstand Threshold (kV)	Class
HBM	±4	3A
CDM	±1.25	C5
IEC ¹	±12 (contact discharge) to GND_2	Level 4
	±15 (air discharge) to GND_2	Level 4
	±8 (across isolation barrier) to GND_1	Level 4 ²

¹ ピン A、ピン B、ピン Y、およびピン Z のみ。

² 絶縁バリア越しのクリアランスによって制限されます。

ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

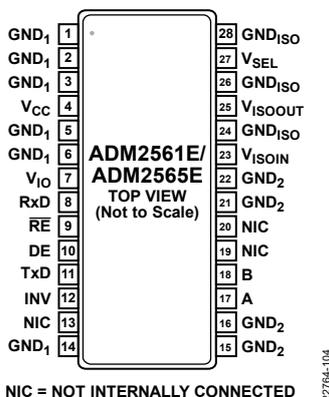


図 10. ADM2561E/ADM2565E のピン配置

表 12. ADM2561E/ADM2565E のピン機能の説明

ピン番号	記号	説明
1, 2, 3, 5, 6, 14	GND ₁	グラウンド1、ロジック側。
4	V _{CC}	3.0V~3.6V、または 4.5V~5.5V のロジック側電源。V _{CC} と GND ₁ (ピン1、ピン2、ピン3) の間には、10μF と 0.1μF のデカップリング・コンデンサを接続することを推奨します。
7	V _{IO}	1.7V~5.5V のロジック側フレキシブル I/O 電源。V _{IO} と GND ₁ (ピン5とピン6) の間には、0.1μF のデカップリング・コンデンサを接続することを推奨します。
8	RxD	レシーバー出力データ。INV ピンがロジック・ローの場合、この出力は (A - B) ≥ -30mV でハイになり、(A - B) ≤ -200mV でローになります。INV ピンがハイの場合、この出力は (A - B) ≤ 30mV でハイになり、(A - B) ≥ 200mV でローになります。この出力は、レシーバーがディスエーブルされているときに REピンをハイに駆動することによってスリーステートになります。
9	RE	レシーバー・イネーブル入力。このピンはアクティブ・ロー入力です。この入力をローに駆動するとレシーバーがイネーブルになり、ハイに駆動するとレシーバーがディスエーブルになります。
10	DE	ドライバ出力イネーブル。このピンがハイ・レベルの場合は、ドライバの差動出力 Y と Z がイネーブルされます。ロー・レベルの場合は、これらの出力が高インピーダンス状態になります。
11	TxD	送信データ入力。この入力には、ドライバで転送するデータが適用されます。INV ピンがロジック・ハイの場合、この入力に送られたデータは反転されます。
12	INV	反転をイネーブル。このピンはアクティブ・ハイ入力です。このピンをハイに駆動すると、入力される TxD 信号、レシーバーの A 入力、および B 入力が反転されます。
13, 19, 20	NIC	内部では未接続。このピンは、内部接続されていません。
15, 16, 21, 22	GND ₂	内蔵 RS-485 トランシーバー用の絶縁グラウンド2 (バス側)。
17	A	非反転ドライバ出力/レシーバー入力。
18	B	反転ドライバ出力/レシーバー入力。
23	V _{ISOIN}	絶縁型電源入力。このピンは、BLM15HD182SN1 フェライト 1 個を介して、外部で V _{ISOOUT} (ピン25) に接続する必要があります。V _{ISOIN} (ピン23) と GND ₂ (ピン21) の間には、10μF のリザーバ・コンデンサと 0.1μF のデカップリング・コンデンサを接続することを推奨します。
24, 26	GND _{ISO}	絶縁型電源のグラウンド。これらのピンは外部でピン28に接続する必要があります。
25	V _{ISOOUT}	絶縁型電源出力。このピンは、BLM15HD182SN1 フェライト 1 個を介して、外部で V _{ISOIN} (ピン23) に接続する必要があります。V _{ISOOUT} と GND _{ISO} (ピン28) の間には、0.1μF のデカップリング・コンデンサを接続することを推奨します。
27	V _{SEL}	出力電圧の選択。V _{SEL} = V _{ISO} のときの V _{ISO} の設定点は 5.0V、V _{SEL} = GND _{ISO} のときの V _{ISO} の設定点は 3.3V です。
28	GND _{ISO}	絶縁型電源のグラウンド。このピンは、BLM15HD182SN1 フェライト 1 個を介して、外部で GND ₂ (ピン22) に接続する必要があります。

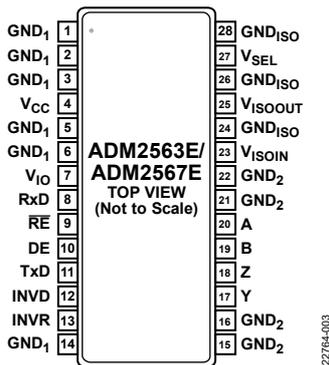


図 11. ADM2563E/ADM2567E のピン配置

表 13. ADM2563E/ADM2567E のピン機能の説明

ピン番号	記号	説明
1, 2, 3, 5, 6, 14	GND ₁	グラウンド 1、ロジック側。
4	V _{CC}	3.0V~3.6V、または 4.5V~5.5V のロジック側電源。V _{CC} と GND ₁ (ピン 1、ピン 2、ピン 3) の間には、10μF と 0.1μF のデカップリング・コンデンサを接続することを推奨します。
7	V _{IO}	1.7V~5.5V のロジック側フレキシブル入出力 (I/O) 電源。V _{IO} と GND ₁ (ピン 5 とピン 6) の間には、0.1μF のデカップリング・コンデンサを接続することを推奨します。
8	RxD	レシーバー出力データ。INVR ピンがロジック・ローの場合、この出力は (A - B) ≥ -30mV でハイになり、(A - B) ≤ -200mV でローになります。INVR ピンがハイの場合、この出力は (A - B) ≤ 30mV でハイになり、(A - B) ≥ 200mV でローになります。この出力は、レシーバーがディスエーブルされているときに RE ピンをハイに駆動することによってスリーステートになります。
9	RE	レシーバー・イネーブル入力。このピンはアクティブ・ロー入力です。この入力をローに駆動するとレシーバーがイネーブルになり、ハイに駆動するとレシーバーがディスエーブルになります。
10	DE	ドライバ出力イネーブル。このピンがハイ・レベルの場合は、ドライバの差動出力 Y と Z がイネーブルされます。ロー・レベルの場合は、これらの出力が高インピーダンス状態になります。
11	TxD	送信データ入力。この入力には、ドライバで転送するデータが適用されます。INVD ピンがロジック・ハイの場合、この入力に送られたデータは反転されます。
12	INVD	ドライバ反転イネーブル。このピンはアクティブ・ハイ入力です。このピンをハイに駆動すると、入力される TxD 信号が反転されます。
13	INVR	レシーバー反転イネーブル。このピンはアクティブ・ハイ入力です。このピンをハイに駆動すると、レシーバーの A 入力と B 入力が反転されます。
15, 16, 21, 22	GND ₂	内蔵 RS-485 トランシーバー用の絶縁グラウンド 2 (バス側)。
17	Y	ドライバ非反転出力。
18	Z	ドライバ反転出力。
19	B	レシーバー反転入力。
20	A	レシーバー非反転入力。
23	V _{ISOIN}	絶縁型電源入力。このピンは、BLM15HD182SN1 フェライト 1 個を介して、外部で V _{ISOOUT} (ピン 25) に接続する必要があります。V _{ISOIN} (ピン 23) と GND ₂ (ピン 21) の間には、10μF のリザーバ・コンデンサと 0.1μF のデカップリング・コンデンサを接続することを推奨します。
24, 26	GND _{ISO}	絶縁型電源のグラウンド。これらのピンは外部でピン 28 に接続する必要があります。
25	V _{ISOOUT}	絶縁型電源出力。このピンは、BLM15HD182SN1 フェライト 1 個を介して、外部で V _{ISOIN} (ピン 23) に接続する必要があります。V _{ISOOUT} と GND _{ISO} (ピン 28) の間には、0.1μF のデカップリング・コンデンサを接続することを推奨します。
27	V _{SEL}	出力電圧の選択。V _{SEL} = V _{ISO} のときの V _{ISO} の設定点は 5.0V、V _{SEL} = GND _{ISO} のときの V _{ISO} の設定点は 3.3V です。
28	GND _{ISO}	絶縁型電源のグラウンド。このピンは、BLM15HD182SN1 フェライト 1 個を介して、外部で GND ₂ (ピン 22) に接続する必要があります。

代表的な性能特性

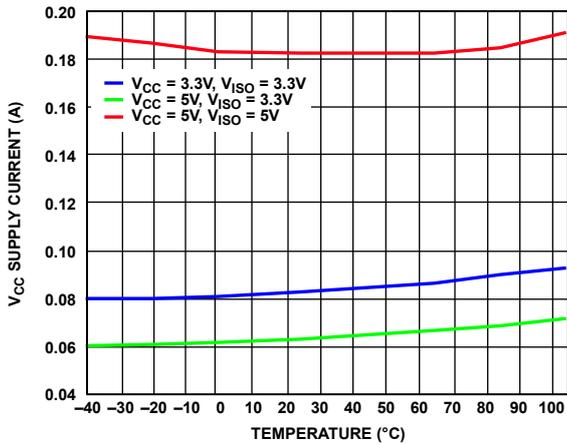


図 12. V_{CC} 電源電流と温度の関係、500kbps、無負荷、500kbps モデル (ADM2561E と ADM2563E)

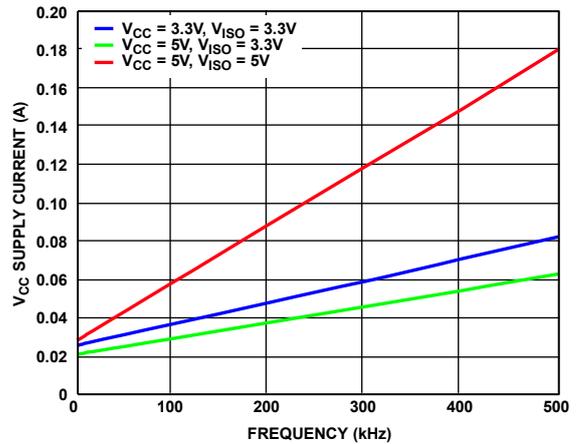


図 15. V_{CC} 電源電流と周波数の関係、 $T_A = 25^\circ\text{C}$ 、無負荷、500kbps モデル (ADM2561E と ADM2563E)

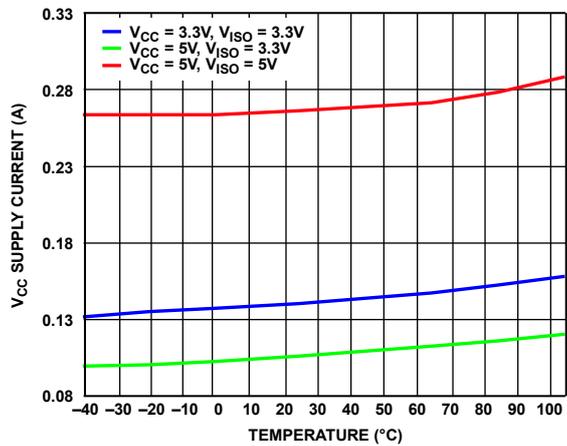


図 13. V_{CC} 電源電流と温度の関係、500kbps、120Ω 負荷、500kbps モデル (ADM2561E と ADM2563E)

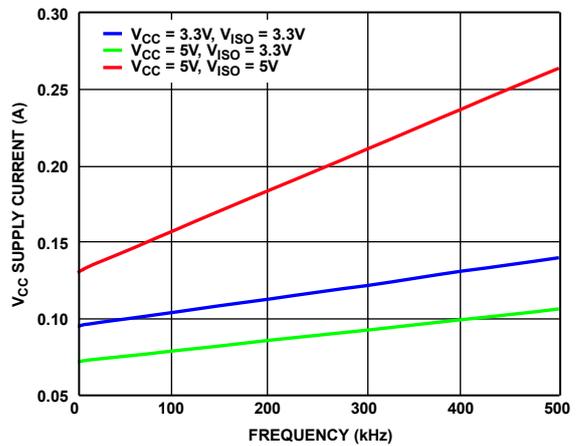


図 16. V_{CC} 電源電流と周波数の関係、 $T_A = 25^\circ\text{C}$ 、120Ω 負荷、500kbps モデル (ADM2561E と ADM2563E)

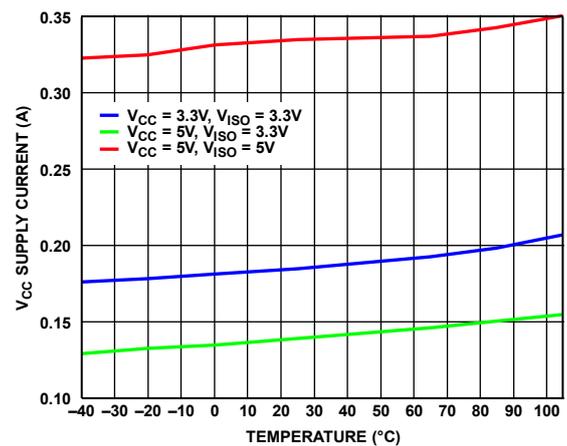


図 14. V_{CC} 電源電流と温度の関係、500kbps、54Ω 負荷、500kbps モデル (ADM2561E と ADM2563E)

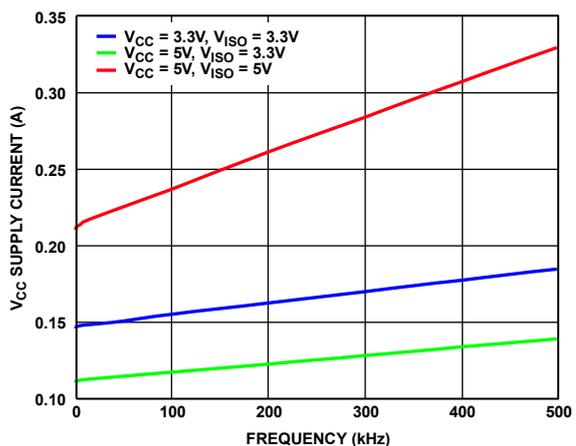


図 17. V_{CC} 電源電流と周波数の関係、 $T_A = 25^\circ\text{C}$ 、54Ω 負荷、500kbps モデル (ADM2561E と ADM2563E)

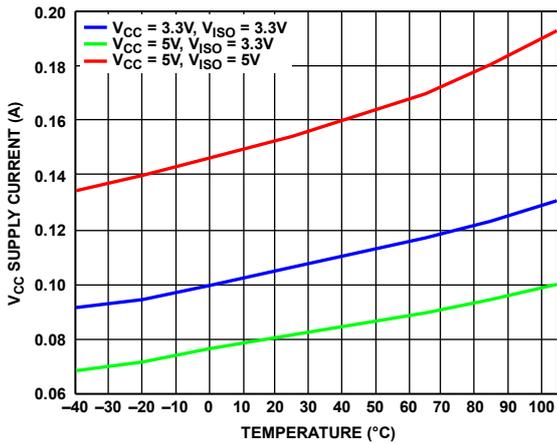


図 18. V_{CC} 電源電流と温度の関係、25Mbps、無負荷、25Mbps モデル (ADM2565E と ADM2567E)

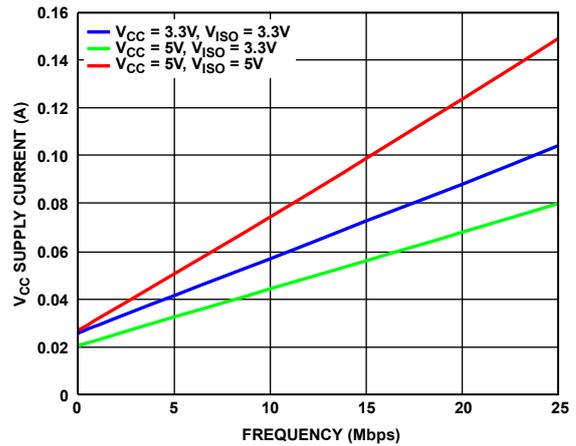


図 21. V_{CC} 電源電流と周波数の関係、T_A = 25°C、無負荷、25Mbps モデル (ADM2565E と ADM2567E)

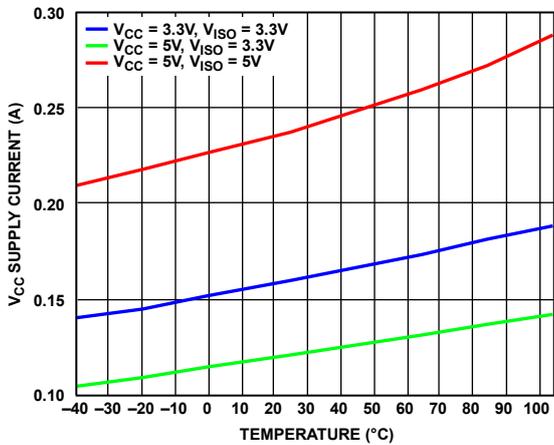


図 19. V_{CC} 電源電流と温度の関係、25Mbps、120Ω 負荷、25Mbps モデル (ADM2565E と ADM2567E)

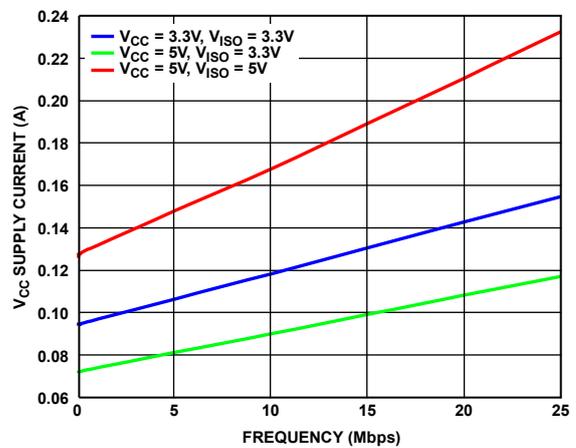


図 22. V_{CC} 電源電流と周波数の関係、T_A = 25°C、120Ω 負荷、25Mbps モデル (ADM2565E と ADM2567E)

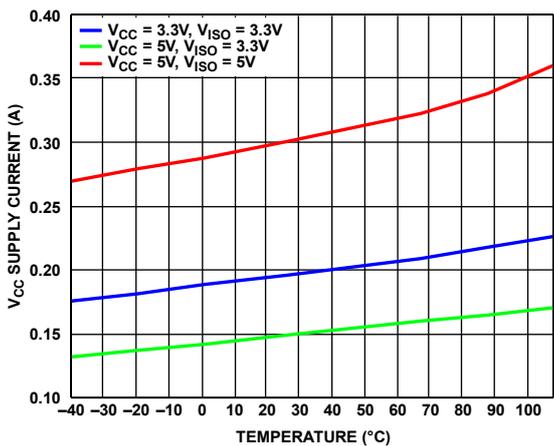


図 20. V_{CC} 電源電流と温度の関係、25Mbps、54Ω 負荷、25Mbps モデル (ADM2565E と ADM2567E)

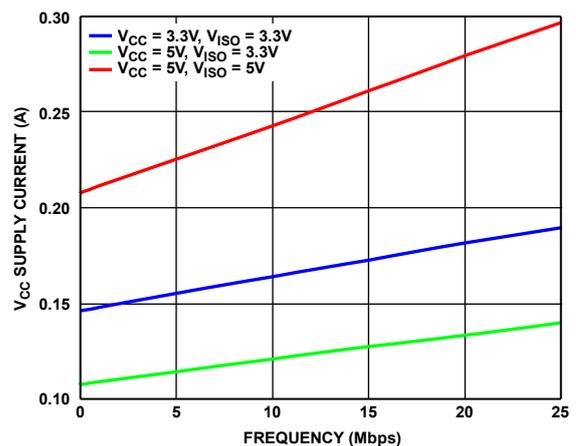


図 23. V_{CC} 電源電流と周波数の関係、T_A = 25°C、54Ω 負荷、25Mbps モデル (ADM2565E と ADM2567E)

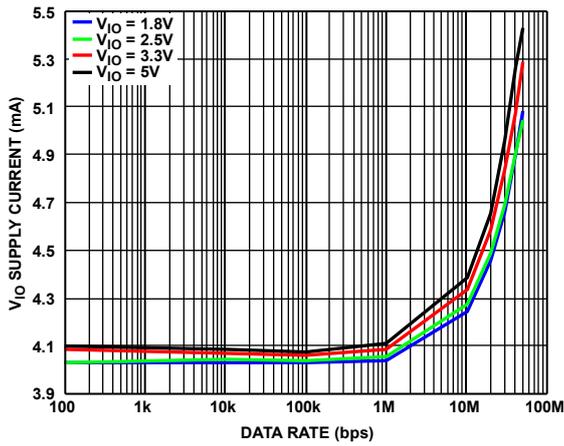


図 24. V_{IO} 電源電流とデータ・レートの関係

22764-007

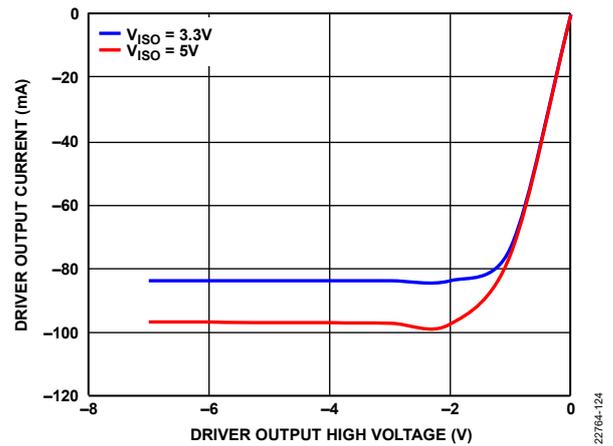


図 27. ドライバ出力電流とドライバ出力高電圧の関係

22764-124

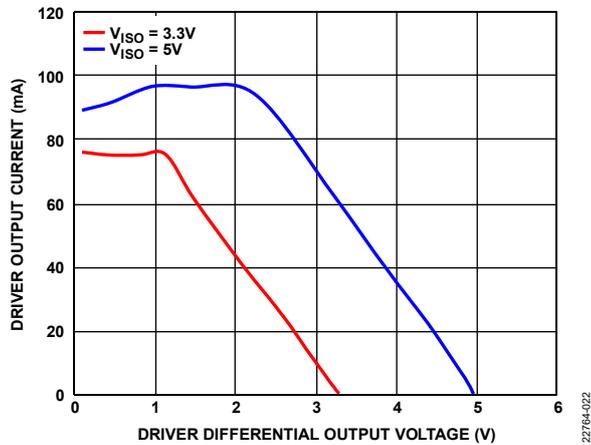


図 25. ドライバ出力電流とドライバ差動出力電圧の関係

22764-022

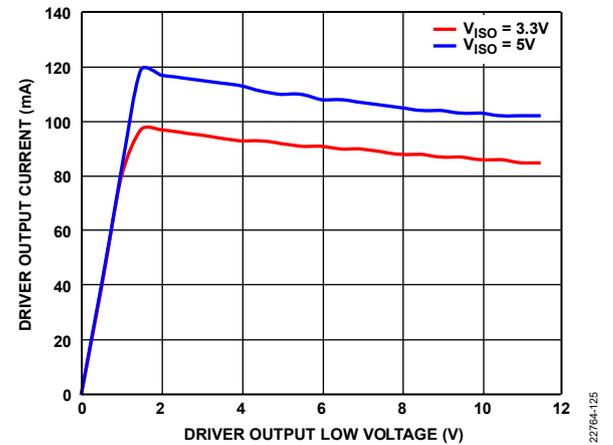


図 28. ドライバ出力電流とドライバ出力低電圧の関係

22764-125

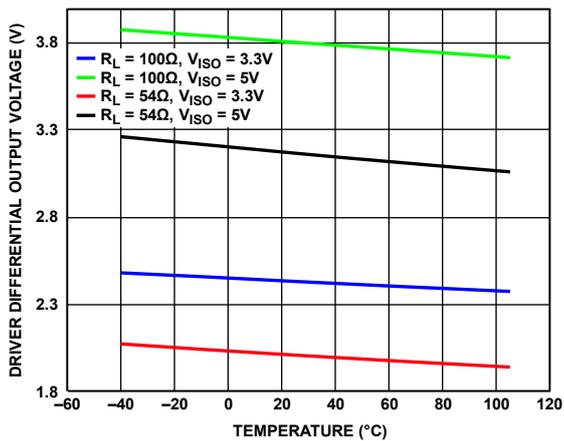


図 26. ドライバ差動出力電圧と温度の関係

22764-220

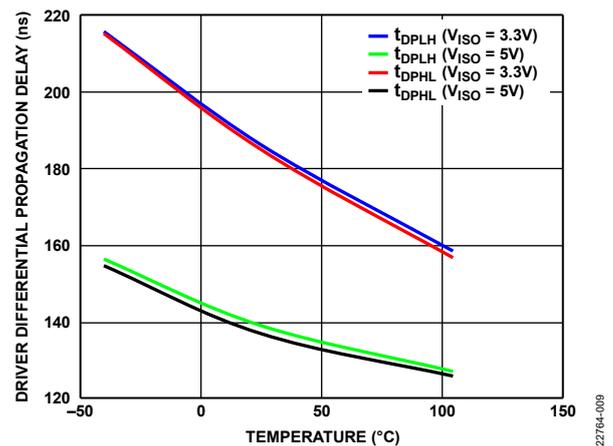


図 29. ドライバ差動伝搬遅延と温度の関係、500kbps モデル (ADM2561E と ADM2563E)

22764-009

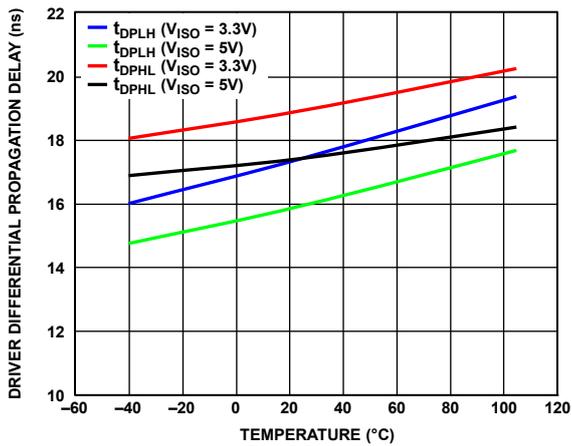


図 30. ドライバ差動伝搬遅延と温度の関係、25Mbps モデル (ADM2565E と ADM2567E)

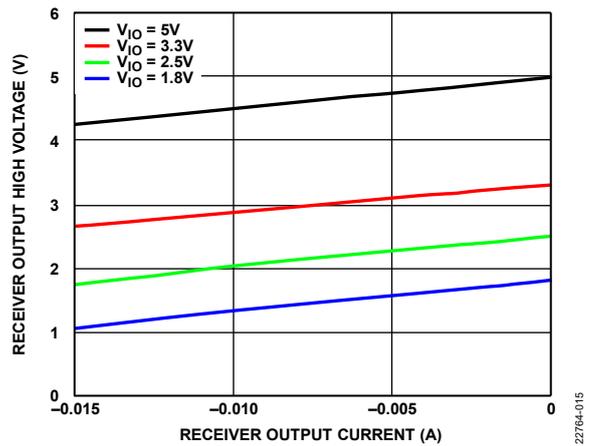


図 33. レシーバー出力高電圧とレシーバー出力電流の関係

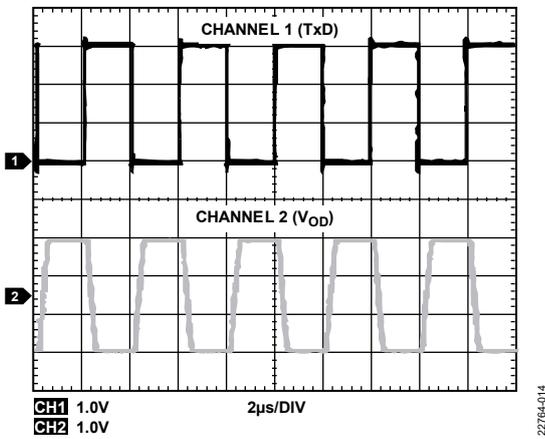


図 31. 500kbps でのトランスミッタ・スイッチング、500kbps モデル (ADM2561E と ADM2563E)

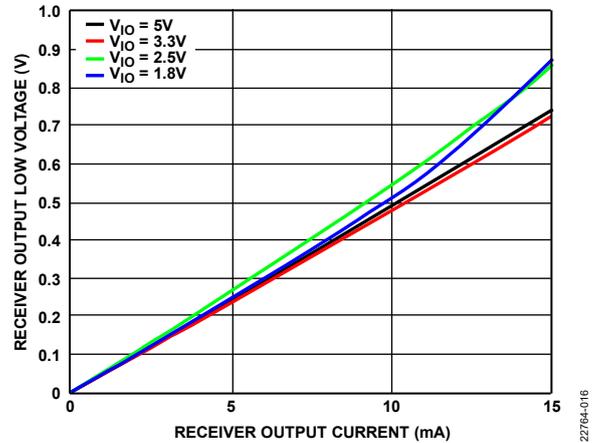


図 34. レシーバー出力低電圧とレシーバー出力電流の関係

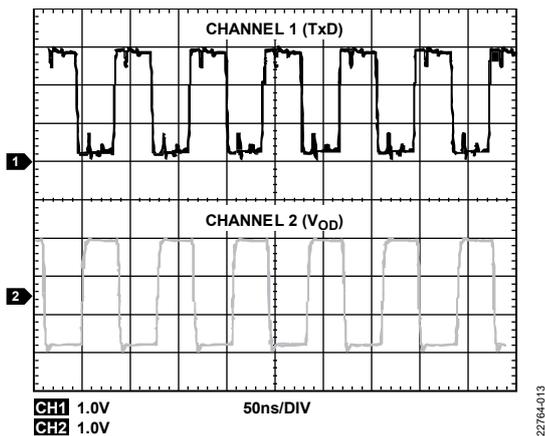


図 32. 25Mbps でのトランスミッタ・スイッチング、25Mbps モデル (ADM2565E と ADM2567E)

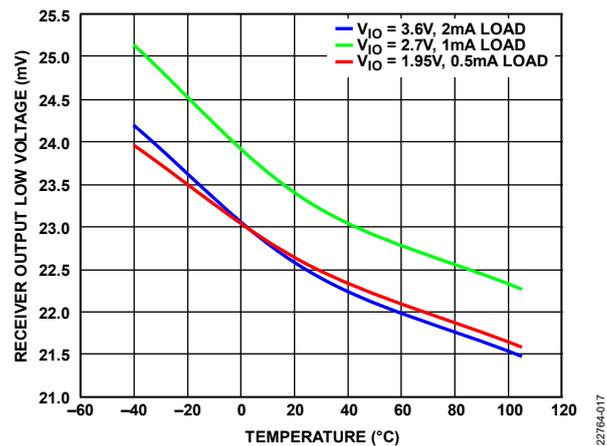


図 35. レシーバー出力低電圧と温度の関係

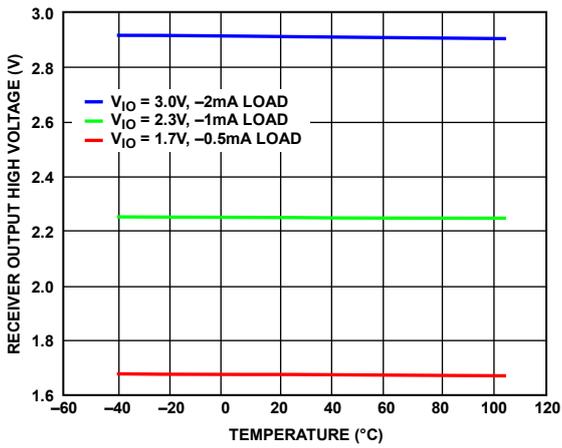


図 36. レシーバー出力高電圧と温度の関係

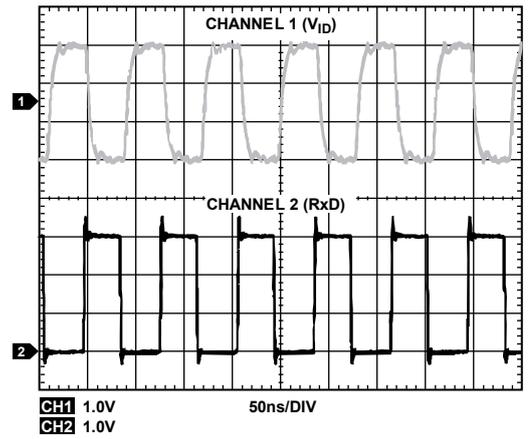


図 38. 25Mbps でのレシーバー・スイッチング

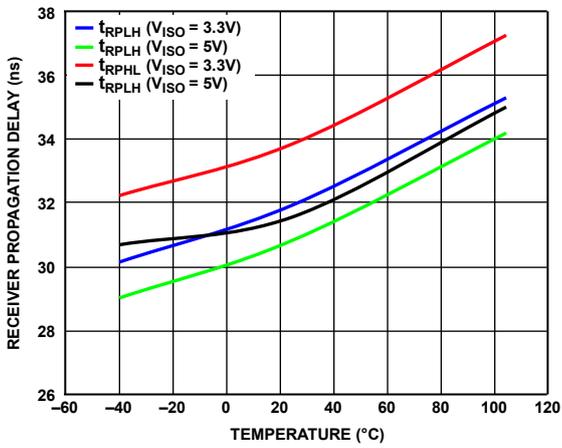


図 37. レシーバー伝搬遅延と温度の関係

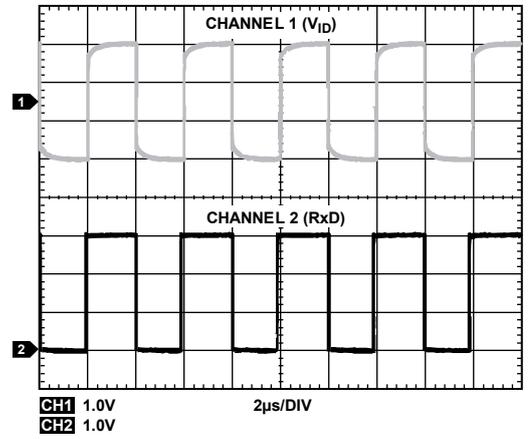


図 39. 500kbps でのレシーバー・スイッチング

動作原理

低 EMI の内蔵 DC/DC コンバータ

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、低放射エミッション (EMI) となるように最適化された柔軟な DC/DC コンバータを内蔵しています。この絶縁型 DC/DC コンバータは、絶縁材料で分離された一連のチップ・スケール共平面コイルで構成されています。上側のコイルを AC 信号で励起することによって電源が絶縁バリアをまたいで磁氣的に結合され、整流とレギュレーションが行われます。上下のコイル間に直接的な電気接続は存在しないので、デバイスの 1 次側と 2 次側はガバナック絶縁された状態に保たれます。

この絶縁型 DC/DC コンバータは 3.3V または 5V の安定化された出力を供給でき、出力電圧は V_{SEL} ロジック・ピンを介して選択できるので、RS-485 トランシーバーの電源レールを最適化することができます。低消費電力のアプリケーションには、3.3V 電源を選択できます。PROFIBUS® のように大きな差動出力電圧を必要とするアプリケーションでは、絶縁型 DC/DC コンバータがサポートしている電源構成を表 14 に示します。

表 14. 絶縁型 DC/DC コンバータの電源構成

V_{SEL} Pin	V_{ISO} Output Supply Voltage	Supported V_{CC} Supply Range
Connected to GND_{ISO}	3.3 V	3 V to 5.5 V
Connected to V_{ISOOUT}	5 V	4.5 V to 5.5 V

内蔵の DC/DC コンバータは放射 EMI を最小限に抑えられるように最適化されており、ロー・コストの表面実装デバイス (SMD) 型のフェライトを 2 個追加することによって、2 層 PCB 上で CISPR32 および EN 55032 クラス B の条件を満たす設計が可能です。これらの放射を最小限に抑えるには、PCB 設計時にレイアウトに関する推奨事項に従ってください。詳細については、[PCB レイアウトと電磁干渉 \(EMI\)](#) のセクションを参照してください。

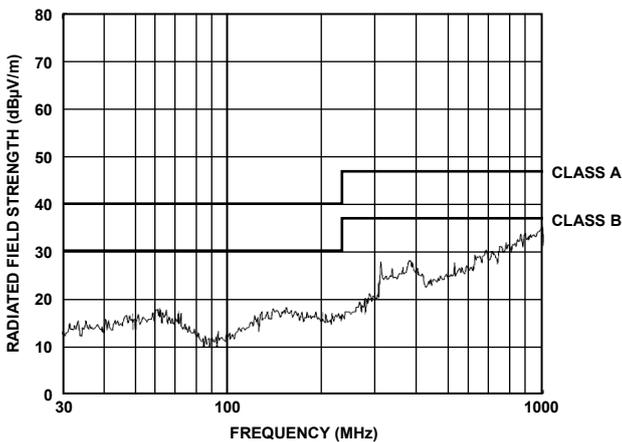


図 48. 低放射エミッションの DC/DC コンバータは 2 層 PCB 上で EN55022 クラス B に十分適合

堅牢な低消費電力デジタル・アイソレータ

ADM2561E/ADM2563E/ADM2565E/ADM2567E は低消費電力のデジタル・アイソレータを備えており、デバイスの 1 次側と 2 次側はガバナック絶縁されています。オンオフ・キーイング変調方式で共平面トランス・コイルを使用すれば、放射エミッションを最小限に抑えながら、絶縁バリア越しに高いデータ・スループットを実現できます。このアーキテクチャは、デバイスの全温度範囲と全電源範囲にわたって $250\text{kV}/\mu\text{s}$ を超えるコモンモード・トランジェントを備えた、堅牢なデジタル・アイソレータを提供します。

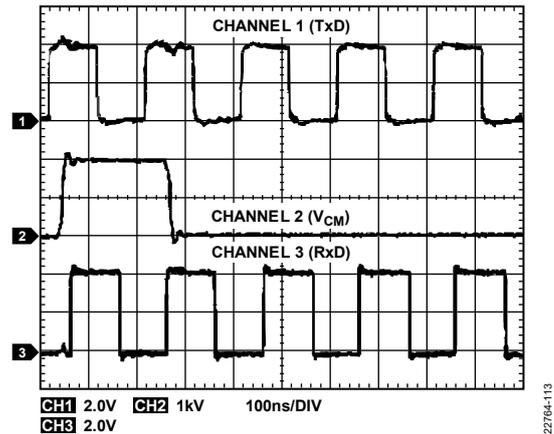


図 49. $250\text{kV}/\mu\text{s}$ を超えるコモンモード・トランジェントが存在する場合でも正しいスイッチングを実現

高いドライバ差動出力電圧

ADM2561E/ADM2563E/ADM2565E/ADM2567E はドライバ出力インピーダンスの小さいアナログ・デバイス独自のトランスミッタ・アーキテクチャを採用しているため、大きなドライバ差動出力電圧が得られます。このアーキテクチャは、長いケーブルを介してデバイスを使用する場合に特に有効です。ケーブルが長い場合は、伝送ラインの DC 抵抗が信号減衰を支配するためです。これらのアプリケーションでは、差動電圧を大きくするとノイズ・マージンが改善されて、より長いケーブルを使って伝送できるようになります。更に、5V トランシーバーとして使用する場合 ($V_{SEL} = V_{ISO}$)、ADM2561E/ADM2563E/ADM2565E/ADM2567E は PROFIBUS の条件である 2.1V 以上の差動電圧を出力します。

IEC61000-4-2 の ESD 保護

ESD は、近距離での接触によって発生するか、電解によって誘導される異なる電位をもつ物体間での急激な静電荷の移動です。ESD が発生すると、瞬時に高電流が流れます。動作中にシステム外部で発生する ESD 現象に対する耐性を判断することが、IEC 61000-4-2 試験の主な目的です。IEC 61000-4-2 では、接触放電と空気放電の 2 つのカップリング方法を使用した試験について説明しています。接触放電とは、放電ガンと試験対象の装置 (EUT) が直接接触することを意味します。空気放電の試験では、放電ガンの充電された電極を EUT に向けて、空気のギャップをまたいで円弧状に放電が発生するまで、電極を移動します。

放電ガンは、EUT と直接接触しません。湿度、温度、気圧、距離、EUT への接近速度など、多数の要素が空気放電試験の結果と再現性に影響を与えます。気中放電試験は、実際の ESD 現象を接触放電試験より正確に表現できますが、再現性はあまり良くありません。そのため、接触放電の方が試験方法として推奨されます。試験中、データ・ポートは 10 回以上の正/負の単発放電の影響を受けます。試験電圧の選択は、システム的环境によって決定します。IEC 61000-4-2 規格に記載されている 8kV の接触放電の波形を **図 50** に示します。主な波形のパラメータには、1ns 未満の立上がり時間と約 60ns のパルス幅があります。

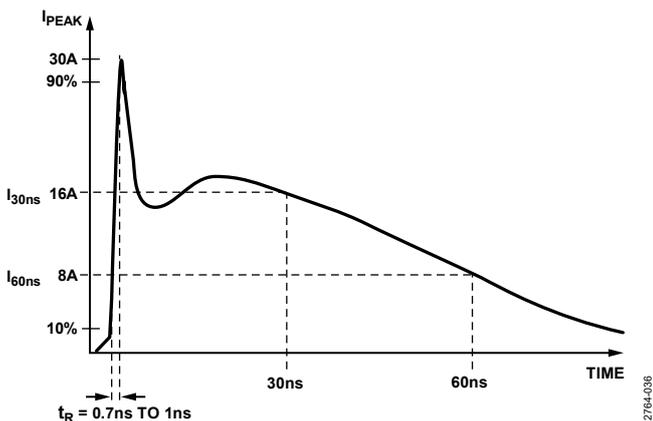


図 50. IEC61000-4-2 ESD 波形 (8kV)

図 51 では、8kV の HBM ESD 波形と、IEC 61000-4-2 規格の 8kV 接触放電の電流波形を比較しています。**図 51** は、2 つの規格で仕様規定された波形の形状とピーク電流 (I_{PEAK}) が異なることを示しています。IEC 61000-4-2 の 8kV パルスに関連付けられたピーク電流は 30A で、HBM ESD に対応するピーク電流は 1/5 未満の 5.33A です。その他の違いは、初期電圧スパイクの立上がり時間にあります。HBM ESD 波形に関連付けられた 10ns と比較すると、IEC 61000-4-2 の ESD では、立上がり時間が 1ns と短くなります。IEC ESD 波形に関連付けられた電力量は、HBM ESD 波形の電力量よりも非常に大きくなっています。HBM ESD 規格では、EUT は 3 回にわたる正/負の放電が必要なのに対し、IEC ESD 規格では、10 回にわたる正/負の放電試験が必要になります。

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、IEC61000-4-2 規格に従い、RS-485 バス・ピン (A、B、Y、Z) と GND₂ 間での接触 ESD 保護の定格が ±12kV、気中 ESD 保護の定格が ±15kV に設定されています。この絶縁バリアは、バス・ピンと GND₁ の間に ±8kV の接触放電保護を提供します。IEC 61000-4-2 の ESD 定格に対応するこれらのデバイスは、様々なレベルの HBM ESD 保護機能を備えた他の RS-485 トランシーバーよりも、過酷な環境での動作に適しています。

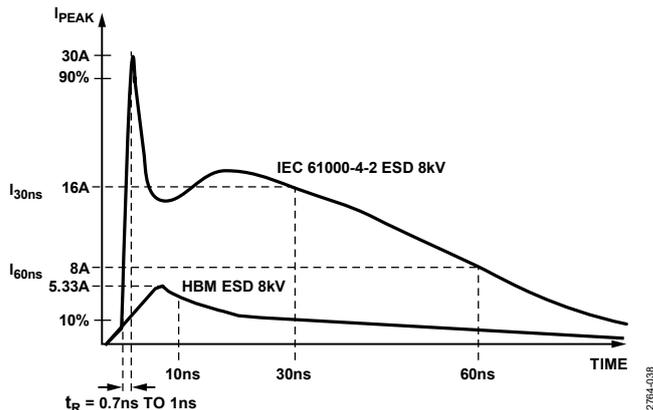


図 51. HBM ESD 8kV 波形と比較した IEC 61000-4-2 ESD 8kV 波形

真理値表

表 16 と **表 17** では **表 15** に示す略語を使用しています。V_{IO} は、DE ピン、TxD ピン、RE ピン、RxD ピン、INVR ピン、INVD ピンのみに給電を行います。

表 15. 真理値表の略語

Letter	Description
H	High level
I	Indeterminate
L	Low level
X	Any state
Z	High impedance (off)

表 16. 転送の真理値表

Supply Status		Inputs			Outputs	
V _{CC}	V _{IO}	DE	TxD	INVD	Y	Z
On	On	H	H	L	H	L
On	On	H	H	H	L	H
On	On	H	L	L	L	H
On	On	H	L	H	H	L
On	On	L	X	X	Z	Z
On	Off	X	X	X	Z	Z
Off	X	X	X	X	Z	Z

表 17. 受信の真理値表

Supply Status		Inputs			Output
V _{CC}	V _{IO}	A - B	INVR	RE	RxD
On	On	≥ -0.03 V	L	L	H
On	On	≤ 0.03 V	H	L	H
On	On	≤ -0.2 V	L	L	L
On	On	≥ 0.2 V	H	L	L
On	On	-0.2 V < A - B < -0.03 V	L	L	I
On	On	0.03 V < A - B < 0.2 V	H	L	I
On	On	Inputs open/shorted	X	L	H
X	On	X	X	H	Z
X	Off	X	X	X	I
Off	On	X	X	L	I

レシーバーのフェイルセーフ

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、すべてのドライバが無効になった状態でレシーバー入力が短絡、オープン、または終端された転送ラインに接続されている場合に、ロジック・ハイのレシーバー出力を確保します。レシーバーの反転機能を無効化した場合 (INV/INVR = 0V)、フェイルセーフ・ロジックのハイ出力は、レシーバーの入力閾値を-30mV から-200mV までの間に設定することによって得られます。レシーバーの差動入力電圧 (A - B) が-30mV 以上の場合、RxD ピンはロジック・ハイになります。A - B 入力が-200mV 以下の場合、RxD はロジック・ローになります。反転レシーバー入力の閾値を 30mV から 200mV までの間に設定することによってレシーバーの反転機能を有効化すると (INVR = V_{IO})、フェイルセーフ機能が維持されます。すべてのトランスミッタをディスエーブルにした状態でバスが短絡または終端処理されている場合は、終端抵抗によってレシーバーの差動入力電圧が 0V にプルダウンされ、30mV の最小ノイズ・マージンでロジック・ハイになります。この機能により、通常はフェイルセーフ機能を実装するために必要な外付けのバイアス部品が不要になります。

これらの機能は外部のフェイルセーフ・バイアシング構成と完全な互換性を有しており、フェイルセーフに対応していないレガシー・デバイスを使用したアプリケーションや、追加的なノイズ・マージンを必要とするアプリケーションに使用することができます。外部フェイルセーフ・バイアシングの詳細については、AN-960 アプリケーション・ノート、RS-485/RS-422 回路の実装ガイドを参照してください。

ドライバとレシーバーのケーブル反転

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、取り付け時のエラーを修正するためのケーブル反転機能を備えています。この調整は RS485 トランシーバーを駆動するコントローラのソフトウェアで行うことができ、配線エラーを修正するための設置コストの増加を回避する助けとなります。ADM2563E/ADM2567E は、ドライバまたはレシーバー、もしくはその両方を逆に配線してしまった場合に、これを修正する 2 本の独立したデジタル・ロジック・ピン INVD と INVR を備えています。Y と Z の極性を間違えて配線してしまった場合、ドライバ機能を

修正するには INVD ピンを使用します。A と B の極性を間違えて配線してしまった場合、レシーバー機能を修正するには INVR ピンを使用します。ADM2561E/ADM2565E は半二重デバイスで、トランスミッタとレシーバー両方の極性を修正する 1 本の反転ピン (INV) を備えています。レシーバーを反転する場合、デバイスは、入力が互いに短絡された状態またはオープン・サーキットの状態、ロジック 1 レシーバー出力を 30mV のノイズ・マージンで維持します。反転したレシーバー出力と反転していないレシーバー出力の両方を図 52 に示します。

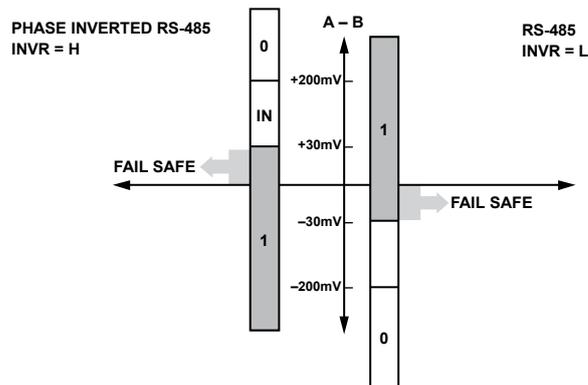


図 52. RS-485 と位相反転した RS-485 の比較

ホット・スワップ入力

通電状態の (いわゆる「ホット」な) バックプレーンに回路基板を挿入すると、電源およびグラウンド・レールからデジタル入力への寄生カップリングが生じます。ADM2561E/ADM2563E/ADM2565E/ADM2567E には、起動時に Y 出力と Z 出力を高インピーダンス状態に保ち、その後正しいデフォルト状態とするための回路が組み込まれています。例えば、V_{IO} と V_{CC} が同時に電源オンになって RE ピンがローになり、DE および TxD ピンがハイになると、Y ピンが予想デフォルトのハイに、Z ピンが予想デフォルトのローにセトリングするまで、Y および Z 出力がハイ・インピーダンスのままになります。

表 18. 製品の概要

Device	Isolation Withstand	Duplex	Maximum Data Rate	Cable Inversion Feature	Package(s) Available
ADM2561E	3 kV	Half	500 kbps ¹	Inversion pin (INV)	28-lead SOIC_W with finer pitch
ADM2563E	3 kV	Full	500 kbps ¹	Separate driver (INVD) and receiver (INVR) inversion	28-lead SOIC_W with finer pitch
ADM2565E	3 kV	Half	25 Mbps	Inversion pin (INV)	28-lead SOIC_W with finer pitch
ADM2567E	3 kV	Full	25 Mbps	Separate driver (INVD) and receiver (INVR) inversion	28-lead SOIC_W with finer pitch

¹ ケーブルが長い場合の共通モード・エミッションを最小限に抑えるため、ドライバ出力のスルー・レートは制限されています。

バス上に 192 台のトランシーバー

標準の RS-485 レシーバー入力インピーダンスは、 $12\text{k}\Omega$ (1 ユニット負荷) です。標準ドライバでは、最大 32 ユニット負荷を駆動できます。ADM2561E/ADM2563E/ADM2565E/ADM2567E トランシーバーは、 $1/6$ ユニット負荷のレシーバー入力抵抗 ($72\text{k}\Omega$ 相当) を備え、192 台のトランシーバーを 1 本の通信ラインに並列で接続できます。ユニット負荷の合計が 32 以下の範囲で、これらのデバイスと他の RS-485 トランシーバーを自由に組み合わせてラインに接続できます。

ドライバ出力保護

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、故障やバスの競合で発生する過度な出力電流と消費電力を防ぐ方法を 2 つ備えています。出力段階における電流制限の保護機能を備えているので、コモンモード電圧範囲全体で短絡から即座に保護されます。更に、サーマル・シャットダウン回路は、ダイ温度が大幅に上昇した場合に、ドライバ出力を強制的に高インピーダンス状態に移行します。この回路は、ダイの温度が 150°C を超えると、ドライバ出力をディスエーブルにするように設計されています。デバイスの温度が下がると、ドライバは 140°C で再度イネーブルになります。

1.7V~5.5V の V_{IO} ロジック電源

ADM2561E/ADM2563E/ADM2565E/ADM2567E は V_{IO} ロジック電源ピンを備えており、電圧が 1.7V まで低下しても動作する柔軟なデジタル・インターフェースを使用できます。 V_{IO} ピンは、信号絶縁の 1 次側、ロジック入力、および RxD 出力に電力を供給します。これらの入力ピンと出力ピンは、ユニバーサル非同期レシーバー/トランスミッタ (UART)、特定用途向け集積回路 (ASIC)、マイクロコントローラなどのロジック・デバイスに接続します。これらのデバイスが ADM2561E/ADM2563E/ADM2565E/ADM2567E の V_{CC} 電源電圧以外の電圧で動作する I/O を使用するアプリケーションでは、ロジック・デバイスと同じ電源レールから V_{IO} 電源に電力を供給することができます。 V_{IO} 電源には 1.7V~5.5V の電源電圧を使用できるので、1.8V、2.5V、3.3V、および 5V デバイスとの通信が可能です。

アプリケーション情報

PCB レイアウトと電磁干渉 (EMI)

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、EN 55032 クラス B と CISPR32 に定める放射エミッションの条件を満たします。また、表面実装技術 (SMT) を使用した外付けのフェライト・ビーズを 2 個使用すれば、余裕を持ってクラス B の制限値を満たします。ステッチング容量などの追加的な軽減手法を用いる必要はなく、システム設計者は、複雑で広い面積を必要とするレイアウトを用いず、2 層 PCB 上で条件に適合した設計を実現することができます。

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、バス側に内部スプリット・パドル・リード・フレームを使用しています。最大限のノイズ抑制を実現するには、RS-485 トランシーバーおよびその他の回路へ電力を送る前に V_{ISOOUT} 信号 (ピン 25) と GND_{ISO} 信号 (ピン 24、26、28) にフィルタをかけて、高周波電流を除去します。このフィルタリングを行うには、2 個の SMT フェライト・ビーズ L1 と L2 を使用することを推奨します。 V_{ISOOUT} と GND_{ISO} の回路サイズも、最小限に保つ必要があります。推奨 PCB レイアウトについては図 53 を参照してください。

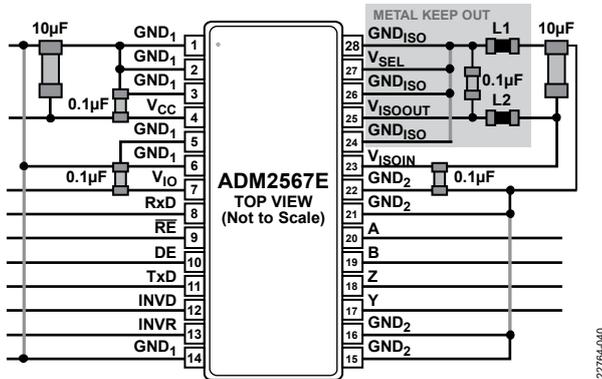


図 53. 推奨プリント回路基板 (PCB) レイアウト

isoPower®内蔵の DC/DC コンバータのスイッチング周波数は、180MHz~400MHz です。これらの周波数のフィルタリングを効果的に行うため、フェライト・ビーズは、100MHz~1GHz の周波数範囲でインピーダンスが約 $2k\Omega$ となるようなものが選択されています。推奨される SMT フェライト・ビーズのいくつかを表 19 に示します。これらのフェライト・ビーズは EN 55032 クラス B への適合を実現するために必要なものですが、システムの機能に必要な訳ではありません。ADM2561E/ADM2563E/ADM2565E/ADM2567E の特性評価はすべて、推奨される BLM15HD182SN1 フェライト・ビーズを使って行われています。

表 19. 表面実装フェライト・ビーズの例

Manufacturer	Device No.
Murata Electronics	BLM15HD182SN1
Taiyo Yuden	BKH1005LM182-T

ADM2561E/ADM2563E/ADM2565E/ADM2567E は、最大負荷時に 500mW を超える電力を消費します。絶縁デバイスにヒート・シンクを適用することはできないので、これらのデバイスは、主に GND_x ピンを通じて PCB へ放熱する方法に依存しています。周囲温度が高い環境でデバイスを使用する場合は、 GND_x ピンから PCB グランド・プレーンへの熱経路を確保してください。切れ目のない GND_1 および GND_2 プレーンを使用することを推奨します。上層側のグラウンド層と内部のグラウンド層の間の熱抵抗を小さい値に抑えれば、チップ内の温度は大幅に下がります。

デバイスの起動

内蔵の *isoPower* で絶縁された DC/DC コンバータを起動して 3.3V または 5V の設定点まで電圧を上げるには、10ms を要します。この起動時間中に、DE ドライバのイネーブル信号をアサートすることは推奨できません。

絶縁型 DC/DC コンバータを 3.3V の出力電圧で動作させるアプリケーションでは (V_{SEL} ピンを GND_{ISO} に接続)、パワーアップ・シーケンス時に V_{CC} 電源レールが 3.135V を超えている必要があります。10ms の起動時間経過後は、3V~5.5V の全範囲で V_{CC} 電源を使用することができます。

最大データ・レートと周囲温度の関係

大きな電流負荷や高周波数の下で使用する場合は、*isoPower* DC/DC コンバータ内の自己発熱効果により、シリコンのジャンクション温度を 150°C 未満に維持した状態で、最大周囲温度が制限されることがあります。この内部消費電力は、電源電圧の構成、スイッチング周波数、RS-485 バスの有効負荷、トランシーバーが送信モードにある時間といったアプリケーションの条件に関係しています。熱的性能も、PCB の設計とシステムの熱的特性に依存しています。

最大負荷状態の RS-485 バス (54Ω のバス抵抗に相当) を $V_{ISO} = 5\text{V}$ で動作させるアプリケーションでは、 V_{CC} 入力電源を 4.75V より高い値に保つことを推奨します。ADM2565E/ADM2567E の使用時にこれが不可能な場合は、最大周囲温度を 85°C に制限するか、動作時の最大データ・レートを 6Mbps に制限してください。ADM2561E/ADM2563E 使用時にこれが不可能な場合は、最大周囲温度を 85°C に制限します。

絶縁型 PROFIBUS ソリューション

ADM2565E は、絶縁型 PROFIBUS ノードの条件を満たすのに最適なドライバを備えています。ADM2565E を PROFIBUS トランシーバーとして使用する場合は、V_{SEL} ピンを V_{ISOOUT} ピンに接続して、5V の絶縁型電源電圧でトランシーバーを動作させます。ADM2565E は以下のような特性を備えており、これによって PROFIBUS アプリケーションでの使用に最適なデバイスとなっています。

- 5V の絶縁型トランシーバー電源。5V の V_{ISO} 出力電源は、RS-485 トランシーバーが最大 12Mbps までのレートに必要な電流に加えて、PROFIBUS 終端ネットワークに必要な 5mA の電流を供給します。
- 出力ドライバは、PROFIBUS 差動出力に必要な条件、またはそれ以上の条件を満たします。トランスミッタの差動出力がいかなる条件下でも 7V_{p-p} を超えないようにするには、トランスミッタの A 出力および B 出力と直列に、10Ω の抵抗を配置します。
- 低伝搬遅延と 10%未満のトランスミッタおよびレシーバー・スキューで、12Mbos の動作を実現する高速タイミング。
- 28pF の低パス・ピン容量。
- PROFIBUS シールド・ケーブルを使って、±1kV までの IEC 61000-4-4 EFT に対するクラス I (データの喪失がない) 耐性を実現可能。500kbps 以下のデータ・レートでは、RxD 出力ピンと GND₁ の間に 470pF のコンデンサを追加することにより、±3kV に対して IEC 61000-4-4 クラス I の性能を実現可能。

EMC、EFT、およびサージ

IEC61000-4-4 の EFT や IEC61000-4-5 のサージといったイベントに対してより高いレベルの保護が求められるアプリケーションでは、外部保護回路を追加して、これらのデバイスの EMC 耐性を更に強化することができます。推奨保護回路については図 54 を参照してください。この回路は、直列に接続した SM712 電圧トランジェント圧縮 (TVS) と 10Ω の耐パルス抵抗を使用して、レベル 4 を超える IEC61000-4-2 ESD 保護と IEC61000-4-4 EFT 保護、およびレベル 2 の IEC61000-4-5 サージ保護を実現します。各種の保護および保護レベルに推奨される部品を、表 20 と表 21 に示します。

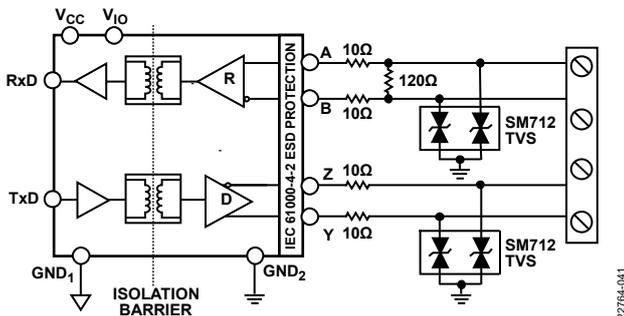


図 54. ESD、EFT、およびサージ保護機能を備えた絶縁型 RS-485 ソリューション

表 20. ESD、EFT、およびサージ保護に推奨される部品

Recommended Components	Part Number
TVS	CDSOT23-SM712
10 Ω Pulse Proof Resistors	CRCW060310R0FKEAHP

表 21. 推奨回路による保護レベル

EMC Standard	Protection Level (kV)
ESD—Contact (IEC61000-4-2)	≥±30 (exceeds Level 4)
ESD—Air (IEC61000-4-2)	≥±30 (exceeds Level 4)
EFT (IEC61000-4-4)	≥±4 (exceeds Level 4)
Surge (IEC61000-4-5)	≥±1 (Level 2)

絶縁寿命

すべての絶縁構造は、十分長い時間にわたり電圧ストレスを加えると、最終的には破壊されます。絶縁性能の低下率は、絶縁の両端に加える電圧波形の特性だけでなく、材料の境界面や材料自体にも依存します。

絶縁劣化には、空気にさらされる表面に沿った破壊と絶縁疲労という注目すべき 2 つのタイプがあります。表面の破損は表面トラッキング現象で、システム・レベルの規格に定められた沿面距離条件を決定する主要な要素となります。絶縁疲労とは、チャージ・インジェクションまたは絶縁材料内部の変位電流により、長時間にわたり絶縁の劣化が生じる現象です。

表面トラッキング

電気安全規格では、表面トラッキングは動作電圧、環境条件、絶縁材料の特性に基づいて表面の最小沿面距離を定めることによって決定されます。安全性規制当局は、部品の表面絶縁について特性評価テストを行い、部品を様々な材料グループに分類しています。材料グループ等級が低いものほど表面トラッキングに対する耐性が高いため、小さい沿面距離で十分に長い寿命を実現できます。特定の動作電圧と材料グループに対する最小沿面距離は、各システム・レベル規格の範囲内にあります。この値は、絶縁をまたぐ合計 rms 電圧、汚染度、材料グループに基づいています。ADM2561E/ADM2563E/ADM2565E/ADM2567E 絶縁型 RS-485 トランシーバー用の材料グループと沿面距離に関する情報については、表 6 を参照してください。

絶縁疲労

疲労による絶縁寿命は、絶縁材の厚さ、材料特性、加わる電圧ストレスによって決まります。アプリケーション動作電圧での製品寿命が十分であることを確認することが重要です。アイソレータがサポートしている耐疲労動作電圧は、耐トラッキング動作電圧と異なる場合があります。トラッキングに該当する動作電圧は、ほとんどの規格で仕様規定されています。

試験とモデリングにより、長期間にわたる性能低下の主な要因は、増分型の損傷を引き起こすポリイミド絶縁体内の変位電流であることが判明しています。絶縁に加わるストレスは、DC ストレスと、AC 成分により時間と共に変化する電圧ストレスに大別できます。DC ストレスは変位電流が存在しないのでほとんど材料疲労を発生させませんが、AC 成分により時間と共に変化する電圧ストレスは疲労を発生させます。

通常、認定文書に記載されている定格は、60Hz のサイン波ストレスに基づいています。このストレスには、ライン電圧からの絶縁が反映されることが理由です。ただし、多くの実用的なアプリケーションでは、バリアをまたぐ 60Hz の AC 電圧と DC 電圧の組み合わせが使用されます (式 1 を参照)。疲労を発生させるのはストレスの AC 部分だけなので、この式は AC rms 電圧を求めると並べ替えることができます (式 2 を参照)。これらの製品で使用されるポリイミド材料の絶縁疲労については、AC rms 電圧が製品寿命を決定します。

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 - V_{DC}^2} \quad (1)$$

または

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2} \quad (2)$$

ここで、

V_{RMS} は、合計 rms 動作電圧。

$V_{AC\ RMS}$ は、動作電圧の時間と共に変化する部分。

V_{DC} は、動作電圧の DC オフセット。

計算とパラメータ使用の例

一般的な電力変換アプリケーションの例を以下に示します。絶縁バリアの一方に AC rms が 240V のライン電圧が存在し、他方に 400V dc のバス電圧が存在するとします。絶縁材料はポリイミドです。デバイスの沿面距離、クリアランス、および寿命を求める際のクリティカル電圧を決めるには、[図 55](#) と以下の式を参照してください。

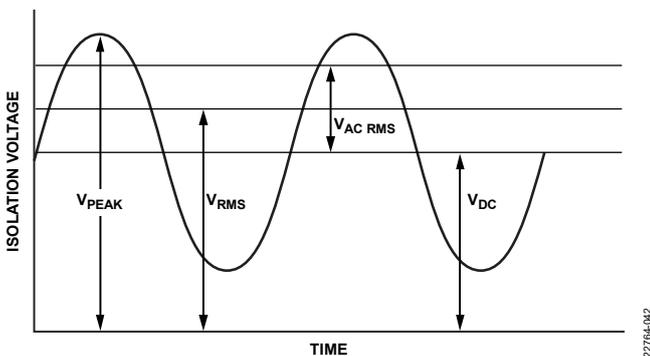


図 55. クリティカル電圧の例

式 1 のバリアの両端にかかる動作電圧は、

$$V_{RMS} = \sqrt{V_{AC\ RMS}^2 - V_{DC}^2}$$

$$V_{RMS} = \sqrt{240^2 - 400^2}$$

$$V_{RMS} = 466\text{V}$$

この V_{RMS} 値は、システムの規格で要求される沿面距離を決定する際に、材料グループおよび汚染度と組み合わせて使用する動作電圧です。

寿命が十分かどうかを判断するには、動作電圧の時間と共に変化する部分を求めます。AC rms 電圧を求めるには、式 2 を使用します。

$$V_{AC\ RMS} = \sqrt{V_{RMS}^2 - V_{DC}^2}$$

$$V_{AC\ RMS} = \sqrt{466^2 - 400^2}$$

$$V_{AC\ RMS} = 240\text{V rms}$$

この場合、AC rms 電圧は 240V rms のライン電圧です。この計算は、波形がサイン波でない場合は更に意義のあるものとなります。60Hz 未満のサイン波に対する寿命を予測するために、この値を[表 10](#)に示す動作電圧の制限値と比較すると、50年のサービスマン寿命に対する制限値の範囲内に十分入っています。

DC 動作電圧の制限値は、IEC 60664-1 で規定されているパッケージの沿面距離によって定められます。この値は、特定のシステム・レベル規格と異なる場合があります。

代表的なアプリケーション

ADM2567E を全二重 RS-485 ノードとして使用する回路の例を[図 56](#)に示します。終端抵抗 R_T の配置は、ノードの位置とネットワーク・トポロジによって異なります。終端のガイダンスについては、AN-960 アプリケーション・ノート、RS-485/RS-422 回路の実装ガイドを参照してください。バスには最大 192 個のトランシーバーを接続できます。反射を最小限に抑えるために、受信端のラインを特性インピーダンス値で終端し、メイン・ラインからのスタブ長をできるだけ短くしてください。半二重動作の場合は両端が受信端になり得ます。これは、ラインの両端を終端する必要があることを意味します。

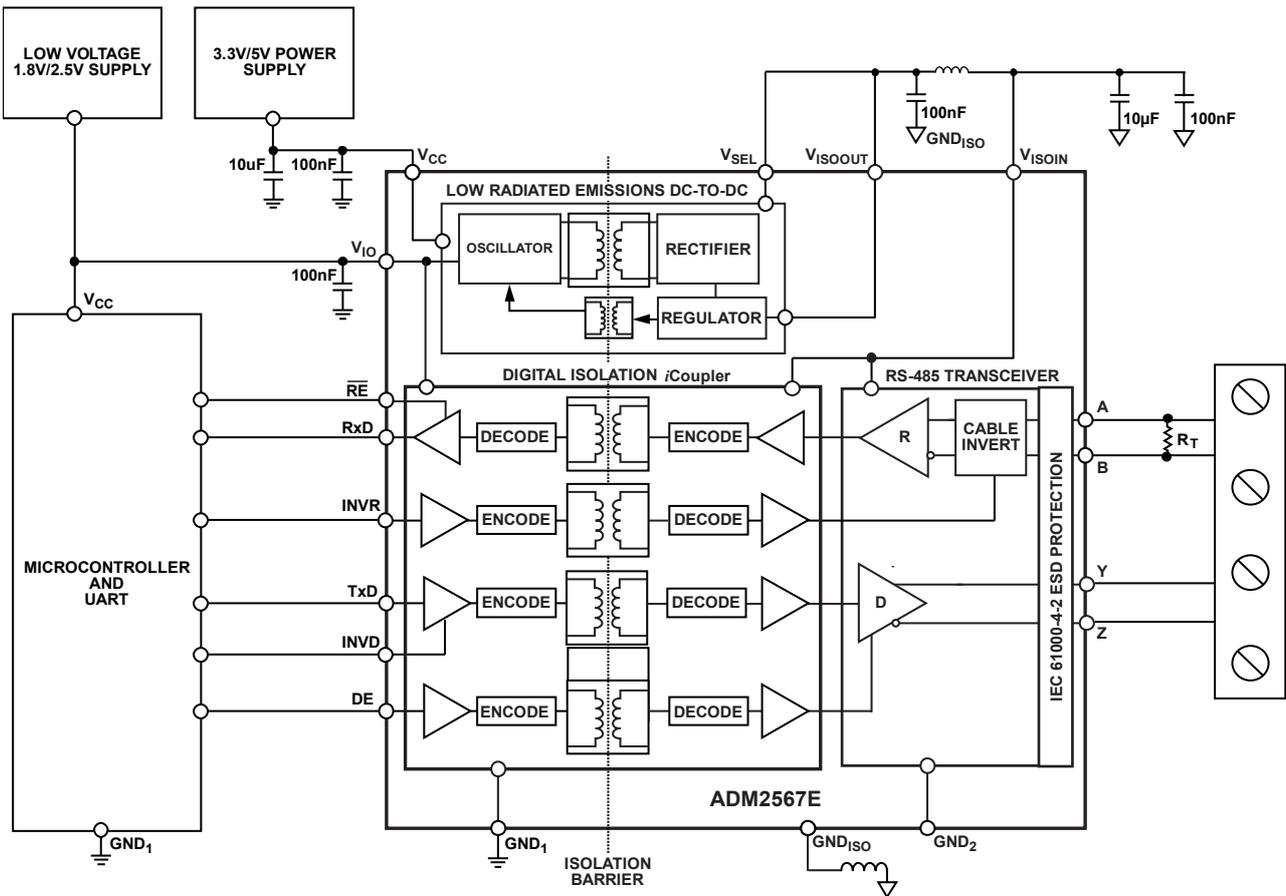


図 56. ADM2567E を使用した回路図の例

22764-043

外形寸法

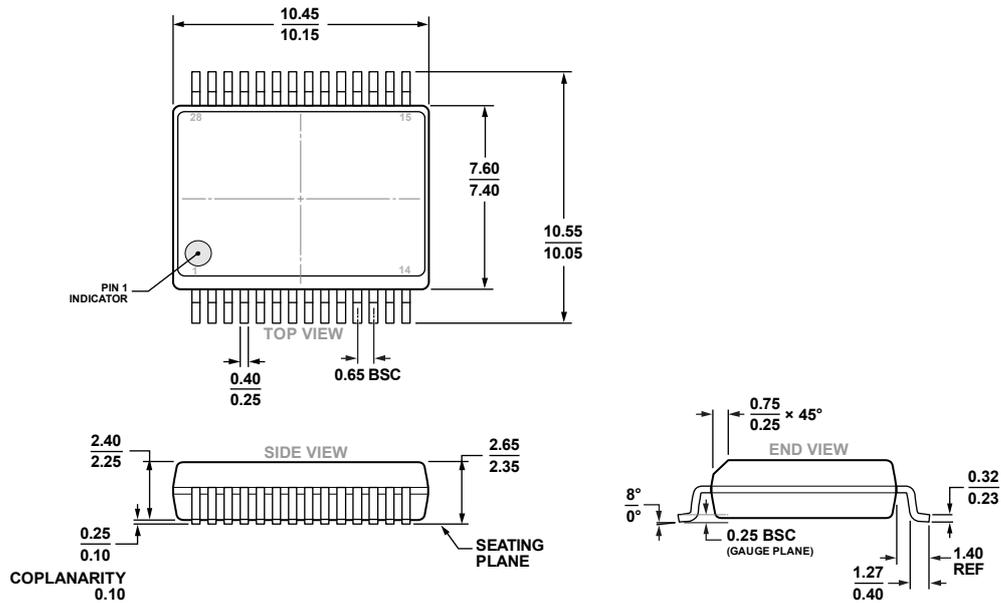


図 57. 28 ピン標準スモール・アウトライン、ワイド・ボディ、精細ピッチ [SOIC_W_FP]
(RN-28-1)
寸法：mm

オーダー・ガイド

Model ¹	Isolation (kV)	Data Rate (Mbps)	Duplex	Temperature Range	Package Description	Package Option
ADM2561EBRNZ	3	0.5	Half	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
ADM2561EBRNZ-RL7	3	0.5	Half	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
ADM2563EBRNZ	3	0.5	Full	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
ADM2563EBRNZ-RL7	3	0.5	Full	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
ADM2565EBRNZ	3	25	Half	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
ADM2565EBRNZ-RL7	3	25	Half	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
ADM2567EBRNZ	3	25	Full	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
ADM2567EBRNZ-RL7	3	25	Full	-40°C to +105°C	28-Lead SOIC_W_FP	RN-28-1
EVAL-ADM2561EEBZ					Half Duplex Evaluation Board	
EVAL-ADM2563EEBZ					Full Duplex Evaluation Board	
EVAL-ADM2565EEBZ					Half Duplex Evaluation Board	
EVAL-ADM2567EEBZ					Full Duplex Evaluation Board	

¹ Z = RoHS 準拠製品